Sistema de informação de aprovação de crédito utilizado a lógica Fuzzy

Diego Canabarro Parode

diego.parode@outlook.com

CPM-FURB, Inteligência Artificial

Giovanni

nomealuno2@mail.com

CPM-FURB, Inteligência Artificial

*Resumo –* A avaliação de crédito é um processo organizado para analisar dados, de maneira a possibilitar o levantamento das questões certas acerca do tomador do crédito. O processo cobre uma estrutura mais ampla do que simplesmente analisar o crédito de um cliente e dados financeiros para a tomada de decisão com propósitos creditícios.

Para isso, é necessário que essas instituições desenvolvam métodos rápidos na decisão de emprestar ou não recursos, e que, acima de tudo, esses métodos sejam também confiáveis.

Este trabalho visa desenvolver, através de métodos da Lógica Fuzzy, um sistema especialista que se presta a auxiliar e automatizar o processo de tomada de decisões em para aprovação de crédito em uma instituição financeira.

*Palavras-Chaves –* Lógica Fuzzy; Aprovação de Crédito; Sistemas Difusos; Inferência Fuzzy.

*Abstract –*

*Keywords –*

# INTRODUÇÃO

A aprovação de Crédito é o momento que o agente cedente avalia o potencial de retorno do tomador do crédito bem como, os riscos inerentes à concessão. Tal procedimento é realizado, também, com o objetivo de ser possível identificar os clientes que futuramente poderão não honrar com suas obrigações, acarretando uma situação de risco de caixa à organização.

O processo de aprovação de crédito para pessoa física visa a identificar os riscos para a organização que está concedendo o crédito, evidenciar conclusões quanto à capacidade de repagamento do tomador e fazer recomendações sobre o melhor tipo de empréstimo a ser concedido.

A análise ocorrerá conforme as necessidades do solicitante e dentro de um nível de risco aceitável, a partir de documentação apresentada e análise da mesma, objetivando a maximização dos resultados da instituição.

É preciso dizer, ainda, que a análise de crédito é um processo organizado a fim de reunir e montar todos os fatos que conduzem ao problema, determinar as questões e suposições relevantes para a tomada de decisão, analisar e avaliar os fatos levantados e desenvolver uma decisão a partir das alternativas funcionais e aceitáveis.

# LÓGICA FUZZY

A lógica fuzzy ou teoria dos conjuntos nebulosos foi criada por Zadeh e ainda está sendo constantemente aperfeiçoada para ser uma ferramenta matemática para expressar numericamente características próprias de nossa linguagem.

O desenvolvimento de um modelo fuzzy para analisar a aprovação de crédito requer variáveis de entrada e auxiliar o especialista em fuzzy na definição das funções de pertinência e na escolha

da base de regras, de tal forma que os valores de saída obtidos estejam de acordo com o

especificado pelo especialista em crédito do setor de atividade em que vai ser aplicado este

modelo. As informações importantes para se definir os parâmetros internos de um modelo

fuzzy podem ser encontradas em Mendel (1995) [11].

Assim, para o desenvolvimento de um modelo fuzzy de risco de crédito, primeiramente

definem-se quais serão os dados de entrada, ou seja, as variáveis que influenciarão

diretamente na tomada de decisão. Especialistas de crédito, fazendo testes em diferentes

situações identificam vários fatores importantes, por exemplo: idade, renda, valor do crédito,

tempo em que este crédito será quitado, tempo de emprego e rating. Dentre estes fatores,

existem aqueles que possuem um grau de importância maior, como é o caso do rating de

crédito. Outro fator que possui uma importância maior sobre os demais é a idade. Neste

trabalho serão consideradas somente essas seis entradas, mas nada impede que o modelo seja

adaptado para que sejam acrescentadas outras entradas.

# METODOLOGIA UTILIZADA

Para atender aos requisitos de flexibilidade e alto desempenho optou-se por criar programas na linguagem C, para gerar automaticamente módulos em VHDL para os parâmetros selecionados. Para a utilizada de cálculos, como raiz quadrada e divisão, foram utilizados códigos de terceiros.

Neste trabalho, optou-se por trabalhar com dispositivos Altera e suas ferramentas de síntese, roteamento e análise. Para a simulação, utilizou-se de ModelSim MentorGraphics que permite explorar o paralelismo de comportamento e analisar os resultados do hardware VHDL projetado.

O sistemas utiliza um módulo de hardware *Configurable Window Processor* (CWP), com o objetivo de calcular a soma e a média dos pixels em cada círculo (filtro CIFI) para cada pixel da imagem de *A*. Para evitar acessos a memórias externas, optou-se por um FPGA capaz de armazenar um total de 640 × 480 tons de cinza da imagem *A.* O dispositivo EP3SL340H1152C3, que possui uma memória interna de 16 Mbits.

A Figura 3 representa a arquitetura de hardware de leitura de pixels da imagem *A* da CWP, para que três janelas de processamento possam executar em paralelo. As coordenadas dos pixels para a média são calculadas automaticamente pelo gerador de VHDL.

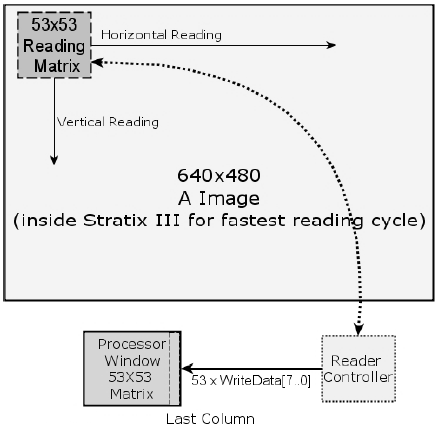


Figura 2: Arquitetura para leitura de dados

Fonte: Nobre e Kim (2008, p. 86)

Na abordagem proposta, a primeira coluna do módulo CWP (filtro CIFI) é passado para o próximo filtro (filtro Rafi) após a primeira correlação. Assim, não é necessário que o filtro Rafi espere o fim do filtro CIFI para iniciar o processamento dos dados. Ambos executam simultaneamente sobre um pixel a cada iteração, com uma latência inicial co, a resolução do maior modelo de escala. Ou seja, a cada iteração, um pixel é classificado como um "candidato" ou "não candidato".

Seguindo o caminho dos dados, após o cálculo da soma dos tons de cinza em círculos CWP, o módulo médio divide cada soma pelo número de pixels. Então, usando o valor calculado pela matriz , as correlações são calculadas e a maior correlação é escolhida. Finalmente, deve-se comparar o resultado da maior correlação com um determinado limite de correspondência entre o modelo apresentado.

# Resultados experimentais

Neste trabalho foi implementado e analisado somente o filtro CIFI, a primeira dos filtros Ciratefi. Comparamos os resultados do software implemento de CIFI (que utiliza variáveis de ponto flutuante), com a aplicação FPGA de ponto fixo a partir de simulações ModelSim, e verificou que os dois são bastante semelhantes.

Na Tabela 1 são apresentados o uso de recursos e desempenho para o pior caso (o maior modelo com resolução 53 × 53, quantidade máxima de 14 círculos, e número máximo de escalas 7, obtidos com a ferramenta Timing Analyzer sobre o software Altera Quartus II.

Após a latência do sistema, a arquitetura proposta irá classificar um pixel em cada relógio como "candidato para correspondência" ou "não candidato", e irá mostrar a escala e o ângulo. O tempo de processamento para CIFI (que procura uma imagem de 640 × 480 para um modelo de 53 × 53) é 1.06ms para o FPGA rodando a 258 MHz, contra 7s em um Pentium de 3GHz.

Tabela 1 – Tamanho e recursos lógicos por módulo

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | **RESULTADOS DOS TESTE** | | |  |
| **Módulo** | **Freq. Max. (Mhz)** | **Tamanho em lógica** | **Latência** | |
| CWT | 380 | 31.258 (12%) | 9 | |
| Correlações | 258 | 21.538 (1%) | 75 | |

# conclusões e perspectivas FUTURAS

Apresentamos neste projetado um sistema em FPGA que implementa parte de um algoritmo de localização de imagens de máscara, chamado de Ciratefi. Este algoritmo realiza a busca por padrão de imagens de forma invariante em relação à escala, rotação, translação, brilho e contraste. O sistema final pode ser composto por um sistema eletrônico híbrido com processamento paralelo em hardware, para os dois primeiros filtros e processamento convencional para o filtro final. Os demais filtros são objetivos de trabalhos futuros.

Além disso, podem-se realizar melhorias a fim de se alcançar maiores freqüências de operação, com o uso de outras técnicas e ferramentas de análise de roteamento. Além disso, as estratégias utilizadas neste trabalho podem ser utilizadas em outras técnicas de processamento de imagens e algoritmos de visão computacional.

referências bibliográficas

H. P. A. NOBRE, H. Y. KIM. “Geração automática de módulos VHDL para localização de padrões invariante a escala e rotação em FPGA”, *Tese de Mestrado*, USP, São Paulo, 2008.