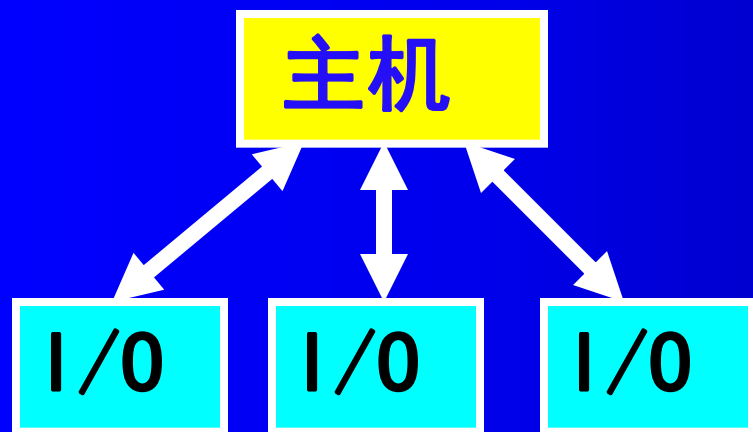


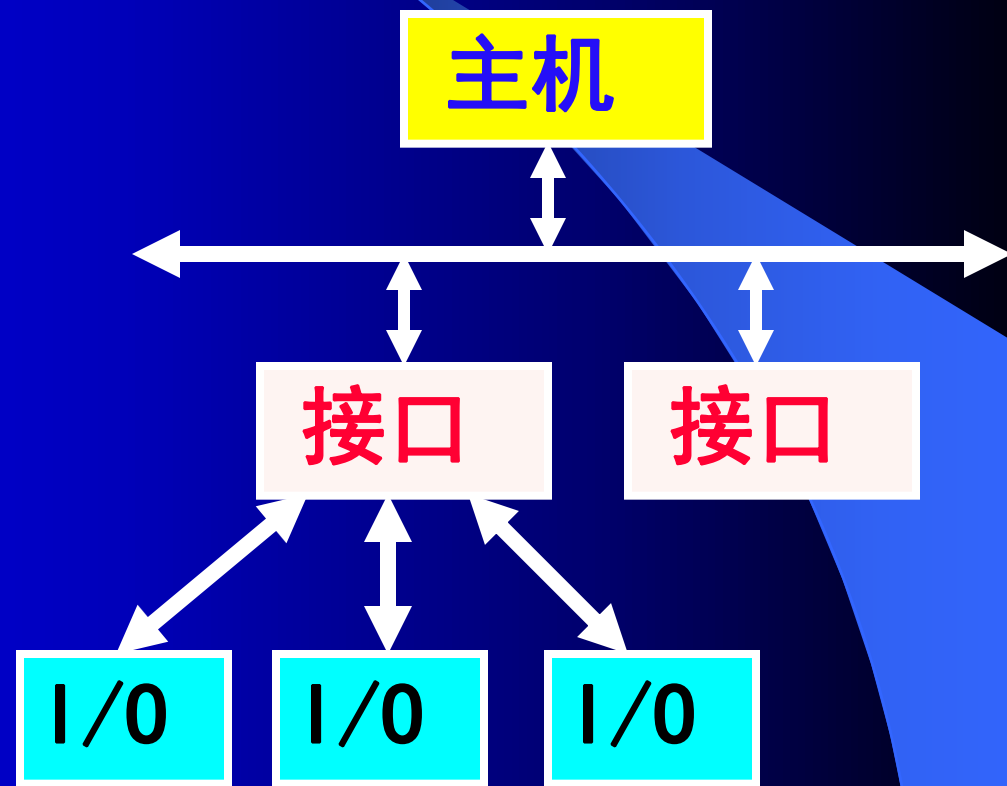
## 3.6 主机和外部设备的信息交换

### 3.6.1 主机和外设的连接方式

#### 1. 辐射式



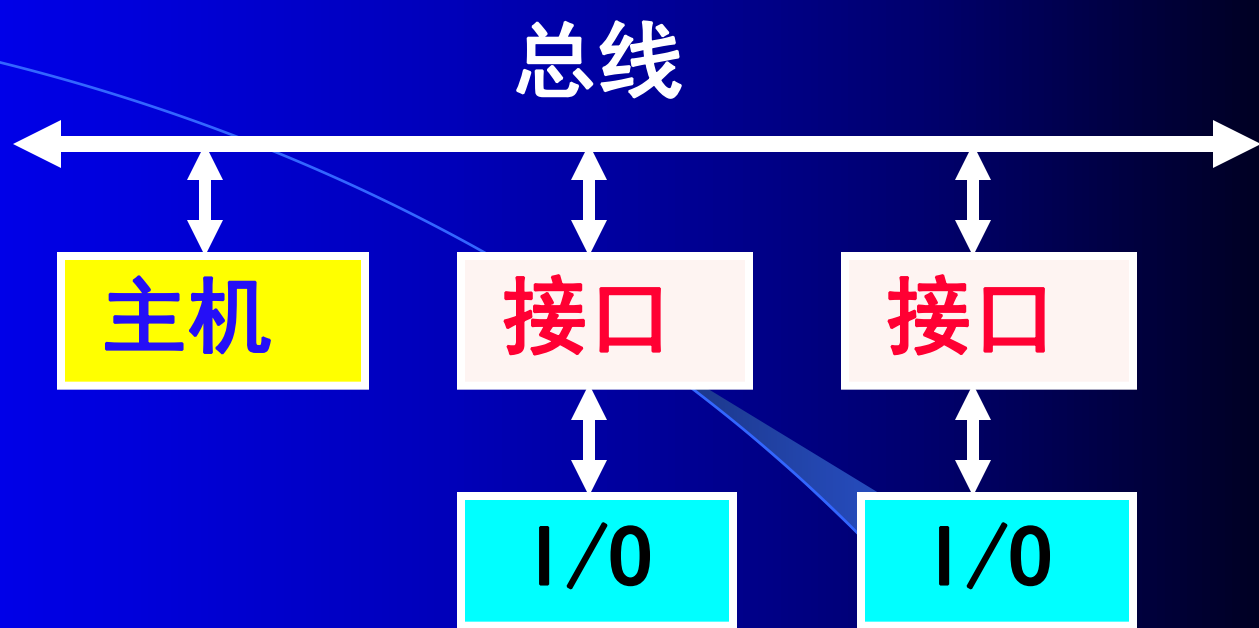
早期：不易扩展



现在：便于扩展

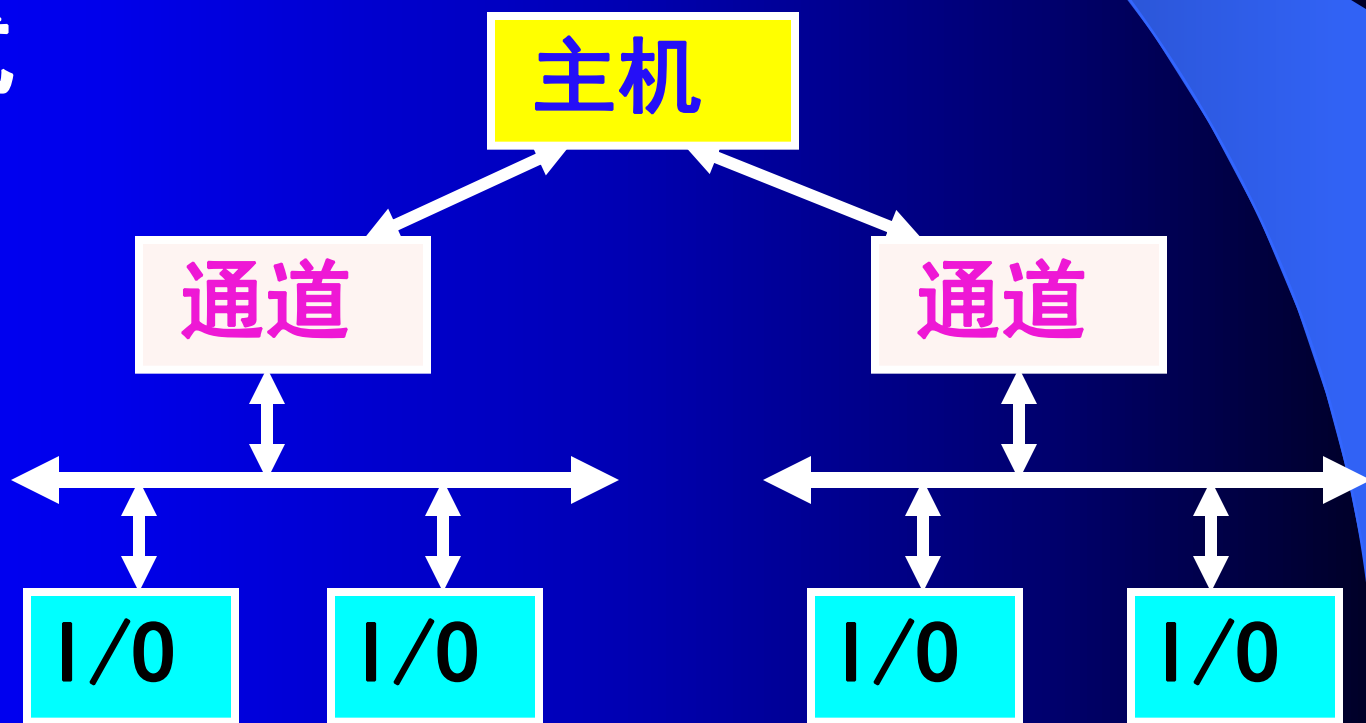
## 2. 总线式

便于扩展



## 3. 通道式

并行能力提高



### 3.6.2 信息传送控制方式

#### 1. 直接程序传送方式(程序查询)

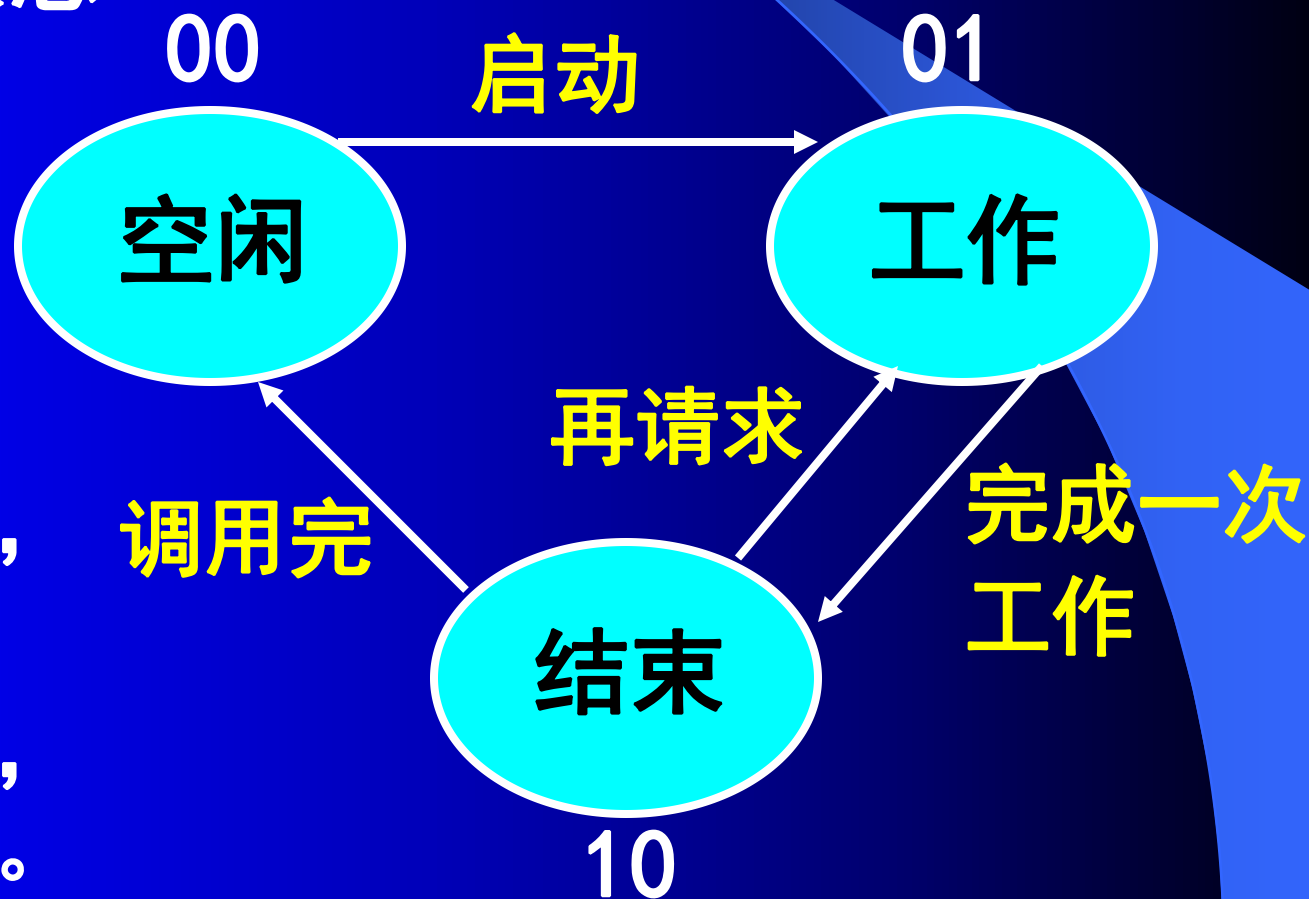
用I/O指令编程实现信息传送。

##### (1) 外设状态

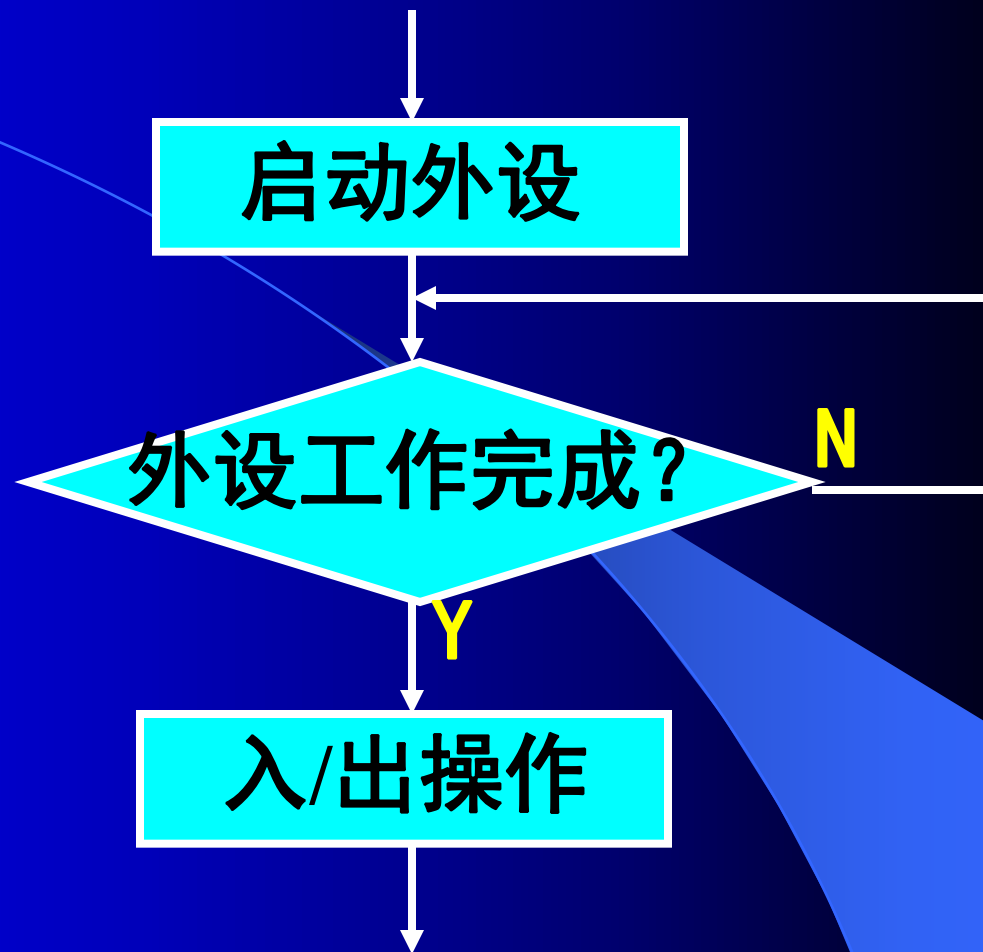
在接口中设置**状态字**表示这些状态。

**空闲**：调用前，设备不工作；

**结束**：调用后，设备完成工作。



## (2) 查询流程



## (3) 优缺点

硬件开销小；实时处理能力差, 并行程度低。

## (4) 应用场合

对CPU效率要求不高的场合, 或诊断、调试过程。

## 2. 中断方式

### (1) 中断的引入

查询:

主机

程序

等待

程序

交换数据

启动

外设

空闲

工作

中断:

主机

程序

程序

程序

中断程序

启动

请求

外设

空闲

工作

交换数据

→

并行操作

←

### (2) 中断定义

CPU暂时中止现行政程序的执行，转去执行为某个随机事态服务的中断处理程序。处理完毕后自动恢复原程序的执行。

### (3) 中断流程

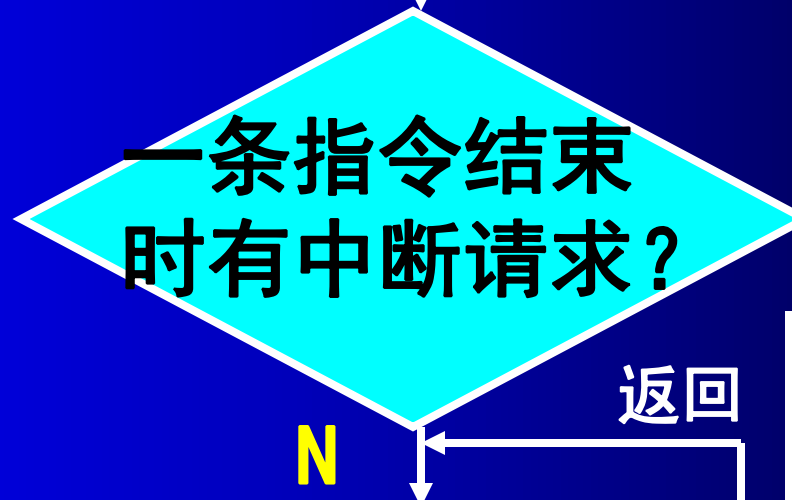
CPU内设置允许中断标志

- $=1$  允许响应中断 (开中断)
- $=0$  不允许响应中断 (关中断)

开中断

启动外设

继续原程序



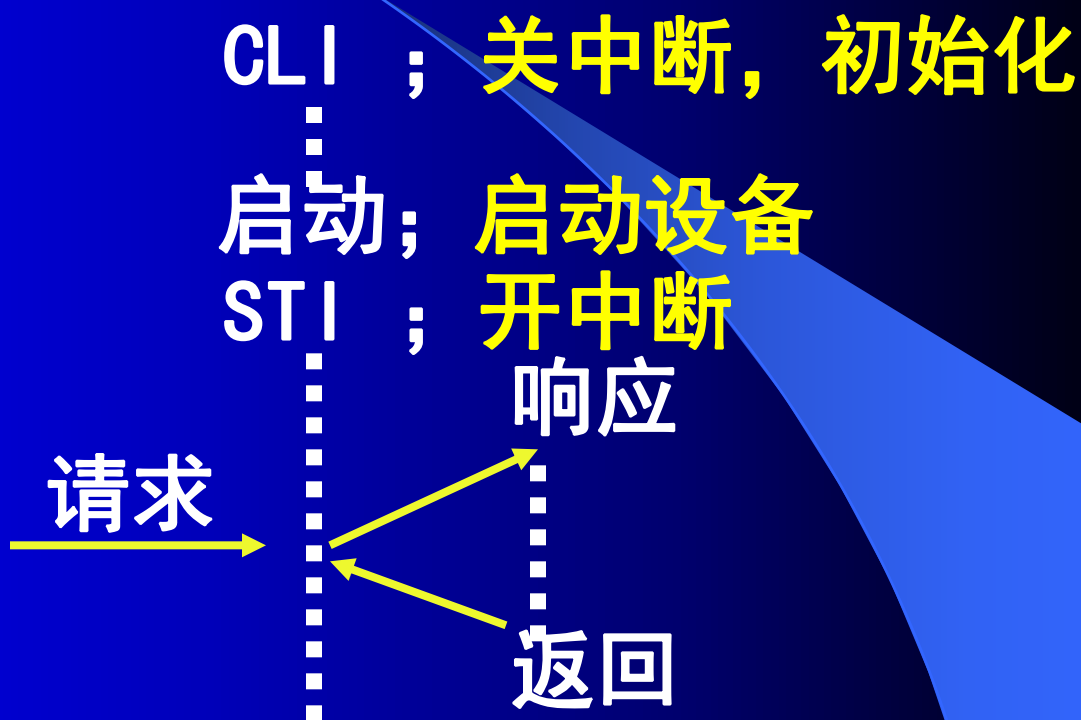
继续原程序

执行中断  
服务程序

## (4) 程序组织

例. PC系列机  
允许中断位

$IF = \begin{cases} 0 & \text{关中断} \\ 1 & \text{开中断} \end{cases}$



## (5) 硬件设置

判别设备优先级

设备提出请求

响应  
逻辑

判优  
逻辑

请求  
逻辑

设备工作完成

非屏蔽

屏蔽  
逻辑

CPU送屏蔽字

CPU禁止/允许设备请求  
(动态改变设备优先级)

CPU

接口

CPU响应请求，并转相应服务程序入口

注意区分CPU对请求的屏蔽和对请求的响应。

## (6) 应用场合

送屏蔽字 开/关中断

用于中、低速I/O操作或处理复杂随机事态。



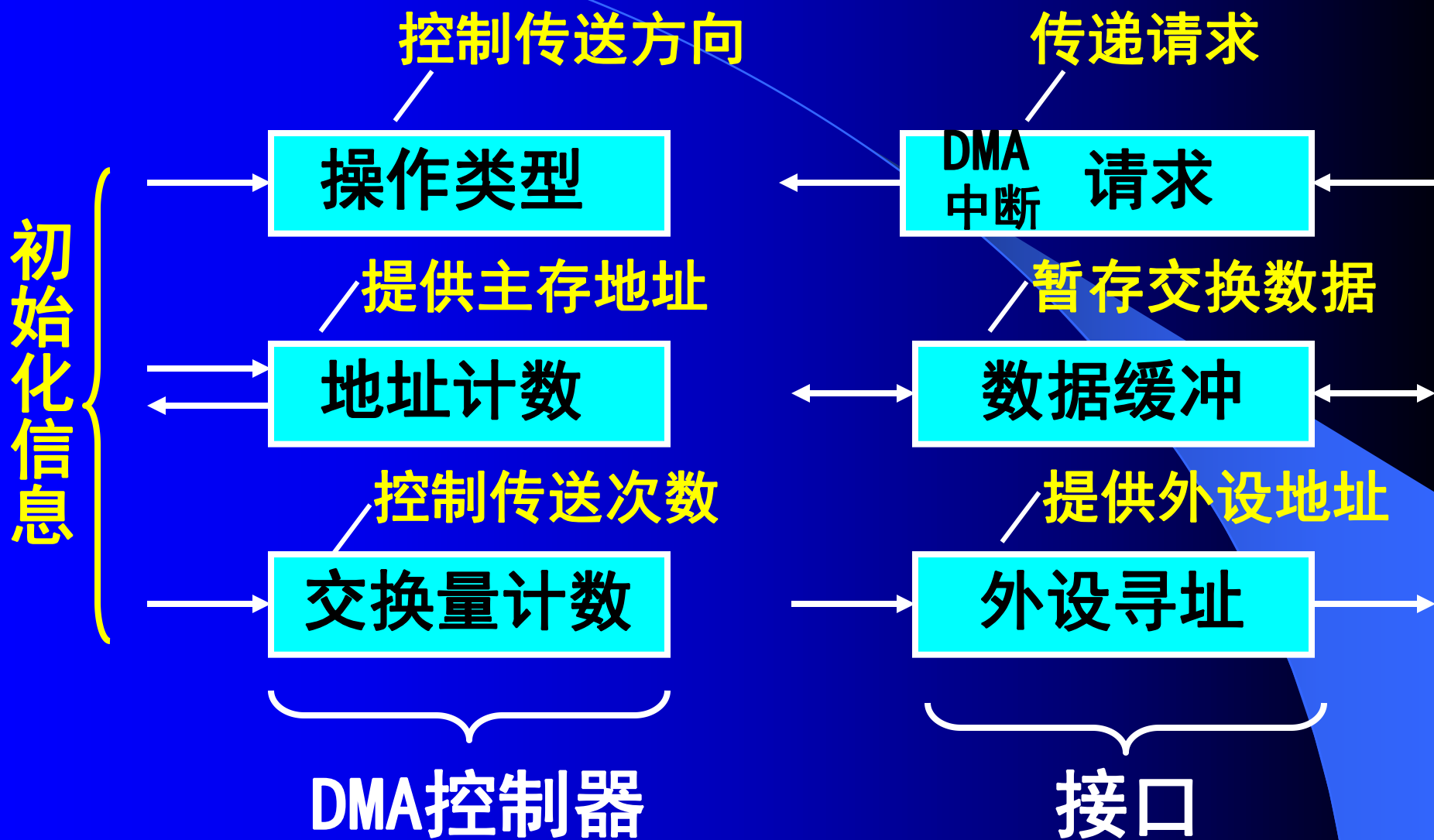
### 3. 直接存储器存取 (DMA) 方式

#### (1) 定义

直接依靠硬件实现主存与I/O间的数据传送，  
传送期间不需CPU程序干预。

- 1) I/O与主存，而不是I/O与CPU或I/O与主机。
- 2) 早期由CPU控制传送；  
现在由DMA控制器控制传送，DMA控制器接管总线权，传送完毕再交还总线权。
- 3) 传送期间只要CPU不访存，可并行操作。
- 4) 传送前和传送后需要程序干预。

## (2) 硬件设置



## (3) DMA流程

传送操作类型、主存首址、  
交换量、外设寻址信息

启动外设

一个总线周期结  
束时有DMA请求?

Y

N

一条指令结束  
时有中断请求?

Y

N

中断处理

继续程序

响应

一次DMA传送

地址+1

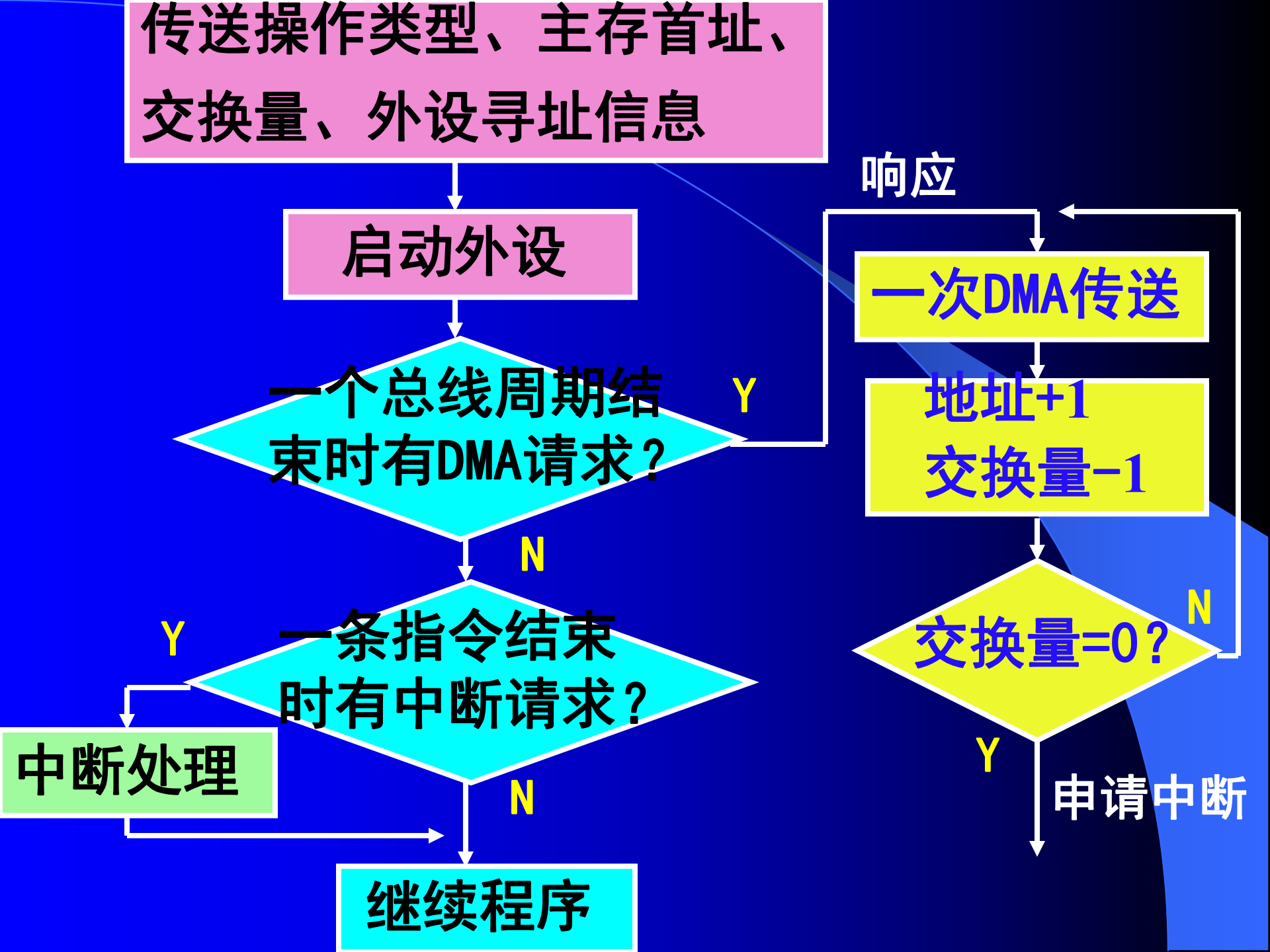
交换量-1

交换量=0?

N

Y

申请中断



## 三个阶段：

**程序准备：**主程序实现初始化。

**DMA传送：**硬件实现 $M \longleftrightarrow I/O$ 。

**善后处理：**中断处理程序判断传送的正误。

## (4) 应用场合

用于高速、简单、批量数据传送。

**DMA与中断的相同点：**

能响应随机请求；可并行操作。

**DMA与中断的不同点：**

**中断：**用程序实现中、低速I/O传送；能处理复杂事态；一条指令结束时响应请求。**程序切换**

**DMA：**用硬件实现高速、简单I/O传送；一个总线周期结束时响应请求。**总线权切换**