电子科技大学信息与软件工程学院

**实 验 报 告**

学 号 2018091618008

姓 名 袁昊男

（实验） 课程名称 数字逻辑设计

理论教师 詹瑾瑜

实验教师 詹瑾瑜

**电子科技大学教务处制表**

**电 子 科 技 大 学**

**实 验 报 告**

**学生姓名：袁昊男 学号：2018091618008 指导教师：詹瑾瑜**

**实验地点：基础实验大楼A527 实验时间：2019.04.27**

**一、实验名称：基本门电路的功能和特性及组合逻辑电路实验**

**二、实验学时：4学时**

**三、实验目的：**

1. 掌握常用集成门电路的逻辑功能与特性；
2. 掌握各种门电路的逻辑符号；
3. 了解集成电路的外引线排列及其使用方法；
4. 学习组合逻辑电路的设计及测试方法；
5. 学习全加器或全减器的设计方法。

**四、实验原理：**

**五、实验内容：**

1. 部分TTL门电路逻辑功能验证：测试其真值表及其简单组合电路的真值表；
2. 组合逻辑电路设计之全加器或全减器：用74LS86（异或）和74LS00（与非）集成块搭出全加器或全减器电路，画出其电路图，并按照其真值表输入不同的逻辑电平信号，观察输出结果和进位\借位电平，并记录；
3. 思考题：
4. 用二输入与非门实现三输入与非门；
5. 用二输入与非门实现四输入与非门；
6. 设计一个二位二进制加法器；
7. 设计一个可控的全加/全减器，控制端为。当时，实现全减器功能；当时，实现全加器功能。

**六、实验器材（设备、元器件）：**

1. 数字逻辑试验箱；
2. 导线若干；
3. 集成器件：74LS00（与非）、74LS04（非）、74LS86（异或）。

**七、实验步骤：**

**八、实验结果与分析（含重要数据结果分析或核心代码流程分析）**

**九、总结及心得体会：**

**十、对本实验过程及方法、手段的改进建议：**

**报告评分：**

**指导教师签字：**