

王道考研——组成原理

WWW.CSKAOYAN.COM

第五章 中央处理器

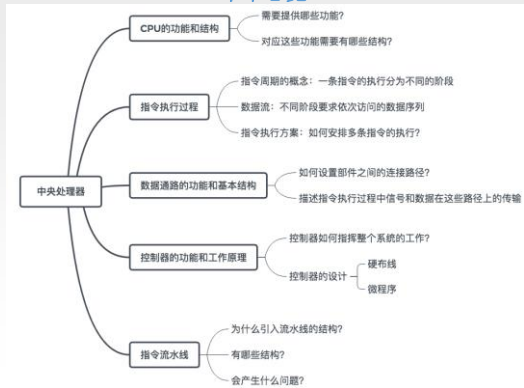
本节内容

中央处理器

CPU的功能和基本结构

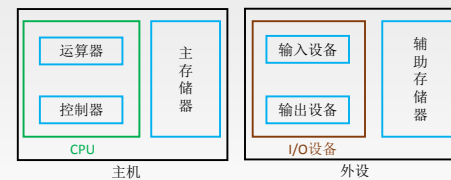
王道考研/CSKAOYAN.COM

本章总览



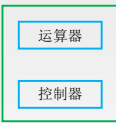
王道考研/CSKAOYAN.COM

CPU的功能



王道考研/CSKAOYAN.COM

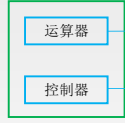
CPU的功能



- 1. **指令控制**。完成取指令、分析指令和执行指令的操作，即程序的顺序控制。
- 2. **操作控制**。一条指令的功能往往是由若干操作信号的组合来实现的。CPU管理并产生由内存取出的每条指令的操作信号，把各种操作信号送往相应的部件，从而控制这些部件按指令的要求进行动作。
- 3. **时间控制**。对各种操作加以时间上的控制。时间控制要为每条指令按时间顺序提供应有的控制信号。
- 4. **数据加工**。对数据进行算术和逻辑运算。
- 5. **中断处理**。对计算机运行过程中出现的异常情况和特殊请求进行处理。

王道考研/CSKAOYAN.COM

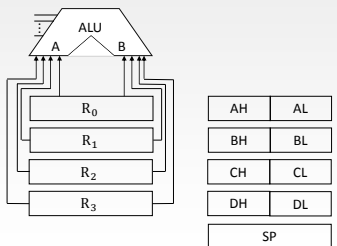
运算器和控制器的功能



- 对数据进行加工
- 协调并控制计算机各部件执行程序的指令序列，基本功能包括取指令、分析指令、执行指令
 - 取指令：自动形成指令地址；自动发出取指令的命令。
 - 分析指令：操作码译码(分析本条指令要完成什么操作)；产生操作数的有效地址。
 - 执行指令：根据分析指令得到的“操作命令”和“操作数地址”，形成操作信号控制序列，控制运算器、存储器以及I/O设备完成相应的操作。
- 中断处理：管理总线及输入输出；处理异常情况(如掉电)和特殊请求(如打印机请求打印一行字符)。

王道考研/CSKAOYAN.COM

运算器的基本结构

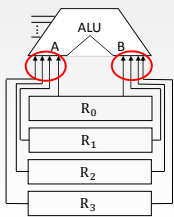


- 1. 算术逻辑单元：主要功能是进行算术/逻辑运算。
- 2. 通用寄存器组：如AX、BX、CX、DX、SP等，用于存放操作数（包括源操作数、目的操作数及中间结果）和各种地址信息等。SP是堆栈指针，用于指示栈顶的地址。

专用数据通路方式：根据指令执行过程中的数据和地址的流动方向安排连接线路。

王道考研/CSKAOYAN.COM

运算器的基本结构



- 1. 算术逻辑单元：主要功能是进行算术/逻辑运算。
- 2. 通用寄存器组：如AX、BX、CX、DX、SP等，用于存放操作数（包括源操作数、目的操作数及中间结果）和各种地址信息等。SP是堆栈指针，用于指示栈顶的地址。

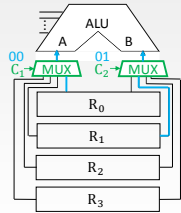
如果直接用导线连接，相当于多个寄存器同时并且一直向ALU传输数据
解决方法1. 使用多路选择器

专用数据通路方式：根据指令执行过程中的数据和地址的流动方向安排连接线路。

王道考研/CSKAOYAN.COM

运算器的基本结构

1. 算术逻辑单元：主要功能是进行算术/逻辑运算。
2. 通用寄存器组：如AX、BX、CX、DX、SP等，用于存放操作数（包括源操作数、目的操作数及中间结果）和各种地址信息等。SP是堆栈指针，用于指示栈顶的地址。



如果直接用导线连接，相当于多个寄存器同时并且一直向ALU传输数据

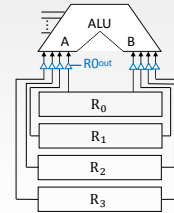
解决方法1. 使用多路选择器
根据控制信号选择一路输出
解决方法2. 使用三态门
可以控制每一路是否输出

专用数据通路方式：根据指令执行过程中的数据和地址的流动方向安排连接线路。

王道考研/CSKAOYAN.COM

运算器的基本结构

CPU内部总线方式：将所有寄存器的输入端和输出端都连接到一条公共的通道上。



如果直接用导线连接，相当于多个寄存器同时并且一直向ALU传输数据

解决方法1. 使用多路选择器
根据控制信号选择一路输出
解决方法2. 使用三态门
可以控制每一路是否输出

如：R0out为1时R0中的数据输出到A端，
R0out为0时R0中的数据无法输出到B端

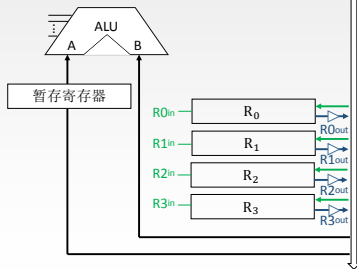
性能较高，基本不存在数据冲突现象，但结构复杂，硬件量大，不易实现。

专用数据通路方式：根据指令执行过程中的数据和地址的流动方向安排连接线路。

王道考研/CSKAOYAN.COM

运算器的基本结构

CPU内部总线方式：将所有寄存器的输入端和输出端都连接到一条公共的通道上。



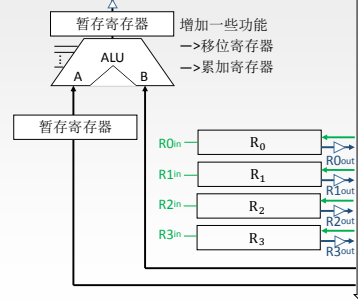
1. 算术逻辑单元：主要功能是进行算术/逻辑运算。
2. 通用寄存器组：如AX、BX、CX、DX、SP等，用于存放操作数（包括源操作数、目的操作数及中间结果）和各种地址信息等。SP是堆栈指针，用于指示栈顶的地址。
3. 暂存寄存器：用于暂存从主存读来的数据，这个数据不能存放在通用寄存器中，否则会破坏其原有内容。如：两个操作数分别来自主存和R0，最后结果存回R0，那么从主存中取来的操作数直接放入暂存器，就不会破坏运算前R0的内容。

结构简单，容易实现，但数据传输存在较多冲突的现象，性能较低。

王道考研/CSKAOYAN.COM

运算器的基本结构

CPU内部总线

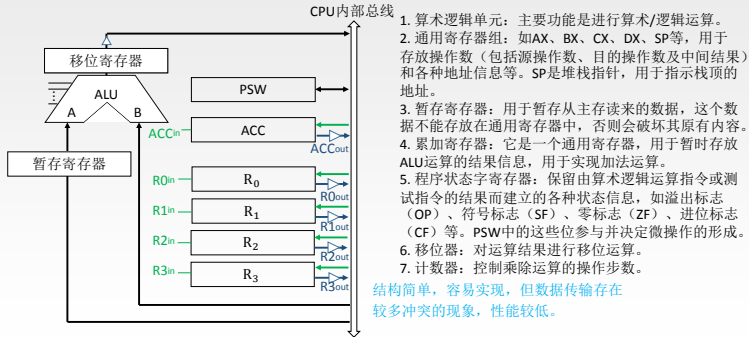


1. 算术逻辑单元：主要功能是进行算术/逻辑运算。
2. 通用寄存器组：如AX、BX、CX、DX、SP等，用于存放操作数（包括源操作数、目的操作数及中间结果）和各种地址信息等。SP是堆栈指针，用于指示栈顶的地址。
3. 暂存寄存器：用于暂存从主存读来的数据，这个数据不能存放在通用寄存器中，否则会破坏其原有内容。如：两个操作数分别来自主存和R0，最后结果存回R0，那么从主存中取来的操作数直接放入暂存器，就不会破坏运算前R0的内容。

结构简单，容易实现，但数据传输存在较多冲突的现象，性能较低。

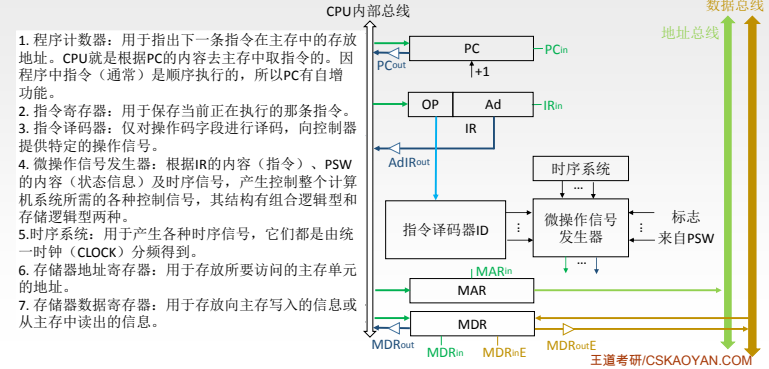
王道考研/CSKAOYAN.COM

运算器的基本结构

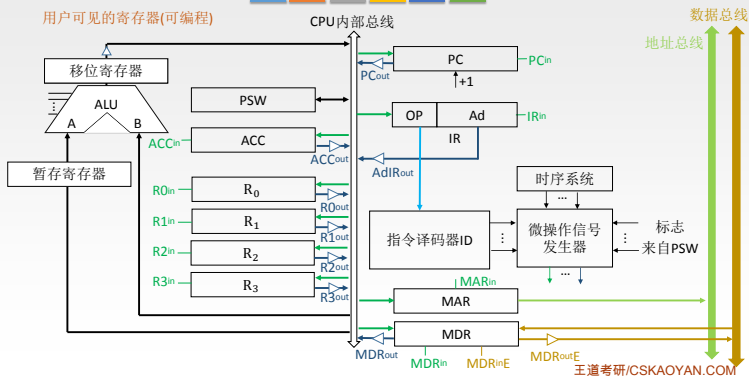


王道考研/CSKAOYAN.COM

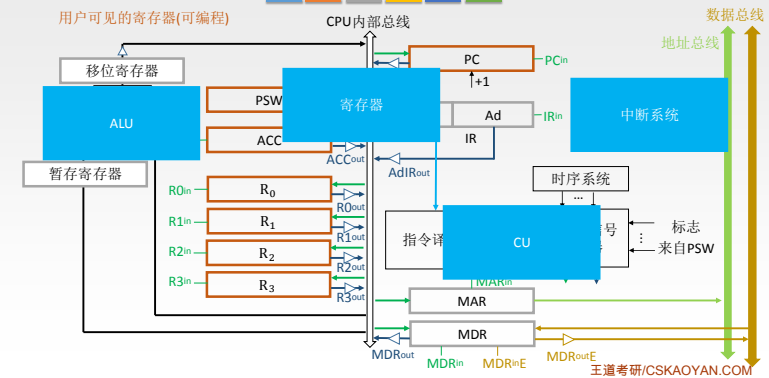
控制器的基本结构



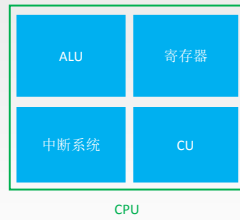
CPU的基本结构



CPU的基本结构

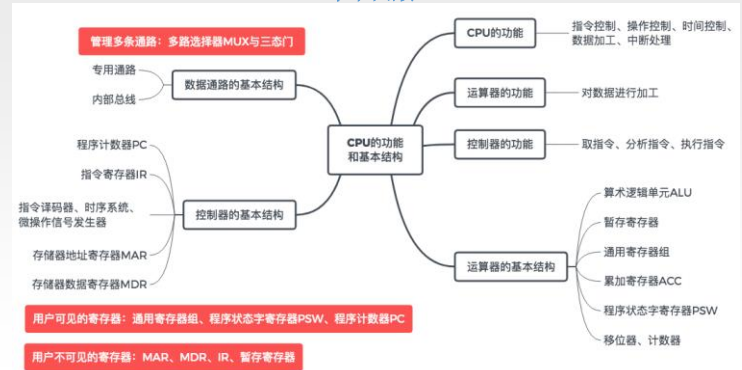


CPU的基本结构



王道考研/CSKAOYAN.COM

本节回顾



王道考研/CSKAOYAN.COM

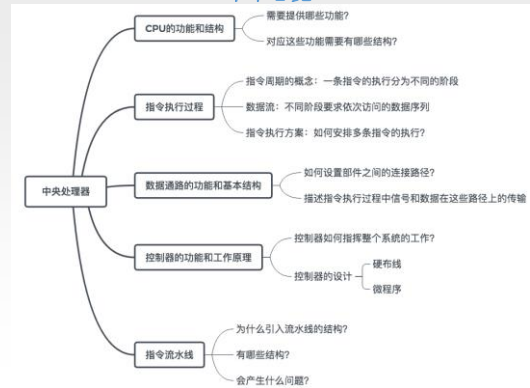
本节内容

中央处理器

指令执行过程

王道考研/CSKAOYAN.COM

本章总览



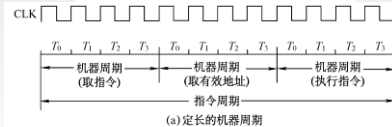
王道考研/CSKAOYAN.COM

指令周期

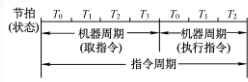
指令周期：CPU从主存中每取出并执行一条指令所需的全部时间。

指令周期常常用若干**机器周期**来表示，机器周期又叫**CPU周期**。

一个**机器周期**又包含若干**时钟周期**（也称为**节拍**、**T周期**或**CPU时钟周期**，它是CPU操作的最基本单位）。



(a) 定长的机器周期



(b) 不定长的机器周期

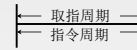
每个指令周期内机器周期数可以不等，每个机器周期内的节拍数也可以不等。

王道考研/CSKAOYAN.COM

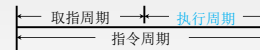
指令周期

每个指令周期内机器周期数可以不等，每个机器周期内的节拍数也可以不等。

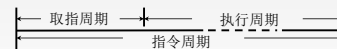
空指令NOP



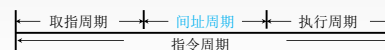
加法指令ADD



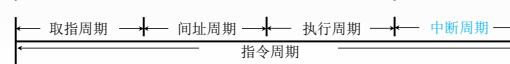
乘法指令MUL



具有间接寻址的指令

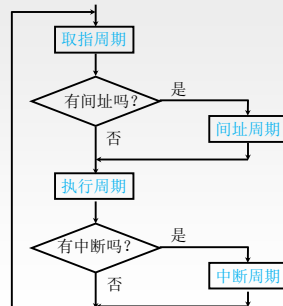


带有中断周期的指令



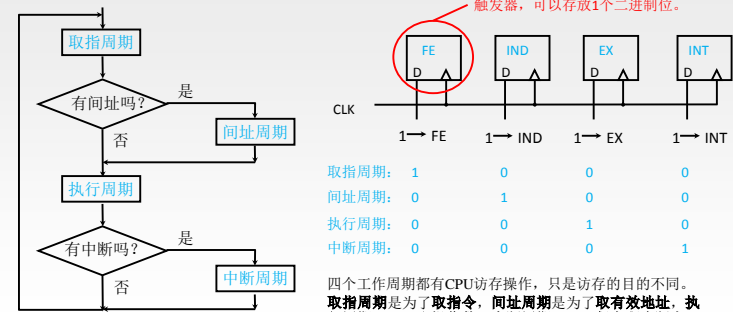
王道考研/CSKAOYAN.COM

指令周期流程



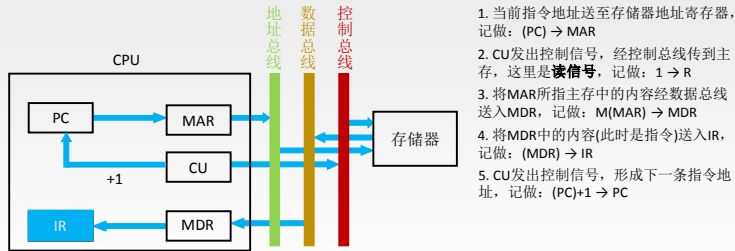
王道考研/CSKAOYAN.COM

指令周期流程



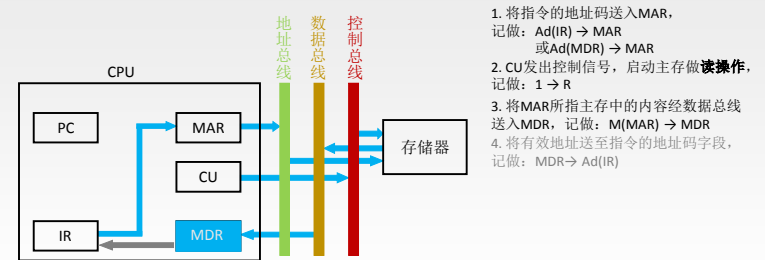
王道考研/CSKAOYAN.COM

指令周期的数据流-取指周期



王道考研/CSKAOYAN.COM

指令周期的数据流-间址周期



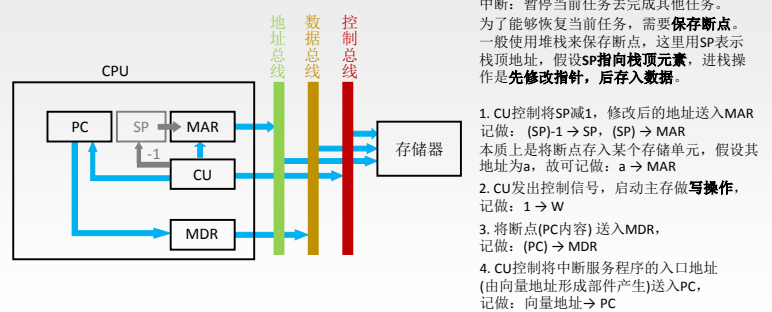
王道考研/CSKAOYAN.COM

指令周期的数据流-执行周期

执行周期的任务是根据IR中的指令字的操作码和操作数通过ALU操作产生执行结果。不同指令的执行周期操作不同，因此没有统一的数据流向。

王道考研/CSKAOYAN.COM

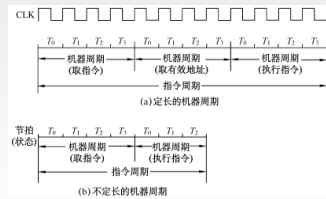
指令周期的数据流-中断周期



王道考研/CSKAOYAN.COM

指令执行方案

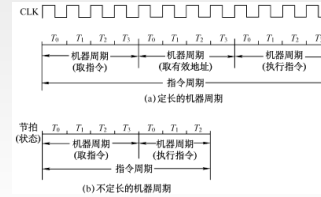
一个指令周期通常要包括几个时间段（执行步骤），每个步骤完成指令的一部分功能，几个依次执行的步骤完成这条指令的全部功能。



王道考研/CSKAOYAN.COM

指令执行方案

一个指令周期通常要包括几个时间段（执行步骤），每个步骤完成指令的一部分功能，几个依次执行的步骤完成这条指令的全部功能。



方案1. 单指令周期

对所有指令都选用相同的执行时间来完成。指令之间串行执行；指令周期取决于执行时间最长的指令的执行时间。

对于那些本来可以在更短时间内完成的指令，要使用这个较长的周期来完成，会降低整个系统的运行速度。

方案2. 多指令周期

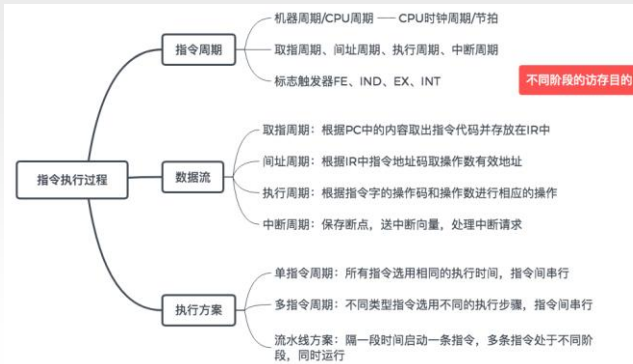
对不同类型的指令选用不同的执行步骤来完成。指令之间串行执行；可选用不同个数的时钟周期来完成不同指令的执行过程。需要更复杂的硬件设计。

方案3. 流水线方案

在每一个时钟周期启动一条指令，尽量让多条指令同时运行，但各自处在不同的执行步骤中。指令之间并行执行。

王道考研/CSKAOYAN.COM

本节回顾



王道考研/CSKAOYAN.COM

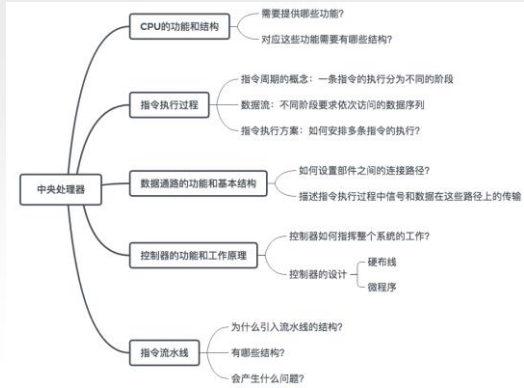
本节内容

中央处理器

数据通路的功能和基本结构

王道考研/CSKAOYAN.COM

本章总览



王道考研/CSKAOYAN.COM

CPU的功能

- 1. 指令控制。**完成取指令、分析指令和执行指令的操作，即程序的顺序控制。
- 2. 操作控制。**一条指令的功能往往是由若干操作信号的组合来实现的。CPU管理并产生由内存取出的每条指令的操作信号，把各种操作信号送往相应的部件，从而控制这些部件按指令的要求进行动作。
- 3. 时间控制。**对各种操作加以时间上的控制。时间控制要为每条指令按时间顺序提供应有的控制信号。
- 4. 数据加工。**对数据进行算术和逻辑运算。
- 5. 中断处理。**对计算机运行过程中出现的异常情况和特殊请求进行处理。

王道考研/CSKAOYAN.COM

本节总览

王道考研/CSKAOYAN.COM