

王道考研——组成原理

WWW.CSKAOYAN.COM

第五章 中央处理器

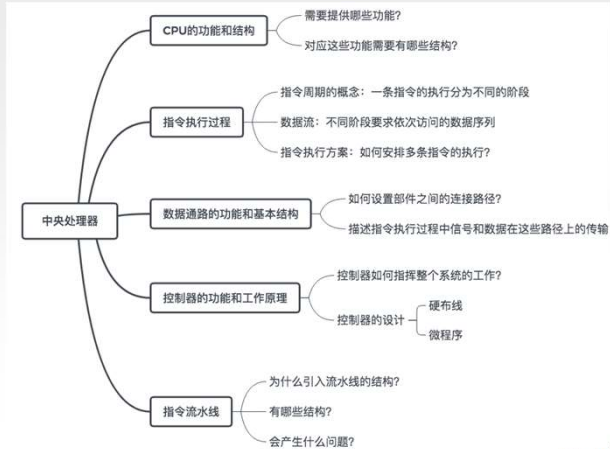
本节内容

中央处理器

数据通路的功能和基本结构
单总线

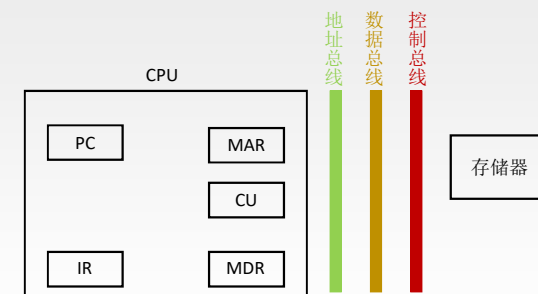
王道考研/CSKAOYAN.COM

本章总览

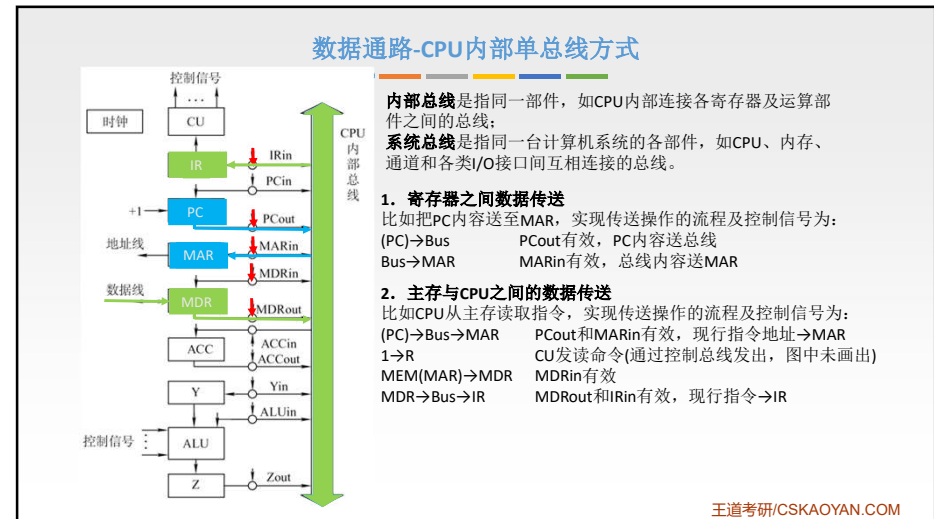
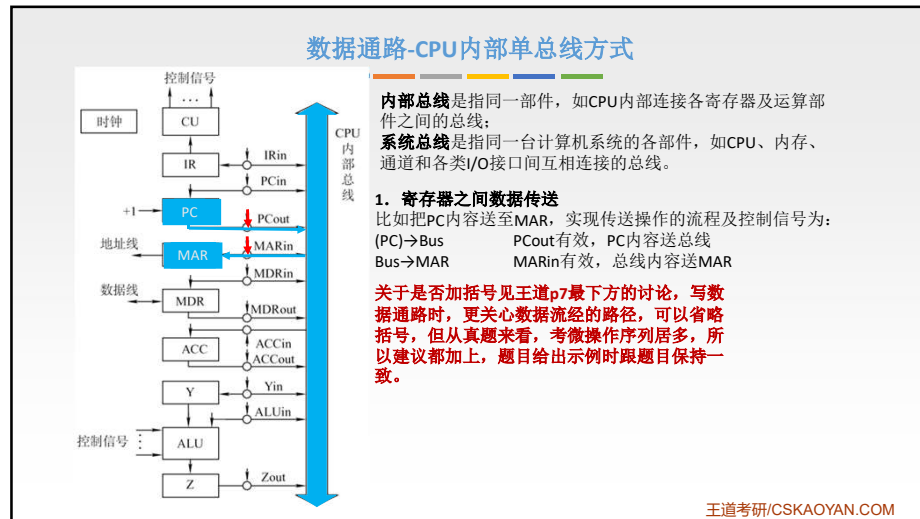
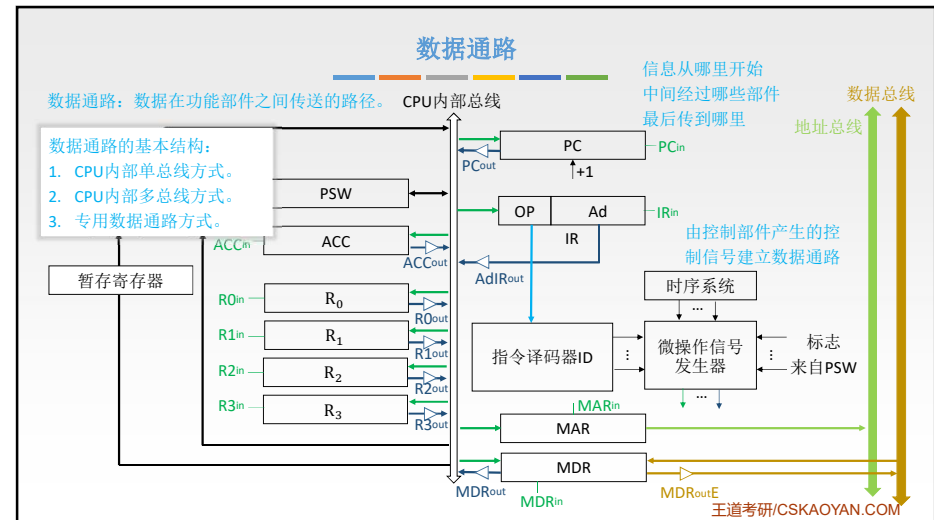
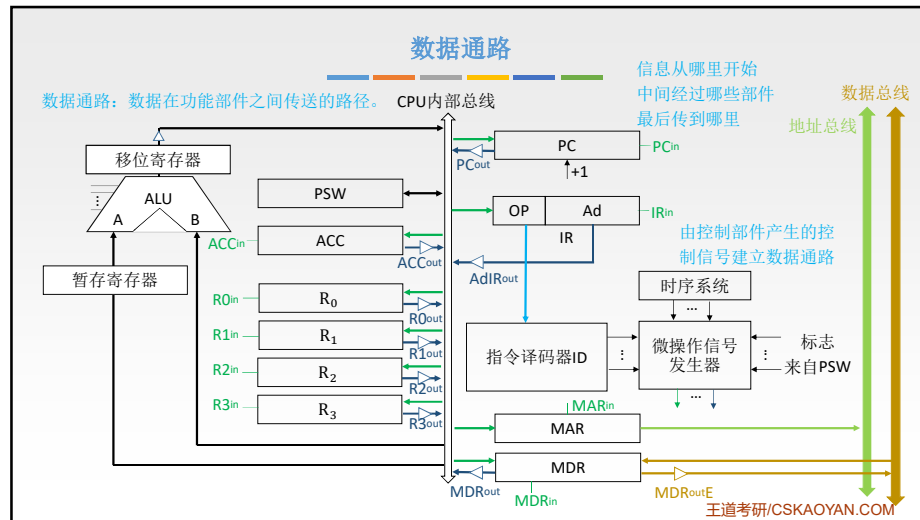


王道考研/CSKAOYAN.COM

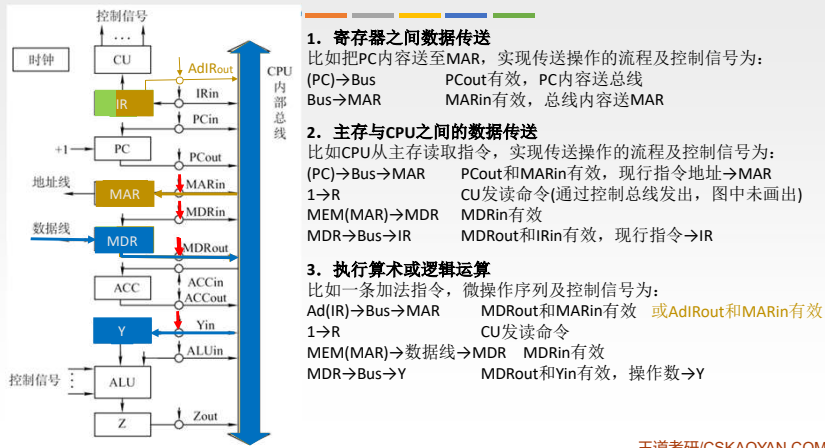
指令周期的数据流



王道考研/CSKAOYAN.COM

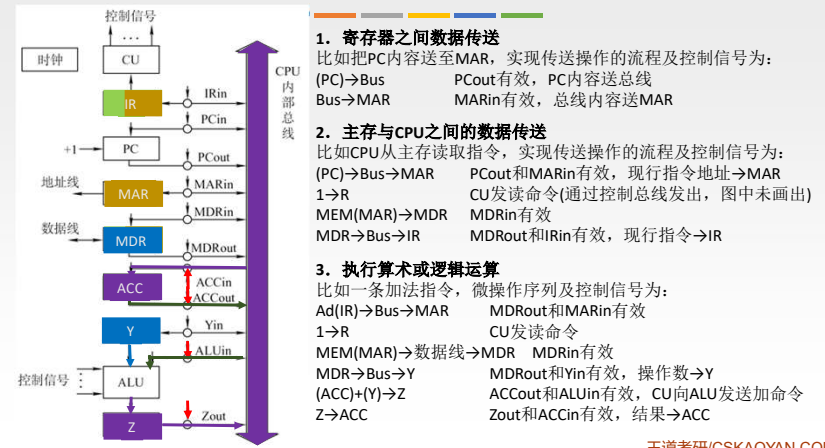


数据通路-CPU内部单总线方式



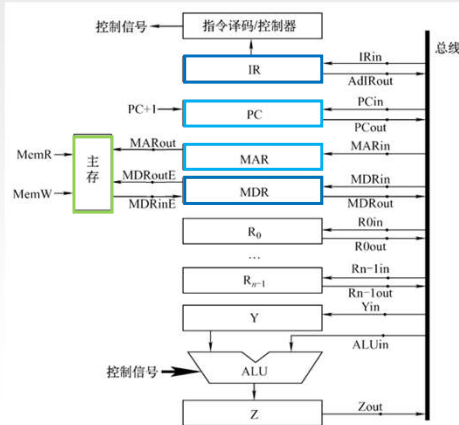
王道考研/CSKAOYAN.COM

数据通路-CPU内部单总线方式



王道考研/CSKAOYAN.COM

CPU内部单总线方式-例题



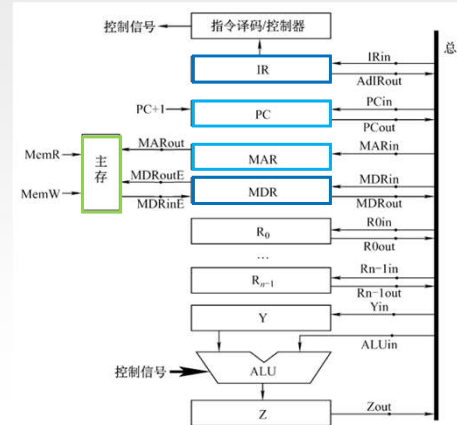
设有如图所示的单总线结构, 分析指令
ADD (R0), R1 的指令流程和控制信号。

- 分析指令功能和指令周期
功能: $((R0))+(R1) \rightarrow (R0)$
取指周期、间址周期、执行周期
- 写出各阶段的指令流程
取指周期: 公共操作

时序	微操作	有效控制信号
1	(PC)→MAR	PCout, MARin
2	M(MAR)→MDR	MemR, MARout, MDRinE
3	(MDR)→IR	MDRout, IRin
4	指令译码	-
5	(PC)+1→PC	-

王道考研/CSKAOYAN.COM

CPU内部单总线方式-例题



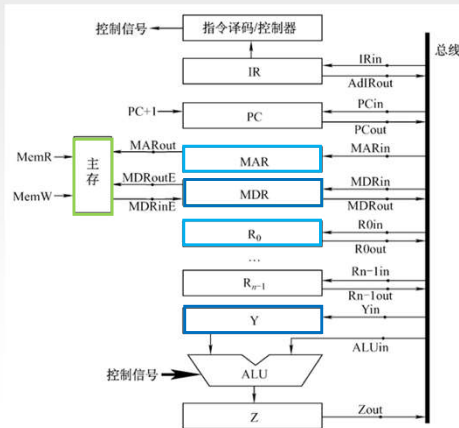
设有如图所示的单总线结构, 分析指令
ADD (R0), R1 的指令流程和控制信号。

- 分析指令功能和指令周期
功能: $((R0))+(R1) \rightarrow (R0)$
取指周期、间址周期、执行周期
- 写出各阶段的指令流程
取指周期: 公共操作

时序	微操作	有效控制信号
1	(PC)→MAR	PCout, MARin
2	M(MAR)→MDR (PC)+1→PC	MemR, MARout, MDRinE
3	(MDR)→IR	MDRout, IRin
4	指令译码	-

王道考研/CSKAOYAN.COM

CPU内部单总线方式-例题



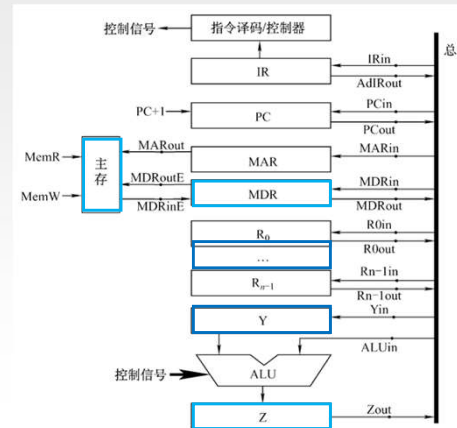
设有如图所示的单总线结构，分析指令
ADD (R0), R1 的指令流程和控制信号。

1. 分析指令功能和指令周期
功能: $((R0))+(R1) \rightarrow (R0)$
取指周期、间址周期、执行周期
2. 写出各阶段的指令流程
间址周期: 完成取数操作, 被加数在主存中, 加数已经放在寄存器R1中。

时序	微操作	有效控制信号
1	$(R0) \rightarrow MAR$	R0out, MARin
2	$M(MAR) \rightarrow MDR$	MemR, MARout, MDRinE
3	$(MDR) \rightarrow Y$	MDRout, Yin

王道考研/CSKAQYAN.COM

CPU内部单总线方式-例题



设有如图所示的单总线结构，分析指令
ADD (R0), R1 的指令流程和控制信号。

1. 分析指令功能和指令周期
功能: $((R0))+(R1) \rightarrow (R0)$
取指周期、间址周期、执行周期
2. 写出各阶段的指令流程
执行周期: 完成取数操作, 被加数在主存中, 加数已经放在寄存器R1中。

时序	微操作	有效控制信号
1	$(R1)+(Y) \rightarrow Z$	R1out, ALUin, CU向ALU发ADD控制信号
2	$(Z) \rightarrow MDR$	Zout, MDRin
3	$(MDR) \rightarrow M(MAR)$	MemW, MDRoutE, MARout

王道考研/CSKAQYAN.COM

本节回顾



王道考研/CSKAQYAN.COM

本节内容

中央处理器

数据通路的功能和基本结构
专用通路

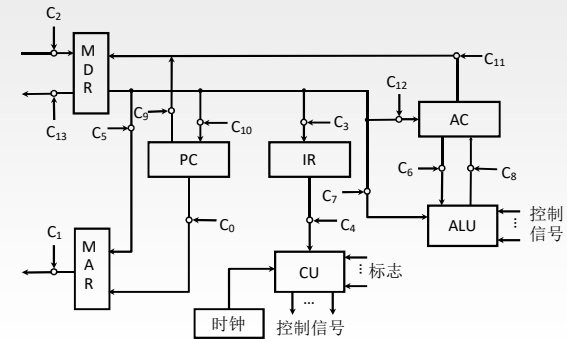
王道考研/CSKAQYAN.COM

上节回顾



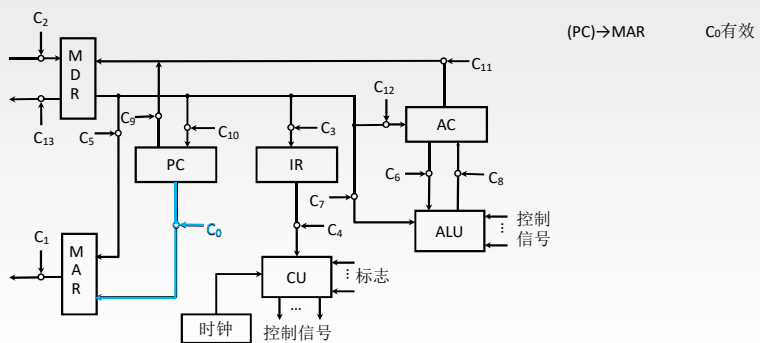
王道考研/CSKAQYAN.COM

专用数据通路方式



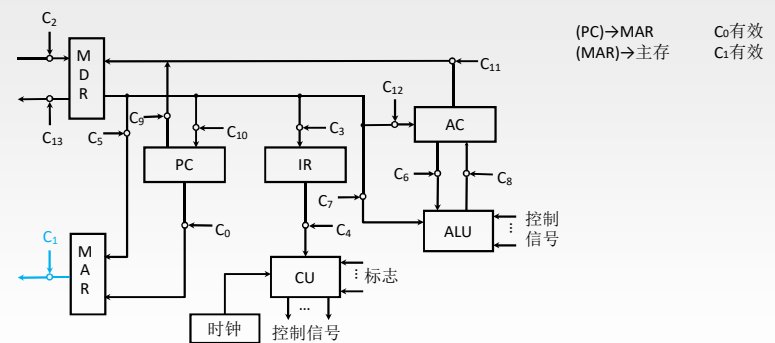
王道考研/CSKAQYAN.COM

专用数据通路方式-取指周期



王道考研/CSKAQYAN.COM

专用数据通路方式-取指周期



王道考研/CSKAQYAN.COM

专用数据通路方式-例题

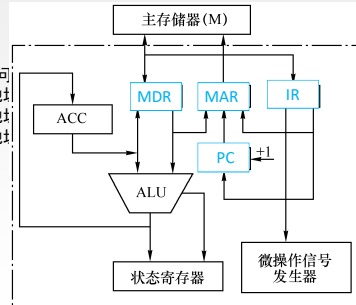
下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

要求：

- (1) 请写出图中a、b、c、d 4个寄存器的名称。
- (2) 简述图中取指令的数据通路。
- (3) 简述数据在运算器和主存之间进行存/取访问。
- (4) 简述完成指令LDA X的数据通路（X为主存地址）。
- (5) 简述完成指令ADD Y的数据通路（Y为主存地址）。
- (6) 简述完成指令STA Z的数据通路（Z为主存地址）。

(1)

d能自动“+1”，是PC
PC内容是地址，送MAR，故c是MAR
b与微操作信号发生器相连，是IR
与主存相连的寄存器是MAR和MDR，c是MAR，
则a是MDR



王道考研/CSKAQYAN.COM

专用数据通路方式-例题

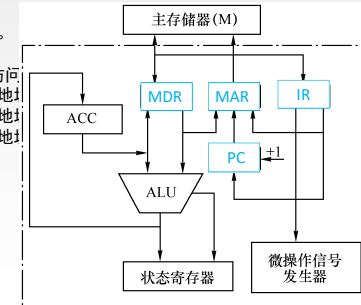
下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

要求：

- (1) 请写出图中a、b、c、d 4个寄存器的名称。
- (2) 简述图中取指令的数据通路。
- (3) 简述数据在运算器和主存之间进行存/取访问。
- (4) 简述完成指令LDA X的数据通路（X为主存地址）。
- (5) 简述完成指令ADD Y的数据通路（Y为主存地址）。
- (6) 简述完成指令STA Z的数据通路（Z为主存地址）。

(2)

(PC) → MAR
M(MAR) → MDR
(MDR) → IR



王道考研/CSKAQYAN.COM

专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

- (3) 简述数据在运算器和主存之间进行存/取访问的数据通路。

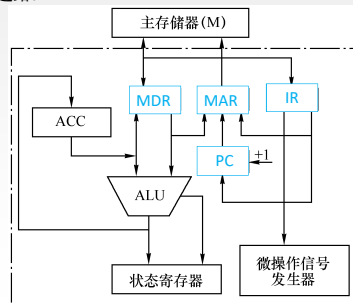
存/取的数据放到ACC中
设数据地址已放入MAR

取：

M(MAR) → MDR
(MDR) → ALU → ACC

存：

(ACC) → MDR
(MDR) → M(MAR)



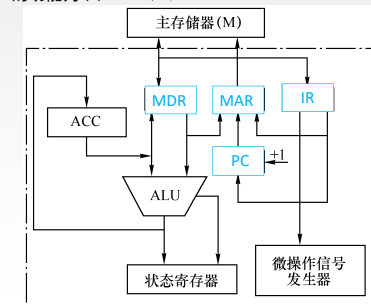
王道考研/CSKAQYAN.COM

专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

- (4) 简述完成指令LDA X的数据通路（X为主存地址，LDA的功能为 $(X) \rightarrow ACC$ ）。

X → MAR
M(MAR) → MDR
(MDR) → ALU → ACC



王道考研/CSKAQYAN.COM

专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

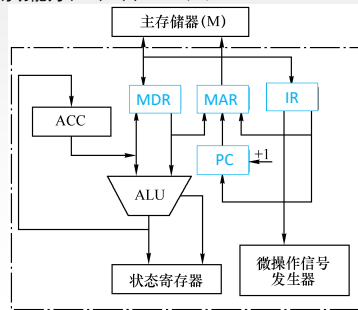
(5) 简述完成指令ADD Y的数据通路（Y为主存地址，ADD的功能为 $(ACC) + (Y) \rightarrow ACC$ ）。

Y → MAR

M(MAR) → MDR

(MDR) → ALU, (ACC) → ALU

ALU → ACC



王道考研/CSKAQYAN.COM

专用数据通路方式-例题

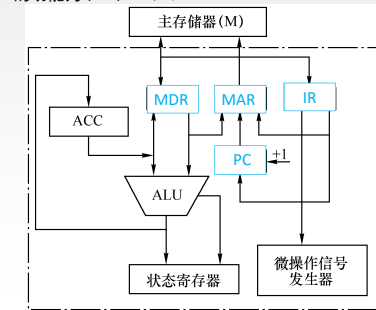
下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

(6) 简述完成指令STA Z的数据通路（Z为主存地址，STA的功能为 $(ACC) \rightarrow Z$ ）。

Z → MAR

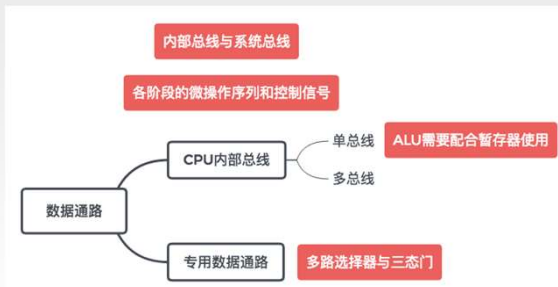
(ACC) → MDR

(MDR) → M(MAR)



王道考研/CSKAQYAN.COM

本节回顾



涉及的主要操作类型：
寄存器之间的数据传送；
主存与CPU之间的数据传送；
使用ALU进行算术逻辑运算。

基本思路：
利用题目提供的数据通路进行数据传送；
由CU发出的控制信号实现通路的建立。

王道考研/CSKAQYAN.COM