

计算机组成与嵌入式系统

第八章 嵌入式系统概述

钟胜 颜露新

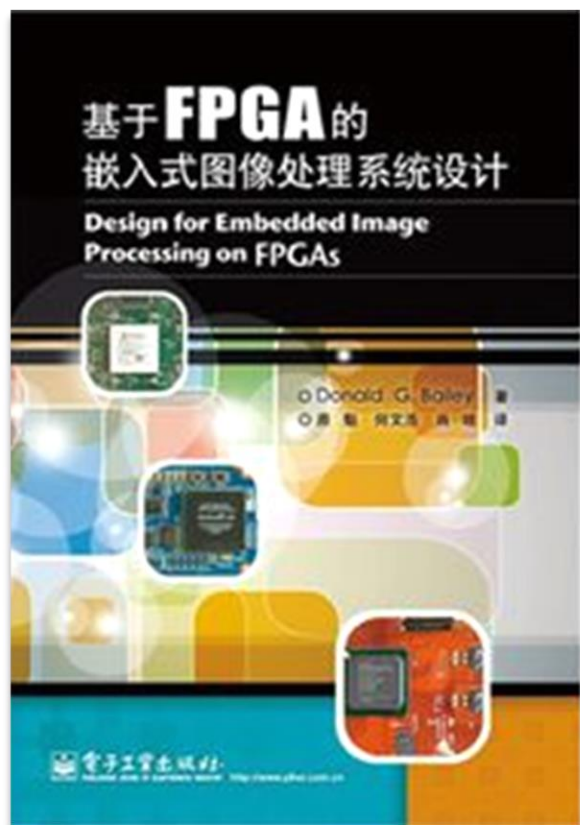
人工智能与自动化学院 飞行器导航制导系

2022年春季

参考书籍

- * 原魁，何文浩，肖晗，基于FPGA的嵌入式图像处理系统设计，电子工业出版社，2013年（中译版）
- * 卞红雨，TMS320C6000系列DSP的CPU与外设，清华大学出版社
- * 梁晓峣，昇腾AI处理器架构与编程，清华大学出版社

参考书籍



8.1 嵌入式图像处理系统

新算法？
性能好？



VS

稳定？可靠？
实时？



计算机图像处理

嵌入式图像处理

算法研究 原理验证

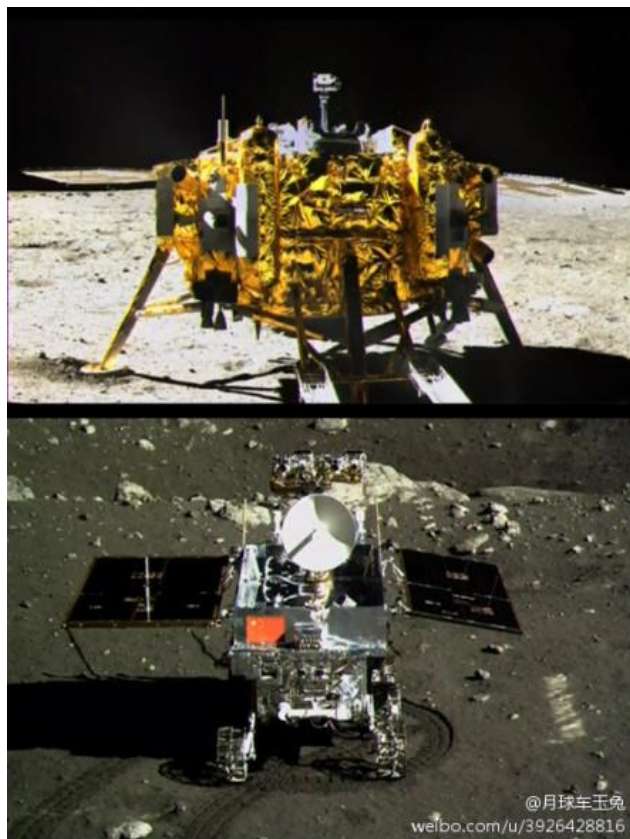


应用实现

完成图像处理任务的专用软硬件处理系统

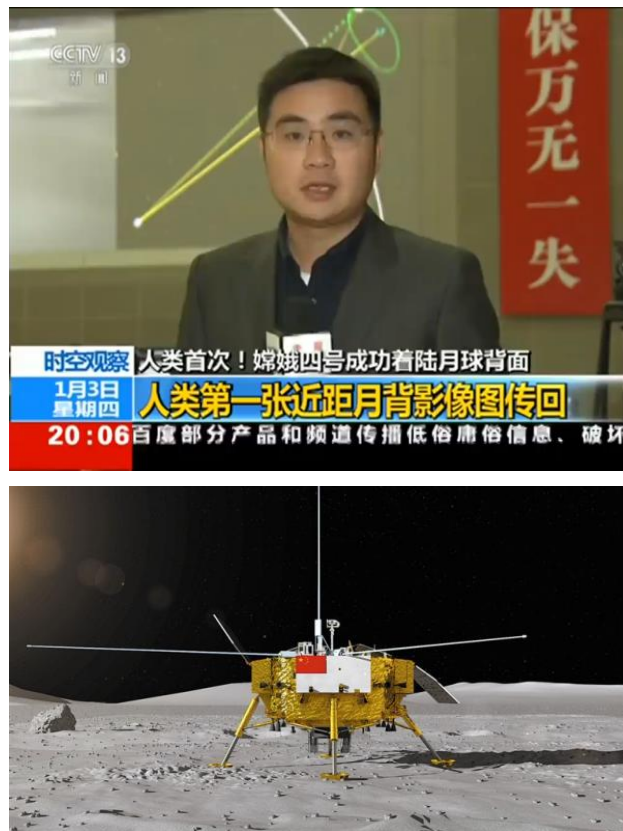
8.1 应用举例—嫦娥探月

嫦娥三号



2013年12月14日
我国首次在月球表面软着陆

嫦娥四号



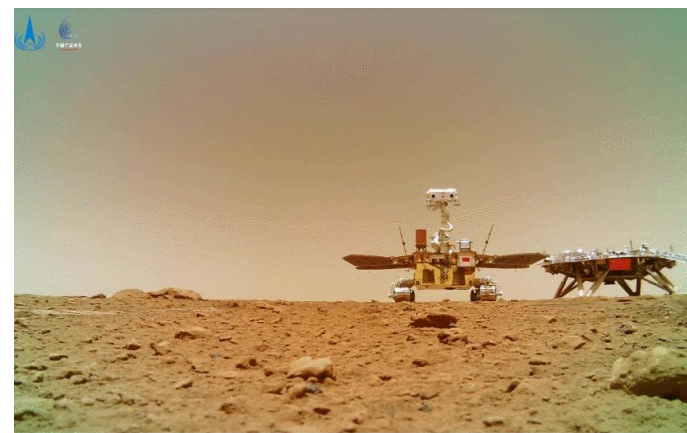
2019年1月3日
实现人类首次月背软着陆

嫦娥五号



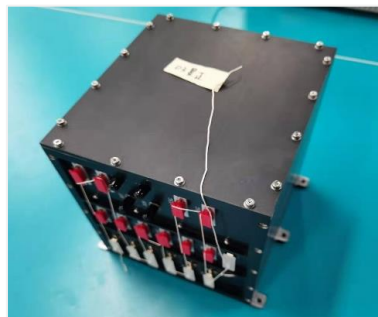
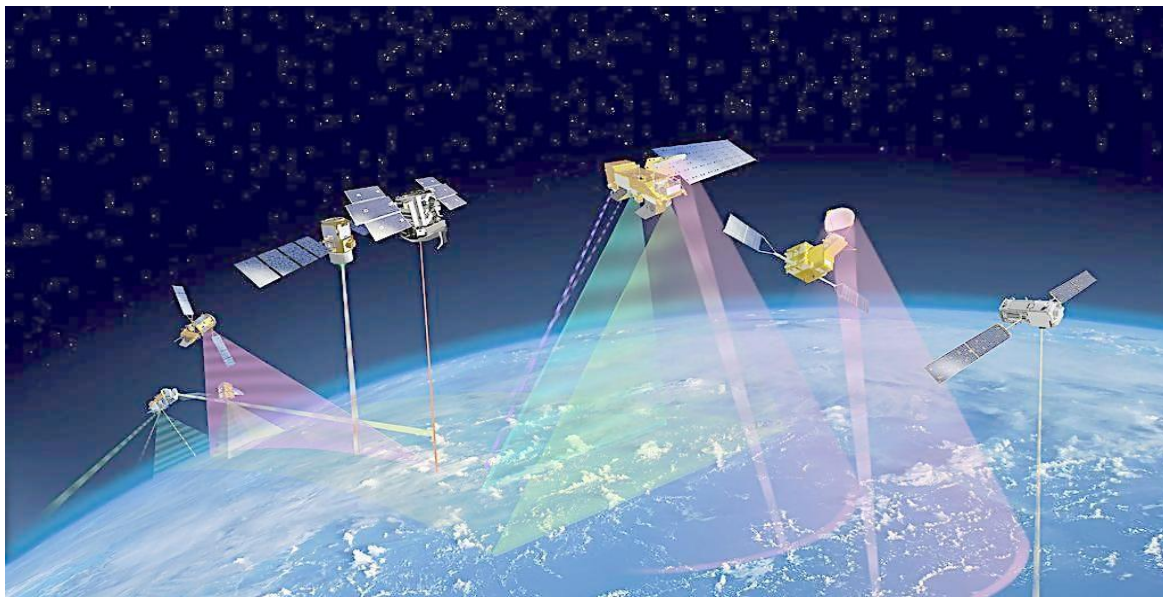
2020年12月17日
我国首次地外天体采样返回

8.1 应用举例—天问探火



火星探测：2020年7月23日发射，2021年5月15日着陆火星

8.1 应用举例—卫星遥感



卫星遥感：气象监测、资源勘探、地貌测绘、灾害监测……

8.1 应用举例—国防军事



航空、航天、舰船、兵器.....

成像制导、卫星侦察：我们的强项！

视频1：机载吊舱车辆跟踪

视频2：机场目标自动检测

8.1 应用举例—工业检测

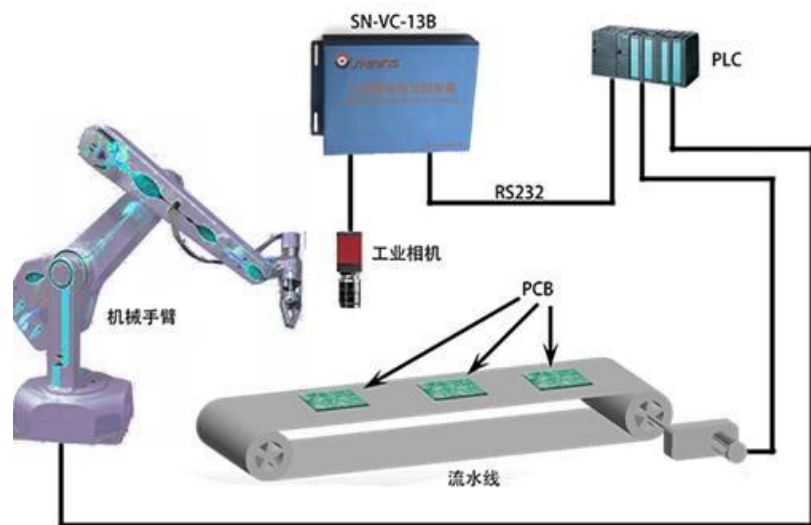
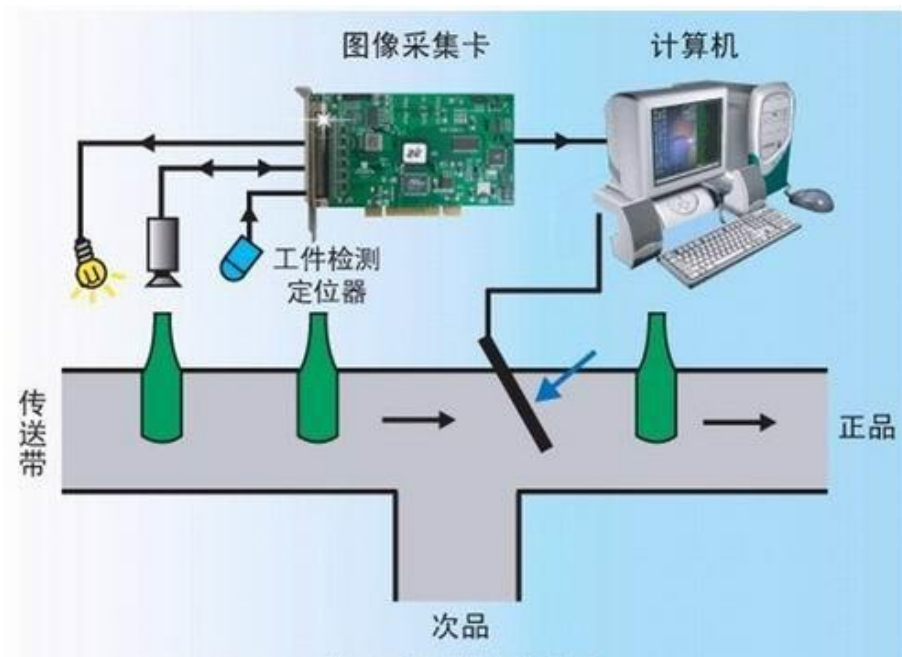


图 1 系统示意图



生产过程自动化（识别零件，装配质量检查）

产品检测、工业机器人

讨论

- * 举例我们身边的嵌入式系统
- * 举例说明嵌入式系统的组成
- * 嵌入式系统有何特点？

8.2 嵌入式系统 (embedded system)

- * IEEE (Institute of Electrical and Electronics Engineers, 美国电气和电子工程师协会)
Devices Used to Control, Monitor or Assist the Operation of Equipment, Machinery or Plants
- * 以应用为中心，以计算机技术为基础，软硬件可裁剪，适应应用系统对功能、可靠性、成本、体积、功耗等严格要求的**专用**计算机系统

8.2 嵌入式系统 (embedded system)

- * 是一种“完全嵌入到受控设备内部，为特定应用而设计的专用计算机系统”
- * 是相对桌面系统来讲的，凡是带有微处理器的专用软硬件系统都可以称为嵌入式系统
- * 是软件和硬件的综合体，还可以涵盖机械等附属装置

8.2 嵌入式系统 (embedded system)

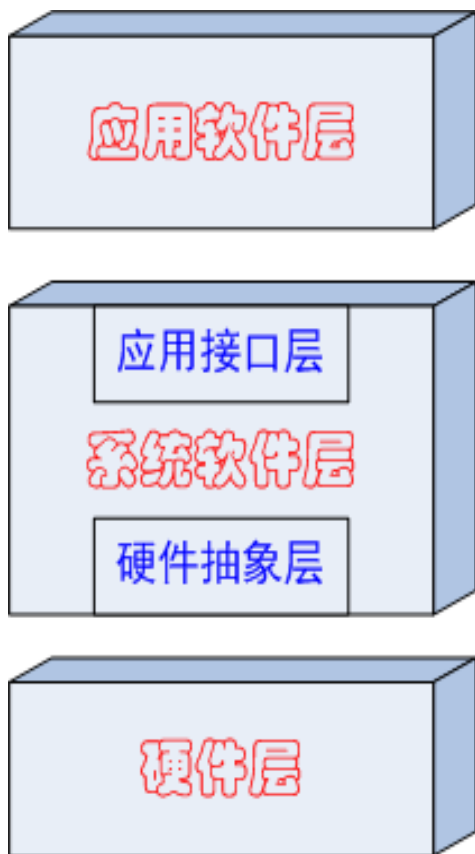
- * 由嵌入式硬件与嵌入式软件组成
- * 嵌入式硬件以芯片、模板、组件、控制器形式存在于设备内部
- * 嵌入式软件是实时多任务操作系统和各种专用软件，一般固化在ROM或闪存中
- * 嵌入式系统软硬兼施，融为一体，成为产品，在开发过程中需要开发工具辅助开发

8.2 嵌入式图像处理系统特点

- “**嵌入性**”、“**专用性**”与“**处理系统**”
- * “**嵌入性**” 特点：由于是嵌入到应用系统中，必须满足应用系统的“机、电、热”环境要求，如接口、体积、功耗、可靠性等要求
- * “**专用性**” 特点：面向应用，软硬件满足图像处理要求
- * “**处理系统**” 特点：与应用系统配合工作，图像处理能力是根本

8.3 嵌入式图像处理系统层次构成

系统架构



研发人员

应用程序工程师

图像算法工程师

操作系统工程师

驱动软件工程师

FPGA工程师

硬件设计师

界面、控制台软件等

图像处理算法研发、移植

OS移植、裁剪、改写

硬件驱动开发

FPGA逻辑设计

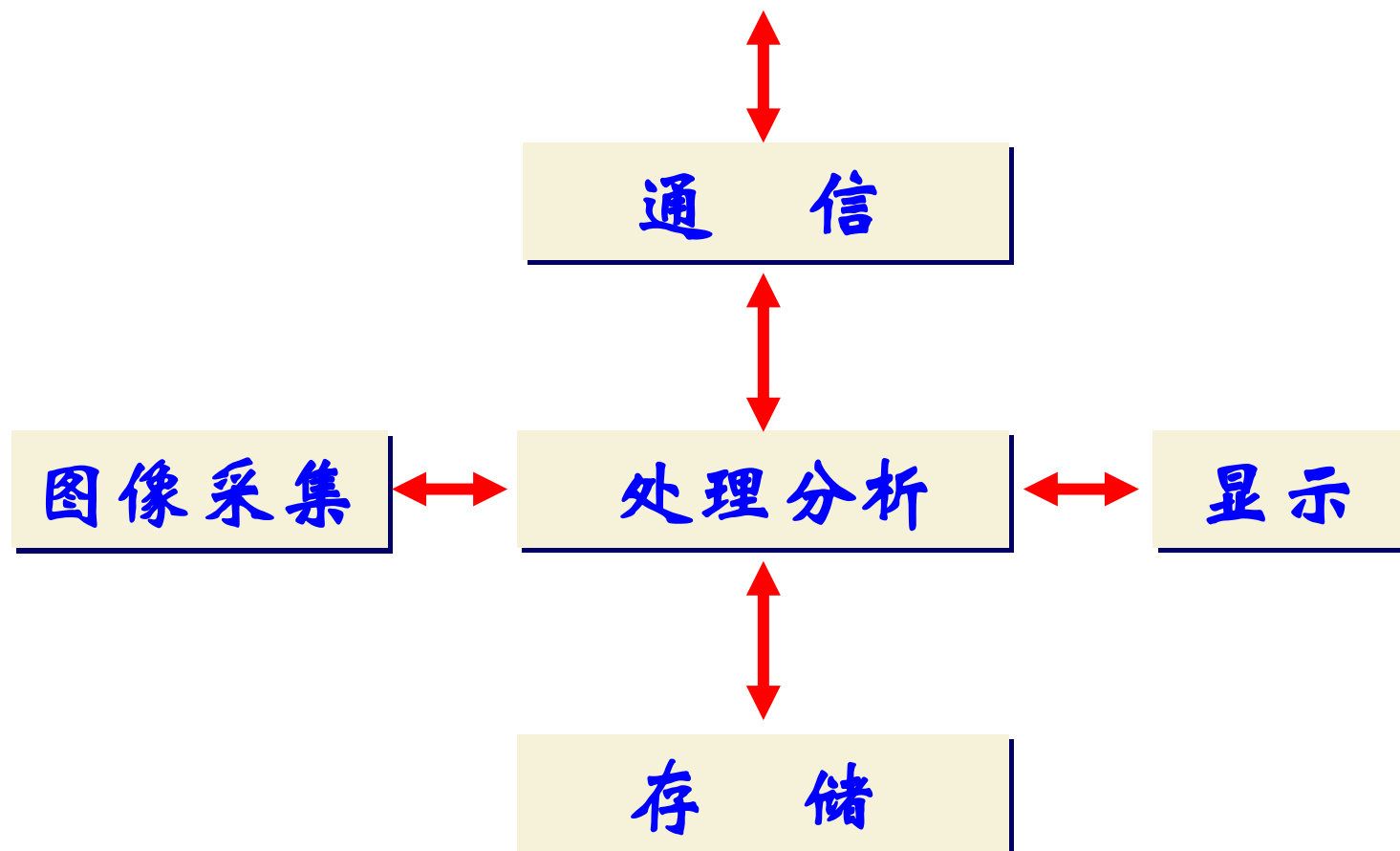
硬件设计、实现、调试

特点

偏软件

偏硬件

8.3 图像处理嵌入式系统硬件组成



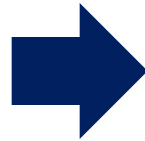
8.3 图像处理器

使用高性能处理器完成图像处理任务

- * DSP (Digital Signal Processor)
- * FPGA (Field Programmable Gate Array)
- * GPU (Graphic Processing Unit)
- * ASIC (Application Specified Integrated Circuit)
- * SoC (System on Chip)
- * SoPC (System on Programmable Chip)

8.3 图像存储

- * 在线处理缓存需要
局部存储器
全局存储器
- * 离线处理需求
卫星、航空侦察
医疗诊断
.....
- * 数据回放需求



- * 存储容量需求大
- * 存储需求随处理过程动态变化
- * 存储访问速率需求高
- * 嵌入到处理流程中

实际应用中，为减少存储量，先进行图像压缩

8.3 图像显示

人机界面要求，直观

- * 与显示设备关联

电视TV

阴极射线显像管CRT

液晶显示器LCD

- * 人机交互需求

叠加字符、标尺、姿态等信息

- * AV端子/S端子

YPbPr分量接口

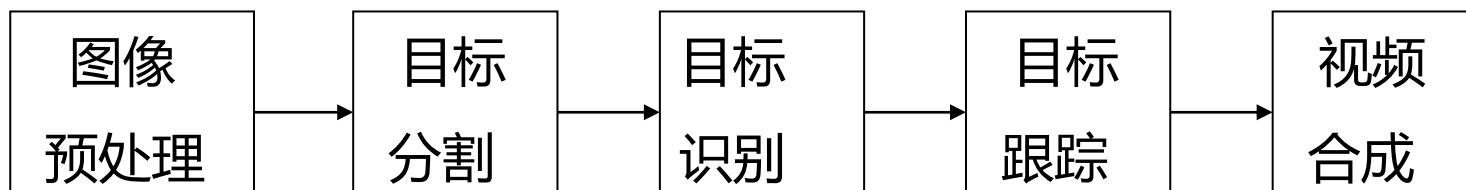
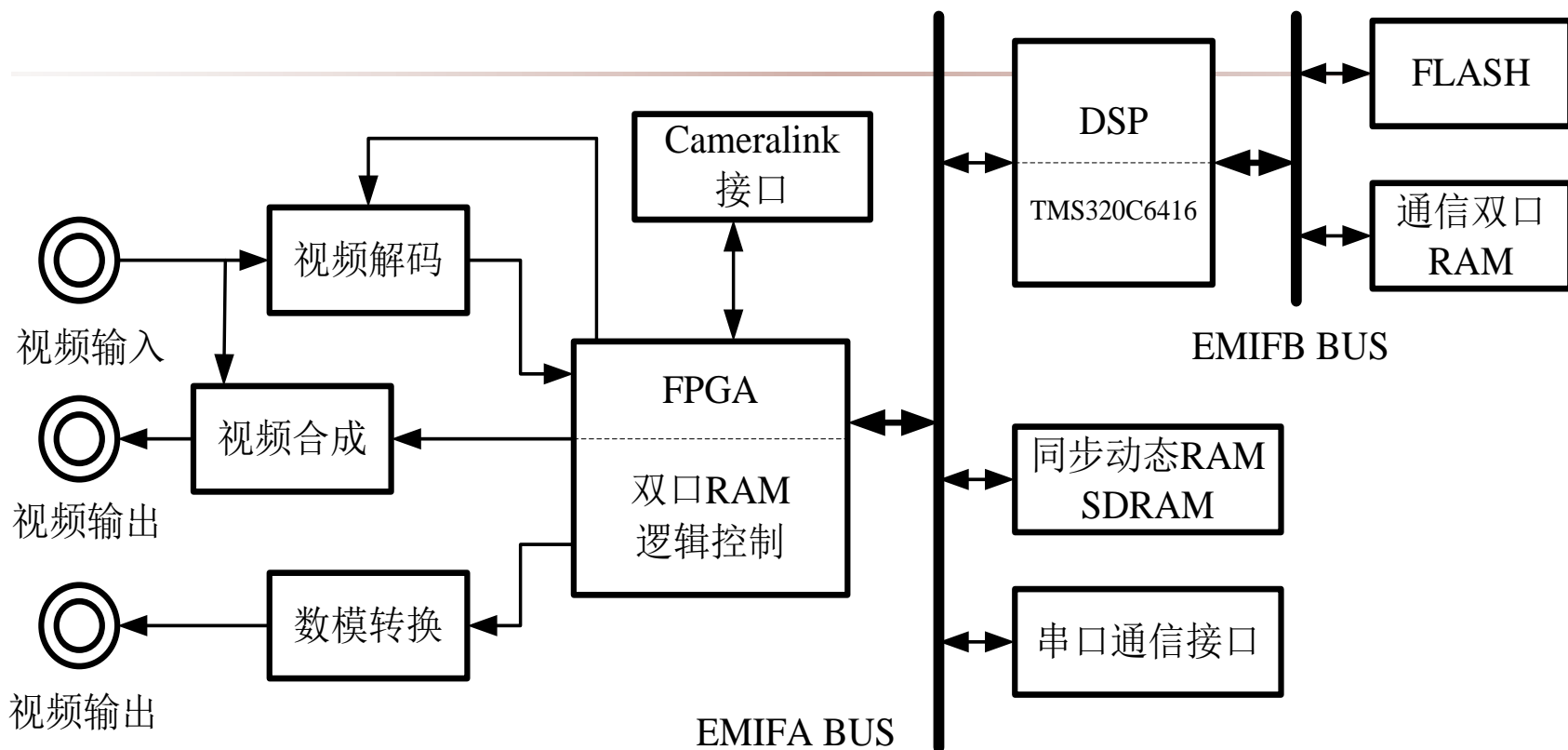
VGA

DVI

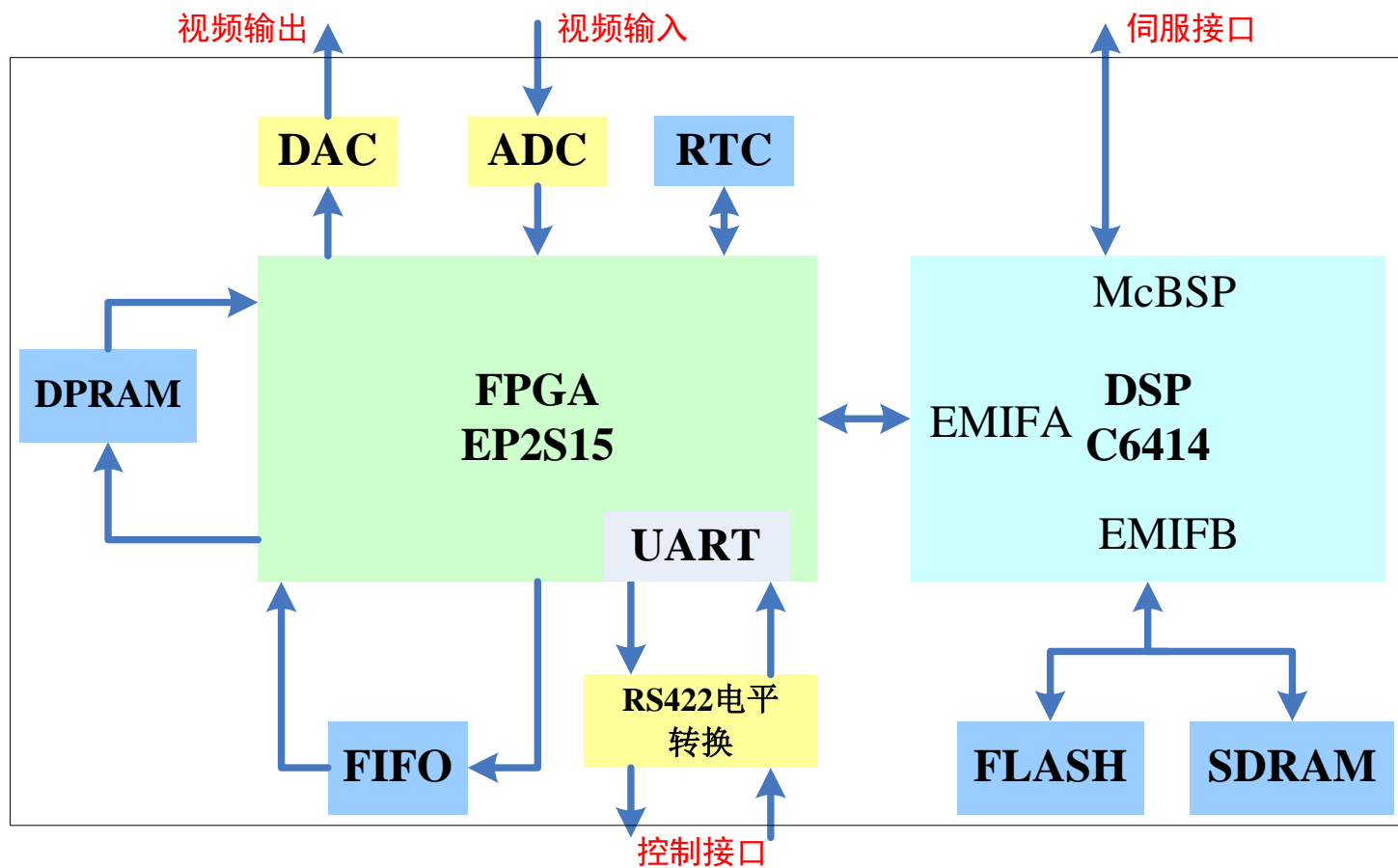
HDMI



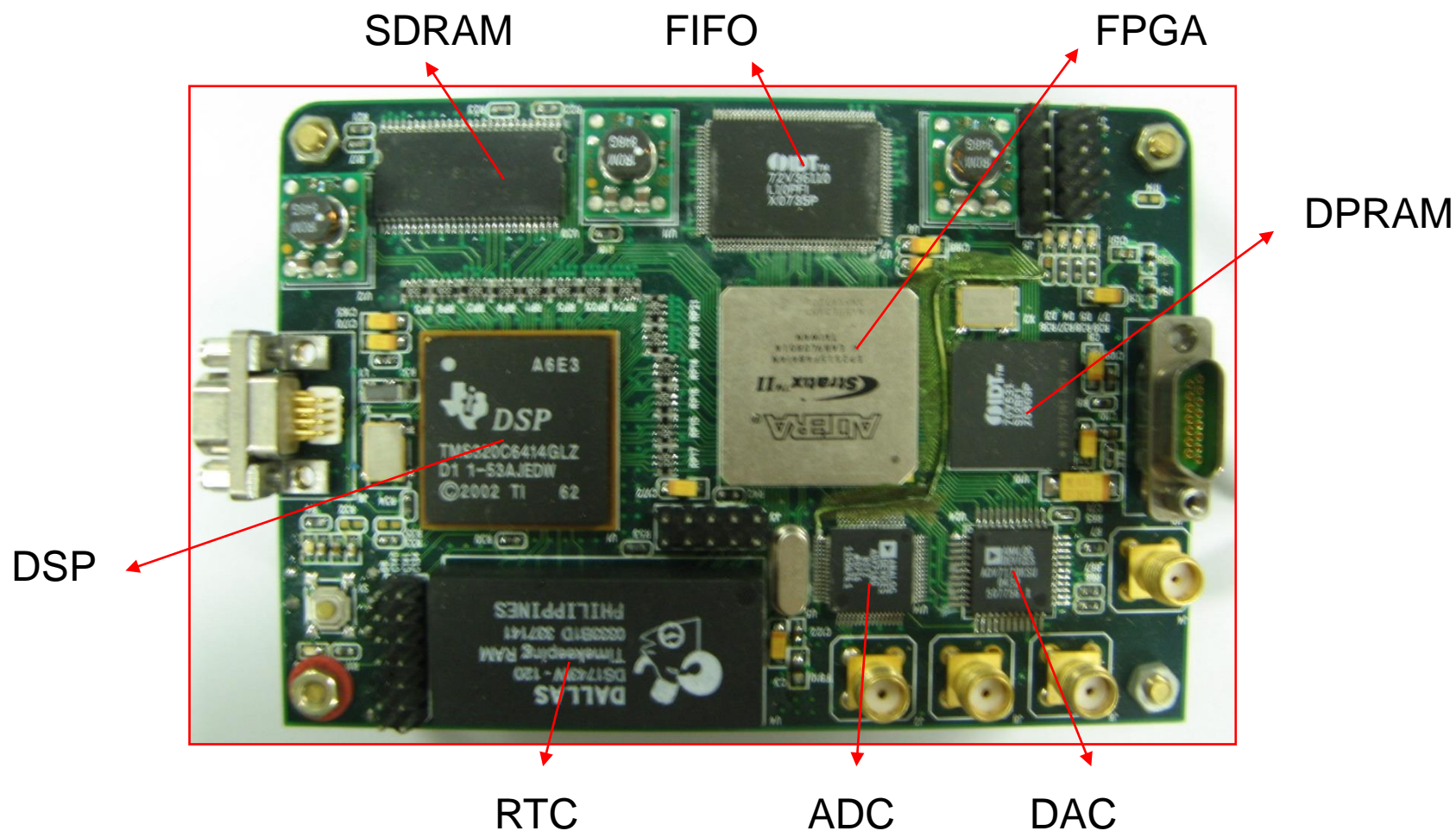
8.3 DSP+FPGA目标检测识别系统示例



8.3 DSP+FPGA图像跟踪器示例



8.3 DSP+FPGA图像跟踪器示例



8.4 图像处理嵌入式系统—实时性

- * 硬实时系统 --规定时间内必须完成处理

导弹成像末制导目标检测识别

防空预警图像目标检测

机要部门视频监控非法闯入

- * 软实时系统 --规定的处理时间是弹性的，或很长

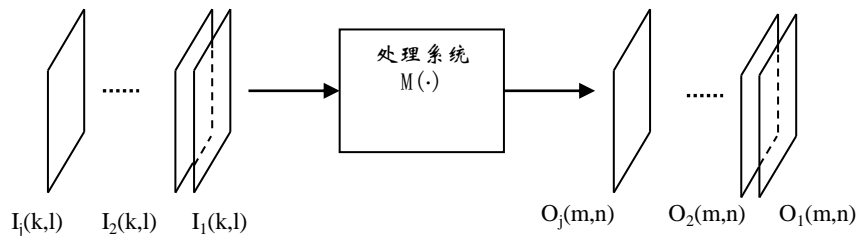
人脸识别门禁

车牌识别

- * 非实时系统

如消费类产品

1.4 实时性定义

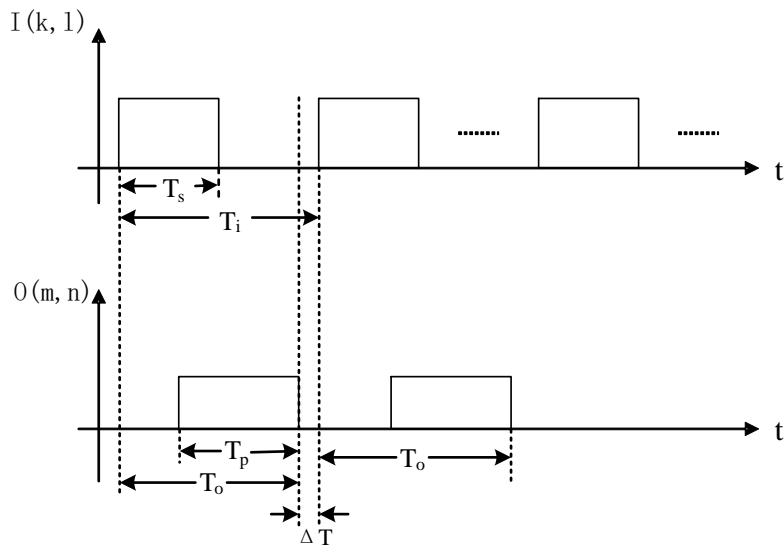


* 时序分析

-- 处理时间 T_p 是动态变化的

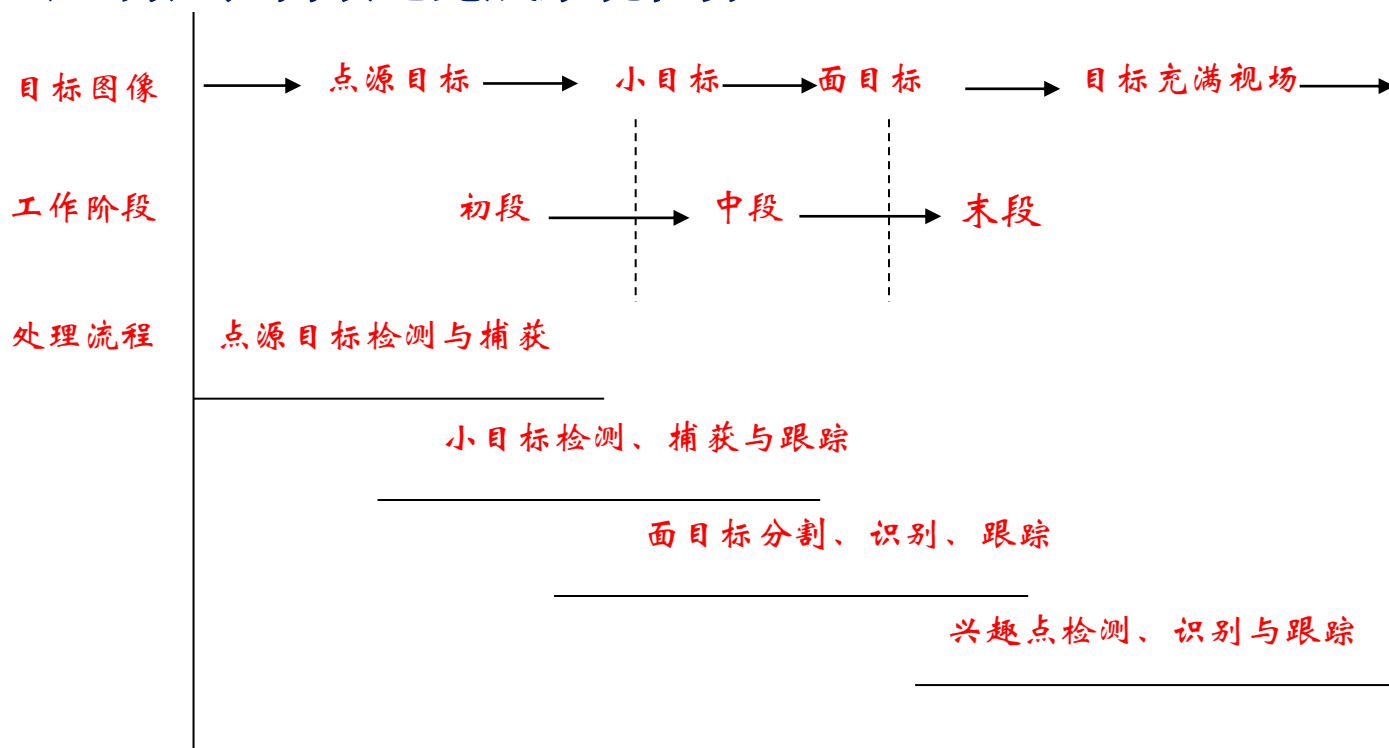
-- 若 $T_o \leq T_i$, $\Delta T = T_i - T_o$: 系统等待新输入的时间——**实时系统**

-- 输出结果存在几帧的处理延迟, 至少以 T_i 为间隔周期输出结果, ——**准实时系统**



8.4 实例—空中目标ATR处理流程复杂性

- * 算法功能的构成随着工作环境和阶段变化
- * 系统结构需要能够根据算法结构的要求，以及工作环境的变化进行调整（重构），高效地完成系统任务



8.4 实时图像处理系统面临的挑战

* 图像数据率骤增

—成像传感器帧频不断提高;



处理周期不断减小

—成像分辨率不断提高;

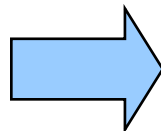


图像数据量不断增加

* 信息处理日趋复杂

—信息获取手段多样化

—信息处理流程复杂化

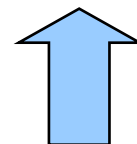


系统规模急剧增大

* I/O吞吐率增加

* 存储容量增大

* 计算资源增多



* 高效的设计方法

* 高性能的系统结构

* 先进的设计技术

8.5 串行处理的瓶颈

- **基本架构:**
 - 取指/译码/取数/执行
 - 串行处理
 - 所有工作都交由**ALU**完成
 - **CPU**尽可能加快数据供给**ALU**
- **So much to do, so little time to do it!**
 - 串行处理器, 时间经常是制约因素
 - 在一个时刻, 对一个像素只能做一件事
 - 很多问题不适合串行处理器

8.5 计算架构发展

- 尽量增加ALU数据吞吐率
 - 增加主频 (Increase clock speed)
 - 增加字长 (Increase word width)
 - 更宽数据位宽 $4 \Rightarrow 8 \Rightarrow 16 \Rightarrow 32 \Rightarrow 64$ bit architectures
 - 更宽指令字MMX type instructions to make use of wider data words
 - 高速缓存 (Caching)
 - 提高数据/指令访存速率 (Gives faster access to instructions and data)
 - 哈佛结构 (Harvard architecture)
 - 双存储 Doubles memory bandwidth by separating instructions and data
 - 流水线 (Pipelining)
 - Overlaps the timing of Fetch / Decode / Read / Execute / Write phases
 - 精简指令集 Reduced instruction set (RISC)
 - Simpler instructions make more efficient use of resources
 - 多核架构 (Multiple core architectures)

8.5 冯诺伊曼Von Neumann瓶颈

- 面向存储串行处理Serial processing is memory oriented
 - 多数变量存于存储器Most variables are in memory
 - 大部分时间耗在访存A significant proportion of the time is spent accessing memory
 - 读操作 Reading operands
 - 写中间结果 Writing intermediate results
 - 统一寻址访存 Memory uses a single monolithic address space
- 后果 Consequences
 - 复杂计算，数据频繁往返于ALU和存储Data passes between the ALU and memory many times during a complex calculation
 - 访存带宽制约计算速度Memory bandwidth ultimately limits the algorithm speed

8.6 并行处理Parallel Processing

- 关键部分专设硬件Dedicated hardware for critical parts
 - 硬件并行Hardware is parallel
 - 具备寄存中间结果Uses local registers for intermediate results
- 增大单次计算能力Do more things at once
 - 并行处理 Parallel processing
 - 处理器有各自局部存储器Each processor has its own local memory
- 并行处理并非新技术Parallel processing is not new
 - Almost as old as image processing itself
 - Image processing has often been a driver for parallel computing
 - FPGA具有计算资源优势，成为常用的并行计算平台Only recently have FPGAs had sufficient resources to make them a practical platform

8.6 时间并行Temporal Parallelism

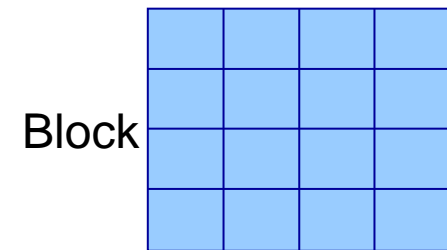
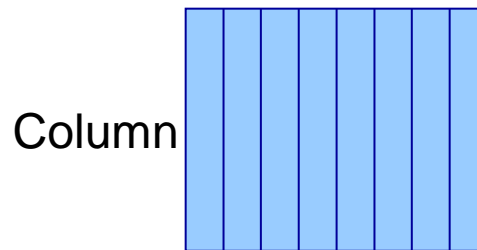
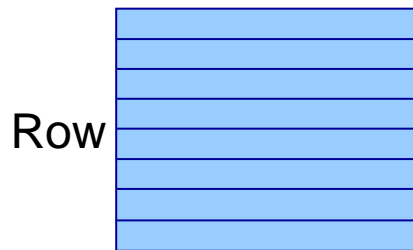
- 算法计算过程包括一系列的操作 Algorithms usually consist of a sequence of separate operations
 - Use a separate processor for each operation



- 操作级流水线架构 Leads to a pipelined architecture at the operation level
- 局限性 Limitations
 - 不适合迭代算法 Less suited to iterative algorithms
 - 受制于操作间数据传递带宽 Bandwidth in passing data between operations

8.6 空间并行 Spatial Parallelism

- 多数操作是在图像像素上执行同样的功能 Many operations perform the same function independently on a large number of pixels
 - Split the image over a number of separate processors



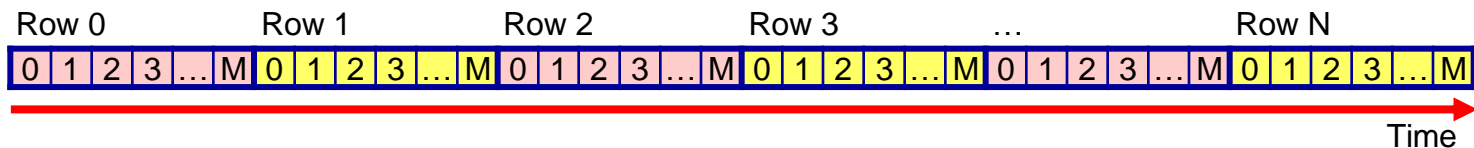
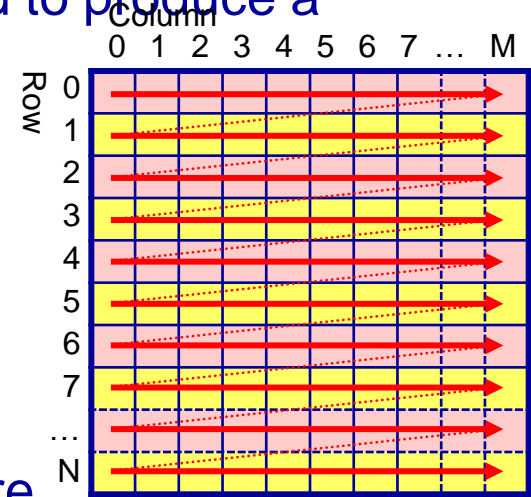
- 单指令多数据流架构 Can leads to a SIMD type architecture
- 处理器间数据通信最小化 Most efficient when communication between processors is minimised
 - When operations only require data from a local region

8.6 大规模并行 Massive Parallelism

- 极致空间并行 Takes spatial parallelism to the extreme
 - Each pixel has a separate processor
 - Can lead to some extremely efficient algorithms
- 问题 Problems
 - Very resource intensive
 - Does not scale well with image size
 - Really only practical for small images
 - Assumes image is already mapped onto pixels
 - A significant fraction of time can be spent transferring the images to and from the processor array

8.6 流处理 Stream Processing

- 图像按像素扫描顺序串行化 Image is scanned to produce a sequential stream of pixels
 - Converts spatial parallelism into temporal parallelism
 - Each pixel is processed sequentially
 - Removes need for parallel data access
- 适合流水线并行 Fits with a pipelined architecture
 - Data is streamed between operations in a pipeline
 - Fine grained pipelining with an operation



总 结

- “嵌入性”、“专用性”与“处理系统”
- 嵌入式图像处理系统层次构成
- 实时性概念
- 实时处理瓶颈
- 并行处理