



Leibniz  
Universität  
Hannover

# Speicherbauelemente

**H. Jörg Osten**

**Institut für Materialien und Bauelemente  
der Elektronik**

**- MBE -**

**Leibniz Universität Hannover  
Schneiderberg 32, 30167 Hannover**

---

**nur für den LUH-internen Gebrauch**

- IBM stellte 1981 seinen ersten PC mit der Bezeichnung Model 5150 mit Intel 8086 Prozessor vor

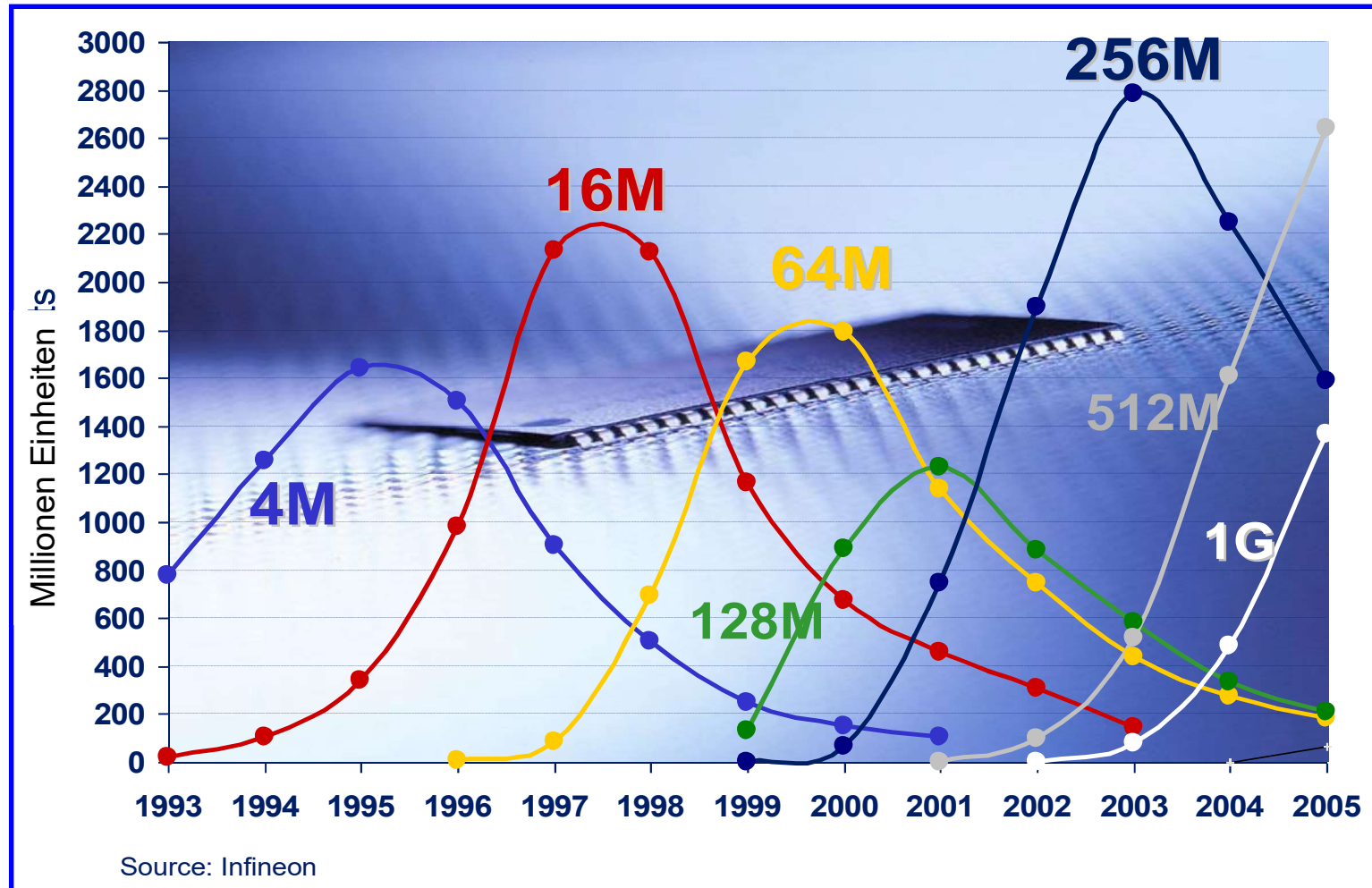


Er war mit einem 16 kB (Kilobyte) großen Arbeitsspeicher ausgestattet.

Aufgeteilt war der Arbeitsspeicher auf acht einzelne ICs, die eine Kapazität von je 16 kbit hatten.

➔ „640 kB (Arbeitsspeicher) ist alles, was irgendeine Applikation jemals benötigen sollte.“ (*Bill Gates, 1981*)

## Entwicklung des Speichemarktes 1993-2005



## Allgemeine Begriffe

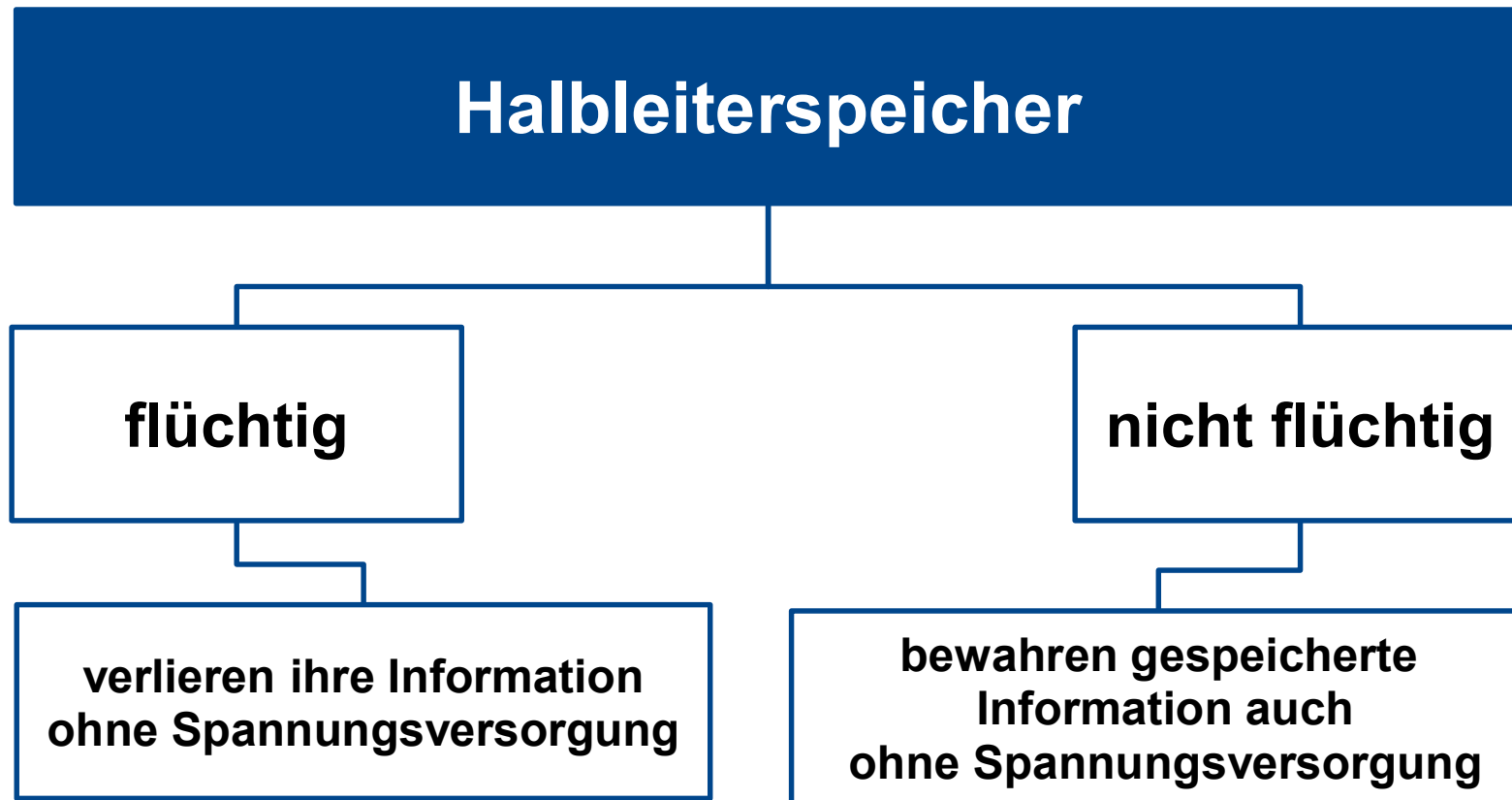
---

- **Speicherelement**  
besitzt 2 Zustände (*High* oder *Low*, „1“ oder „0“)  
→ speichert 1 Bit
- **Speicherzelle**  
physikalische Realisierung eines Speicherelementes  
aus wenigen Transistoren und Kondensatoren  
kleinste Zelle: 1-Transistor-Speicherzelle (1T-Zelle)  
Flächenbedarf:  $nxF^2$  (F ist die kleinste Strukturgröße)

## Speicherzelle

---

- Eine Speicherzelle ist die physikalische Realisierung der kleinsten Einheit eines Speichers von logischen Zuständen.  
bezeichnet entweder die Realisierung der kleinstmöglichen Einheit, dem 1-Bit-Speicherelement, oder die Realisierung der kleinsten *adressierbaren*, das heißt bei einem Zugriff les- bzw. schreibbaren, Einheit, einem so genannten Wort oder Datenwort, das aus  $n$  Bit besteht ( $n \geq 1$ ).
- PC's arbeiten heutzutage mit einer Wortlänge von 32 oder 64 Bit  
Früher, zum Beispiel bei den ersten Taschenrechnern, waren Speicherzellen 4 Bit groß  
Die ersten PCs hatten 8 Bit breite Speicherzellen  
Für einfache Steuerungen (Mikrocontroller) werden auch heute noch 8 Bit verwendet.



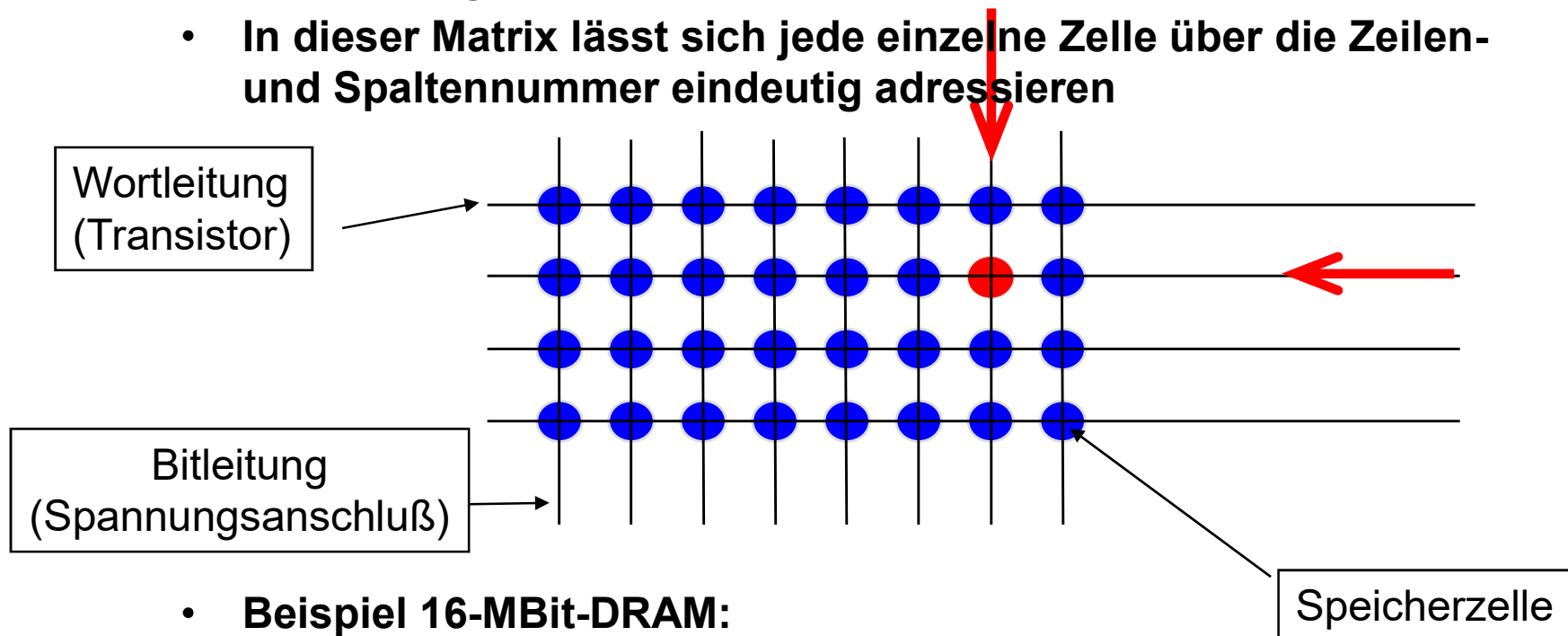
## Flüchtige Speicher

---

- **Random-Access-Memory (RAM)**  
„Speicher mit wahlfreiem/direktem Zugriff“  
Direktzugriffsspeicher  
wird insbesondere bei Computern als Arbeitsspeicher eingesetzt  
wird als integrierter Schaltkreis hauptsächlich in Silizium-Technologie realisiert
- „Wahlfrei“ bedeutet, dass jede Speicherzelle über ihre Speicheradresse direkt angesprochen werden kann  
Der Speicher muss also nicht sequenziell oder in Blöcken ausgelesen werden  
Bei großen Speicherbausteinen erfolgt die Adressierung jedoch nicht über die einzelnen Zellen, sondern über ein Wort, dessen Breite von der Speicherarchitektur abhängt

## Ansteuerung einer Speicherzelle

- Die Einheitsspeicherzellen sind in einer Matrix aus Zeilen und Spalten angeordnet.
- In dieser Matrix lässt sich jede einzelne Zelle über die Zeilen- und Spaltennummer eindeutig adressieren

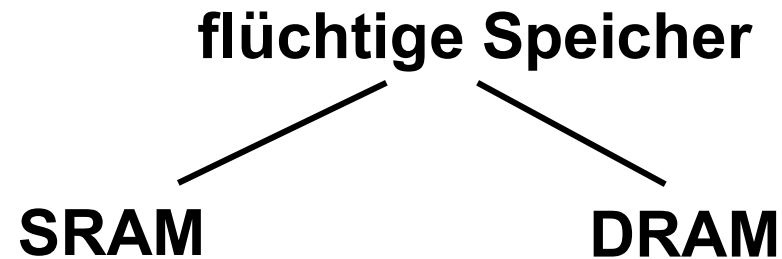


- Beispiel 16-MBit-DRAM:**  
 besteht es aus rund 16,8 Millionen Zellen  
 In einer Matrix angeordnet, ergeben sich 4096 Zeilen und 4096 Spalten



## RAM: Grundtypen

---



### ***SRAM = Static RAM***

- Statischer Schreib-Lesespeicher mit wahlfreiem Zugriff
- behält Information auch ohne Taktspannung
  - ➔ kein Wiederauffrischen (*Refresh*) nötig

### ***DRAM = Dynamic RAM***

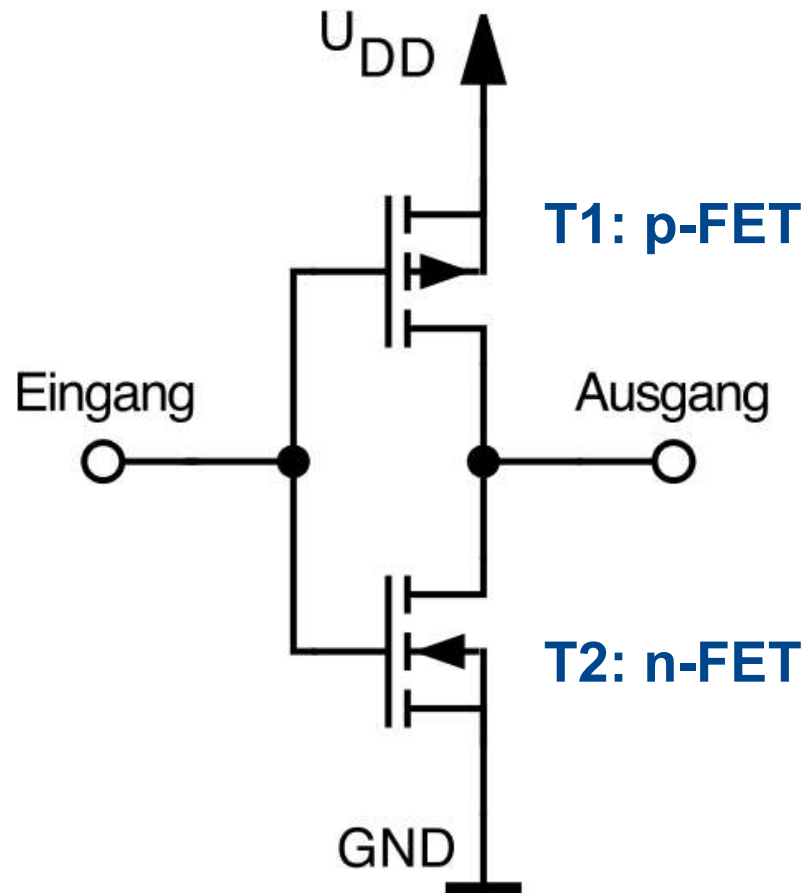
- Dynamischer Schreib-Lesespeicher mit wahlfreiem Zugriff
- Grundlage: 1-Transistor-Zelle
  - ➔ Wiederauffrischen (*Refresh*) nötig

## RAM: Grundtyp SRAM

---

- **Statischer RAM (SRAM)**
  - Information ist in bistabilen Kippstufen (Flip-Flop) gespeichert (zwei CMOS-Inverter)
  - behalten ihren Speicherinhalt nur durch das Anlegen einer Versorgungsspannung
  - ➔ keine laufenden Auffrischungszyklen (Refresh) notwendig
  - Lesen ist nicht destruktiv
  - erlaubt schnellstes Lesen und Schreiben (relativ zu DRAM)
  - geringere Speicherdichte (6T-Zelle, d.h. 6 Transistoren)
  - Anwendungen liegen beispielsweise in Computern als Cache und bei Mikrocontrollern als Hauptspeicher

# CMOS-Inverter



$V_{in} = 0 \text{ V}$ :

p- FET leitet/n-FET sperrt

→  $V_{out} = V_{DD}$

Ausgang verbunden mit  $V_{DD}$

$V_{in} = V_{DD}$ :

n- FET leitet/p-FET sperrt

→  $V_{out} = 0 \text{ V}$

Ausgang verbunden mit GND

In	Out
0	1
1	0

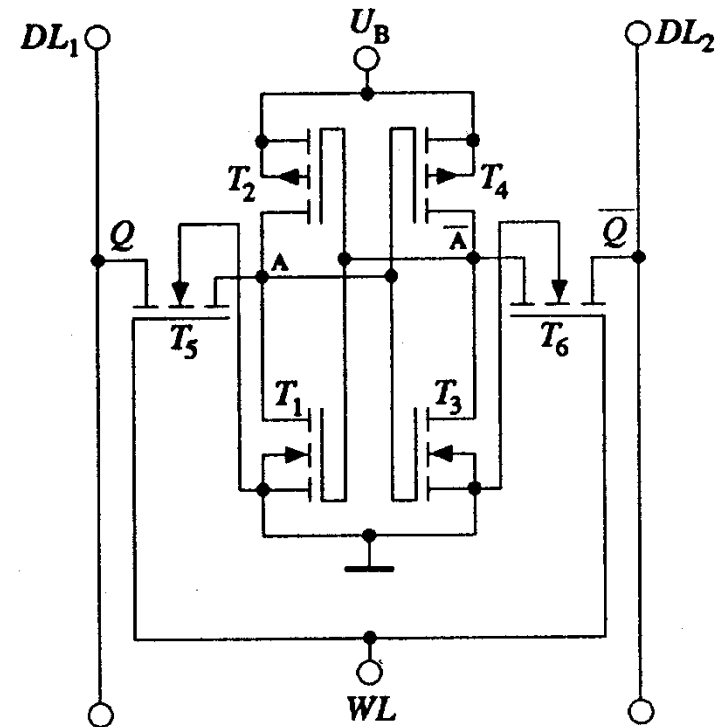


**Für 1 Bit Speicher**  
**der 1-Bit-Wert (0 oder 1)**  
**bleibt solange gespeichert**  
**wie die Versorgungs-**  
**spannung anliegt**

➔ **statisch**

## Funktionsweise einer SRAM 6T-Zelle

- Speicher-Flip-Flop besteht aus 2 CMOS-Invertern  
 → Extrem geringe Rest-Verlustleistung
- Ruhezustand (Zelle nicht angewählt)  
 Wortleitung (WL) auf 0-Potential  
 T5 & T6 sperren  
 Datenleitungen  
 sind abgekoppelt.



## Funktionsweise einer SRAM 6T-Zelle

- Schreiben

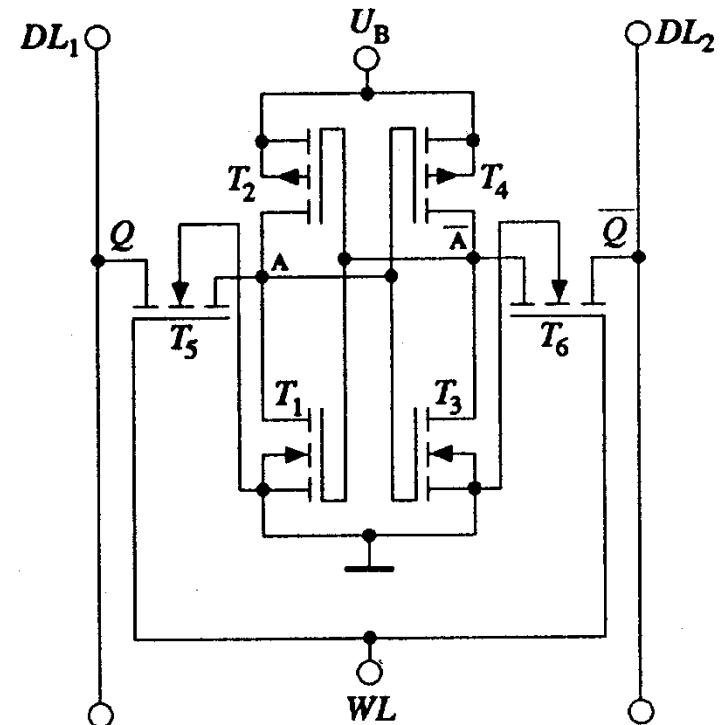
Wortleitung auf 1-Potential

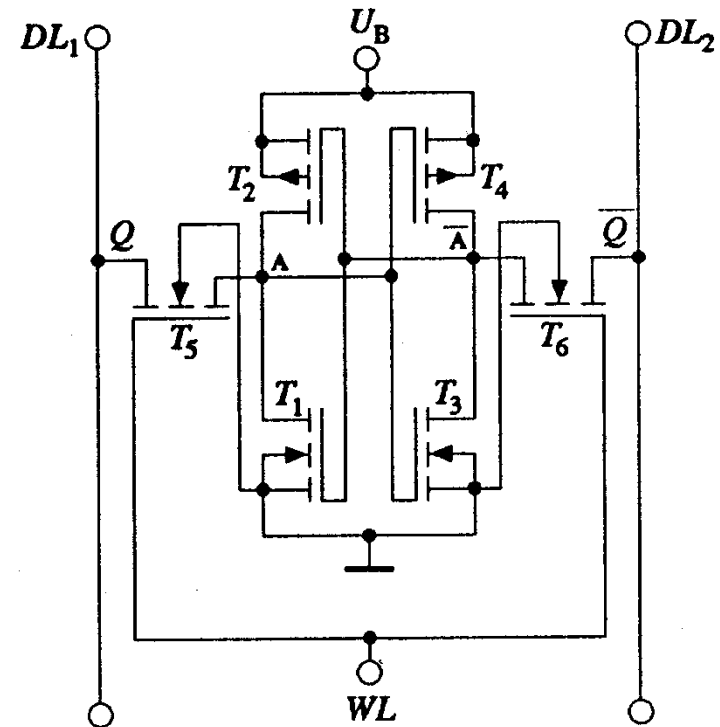
Setzen des Flip-Flops durch eine Datenleitung auf "0"  
und andere Datenleitung auf "1"

- $DL_1 = 0, DL_2 = 1$   
T1, T4 leitend  
T2, T3 gesperrt
- $DL_1 = 1, DL_2 = 0$   
T2, T3 leitend  
T1, T4 gesperrt

$V_{in} = „0“$  : p- FET leitet/n-FET sperrt

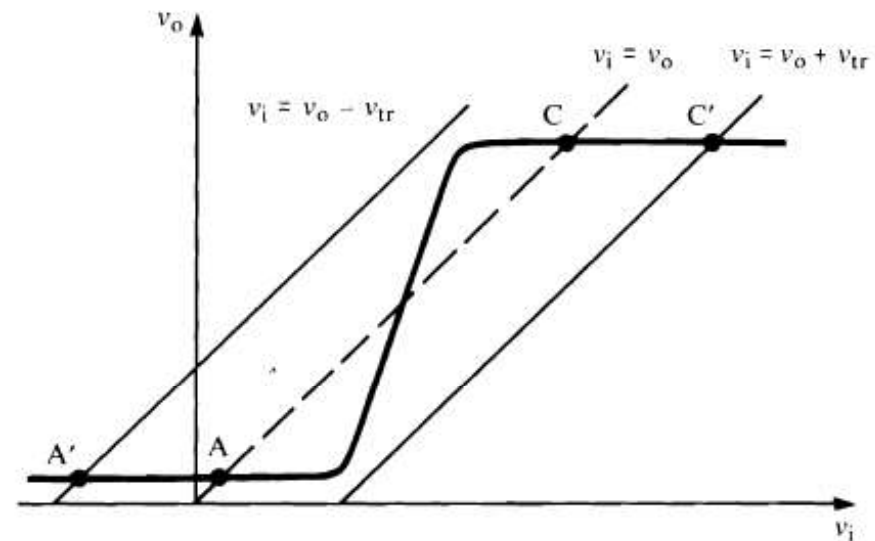
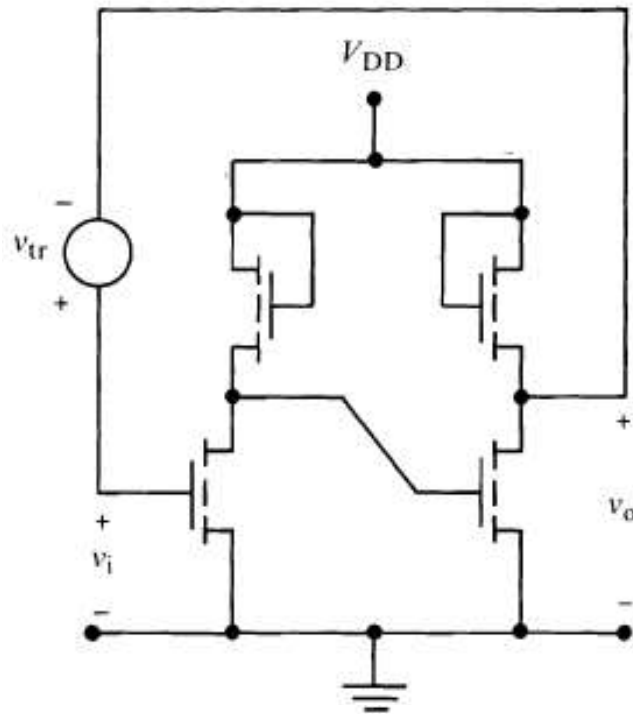
$V_{in} = „1“$  : n- FET leitet/p-FET sperrt





## Ladungsspeicherung beim SRAM

- 2 Inverter = 1 *flip-flop*
- nur zwei stabile Zustände
- Hin- und Herschalten durch äußere Triggerspannung





## Ladungsspeicherung beim SRAM

---

- Der Spannungshub zwischen den beiden logischen Spannungsniveaus entspricht der vollen Versorgungsspannung
- In jedem der beiden Zustände fließt praktisch kein Strom, da immer ein Transistor ausgeschaltet ist  
→ Die statische Verlustleistung ist sehr gering
- Nur beim Schaltvorgang fließt ein signifikanter Strom  
→ Dynamische Verlustleistung
- Scharfer Übergang zwischen den logischen Zuständen  
die MOSFET's sind in Sättigung

## SRAM: Ergänzungen

---

- Realisierung von SRAMS sind sowohl in bipolarer Technologie (TTL, ECL) als auch in CMOS-Technologie möglich
- In Kombination mit einer Pufferbatterie kann aus dem statischen RAM eine spezielle Form von nicht flüchtigem Speicher (NVRAM) realisiert werden  
**SRAM-Zellen weisen ohne Zugriffzyklen nur einen sehr geringen Leistungsbedarf auf**  
**die Pufferbatterie kann somit über mehrere Jahre den Dateninhalt im SRAM halten**

## RAM: Grundtyp DRAM

---

- **Dynamischer RAM (DRAM)**

Die Informationen werden in Form des Ladezustandes eines Kondensators gespeichert

der Kondensator entlädt sich bei den kleinen möglichen Kapazitäten durch die auftretenden Leckströme schnell

→ **Speicherzellen müssen regelmäßig wiederaufgefrischt werden**

die gespeicherte Information geht nach Abschaltung der Betriebsspannung schnell verloren

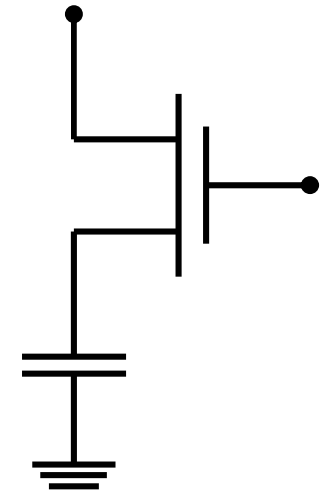
Der sehr einfache Aufbau macht die Speicherzelle sehr klein

Im Vergleich zum SRAM ist der DRAM wesentlich preiswerter

→ **Einsatz als Arbeitsspeicher**

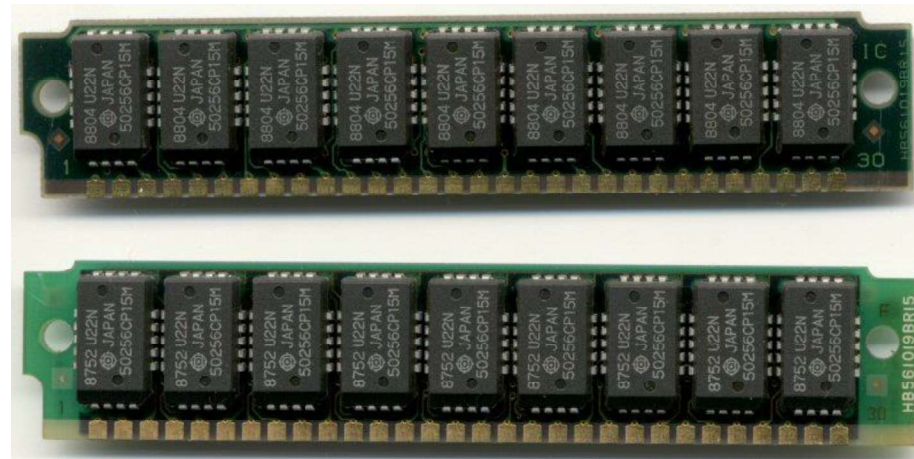
## Dynamische RAMs (DRAM)

- Bestehen aus einer Reihe von Zellen, jede Zelle enthält einen Kondensator und einen Transistor  
**Durch das Laden und Entladen der Kondensatoren lassen sich die Werte 0 und 1 speichern**
- Zur Vermeidung von Datenverlust muss jedes Bit alle paar Millisekunden aufgefrischt werden
- DRAM benötigt nur einen Kondensator und einen Transistor pro Bit, wohingegen bei SRAM 6 Transistoren pro Bit benötigt werden  
**DRAMs haben eine hohe Dichte und erreichen damit eine höhere Speicherkapazität als andere Speicherarten**  
**DRAM ist kostengünstiger, jedoch auch langsamer als SRAM**



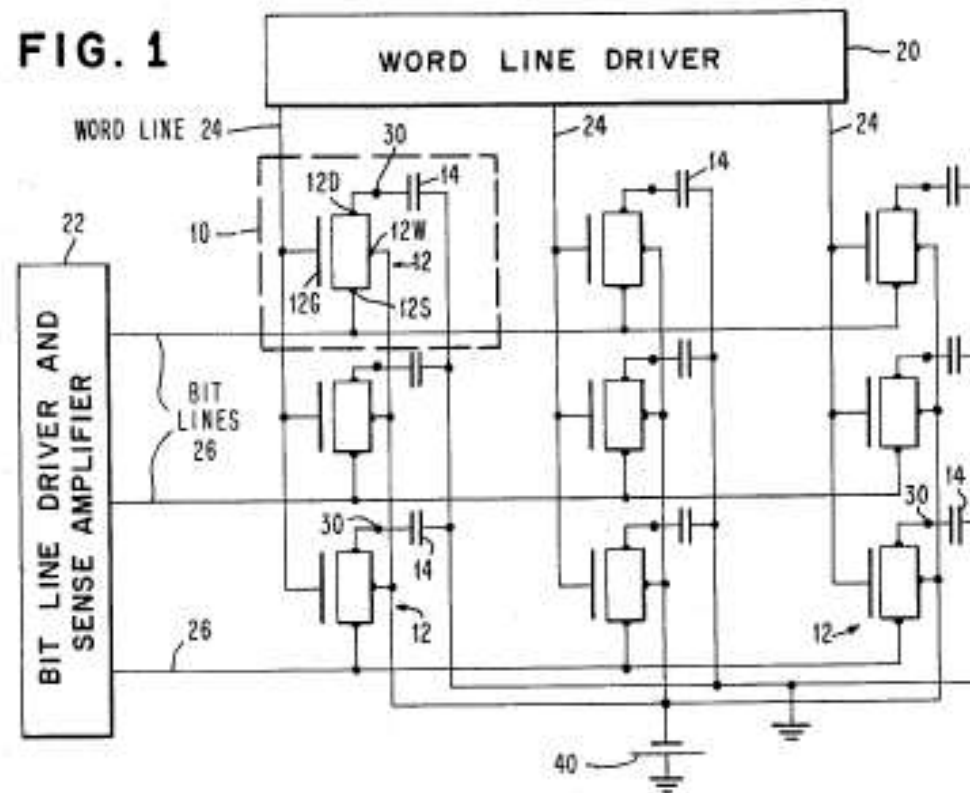
## DRAM: Geschichte

- der erste DRAM wurde 1970 von Intel vorgestellt (Typ 1103) und enthielt 1024 Speicherzellen
- das Prinzip der Speicherzellen wurde 1966 von Robert H. Dennard am Thomas J. Watson Research Center von IBM entwickelt.



## Prinzip der 1-Transistor-Zelle: Geschichte

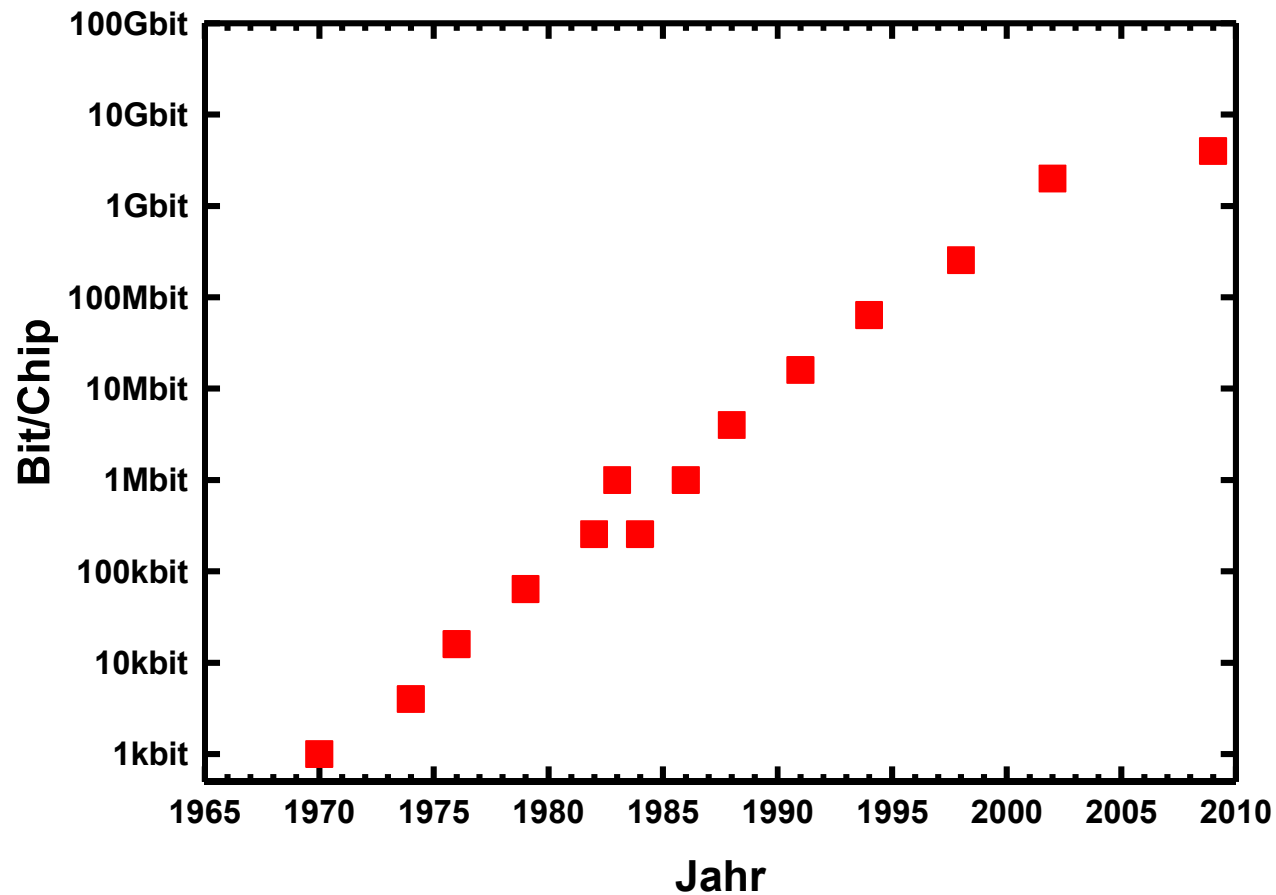
- Intel: erste Produkte 1970
- Multiplex- Adressierung 1974 (R. Proebsting/Mostek)



## Dynamic RAM

---

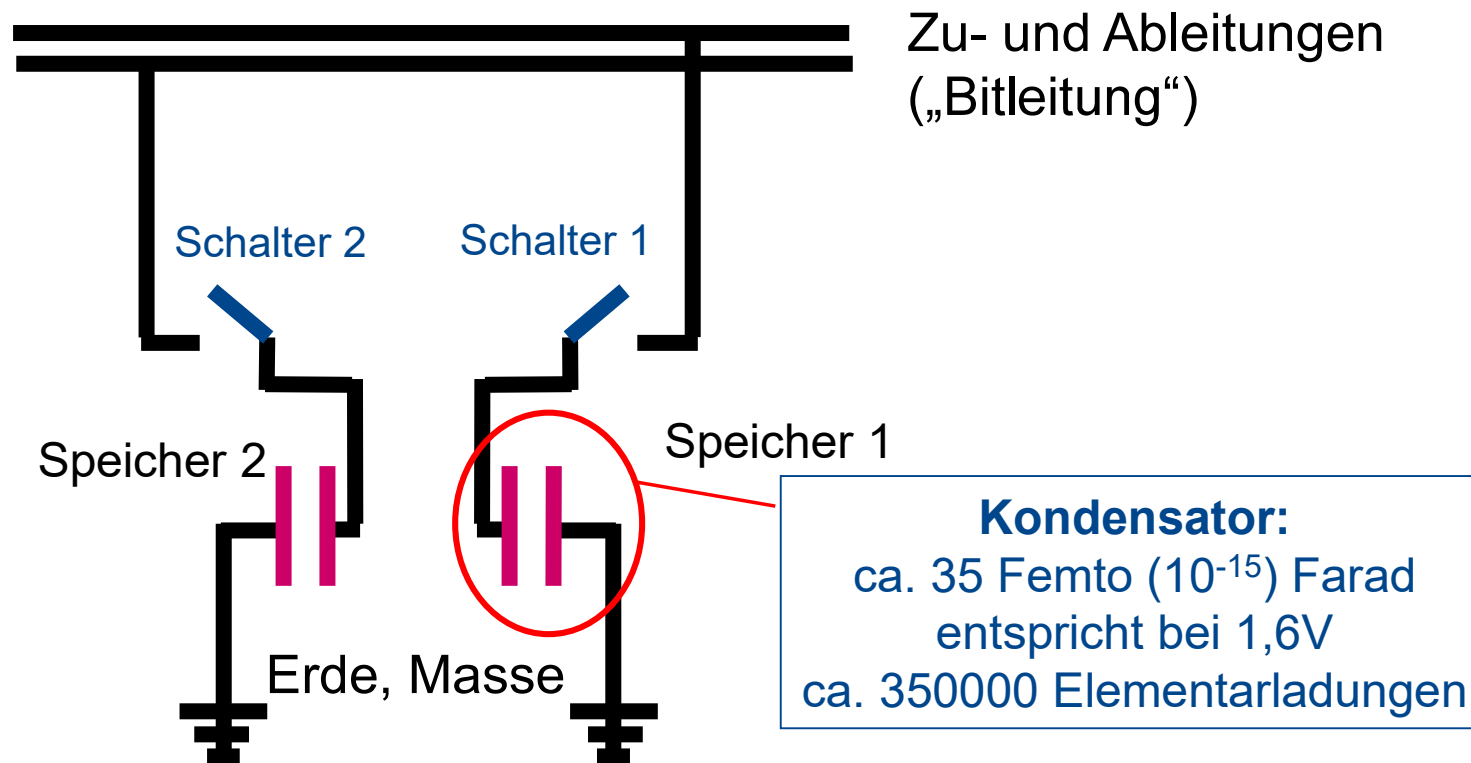
- Ladungszustand geht mit charakteristischer thermischer Relaxationszeit verloren
- Versorgungsspannung allein erhält Information nicht
  - ➔ **Refresh mit Taktspannung etwa alle 32 ms**
- ➔ **Lesen ist destruktiv**
- wichtigster Massenspeicher (Arbeitsspeicher für Computer) neben Flash-EEPROM
- überwiegend NMOS-Technologie mit CMOS-Peripherie
- hohe Speicherdichte (1T-Zelle)
- im Vergleich zum EPROM sind DRAMs für sehr viele Schreib-/Lesezyklen ausgelegt





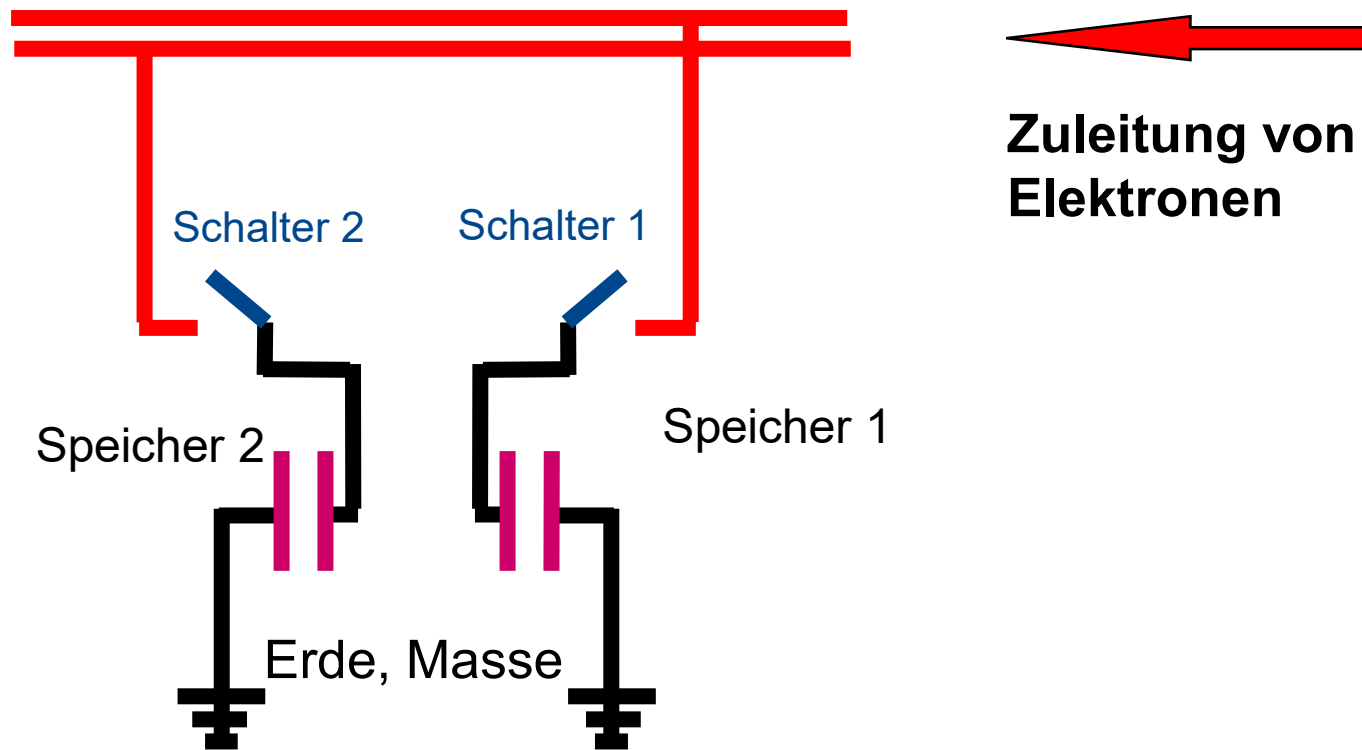
## Funktionsweise einer DRAM-Speicherzelle

Hier ist der schematische Aufbau von zwei Speicherzellen gezeigt.



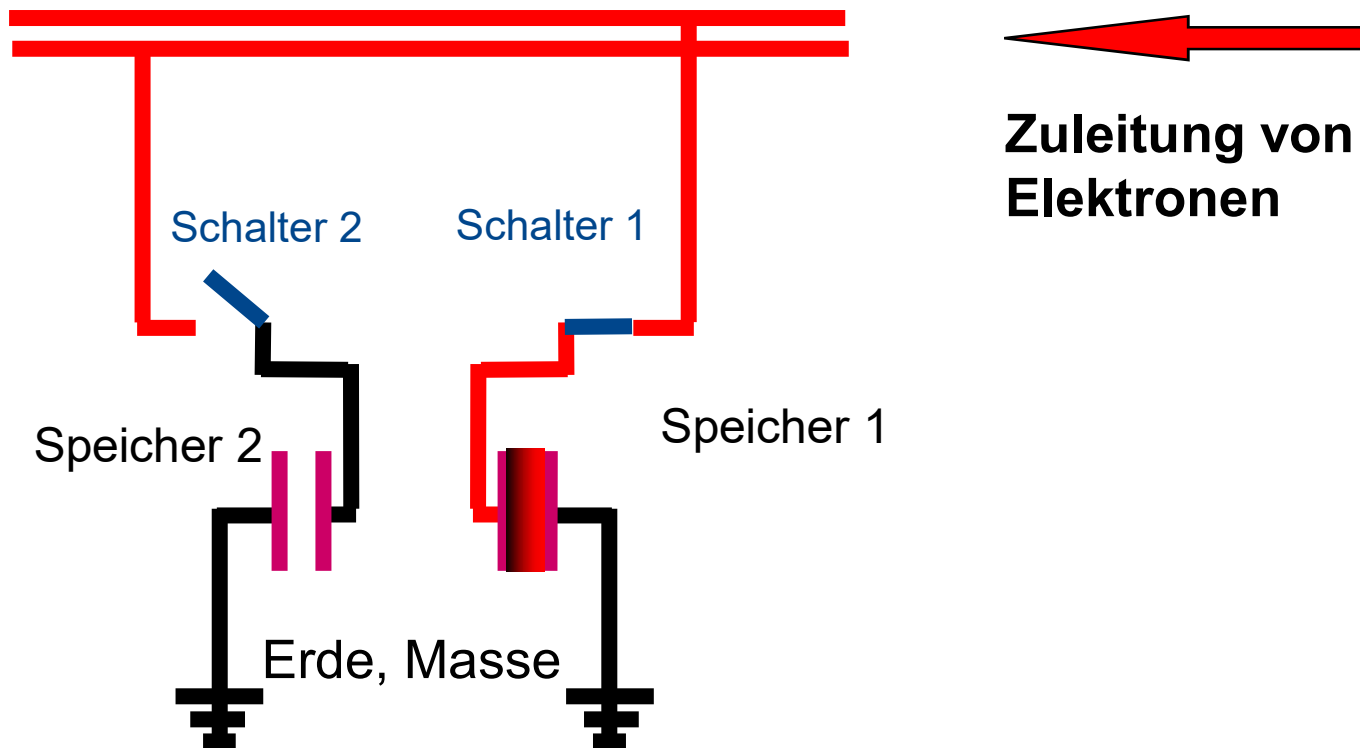
# Funktionsweise einer DRAM-Speicherzelle

Die Zuleitungen werden unter Spannung gesetzt



## Funktionsweise einer DRAM-Speicherzelle

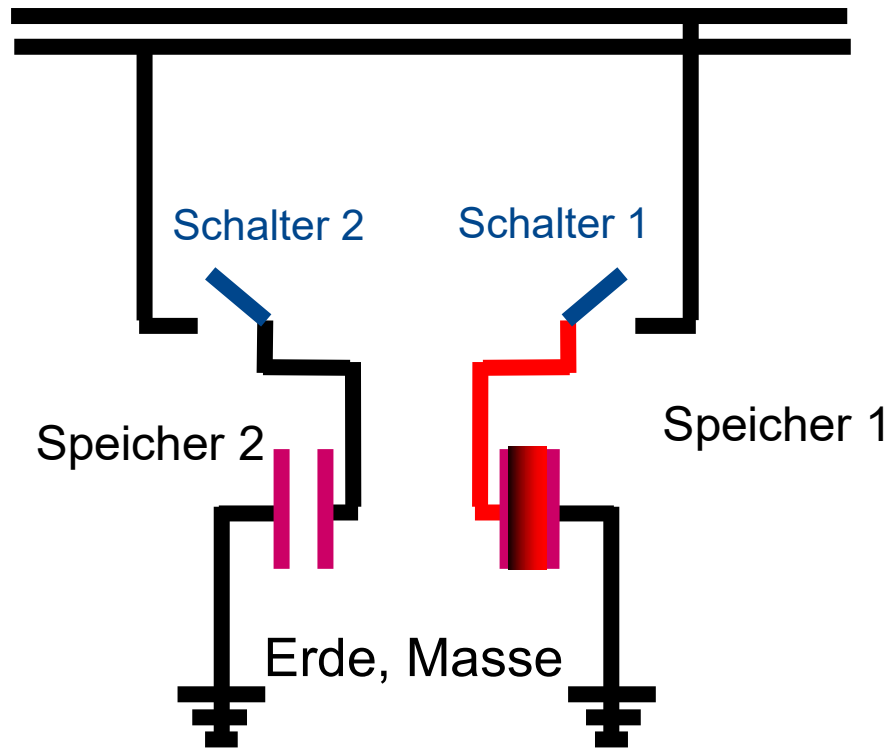
Schalter 1 (Transistor) wird geschlossen.  
Die Elektronen fließen bis zum Speicher 1 (Kondensator) und bauen dort ein elektrisches Feld auf, da sie über den nichtleitenden Spalt (Dielektrikum) nicht hinweg können.



## Funktionsweise einer DRAM-Speicherzelle

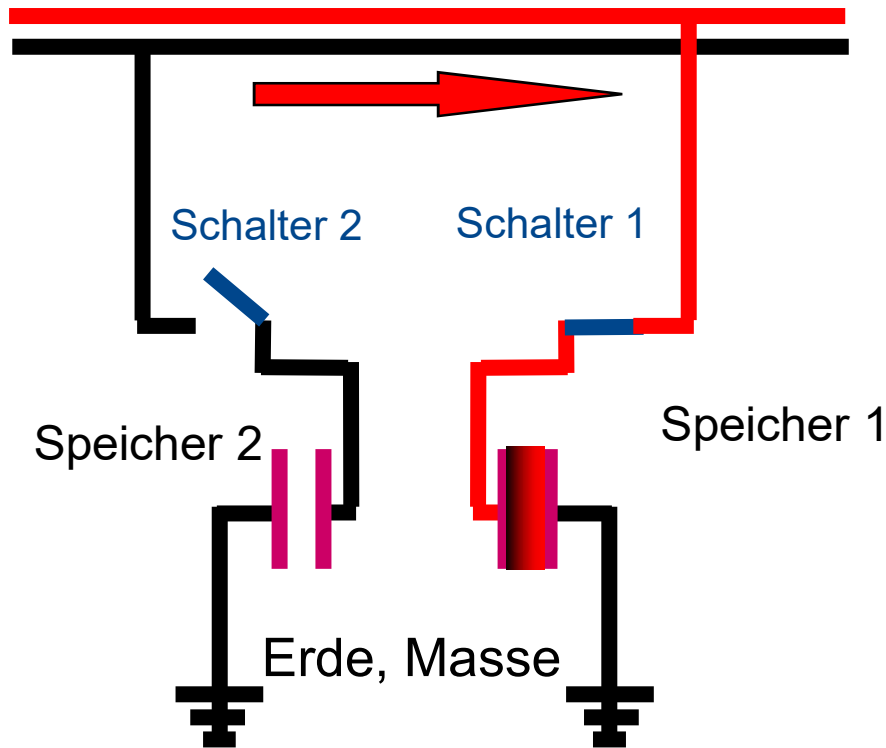
Schalter 1 wird wieder geöffnet und die Zuleitung von Elektronen eingestellt.

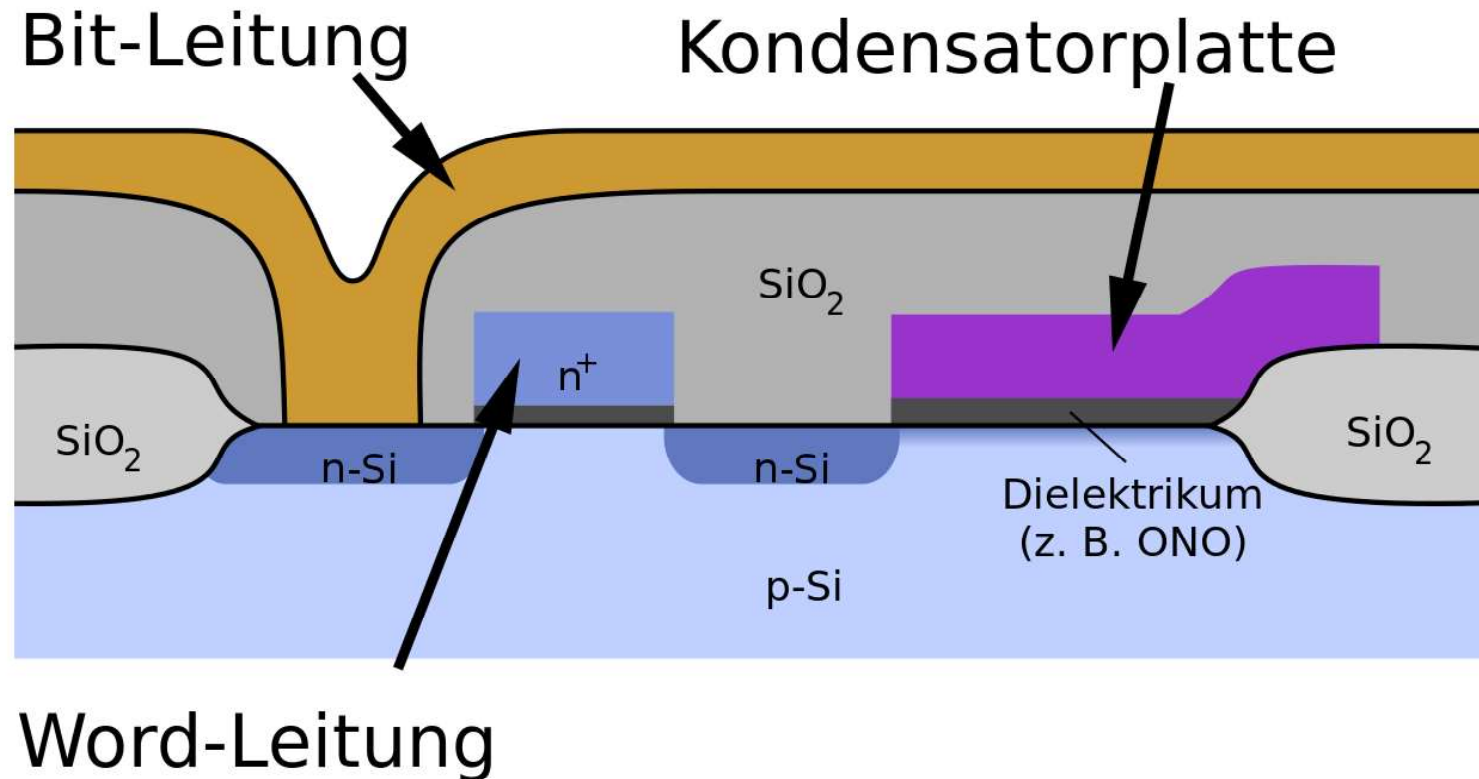
In Speicher 1 ist Ladung gespeichert worden. Speicher 2 ist leer.



## Funktionsweise einer DRAM-Speicherzelle

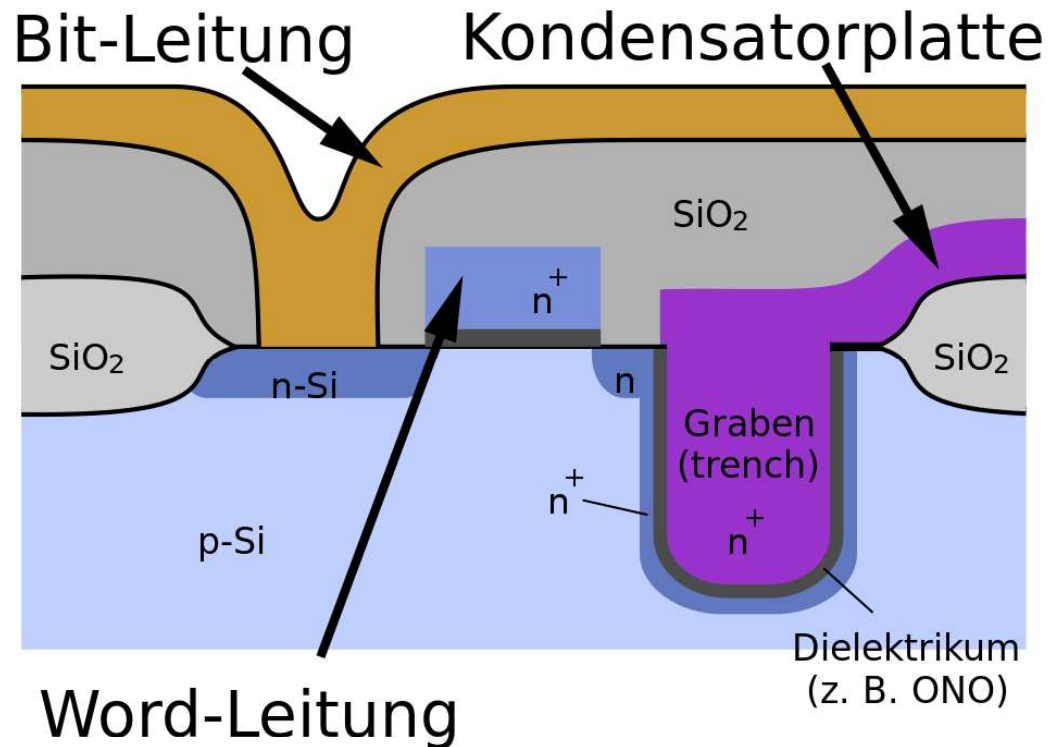
Wird Schalter 1 wieder geschlossen, so entlädt sich die gespeicherte Spannung auf die entsprechende Leitung.  
Das höhere Spannungspotential dieser Leitung wird gemessen.  
Wird Schalter 2 geschlossen, gibt es keinen Impuls.  
Die Information „1“ und „0“ wurde ausgelesen!





- erste Realisierungsform
- sehr platzintensiv
- kaum noch im Einsatz

## Technische Realisierung: Grabentechnologie

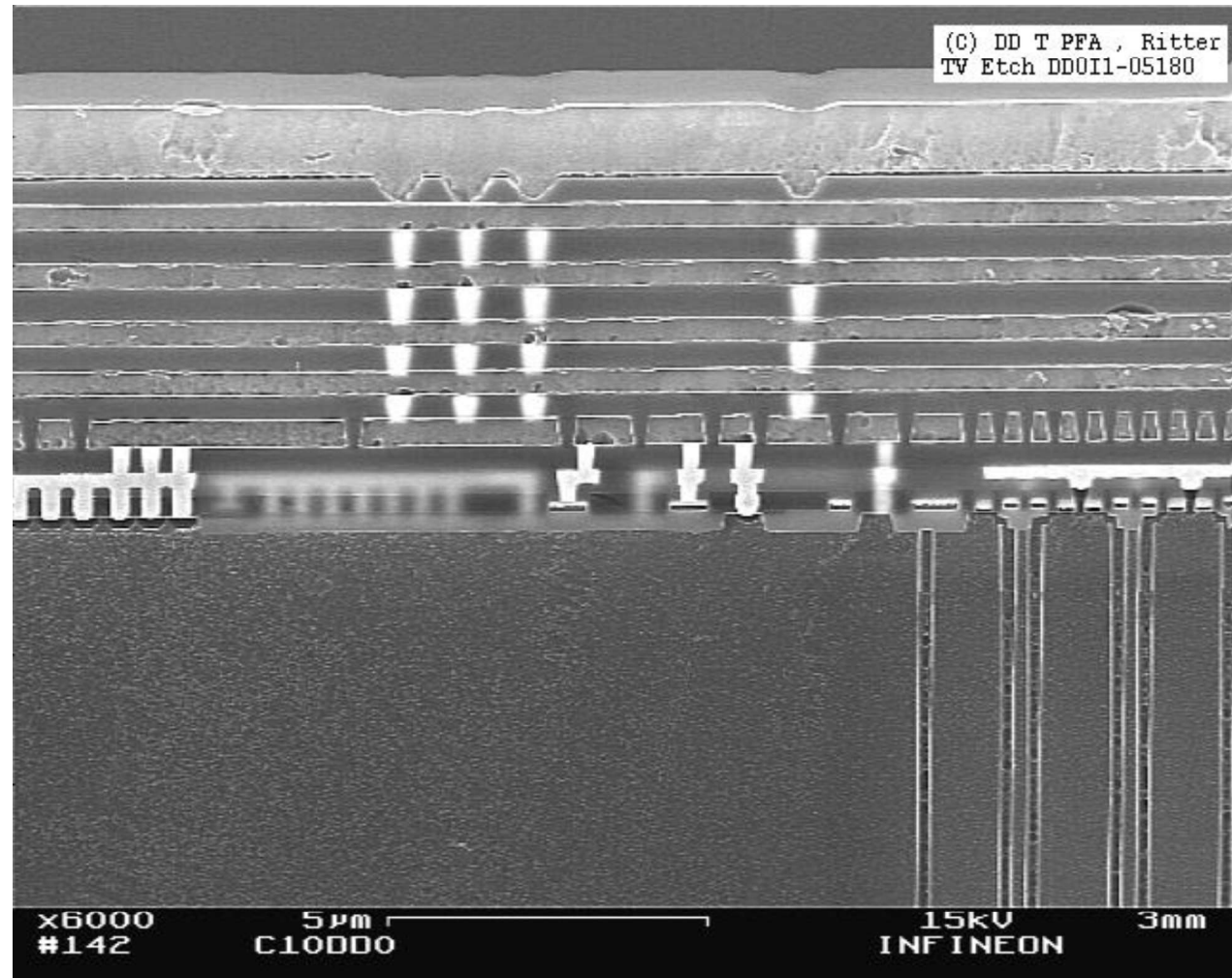


→ **Englisch: *Trench-Capacitor***

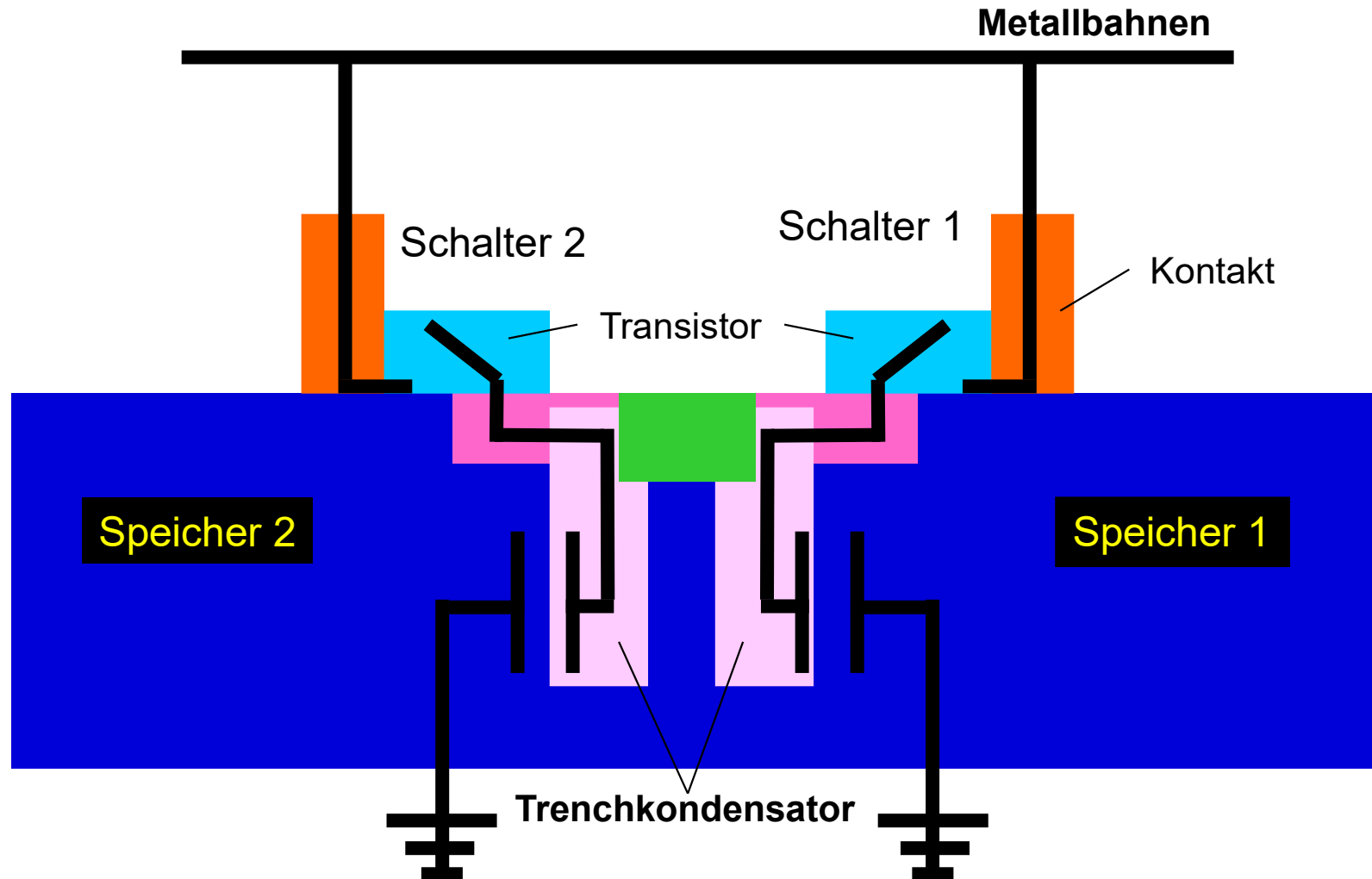
→ der Kondensator wird durch Ätzen eines ca. 5–10 µm tiefen Loches (oder Grabens) in das Substrat erzeugt

## DRAM mit *Trench Capacitor*

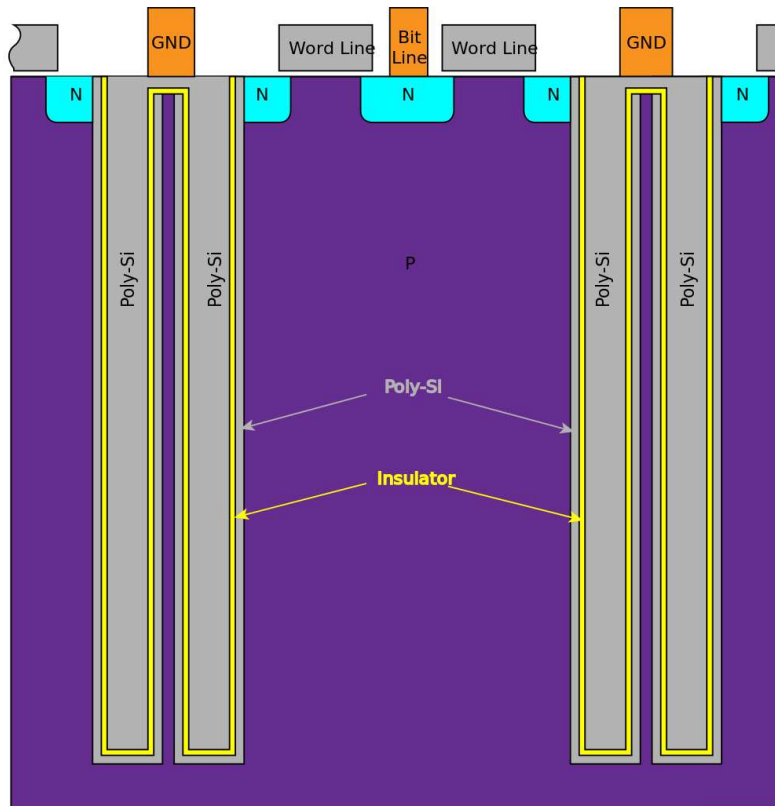
Several (until 9)  
metallisation layers





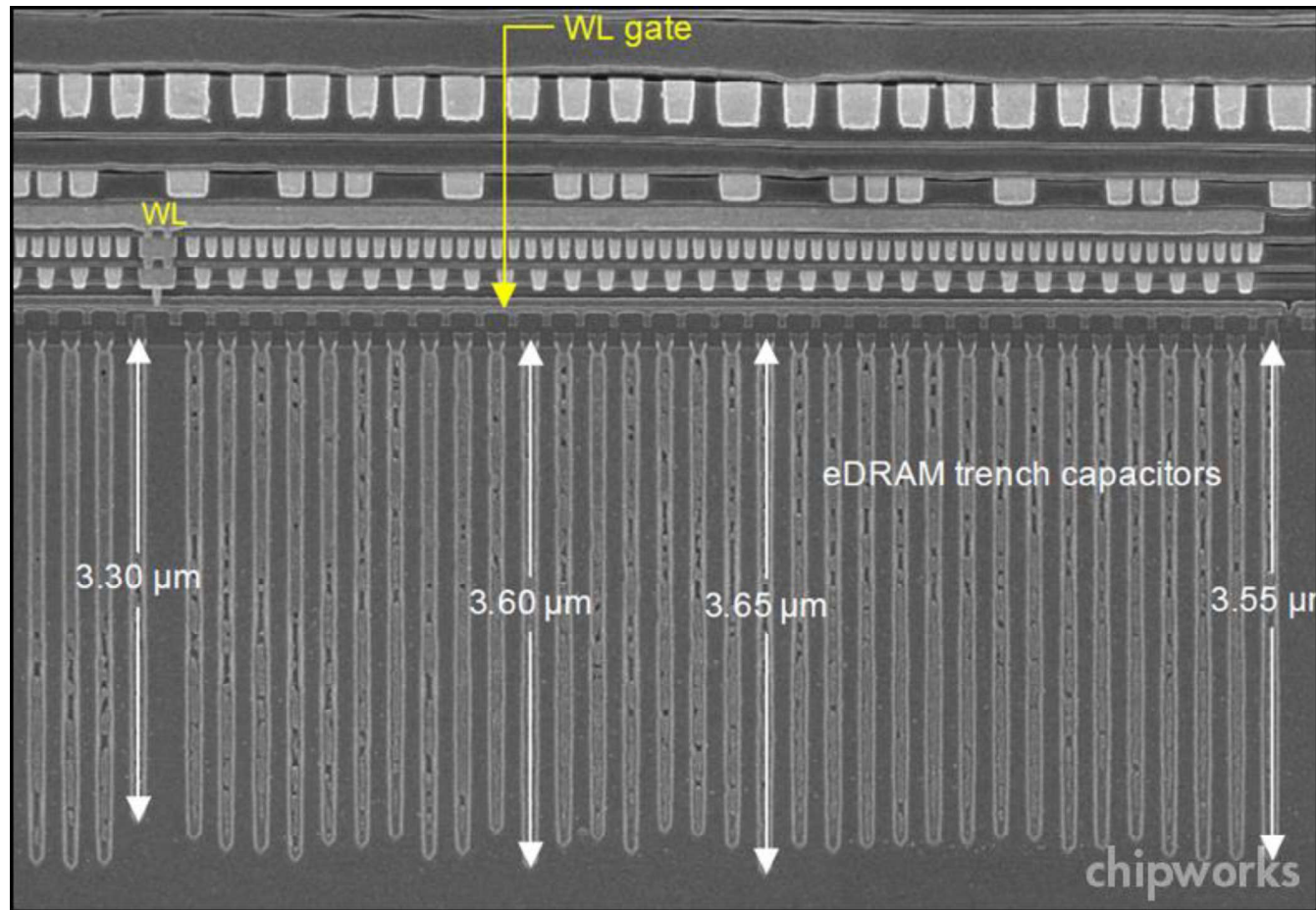


## State-of the Art Trench-Capacitor (2009)



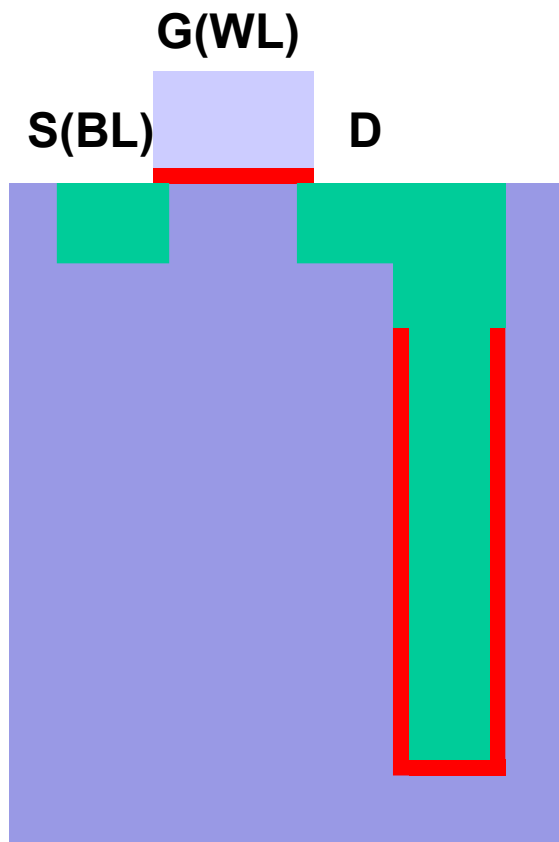
- **Strukturmaß:**  
1/2 pitch ~ 50 nm
- **Zellengröße:** 0,015  $\mu\text{m}^2$
- **Äquivalente Oxiddicke *EOT***  
( $\text{Al}_2\text{O}_3/\text{HfO}_2$ ): 0,8 nm
- **Betriebsspannung:** 0,6 V
- **Realisierte Kapazitäten:**  
650 aF

## Embedded DRAM mit *Trench Capacitor*

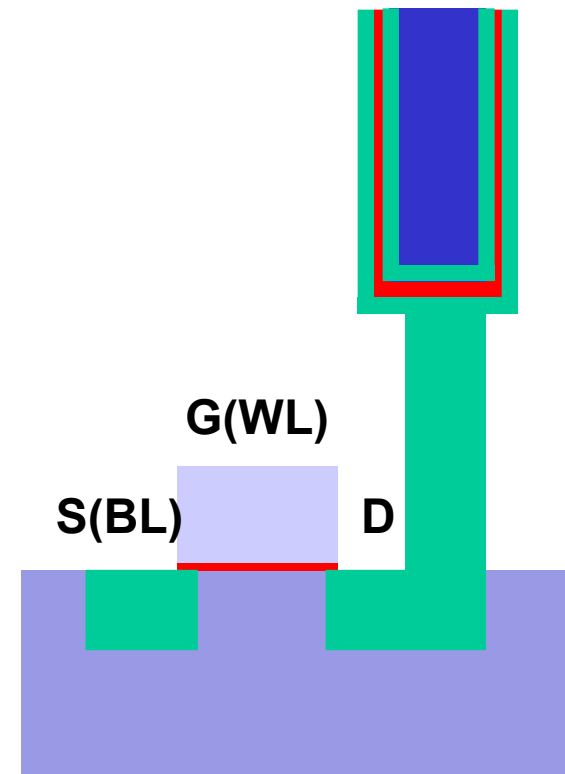


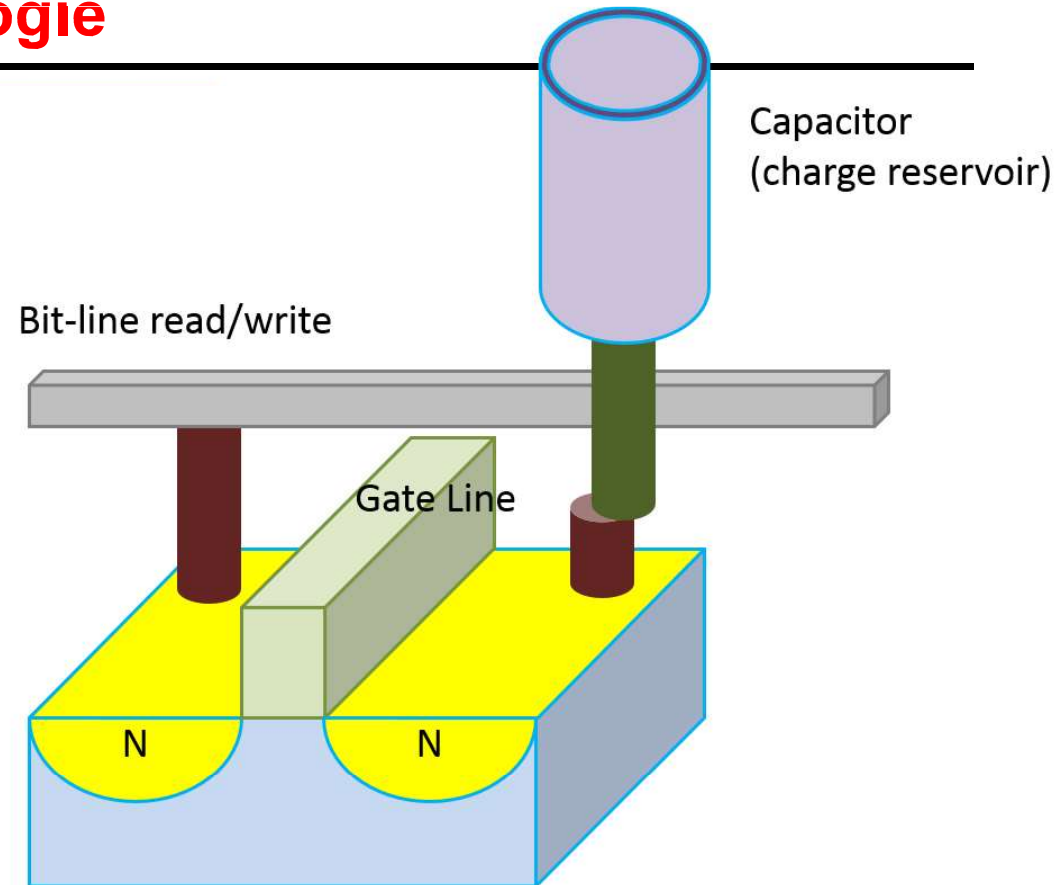
Embedded DRAM in IBM Power 7+ (32-nm)

## *Trench*



## *Stacked*





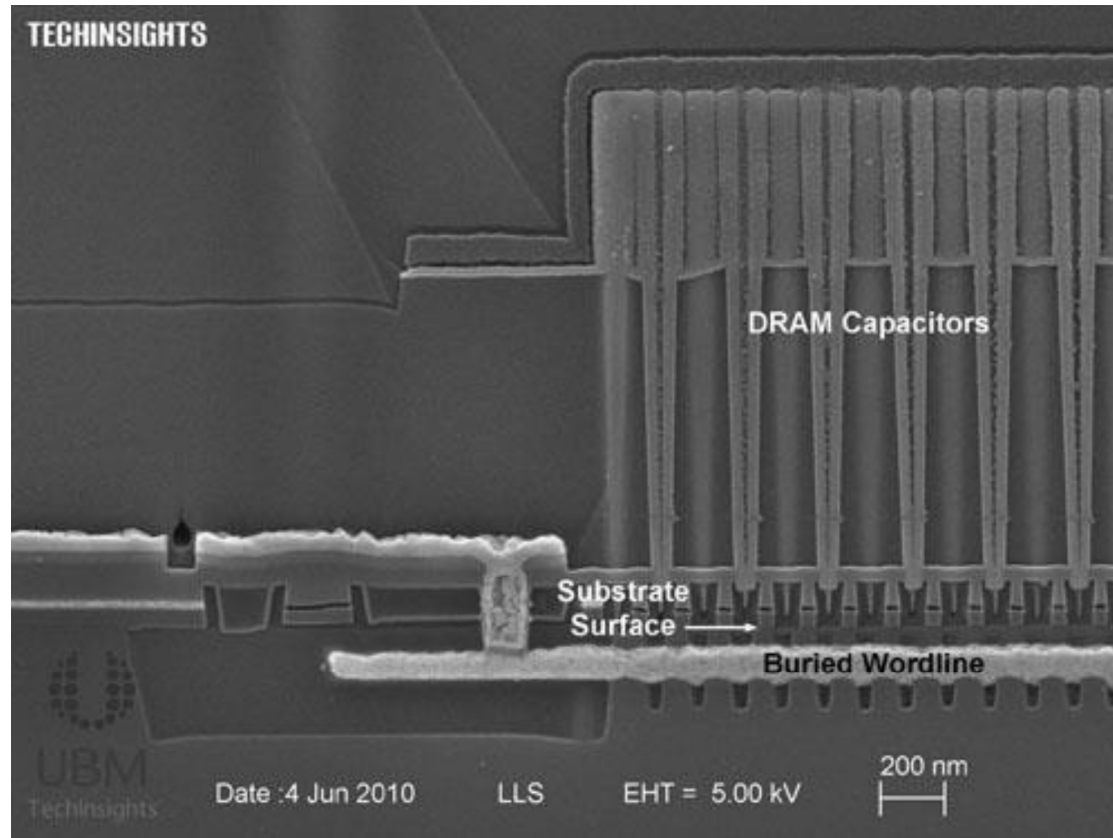
→ Englisch: *stacked Capacitor*

→ der Kondensator wird über dem Transistor aufgebaut

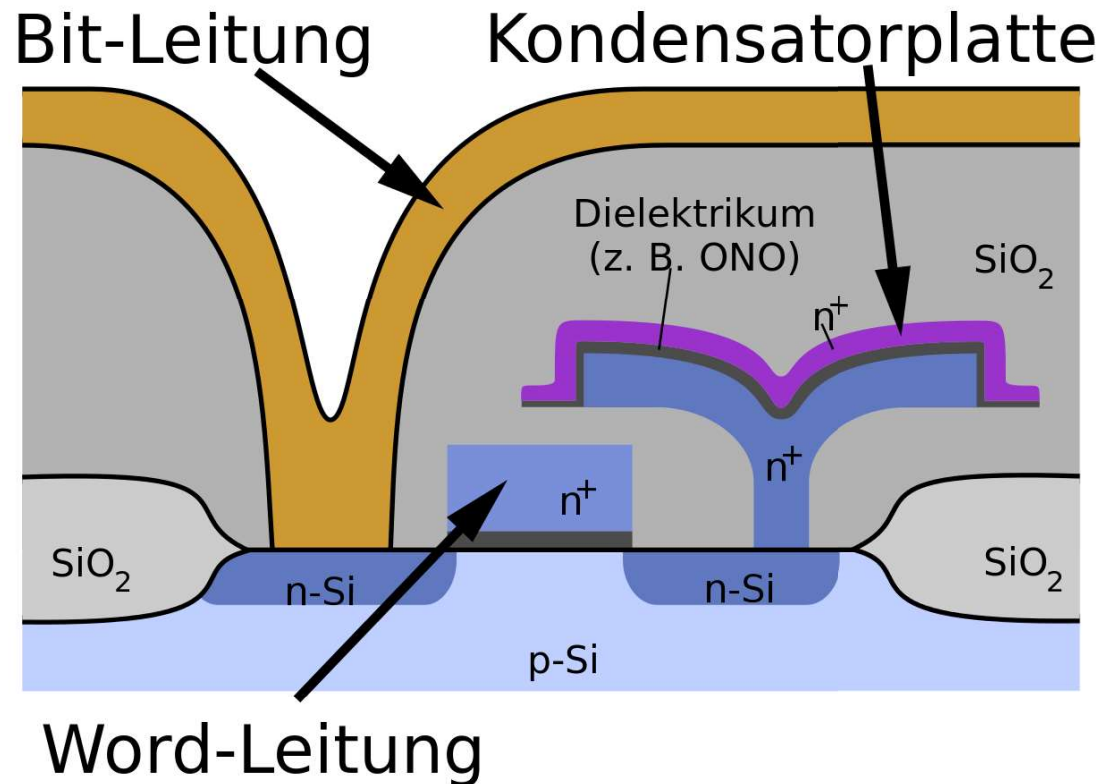


## MBE **DRAM mit *stacked Capacitor***

---



## Technische Realisierung: Stapeltechnologie



→ Englisch: *stacked Capacitor*

→ der Kondensator wird über dem Transistor aufgebaut

→ Heute modernste Lösung

- Die in kurzen Zeitabständen notwendige Wiederauffrischung (*refresh*= *auffrischen*) des Speicherinhalts  
unerwünschter Leckströme, welche die in den Kondensatoren gespeicherte Ladungsmenge verändern  
Leckströme besitzen eine exponentielle Temperaturabhängigkeit: die Zeit, nach der der Inhalt einer Speicherzelle nicht mehr korrekt bewertet werden kann (*retention time*), halbiert sich jeweils bei einer Temperaturerhöhung um 15 bis 20 Grad  
kommerziell erhältliche DRAMs besitzen meist eine vorgeschriebene Refreshperiode von 32 ms oder 64 ms



- Technisch sind dazu im Speicherchip die primären Leseverstärker mit der Funktion eines Latch-Registers ausgestattet

Sie sind als SRAM-Zellen ausgeführt, also als Flip-Flops

Wenn eine bestimmte Zeile ausgewählt wurde, wird die komplette Zeile in die Latches des Leseverstärkers kopiert.

Da die Ausgänge des Verstärkers gleichzeitig auch mit dessen Eingängen verbunden sind, werden die verstärkten Signale direkt wieder in die dynamischen Speicherzellen der ausgewählten Zeile zurückgeschrieben, sie sind damit aufgefrischt

## DRAM Speichertypen

---

- **DRAM: Dynamic Random Access Memory**  
Dynamischer Speicher mit frei wählbarem Zugriff.  
Ein- und Ausgangssignale sind nicht zum Systemtakt des Rechnersystems synchronisiert  
verlangsamt die Geschwindigkeit durch die Notwendigkeit eines Übertragungsverfahrens
- **DRAM Speicher werden in verschiedenen Typen angeboten, die sich in Aufbau und Zugriffsart unterscheiden:**
  - Standard DRAM
  - FPM-DRAM (*Fast Page Mode*)
  - EDO-DRAM (*Extended Data Output*)
  - SDRAM (*Synchronous DRAM*)
  - DDR-SDRAM (*Double Data Rate DRAM*)
  - DRDRAM (*Direct Rambus DRAM*)

## DRAM Speichertypen

---

- **Standard DRAM**

Die Speicherzellen sind in einer Matrix angeordnet

Auf einzelne Zellen wird durch Auswahl der Zeile und Spalte zugegriffen

→ Standard DRAM hat heute praktisch keine Bedeutung mehr

- **FPM-DRAM (*Fast Page Mode*)**

Die Speicherzellen sind in einer Matrix angeordnet.

Es wird eine Zeile der Speichermatrix ausgewählt.

Auf die einzelnen Spalten wird sukzessive nacheinander zugegriffen.

Der Speicherzugriff erfolgt asynchron zum Systemtakt. „*Wait-States*“ sind notwendig.

→ FPM war lange der DRAM-Standard, ist aber mittlerweile veraltet

## DRAM Speichertypen

---

- **EDO-DRAM (*Extended Data Output*)**
  - direkte Weiterentwicklung der FPM-DRAMs
  - Durch eine einfache Modifikation in der Ansteuerung erreicht dieser Speichertyp eine weitere Geschwindigkeitssteigerung gegenüber den FPM-DRAMs.
  - der zweite Lesezugriff schon eingeleitet bevor der erste abgeschlossen ist
  - Der Schreibzugriff erfolgt mit der gleichen Geschwindigkeit wie bei FPM-DRAM
- **SDRAM (*Synchronous* DRAM)**
  - synchronisiert sich mit dem Systemtakt, der den Prozessor kontrolliert
  - ➔ verhindert Zeitverzögerungen beim Zugriff
  - SDRAM läuft mit „Zero Wait States“.

## DRAM Speichertypen

---

- **DDR-SDRAM (*Double Data Rate* DRAM)**  
DDR-SDRAM ist ähnlich aufgebaut wie SDRAM.  
ABER: Doppelt so schnell wie der SDRAM.  
Möglich wird dies durch einen relativ simplen Trick:  
Die Datenbits werden bei der ab- und aufsteigenden Flanke des Taktsignals übertragen, statt wie bisher nur bei der aufsteigenden.  
Erste Speicherchips kamen Ende 1999 auf den Markt  
Weiterentwicklungen als DDR2, DDR3, DDR4, (DDR5)
- **RDRAM (*Rambus* DRAM)**  
hat einen komplett anderen Aufbau als die bisher dargestellten Typen  
Kompletter Speicher besteht aus drei Komponenten:  
Rambus-Controller, Rambus-Channel und RDRAM  
Rambus verwendet speziell von Intel und Rambus patentierte Module (→ Lizenzgebühren → bei anderen unbeliebt )  
Heute fast verschwunden

## Produktgenerationen von DRAMs

Art	Jahr der Einführung
<b>FPM DRAM</b> (Fast Page Mode DRAM)	<b>1987</b>
<b>EDO RAM</b> (Extended Data Output RAM)	<b>1995</b>
<b>SDRAM</b> (Synchronous Dynamic Random Access Memory)	<b>1997</b>
<b>RDRAM</b> (Rambus Dynamic Random Access Memory)	<b>1999</b>
<b>DDR-SDRAM</b> (Double Data Rate Synchronous Dynamic Random Access Memory)	<b>2000</b>
<b>DDR2-SDRAM</b>	<b>2004</b>
<b>DDR3-SDRAM</b>	<b>2007</b>
<b>DDR4-SDRAM</b>	<b>2012</b>
<b>DDR5-SDRAM</b>	angekündigt für <b>2019</b>

## DRAM Speichertypen

---

- Weitere Typen für spezielle Anwendungen
  - SGRAM bzw. GDDR: höhere Datenbreite  
für Grafikkarten optimiert
  - Video-RAM: greift gleichzeitig auf zwei Pages zu
  - Window-RAM: Video-RAM mit Datenpuffer
  - .....

# Grundtypen von Halbleiterspeichern

---

## Halbleiterspeicher

### flüchtige Speicher

verlieren ihre Information ohne  
Spannungsversorgung

#### Random-Access-Memory (RAM)

- Schreib-Lesespeicher mit wahlfreiem Zugriff auf Speicheradresse
- schnelles Schreiben und Lesen
- hohe Speicherdichte möglich

### nicht flüchtige Speicher

bewahren gespeicherte Information  
auch ohne Spannungsversorgung

#### Read-Only-Memory (ROM)

- (Schreib)-Lesespeicher mit (wahlfreiem) Zugriff auf Speicheradresse
- schnelles (Schreiben) und Lesen
- hohe Speicherdichte möglich



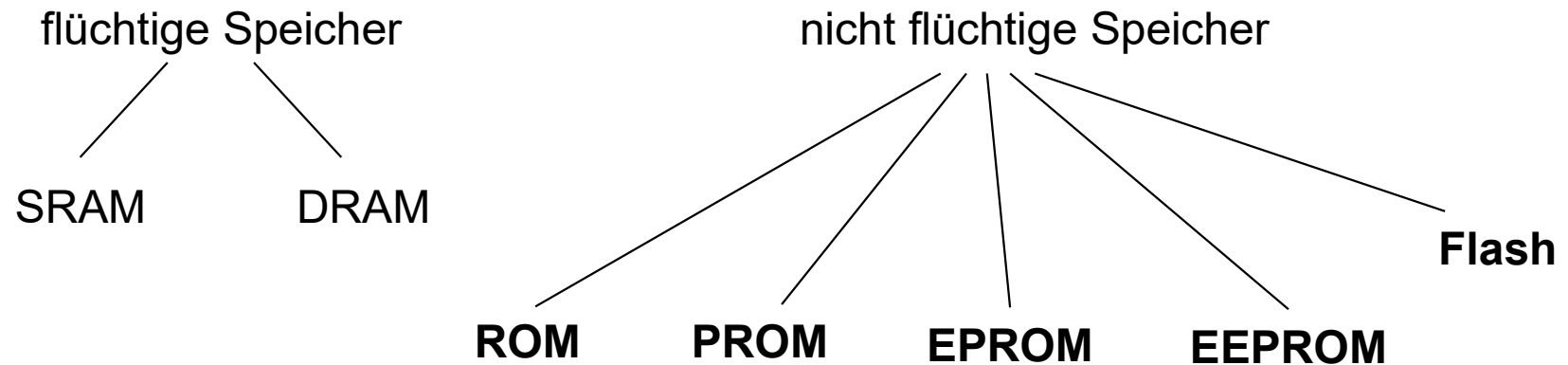
## Nichtflüchtiger RAM



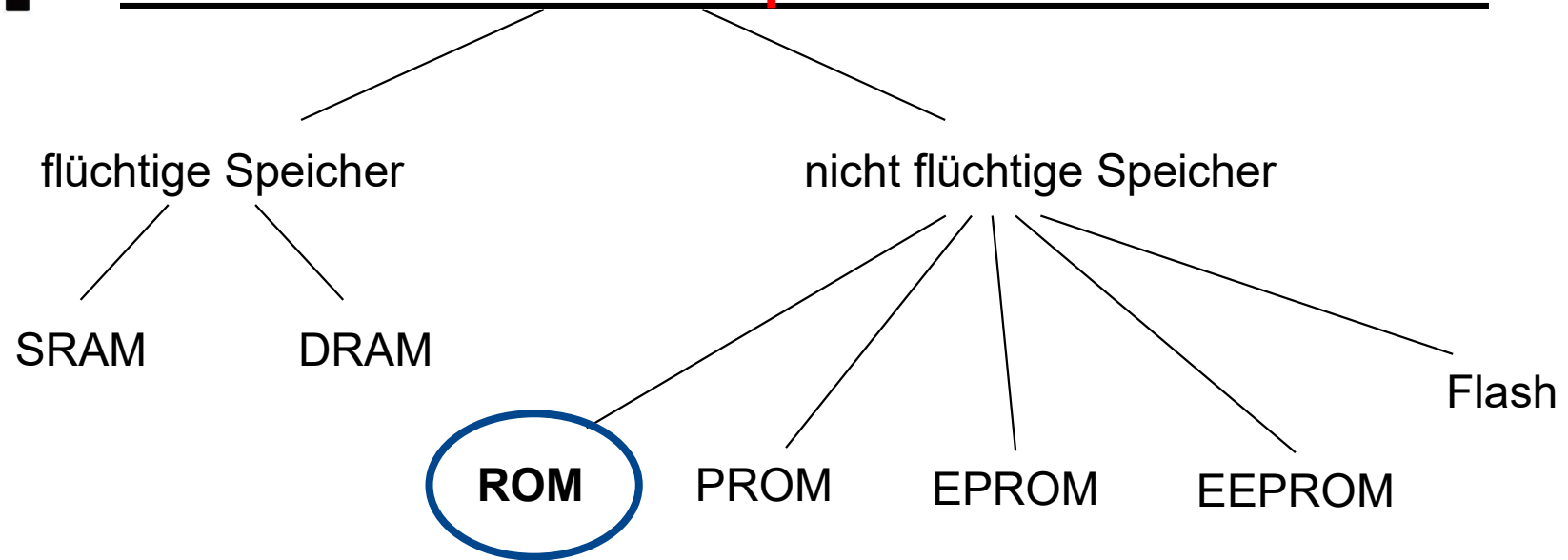
- **NVRAM**  
 Englisch: *Non-Volatile Random-Access Memory*  
 nichtflüchtiger Datenspeicher, basiert auf RAM-Speichern, dessen Dateninhalt ohne externe Energieversorgung erhalten bleibt
- **Kombination eines herkömmlichen flüchtigen RAM-Speichers mit einem Energiespeicher**  
 Batterie, Akkumulator oder Kondensator  
 Die Pufferbatterie stellt über einen bestimmten Zeitraum Energie für den Datenerhalt des RAM-Speichers zur Verfügung
- **Dabei werden als Speicher SRAM-Zellen eingesetzt**  
 benötigen sehr wenig Leistung zur Datenerhaltung  
 Kein ständiges *Refresh* notwendig

# Halbleiterspeicher

---



# Halbleiterspeicher



## ROM (Read-Only-Memory)

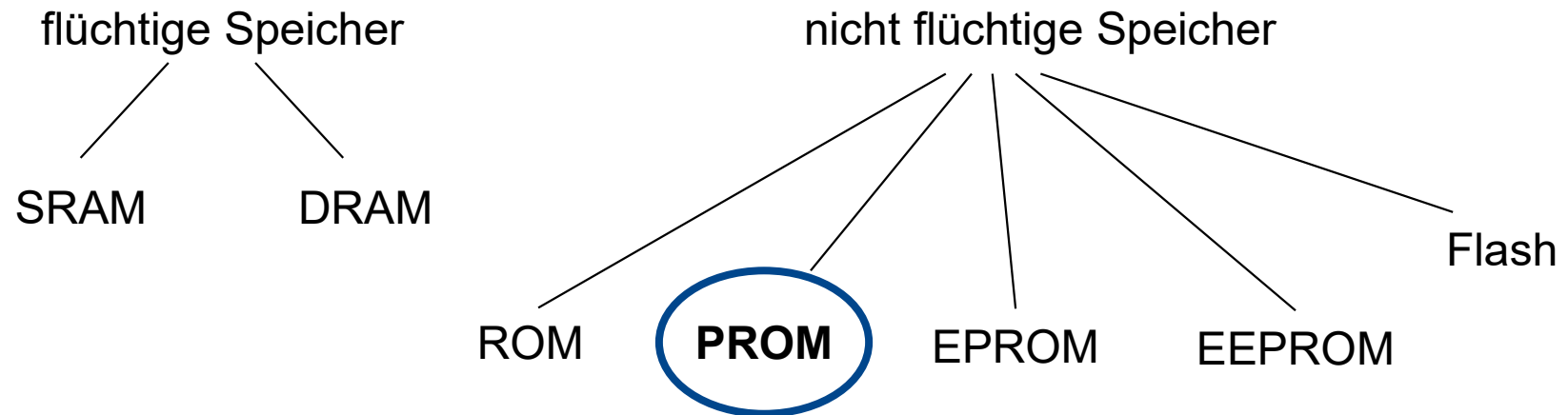
- Information meist bei der Chip-Produktion vom Hersteller eingeschrieben
- auch Maskenprogrammierter ROM genannt

## ROM (Read-Only-Memory)

---

- **Festwertspeicher oder Nur-Lese-Speicher (*read-only memory*)**  
Datenspeicher, der nur lesbar ist, im normalen Betrieb aber nicht beschrieben werden kann.  
Er ist nicht flüchtig ist, d.h. er hält seine Daten auch in stromlosem Zustand  
→ Aufnahme von „fest verdrahteten“ Computerprogrammen wie z. B. dem BIOS  
Ein ROM ermöglicht allerdings wie RAM einen wahlfreien Zugriff auf die Daten.
- **Funktionsweise**  
Das Einschreiben von Daten in ein ROM wird als Programmierung des Bausteins bezeichnet
- **Ursprünglich wurden ROMs bei der Fertigung „fest verdrahtet“**  
Da diese Verdrahtung mit einer „Maske“ erfolgte (während der Strukturierung), spricht man hierbei von einem maskenprogrammierten ROM oder kurz Masken-ROM.

# Halbleiterspeicher



## **PROM (Programmable-ROM)**

- einmalige Programmierung durch Anwender
- Schreiben destruktiv (z.B. Durchbrennen spezieller Leitbahnen)  
➔ nicht reversibel

## PROM (Programmable-ROM)

---

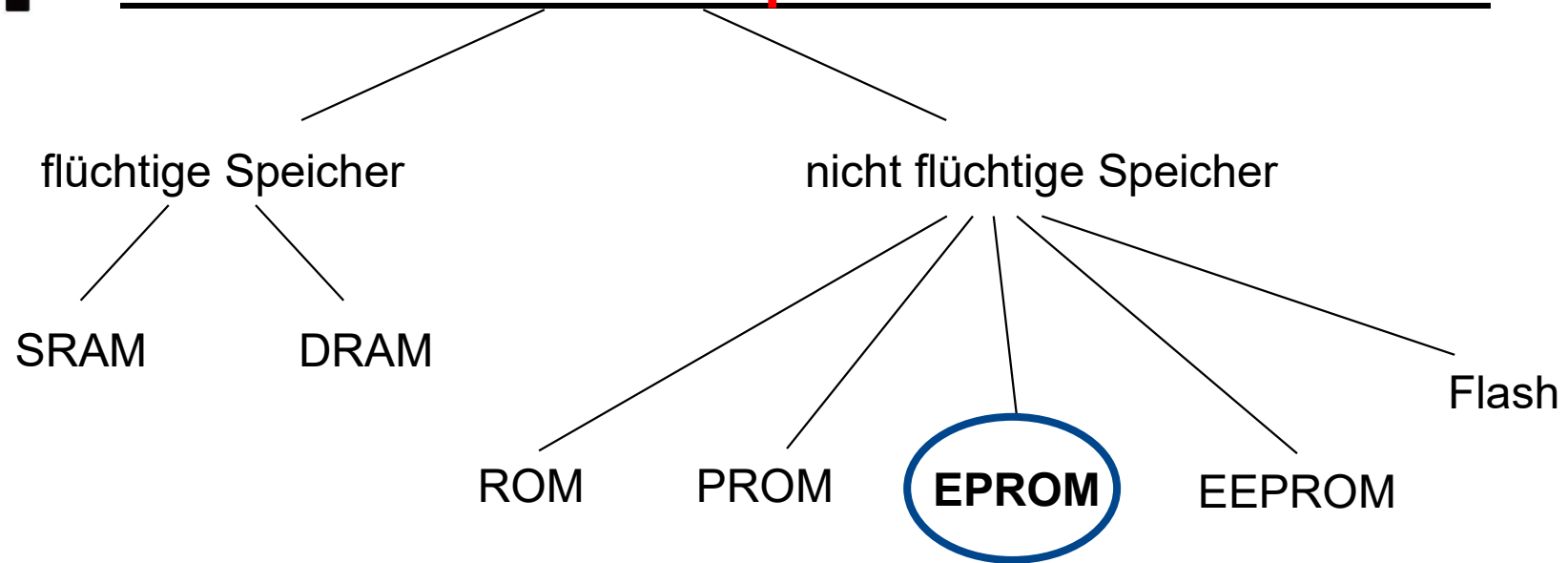
- Ein Masken-ROM rechnet sich nur in Großfertigung  
→ Entwicklung des PROM: kann auch nach der Fertigung mit Informationen befüllt werden können
- Programmierbarer ROM  
Im unprogrammierten Zustand sind alle Kreuzungspunkte entweder leitend oder unterbrochen (Abhängig vom Herstellungsverfahren).  
Durch die Programmierung (= Einschreiben der Daten) wird die Verbindung unterbrochen oder hergestellt  
→ der binäre Wert wird programmiert.

## PROM (Programmable-ROM): Realisierungen

---

- **Programmierung mit Ausbrennwiderständen**  
Der Ausbrennwiderstand (*fusible link*) hat die Funktion einer Schmelzsicherung  
Das Durchbrennen geschieht mittels eines hohen Programmierstroms, z. B. durch Adressieren der gewünschten Zelle und Anlegen einer Spannung an die Ausgänge des Bausteins  
Programmierzzeit ca. 1 ms/Bit.
- **Programmierung durch kurzgeschlossene Sperrschicht**  
Das Koppellement ist ein npn-Transistor mit nicht angeschlossener Basis (*junction fuse*).  
Durch Anlegen einer hohen Spannung erfolgt ein Durchbruch der BE-Diode - es bleibt eine Diodenstrecke übrig (Basis an Spaltenleitung).  
Die Adressierung erfolgt im Baustein durch 0-Potential an den Zeilenleitungen  
Programmierzzeit: ca. 0,2 ms/Bit

# Halbleiterspeicher

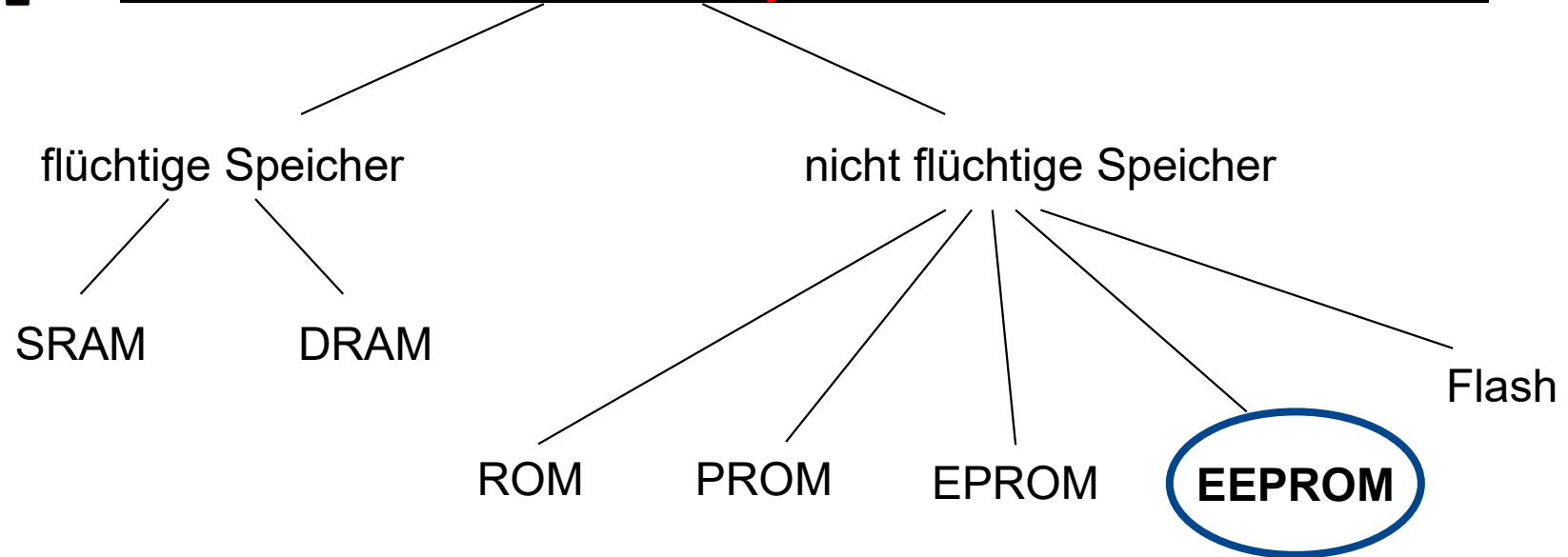


## ***EPROM*** (Erasable-Programmable-ROM)

- **beschränktes Löschen und Programmieren**
- **Schreiben elektrisch**
- **Löschen (meist komplett) erfolgt z.B. mit UV-Licht**
- **Schreiben relativ langsam, Lesen sehr schnell**
- **auch *RePROM* genannt (Möglichkeit zur Umprogrammierung)**



# Halbleiterspeicher

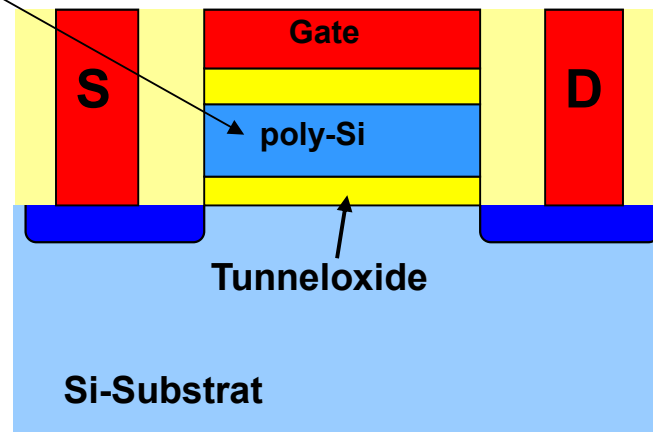


**EEPROM** (Electrically-Erasable-Programmable-ROM, auch **EAROM** (Electrically-Alterable-ROM))

- einzelne Speicherzellen können elektrisch gelöscht und wieder programmiert werden
- zusätzliche Auswahltransistoren für die Zellen

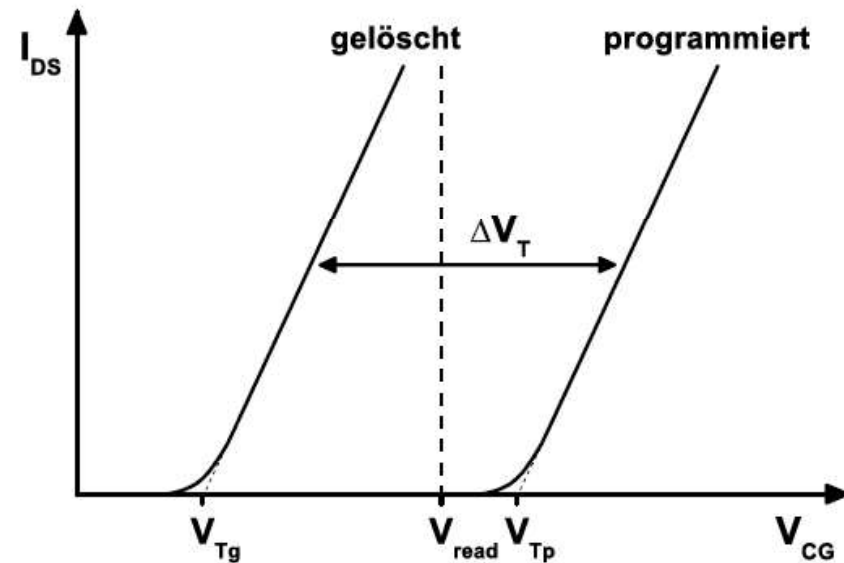
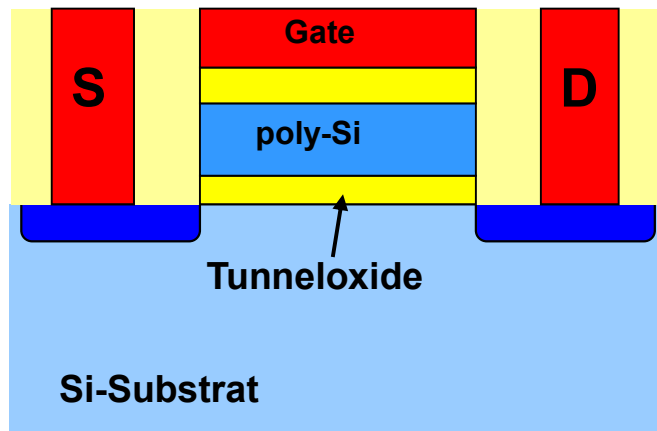
## Grundbaustein: Charge Trapping Speicher

- heute wichtige Typen bestehen im Wesentlichen aus n-MOSFET-Strukturen, mit zusätzlichem Poly-Si Gate unterhalb des Steuergates im Gateisolator ( $\text{SiO}_2$ )
- dieses zweite Gate ist elektrisch nicht kontaktiert (*FloatingGate*)



## Charge Trapping Speicher

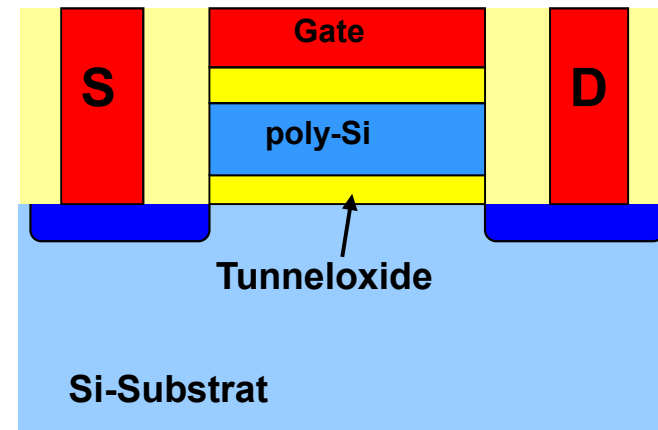
- Be- und Entladung des Floating-Gate dienen zum Speichern der Information  
**Ladung auf dem Floating-Gate bewirkt Verschiebung der Schwellspannung am Steuergate**
- Information (logische 1 oder 0) wird über Kanalzustand (leitend oder nichtleitend) ausgelesen



## Laden (Schreiben)

- Emission heißer Elektronen aus dem Kanalgebiet über die Halbleiter-Oxid-Barriere in das *Floating-Gate*, meist bei hoher Drain-Spannung
- Durch Tunnelmechanismus können Ladungsträger aus dem Halbleitergebiet (Source, Drain, Kanal) durch das Oxid hindurch in das Floating-Gate gelangen

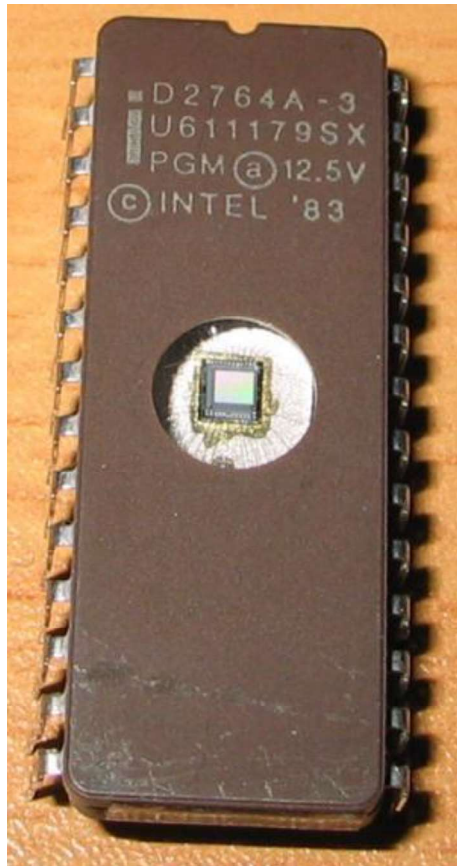
Erfordert geeignete Polung von Steuergate, Source, Drain und Substrat



## Entladen (Löschen)

---

- UV-Licht mit 4.1 eV (Xenon-Lampe).  
Photoemission (PE) der Elektronen aus dem Floating-Gate. langsamer Prozess von ca. 5 min.  
→ EPROM
- Tunnelemission (FN-Tunneln) der Elektronen aus dem Floating-Gate bei umgekehrter Polung der angelegten Spannungen  
→ EEPROM



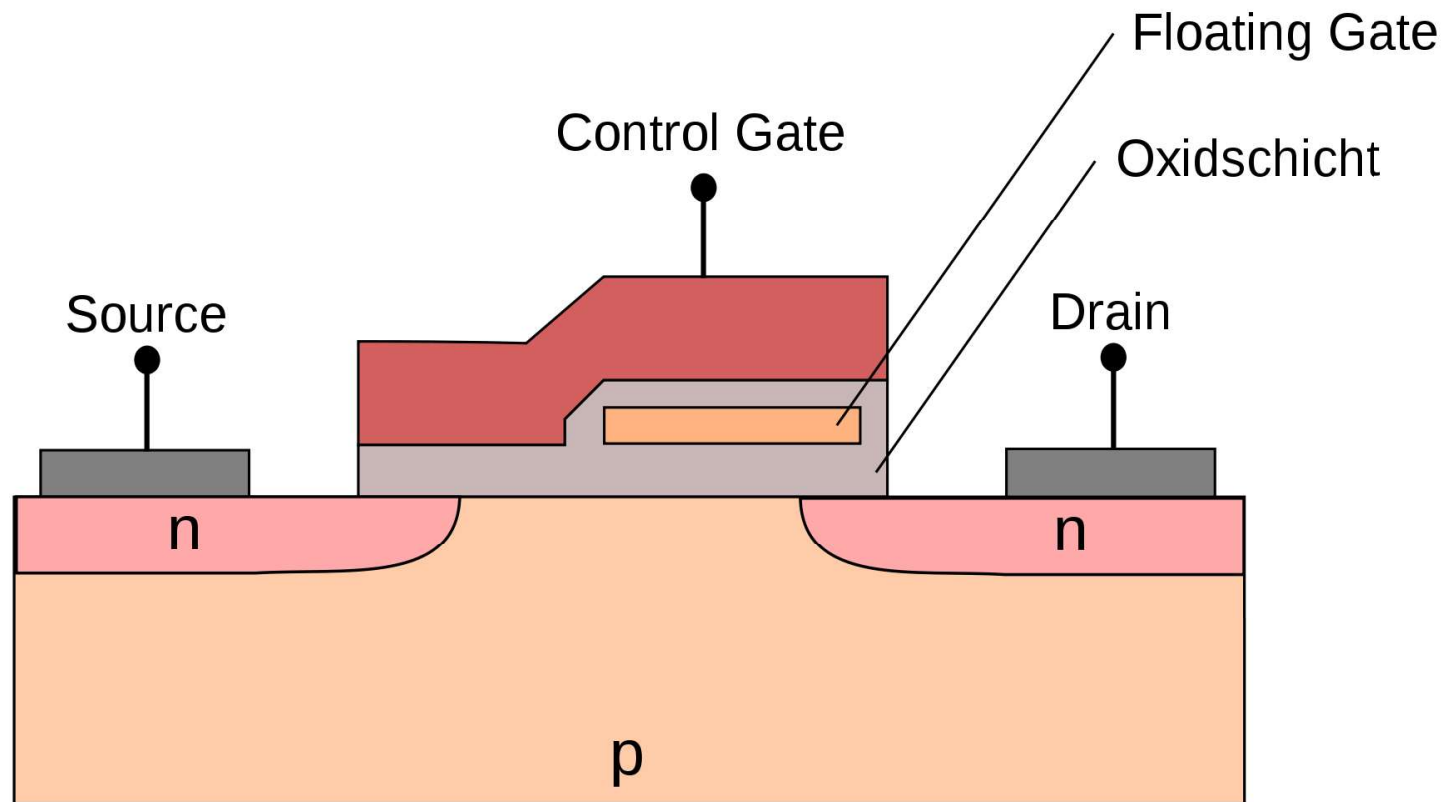
- EPROM ist ein nichtflüchtiger, elektronischer Baustein.
- Ist programmierbar und lässt sich mittels UV-Licht löschen und neu programmieren.
- 100-200 Löschungen sind möglich.
- Zur Löschung wird ein Quarzglasfenster benötigt.
- Löschvorgang dauert 10 bis 30 Minuten.

- EPROM (*erasable programmable read-only memory* - *Löschbarer programmierbarer Nur-Lese-Speicher*)  
kann mit Hilfe spezieller Programmiergeräte („EPROM-Brenner“) programmiert werden  
Er lässt sich mittels UV-Licht löschen und danach neu programmieren  
Nach etwa 100-200 Löschvorgängen hat das EPROM das Ende seiner Lebensdauer erreicht
- Das zur Löschung nötige Quarzglas-Fenster (normales Glas ist nicht UV-durchlässig) macht das Gehäuse relativ teuer  
Daher gibt es auch Bauformen ohne Fenster, die nur einmal beschreibbar sind (*One Time Programmable, OTP*).

- **Nichtflüchtiger, elektronischer Speicherbaustein**
- **Im Gegensatz zu EPROM kann der Speicherinhalt elektronisch gelöscht werden**
- **Der Löschvorgang dauert deshalb nur wenige Sekunden und es können einzelne Bytes gelöscht werden**
- **EEPROM verwendet man bevorzugt, wenn einzelne Datenbytes oft verändert werden müssen**



- *electrically erasable programmable read-only memory*  
*elektrisch löschbarer programmierbarer Nur-Lese-Speicher, auch E2PROM)*  
ist ein nichtflüchtiger, elektronischer Speicher, der unter anderem in der Computertechnik und dort hauptsächlich in eingebetteten Systemen eingesetzt wird.
  - Ursprünglich wurde dieser Bausteintyp mittels eines Programmiergerätes mit beliebigen Daten gefüllt, inzwischen kann das auch von der angeschlossenen CPU im System bewerkstelligt werden.
- ➔ Das EEPROM stellt eine Weiterentwicklung des EPROMs dar



## EEPROM: Funktionsprinzip

---

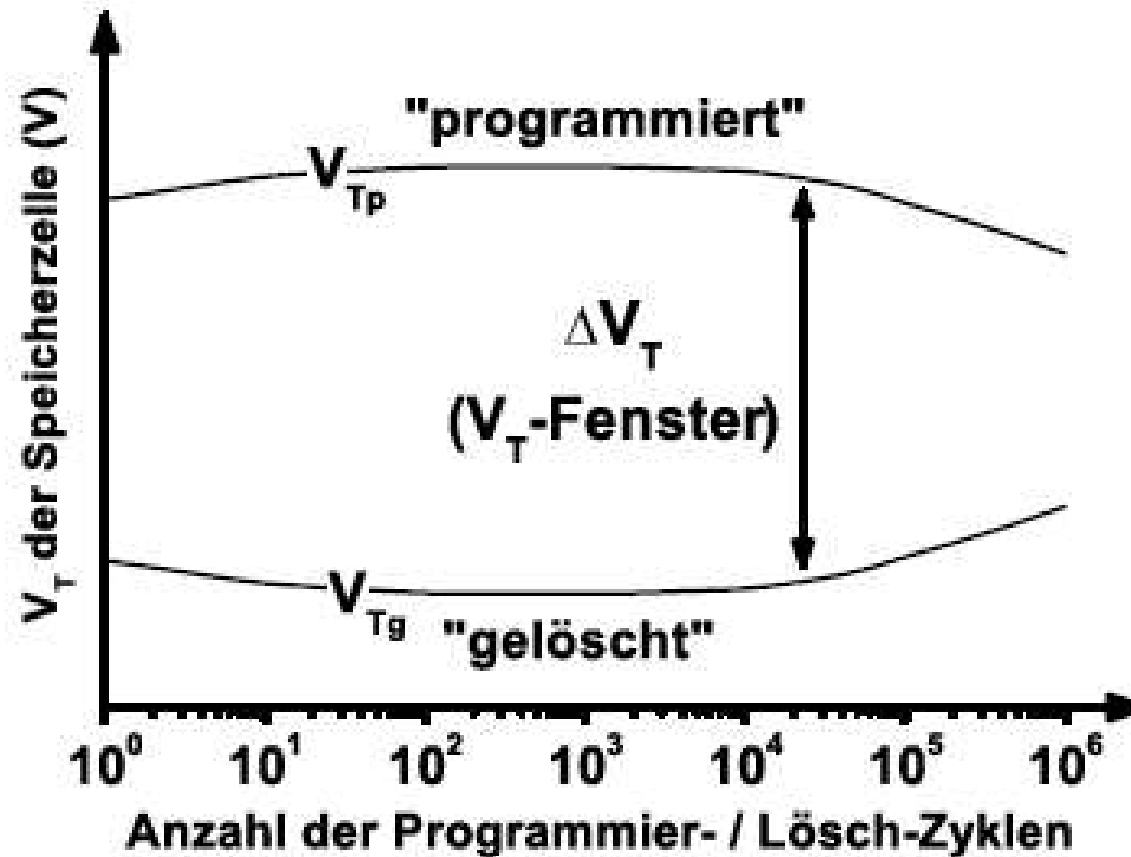
- Ein EEPROM besteht aus einer Feldeffekt-Transistorenmatrix mit isoliertem Floating Gate  
jeder Transistor repräsentiert ein Bit
- Programmiervorgang  
Es wird auf das Floating Gate eine Ladung gespeichert (der Transistor sperrt)  
Die dazu notwendige höheren Spannung wird intern erzeugt.
- Löschen  
Beim Löschen wird diese Ladung wieder entfernt.  
Das geschieht wie das Programmieren mit einem hohen Spannungspuls am *Control Gate*, wobei ein Tunnelstrom von diesem durch das isolierende Dielektrikum auf das Floating Gate fließt.  
Um den gesamten Inhalt eines EEPROMs zu löschen, werden nur einige Sekunden benötigt

## EEPROM: Funktionsprinzip

---

- Nach dem „Brennvorgang“ des EEPROMs werden die geschriebenen Daten durch ein Bitmuster geladener/ungeladener Transistoren repräsentiert
- Diese Daten lassen sich beliebig oft auslesen
  - Die Lesespannung liegt dabei unterhalb der Programmierspannung
  - Die Anzahl der möglichen Schreibvorgänge ist allerdings begrenzt.
  - Die Hersteller garantieren typischerweise mindestens 10.000.000 Schreibzyklen.

## Schreib- und Löschzyklen: EEPROM

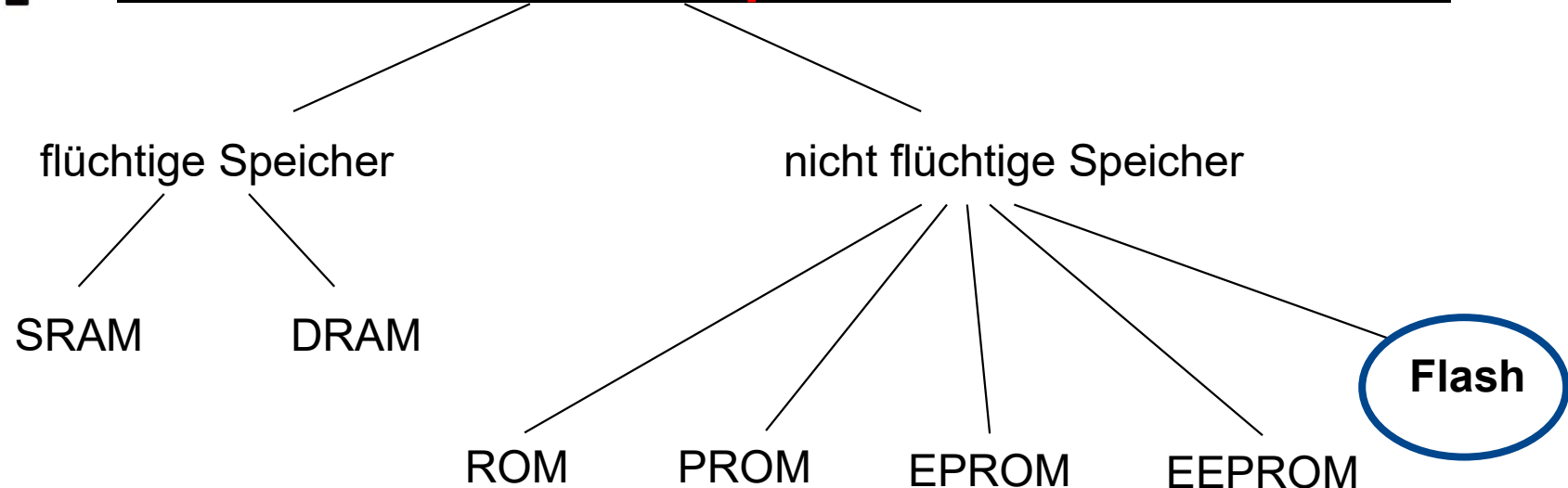


## Eigenschaften nicht-flüchtiger Speicher

---

- Gateladung aufgrund der guten Isolationseigenschaften des Oxids quasi permanent (typisch etwa 10 Jahre)
- begrenzte Anzahl an Schreib-Lesezyklen (maximal  $10^7$ ) aufgrund von Oxiddegradationseffekten
- ➔ Eignung für Anwendungen, bei denen die gespeicherte Information nicht häufig verändert wird
- mögliche Speicherdichte abhängig von Bauform  
(1-Transistorzellen wie DRAM)

## Halbleiterspeicher



genaue Bezeichnung lautet **Flash-EEPROM**

- Weiterentwicklung des EEPROMs
- portabel und miniaturisiert
- im Gegensatz zu gewöhnlichem EPROM-Speicher lassen sich bei neuen Flash-EEPROM Bytes nicht einzeln löschen bzw. überschreiben.



- **erfunden: Fujio Masuoka, 1984/Toshiba**  
**Shoji Ariizumi (Mitarbeiter von Fujio Masuoka)**  
**erinnerte der in Blöcken stattfindende Löscho-**  
**vorgang des Speichers an einen Kamerablitz.**  
**Er schlug deshalb *Flash* als Namen vor**
- **Markteinführung: Intel 1988**  
**ETOX (*Erase through oxide*)-Struktur**
- **Die Geschichte der Flash-Speicher ist eng verbunden**  
**mit der Geschichte der Digitalkamera**  
**Das erste CompactFlash-Medium mit vier Megabyte**  
**Kapazität wurde 1994 vorgestellt (SanDisk)**  
**1998 stellte Sony den ersten Memory Stick vor**



- Die Speicherung eines Bits erfolgt auf dem Floating-Gate  
Befindet sich zwischen dem Steuer-Gate und S/D  
ist vom Kanal wie auch vom Steuer-Gate jeweils mittels einer Oxid-Schicht isoliert
- Damit Information gezielt gespeichert werden kann, müssen Ladungen auf das Floating-Gate gebracht und wieder entfernt werden können
  - ➔ Ausnutzung eines quantenphysikalischen Tunneleffekts (Fowler-Nordheim-Tunneln), der es den Elektronen erlaubt, den Tunnelisolator zu passieren.
  - ➔ Erfordert große Unterschiede im elektrischen Potential über den Isolator (Potentialbarriere für Ladungsträger)

## Fowler-Nordheim-Tunneln (FN-Tunneln)

---

- Der Mechanismus, der die Elektronen durch die isolierende Oxidschicht passieren lässt, wird **Fowler-Nordheim-Tunneleffekt** genannt
  - ➔ bei einem Flashspeicher handelt es sich um die Anwendung eines nur quantenmechanisch deutbaren Effekts
- Um die Wahrscheinlichkeit, dass Elektronen zum Floating-Gate tunneln, zu erhöhen, wird oft das Verfahren CHE (engl. *channel hot electron*) verwendet
  - Die Elektronen werden durch Anlegen einer Spannung über dem Kanal, also zwischen Drain und Source, beschleunigt und dadurch auf ein höheres Energieniveau (daher engl. *hot*) gehoben, wodurch sie schon bei geringeren Spannungen zwischen Gate und Kanal zum Floating-Gate tunneln.

## Flash-EEPROM: Schreiben

---

- Im ungeladenen Zustand des Floating-Gate kann im über das Steuer-Gate aufgesteuerten Transistor in der Source-Drain-Strecke (Kanal) ein Strom fließen
- Werden über das Steuer-Gate durch Anlegen einer hohen positiven Spannung Elektronen auf das Floating-Gate gebracht, so kann in der Source-Drain-Strecke kein Strom mehr fließen

das negative Potential der Elektronen auf dem Floating-Gate wirkt der Spannung am Steuer-Gate entgegen und hält somit den Flash-Transistor geschlossen

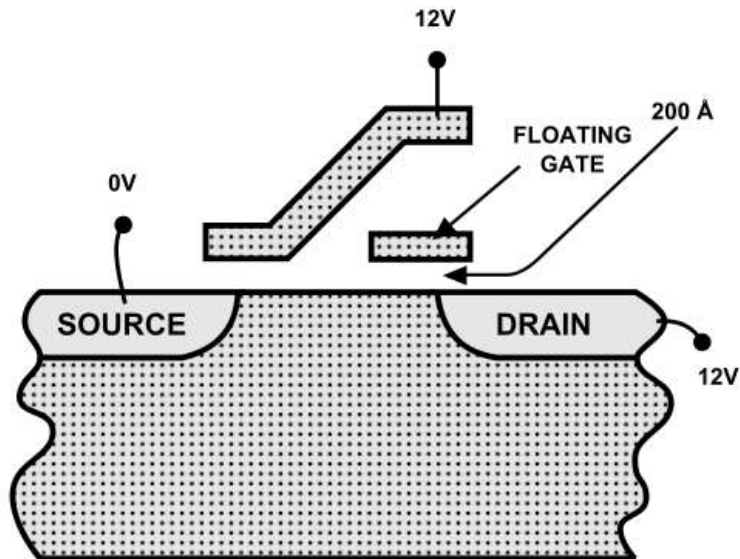
## Flash-EEPROM: Löschen

---

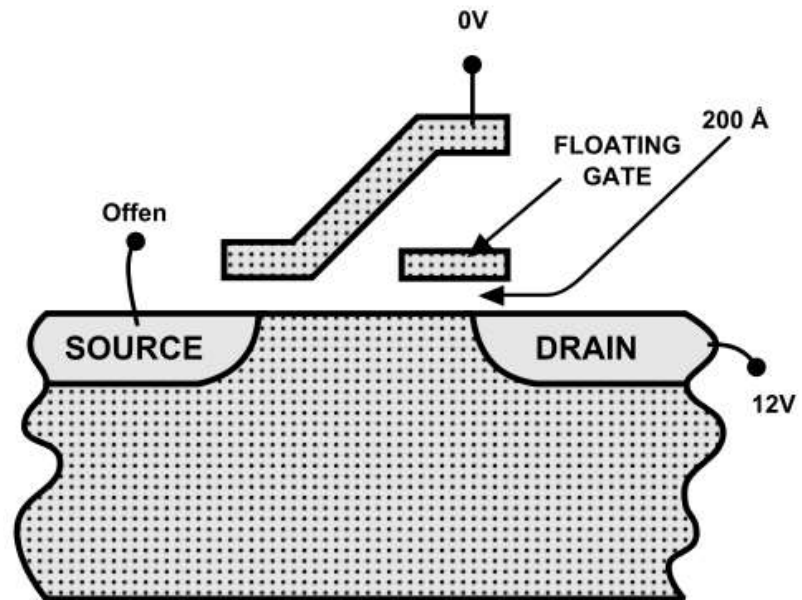
- durch Anlegen einer hohen negativen Spannung über die Steuergate-Kanal-Strecke werden die Elektronen wieder aus dem Floating-Gate ausgetrieben
- Dabei ist es sogar möglich, dass der Flashtransistor in den selbstleitenden Zustand gerät, d. h. er leitet sogar dann Strom, wenn am Steuer-Gate keine Spannung anliegt (*Over-Erase*)
- statt mit Elektronen ist das Floating-Gate nun quasi mit positiven Ladungsträgern (Löchern) besetzt.

# Flash-EEPROM: Schreiben und Löschen

Programmierung durch *Hot Electron Injection*



Löschen durch Tunneln



## Flash-EEPROM: heute

---

- Flash-Speicher finden überall dort Anwendung, wo Informationen nichtflüchtig auf kleinstem Raum – ohne permanente Versorgungsspannung – gespeichert werden müssen

Speicherkarten für Digitalkameras und andere mobile Geräte wie Mobiltelefone und Handhelds

USB-Sticks und MP3-Player

dauerhafte Speicherung der Firmware in vielen Geräten mit Mikrocontrollern (Eingebettete Systeme, BIOS)

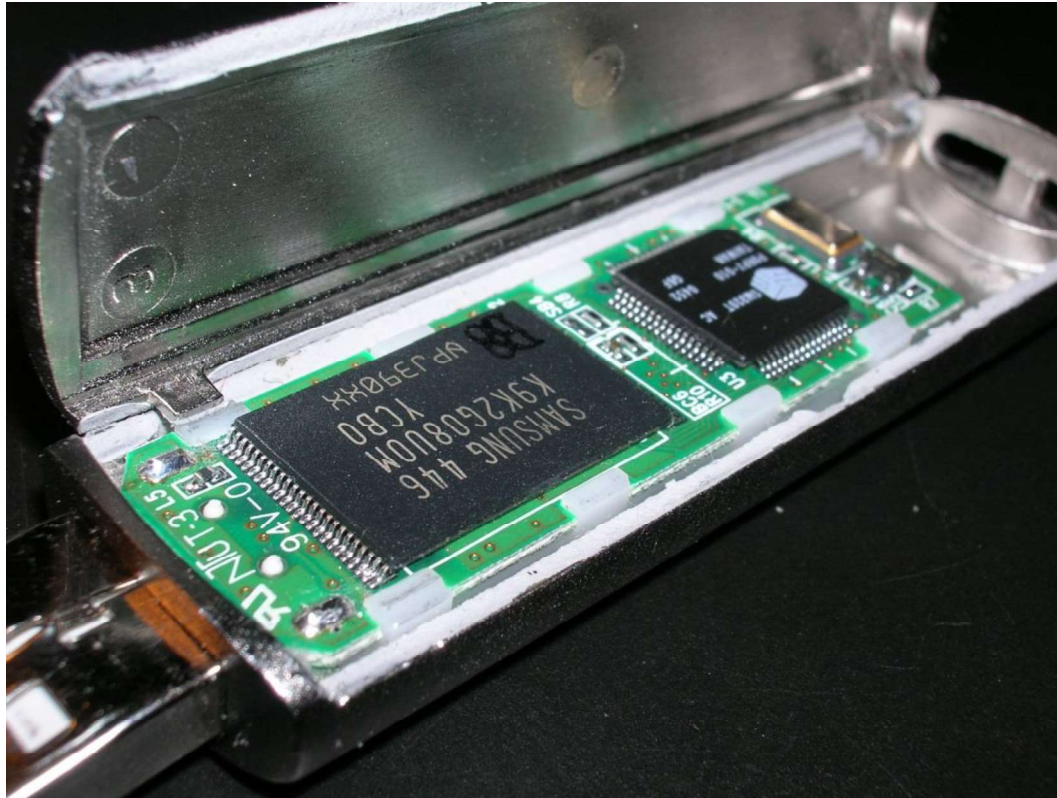
zunehmend auch auf dem Mikrocontroller selbst integriert

→ **embedded flash**

- Zukunft:

Einsatz als Haupt-Massenspeichermedium in Computersystemen

Flash-Speicher in Form so genannter *Solid State Drives* werden die herkömmlichen Festplatten ersetzen



**Geöffneter USB-Stick:  
der linke Chip ist der eigentliche Flashspeicher,  
der rechte ein Mikrocontroller.**

## Nichtflüchtige Speicher

---

- **ROM (Read Only Memory)**  
Daten werden bei der Herstellung in die Oberfläche eingebrannt, sie bleiben auch bei ausgeschaltetem Strom erhalten.
- **PROM (Programmable ROM)**  
Funktionsweise wie ein ROM, der Chip kann jedoch einmal programmiert werden (selektives Durchbrennen von Sicherungen)
- **EPROM (Erasable Prom)**  
Kann mit speziellen Programmiergeräten programmiert werden und durch Bestrahlung mit ultraviolettem Licht auch wieder gelöscht werden.
- **EEPROM**  
Byteweises Löschen durch Impulse, Neuprogrammierung vor Ort möglich, klein und langsam
- **Flash-Speicher**  
Speicher kann blockweise gelöscht und wiederbeschrieben werden, schnelle Zugriffszeiten im Bereich von 100ns, werden nach ca. 10.000 Löschungen unbrauchbar



## ***Solid State Drives (SSD)***

---

- SSDs speichern Daten in Flash-Bausteinen
- Die SSDs (frei übersetzt: Festkörperlaufwerke) haben die gleichen Anschlüsse wie klassische Festplatten  
**Es gibt sie in den Baugrößen 2,5 und 3,5 Zoll**
- Sie sind deutlich schneller als herkömmliche Festplatten
- Der Begriff SSD-Festplatte ist nicht korrekt, findet aber häufig Verwendung  
**das Speichermedium funktioniert ohne bewegliche Teile**  
**Sie arbeiten geräuschlos und entwickeln kaum Wärme**  
**Sie sind robuster als Festplatten (z.B. Stoßfestigkeit)**

## **Solid State Drives (SSD)**

---

- SSDs verbrauchen im Schnitt etwa genauso viel Energie wie Festplatten  
Notebooks mit SSD laufen daher per Akku nicht länger als Modelle mit Festplatte
- Es werden bereits ähnlich große SSDs angeboten
- SSDs sind (noch) teurer als Festplatten: ~ 0,3 €/GB  
Vergleich: 0,03 €/GB für eine 2.000-GB-Festplatte



### Samsung-SSD PM1633a 15,36 TByte nominell.



pro Die 256 Gigabit (32 GByte)

16 solcher Dies stapelt Samsung pro Chip übereinander zu einem Die-Stack, der 512 GByte fasst.

32 dieser Chips speichern dann zusammen mehr als 15 TByte.

**Neu: Nimbus Data ExaDrive DC100, März 2018: bis 100 TB**

## Neuere Entwicklungen

---

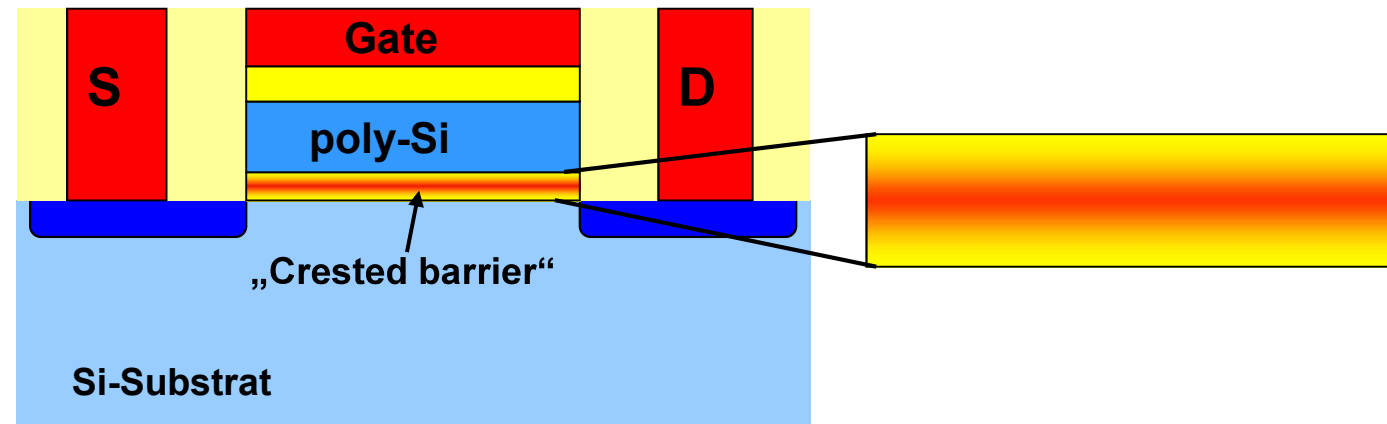
- In der Anfangsphase der Flash-Technik wurden nur zwei Ladungszustände unterschieden, daher konnte nur ein Bit gespeichert werden
- Aktuelle Flash-EEPROM-Speicher sind hingegen sogenannte **Multi-Level-Cell-Speicherzellen**, bei denen mehrere Bits pro Speichertransistor gespeichert werden

man nutzt hierzu verschiedene Ladungszustände des Transistors bzw. dessen elektrische Leitfähigkeit

→ MLC Flash

- Multibitspeicherung auch durch verschiedene Speicherladungsniveaus (Schwellspannungsverschiebungen)
- in allen Speichertypen möglich (Multi-Level-Speicher)

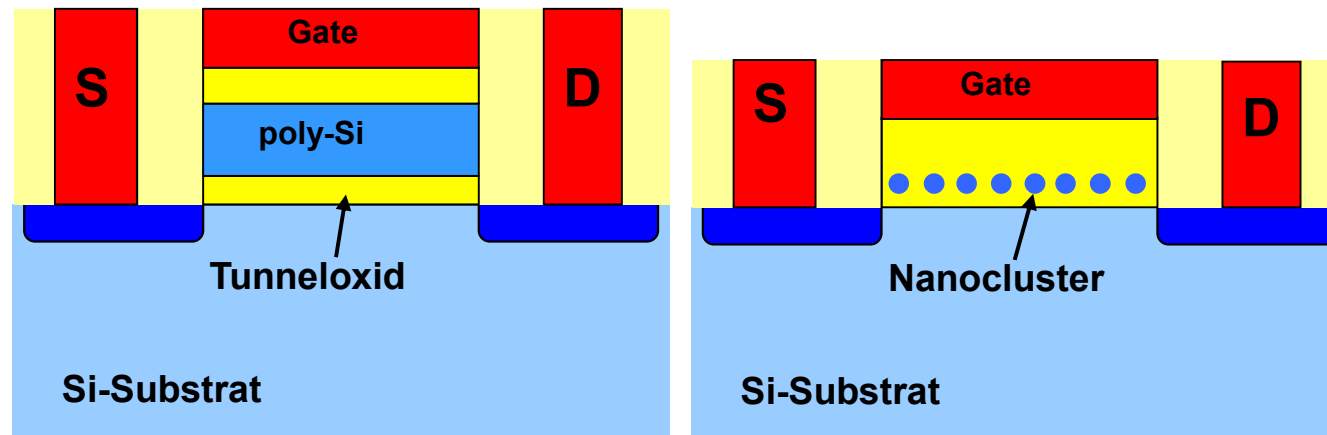
## Andere Floating-Gate Speicher



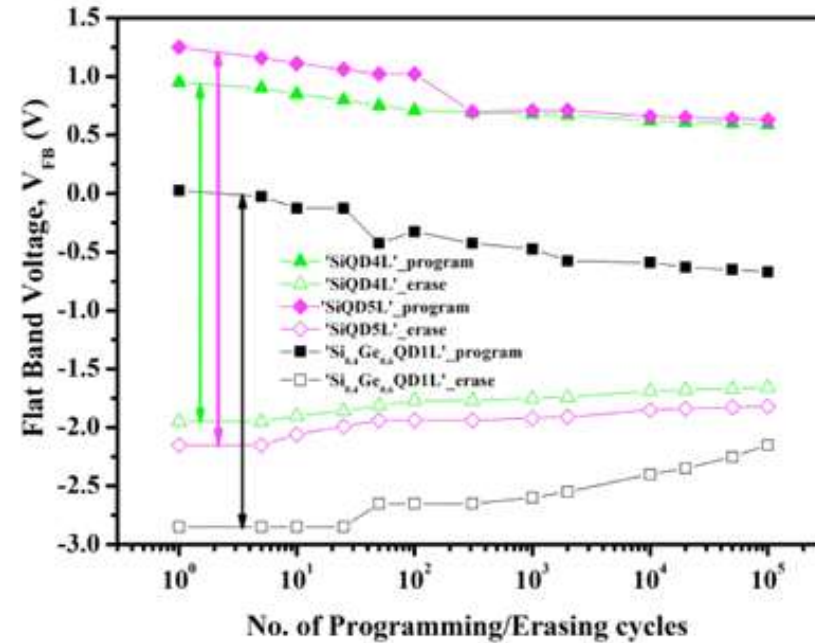
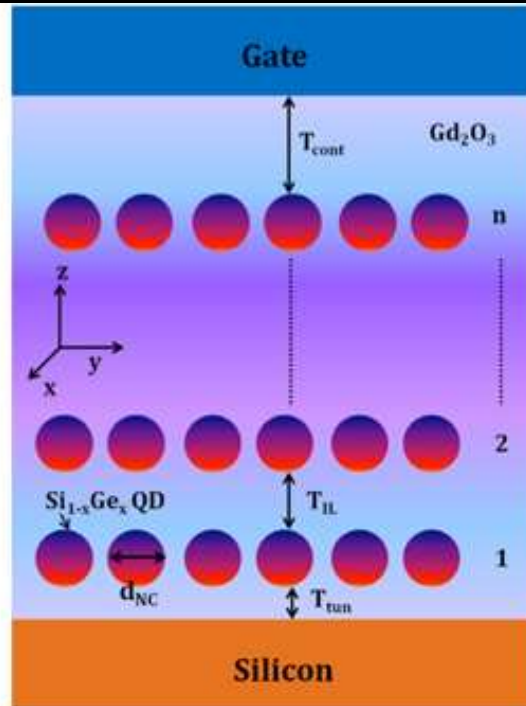
### Maßgeschneidertes Tunnelbarriere-Schichtprofil:

- Maximum der Barriere in der Mitte der Tunnelstrecke (*Crested barrier*)
- Kombination von Isolatorschichten mit verschiedenen Dielektrizitätskonstanten/Bandlücken (*Variot*)
- ➔ Kleine (Lese-)Spannungen mit langer Speicherzeit
- ➔ schnelleres Schreiben und Löschen bei höheren Spannungen

## Floating-Gate Nanocluster-Speicher



- Fehlen der Querleitfähigkeit zwischen den einzelnen Clustern
  - ➔ Resistenz gegen Defekte im Tunnelisolator
  - ➔ mehr Be- und Entlade-Zyklen
- dünnere Tunneloxide
  - ➔ kleinere Lade- und Betriebsspannungen
- Bessere Skalierbarkeit ➔ höhere Packungsdichte



S Manna<sup>1</sup>, R Aluguri<sup>1</sup>, A Katiyar<sup>1</sup>, S Das<sup>2</sup>, A Laha<sup>3</sup>, H J Osten<sup>4</sup> and S K Ray<sup>1</sup>

<sup>1</sup> Department of Physics and Meteorology, Indian Institute of Technology Kharagpur, Kharagpur-721302, India

<sup>2</sup> Hitachi Cambridge Laboratory, Hitachi Europe Ltd, Cambridge CB3 0HE, UK

<sup>3</sup> Department of Electrical Engineering, Indian Institute of Technology Bombay, Powai, India

<sup>4</sup> Institute of Electronic Materials and Devices, Leibniz University, Schneiderberg 32, D-30167 Hannover, Germany

Nanotechnology 24 (2013) 505709

# Beispiele magnetischer Datenspeicher

Magnetbänder (ab 1930)



3.5" Floppy-Disk (ab 1981)



Magnetstreifen (128 Byte, ab ~1975)



3.5" Festplatte (20 MB, ab 1988)



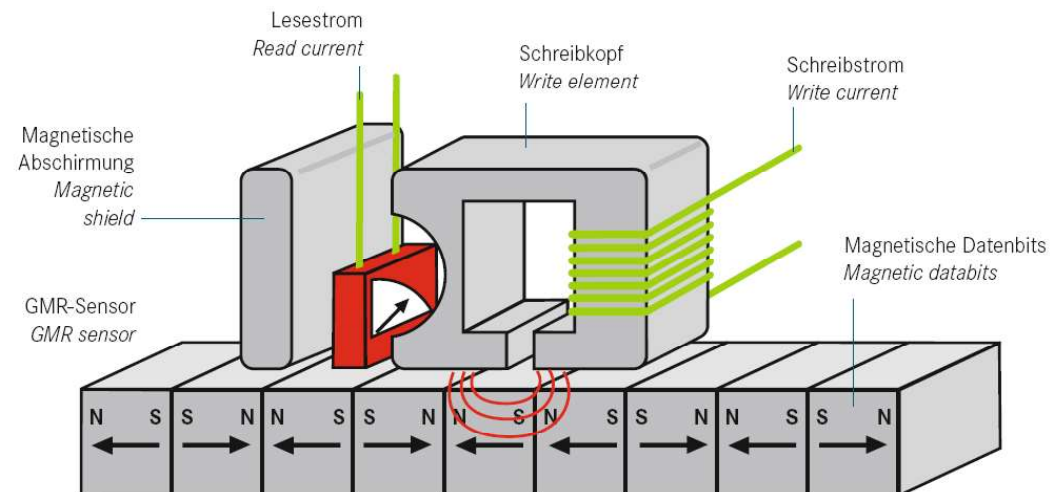


## Klassisch:

- übliche Festplatten sind in der Ebene magnetisiert
- Verkleinerung würde thermisch Instabil werden
- Resultat: Magnetisierung wird instabil

Longitudinales Recording

*Longitudinal recording*

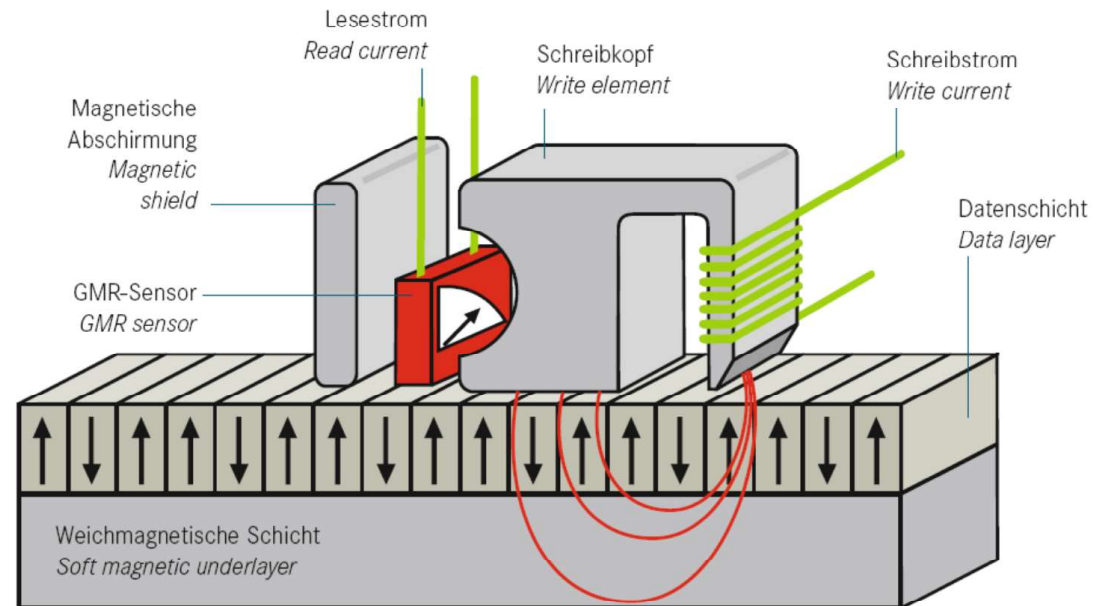


# Magnetische Speicherung

Neue Variante: „*Get perpendicular*“

- Magnetisierung aus der Ebene drehen
- Weniger Streufeldeinfluss
- Skalierung möglich

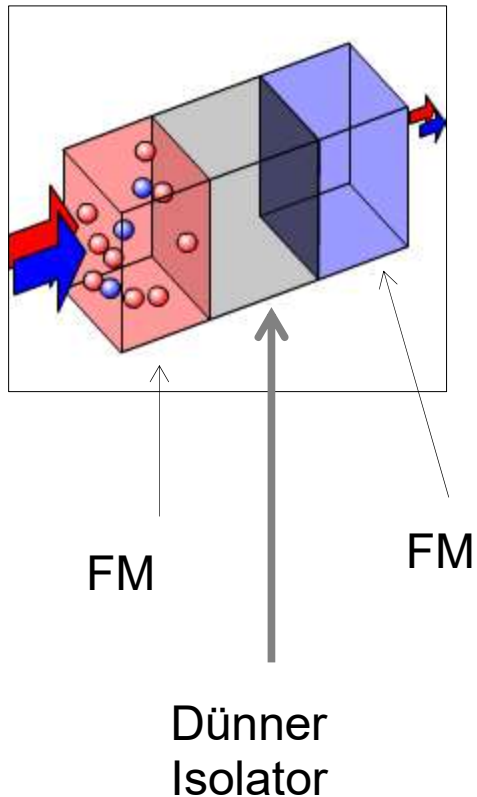
Senkrecht Magnetic Recording (PMR)  
*Perpendicular magnetic recording (PMR)*



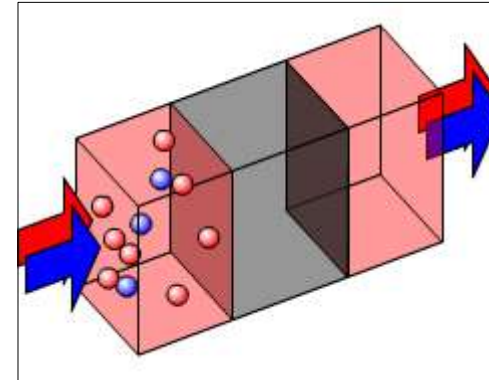
- **MRAM: Magneto-resistive Random Access Memory**  
Informationen werden nicht mit elektrischen sondern mit magnetischen Ladungselementen gespeichert
- **Vorteile:**  
Nicht flüchtiger Speicher  
Schreibzeit bis zu 2,3 ns  
Lesen mit 1/100 der Energie wie bei DRAMS  
Keine Auffrischung des Speicherinhalts notwendig
- **Nachteile:**  
zu teuer und zu langsam

# MRAM: Tunnelmagnetowiderstandsprinzip

Widerstand hoch



Widerstand niedrig

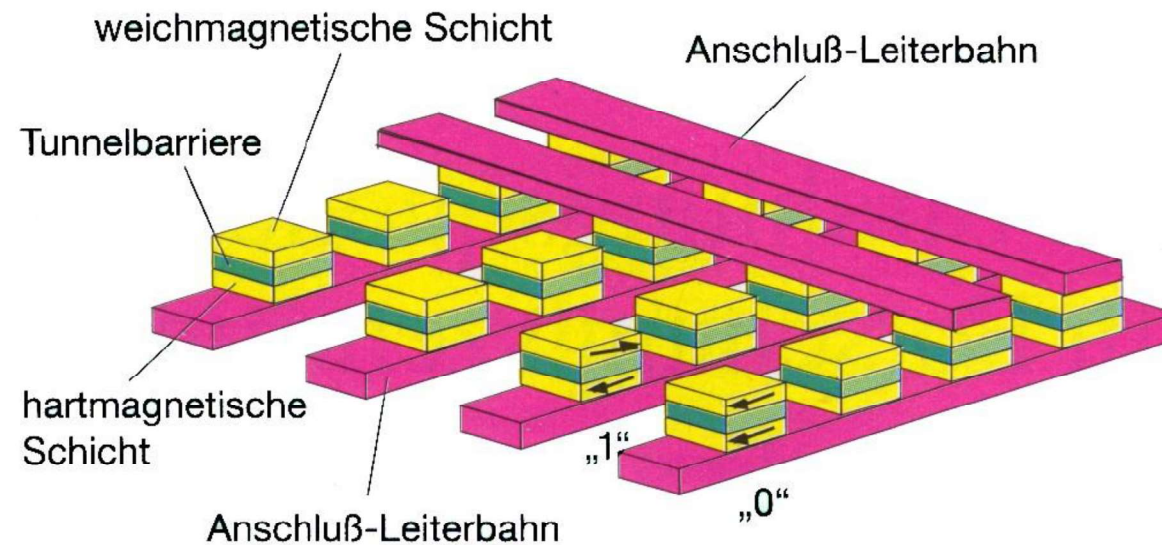


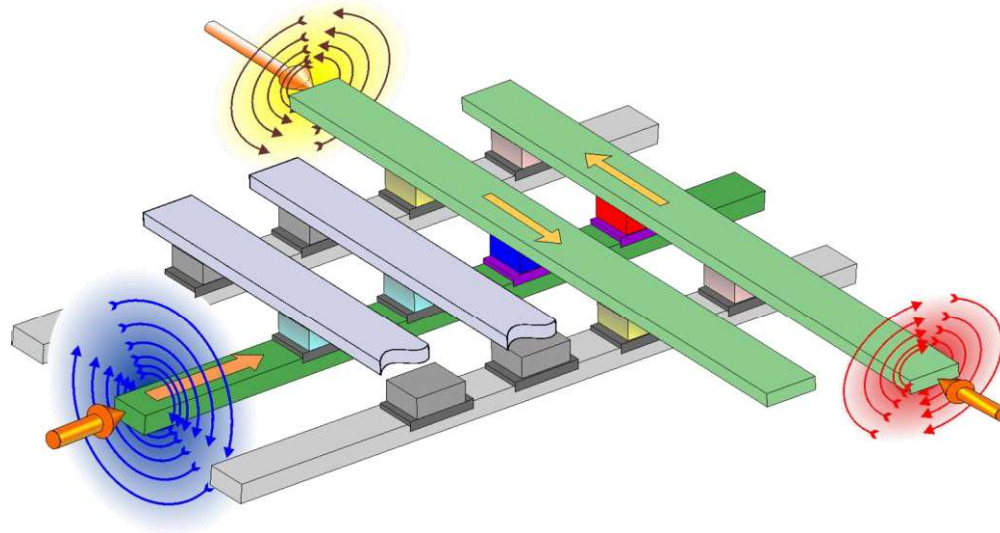
**Elektronen tunneln  
Isolator Widerstand abhängig  
von relativer Magnetisierung  
der beiden FM**

# MRAM: Speichern

1: beide Schichten antiparallel magnetisiert

0 : parallel



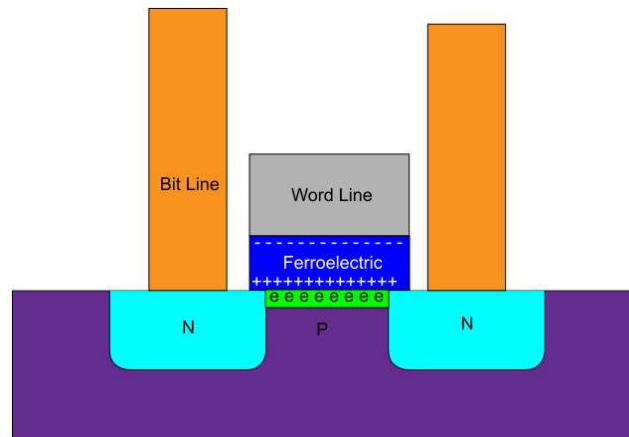


Anlegen eines Stromes induziert Magnetfeld und schaltet jeweilige Schicht

Unterschied zu GMR: Tunneln der Elektronen und beide Schichten schaltbar

## Ferroelectric Random Access Memory (FeRAM)

- Der Aufbau entspricht dem einer DRAM-Zelle  
anstelle eines konventionellen Kondensators wird ein Kondensator mit ferroelektrischem Dielektrikum eingesetzt



- Ferroelektrische Materialien können eine permanente elektrische Polarisierung auch ohne externes elektrisches Feld besitzen  
Durch ein externes Feld kann diese Polarisierung in eine andere Richtung „umgeschaltet“ werden  
➔ Speichermechanismus der FeRAMs

- **FeRAM: ferroelectric Random Access Memory**  
**Elektronischer Speichertyp auf der Basis von Kristallen mit ferroelektrischen Eigenschaften**
- **Vorteile:**  
**Nicht flüchtiger Speicher**  
**Günstig**  
**Datenhaltbarkeit über 10 Jahre, auch bei starken Temperaturschwankungen**  
**geringer Stromverbrauch**
- **Nachteile:**  
**nur ca. 10 Milliarden Schreibvorgänge**  
**nach jedem Lesen muss die Bitzelle wieder neu beschrieben werden**  
**Schreibzeit ca. 100 ns (~ Standard-SRAM)**



## Wichtige Begriffe

---

- **Flüchtige Speicher**
  - SRAM**
    - Ladung in CMOS –Inverter Flip-Flop
    - 6T-Zelle, sehr schnell
  - DRAM**
    - Ladung in MOS-Kondensator
    - 1T-Zelle, wenig Platzbedarf, gute Skalierbarkeit
    - Trench oder Stapel
- **Nichtflüchtige Speicher**
  - ROM und PROM**
  - EPROM und EEPROM**
    - Ladung auf *floating gate*
    - elektrisch Schreiben und Löschen
  - Flash-EEPROM**
  - Solid State Devices**
  - Neuere Lösungen**
    - Multibitspeicher
    - Nanoclusterspeicher
  - MRAM und FeRAM**