



Università degli Studi di Bergamo

SCUOLA DI INGEGNERIA

Corso di Laurea Magistrale in Ingegneria Informatica

Laboratorio di Elettronica

Relazione esperienza di laboratorio 5

Prof.
Luigi Gaioni

Candidati
Giulia Allievi
Matricola 1058231

Martina Fanton
Matricola 1059640

Relazione attività di laboratorio 5

Introduzione

IC555

5.1 Circuito 1: Timer 555 monostabile con switch debouncing

5.1.1 Schema del circuito e Funzione di Trasferimento

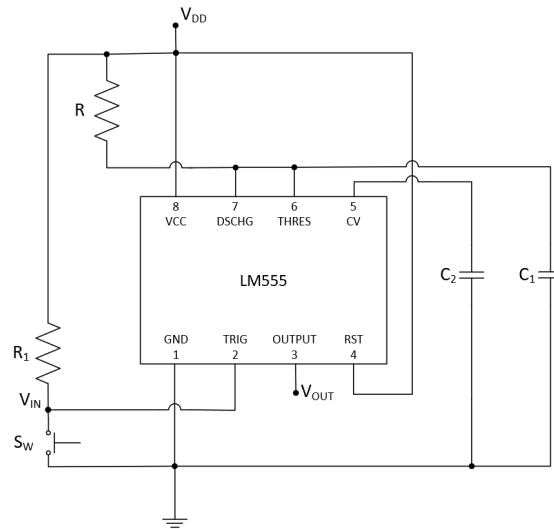


Figura 5.1: Schema del circuito monostabile con switch debouncing.

5.1.2 Analisi e dati sperimentali

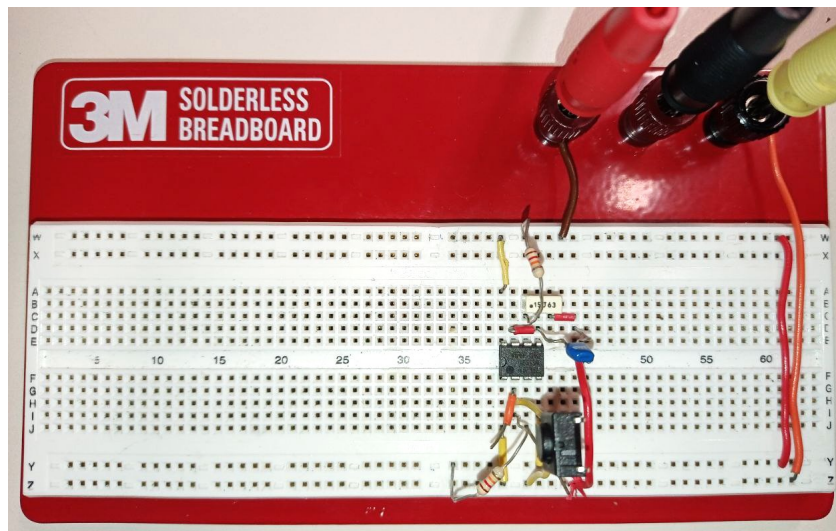


Figura 5.2: Fotografia del circuito monostabile con switch debouncing realizzato in laboratorio.

5.2 Circuito 2: Timer 555 bistabile

5.2.1 Schema del circuito e Funzione di Trasferimento

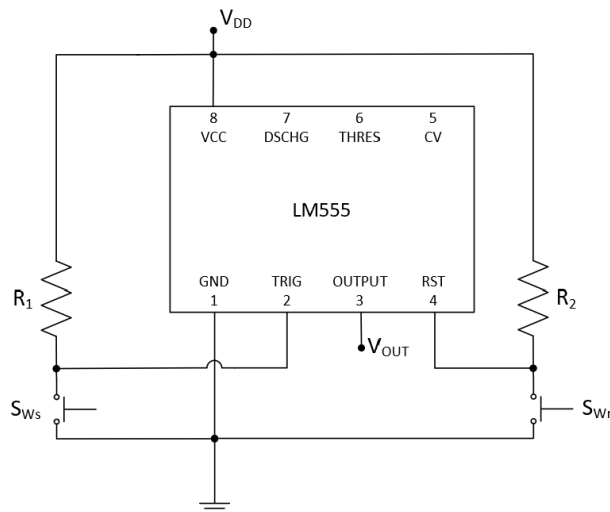


Figura 5.3: Schema del circuito bistabile.

5.2.2 Analisi e dati sperimentali

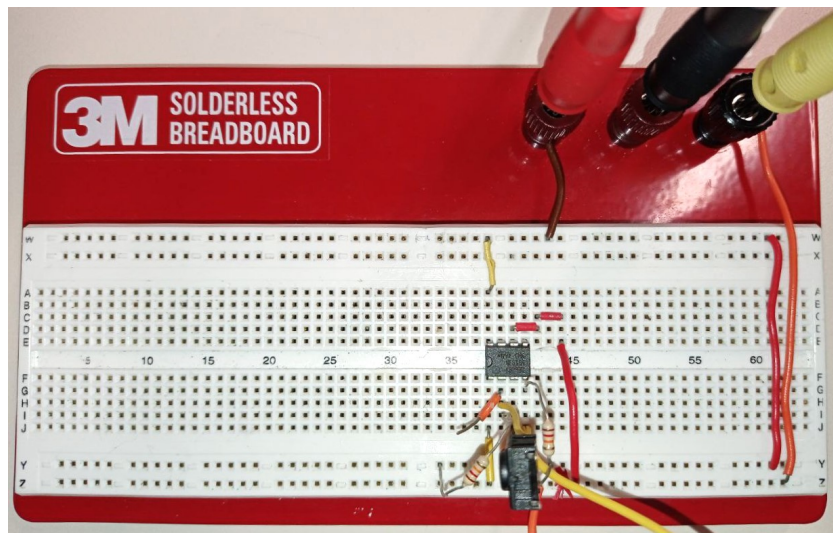


Figura 5.4: Fotografia del circuito bistabile realizzato in laboratorio.

5.3 Circuito 3: Evoluzione del timer 555 bistabile

5.3.1 Schema del circuito e Funzione di Trasferimento

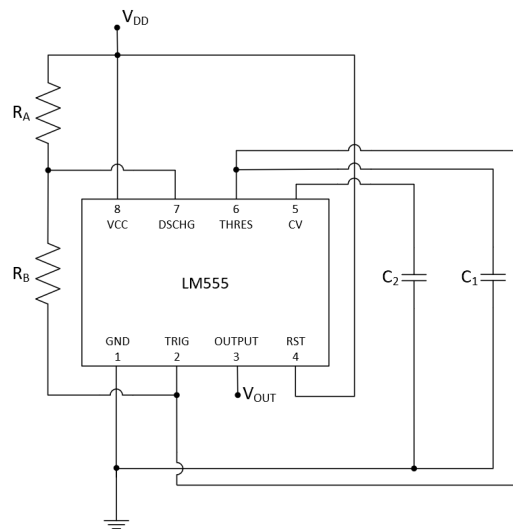


Figura 5.5: Schema dell'evoluzione del circuito bistabile.

5.3.2 Analisi e dati sperimentali

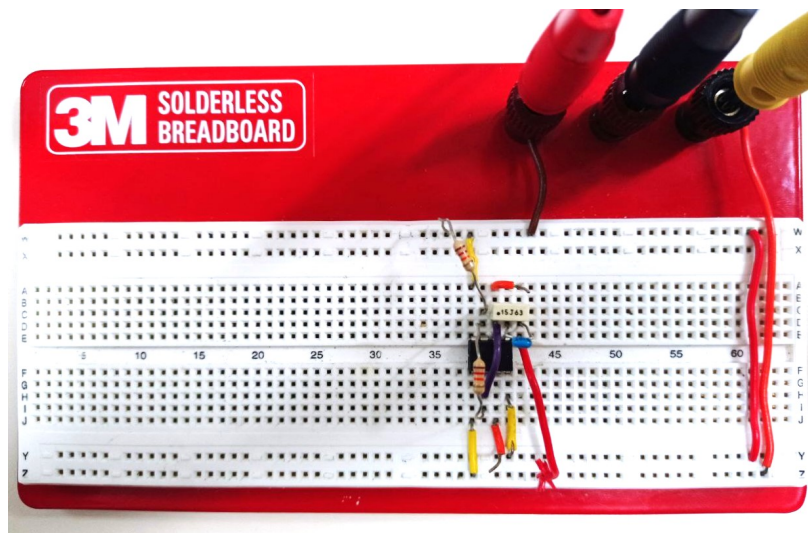


Figura 5.6: Fotografia dell'evoluzione del circuito bistabile realizzata in laboratorio.

5.4 Circuito 4: Timer 555 astabile

5.4.1 Schema del circuito e Funzione di Trasferimento

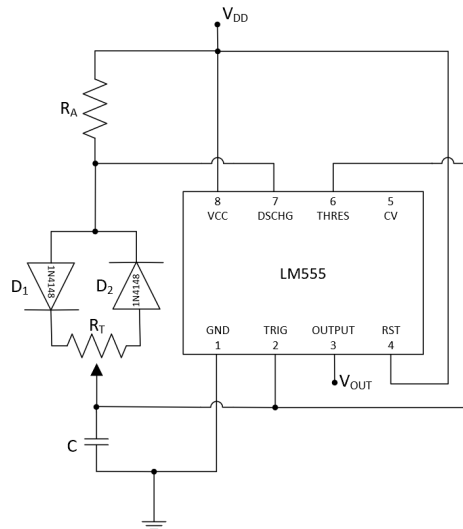


Figura 5.7: Schema del circuito astabile.

5.4.2 Analisi e dati sperimentali

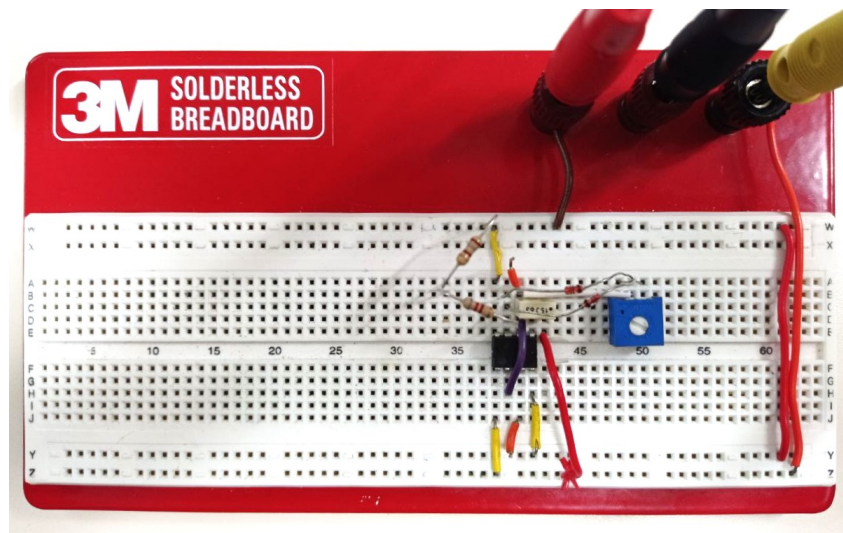


Figura 5.8: Fotografia del circuito astabile realizzato in laboratorio.