



Università degli Studi di Bergamo

SCUOLA DI INGEGNERIA

Corso di Laurea Magistrale in Ingegneria Informatica

Laboratorio di Elettronica

Relazione esperienza di laboratorio 5

Prof.
Luigi Gaioni

Candidati
Giulia Allievi
Matricola 1058231

Martina Fanton
Matricola 1059640

Relazione attività di laboratorio 5

Introduzione

In quest'attività di laboratorio abbiamo visto un'ultimo circuito monostabile con NE555, successivamente sono state analizzate le altre due configurazioni realizzabili con questo circuito integrato (prima la configurazione bistabile e dopo quella astabile).

La seconda modalità, quella astabile, permette di generare in uscita al pin 3 un'onda quadra le cui caratteristiche dipendono dalla rete collegata all'esterno del circuito integrato. Le connessioni sono illustrate nel datasheet del componente, si riporta di seguito lo schema (figura 5.1).

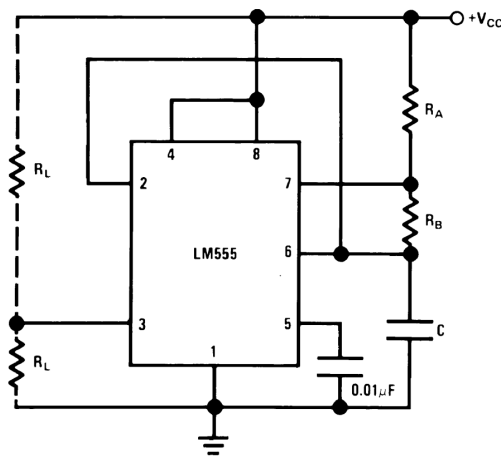


Figura 5.1: Schema delle connessioni da utilizzare per ottenere un circuito astabile (fonte: [datasheet](#)).

La configurazione bistabile invece non è presentata nel datasheet. Questa modalità è utile quando si vuole utilizzare il NE555 come flip-flop set reset. Per ottenerla, è sufficiente utilizzare due resistenze e due pulsanti. Una resistenza è collegata tra i pin 8 e 2, l'altra invece è collegata tra i pin 4 e 8; per quanto riguarda i due pulsanti, uno è collegato tra i pin 2 e 1 e pilota il set, mentre l'altro è connesso ai pin 4 e 1 e comanda il reset. Il pin 8 è collegato all'alimentazione, il pin 1 a massa, il segnale è prelevato al pin 3 e tutti gli altri pin sono lasciati floating. Lo schema si trova nella sezione dedicata all'analisi di questo circuito (sezione 5.2, figura 5.4).

5.1 Circuito 1: Timer 555 monostabile con switch debouncing

5.1.1 Schema del circuito e Funzione di Trasferimento

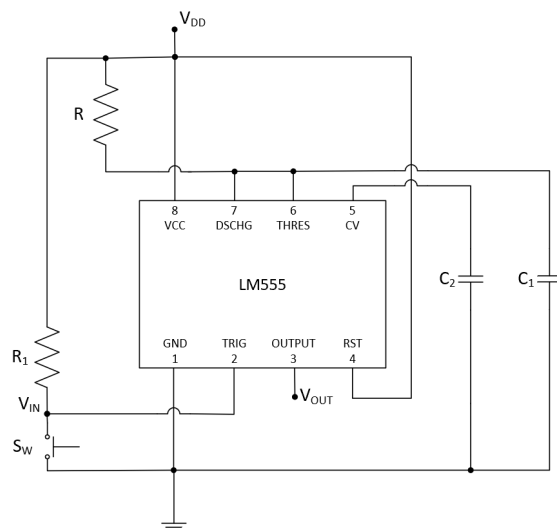


Figura 5.2: Schema del circuito monostabile con switch debouncing.

5.1.2 Analisi e dati sperimentali

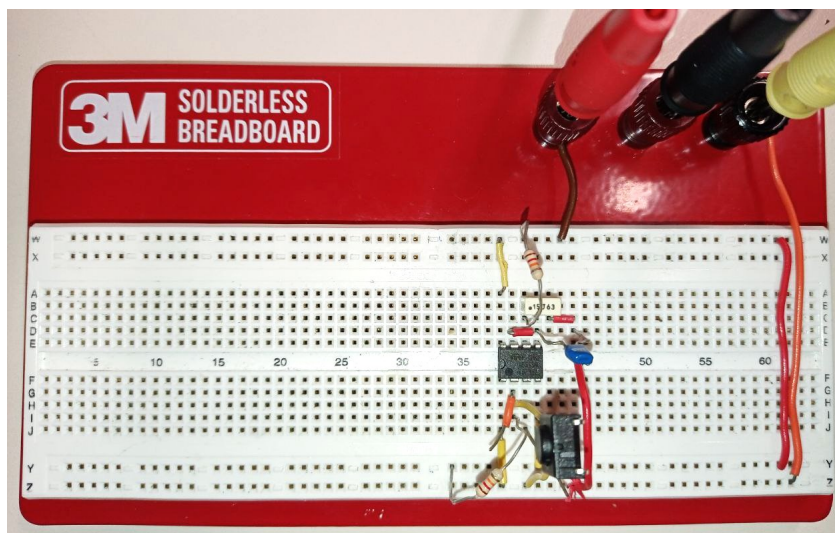


Figura 5.3: Fotografia del circuito monostabile con switch debouncing realizzato in laboratorio.

5.2 Circuito 2: NE555 in configurazione bistabile

5.2.1 Schema del circuito e Funzione di Trasferimento

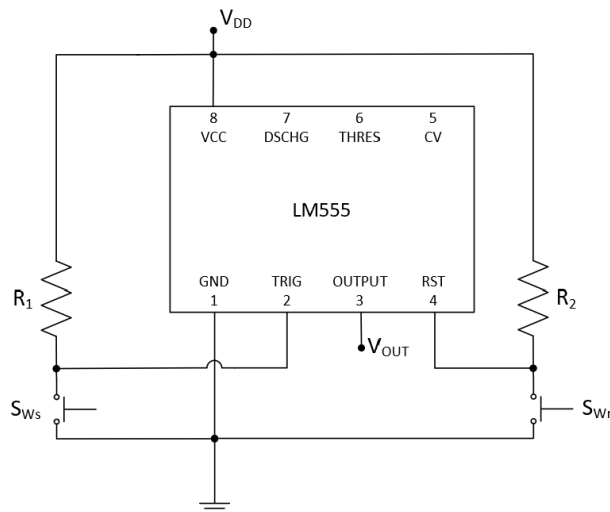


Figura 5.4: Schema del circuito bistabile.

5.2.2 Analisi e dati sperimentali

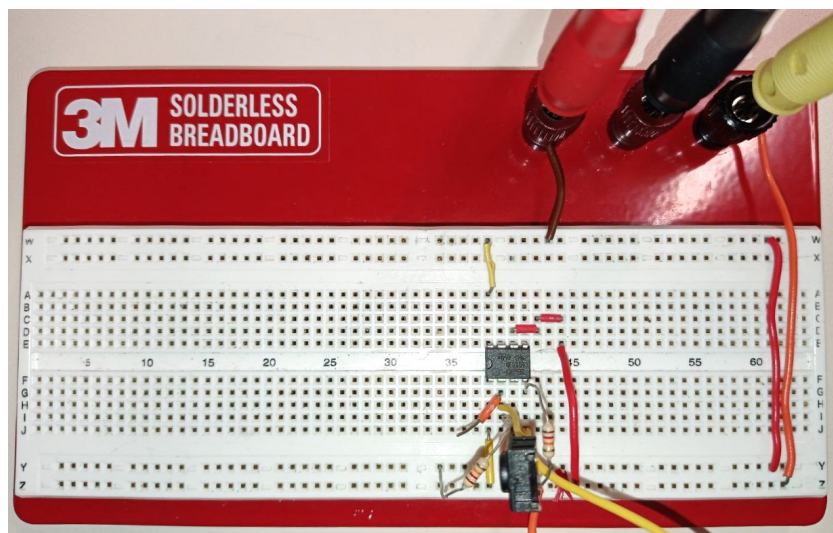


Figura 5.5: Fotografia del circuito bistabile realizzato in laboratorio.

5.3 Circuito 3: NE555 in configurazione astabile

5.3.1 Schema del circuito e Funzione di Trasferimento

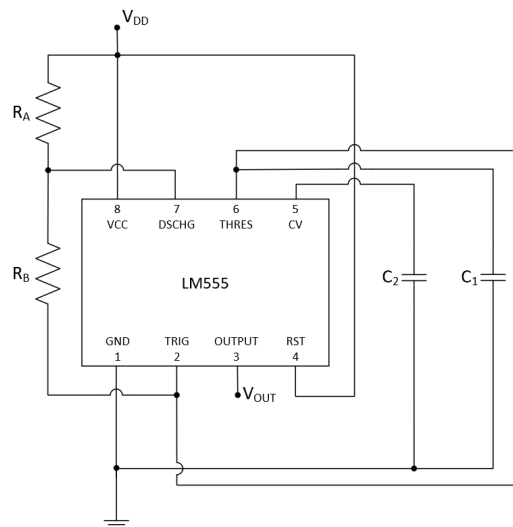


Figura 5.6: Schema dell'evoluzione del circuito bistabile.

5.3.2 Analisi e dati sperimentali

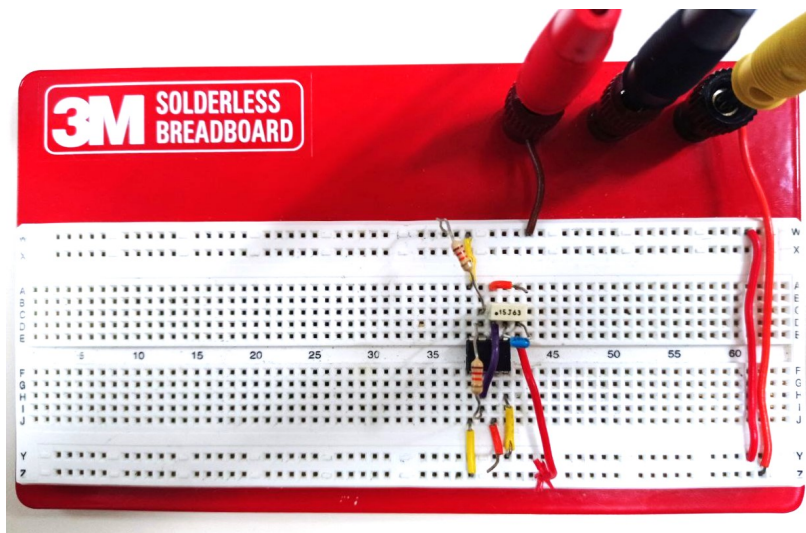


Figura 5.7: Fotografia dell'evoluzione del circuito bistabile realizzata in laboratorio.

5.4 Circuito 4: Evoluzione del NE555 in configurazione astabile

5.4.1 Schema del circuito e Funzione di Trasferimento

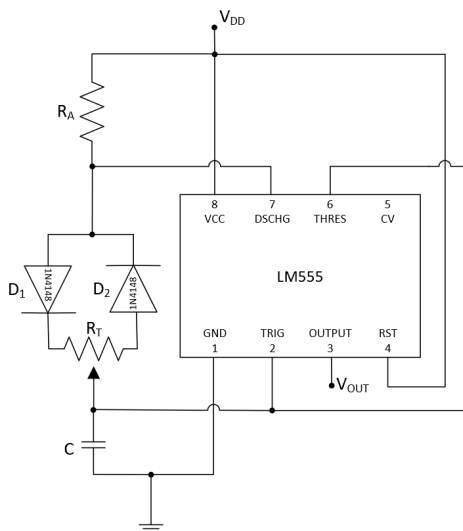


Figura 5.8: Schema del circuito astabile.

5.4.2 Analisi e dati sperimentali

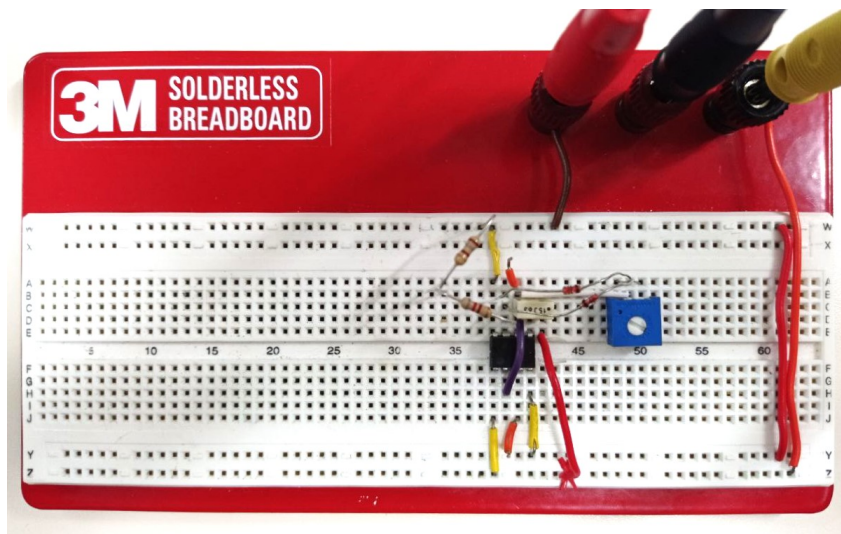


Figura 5.9: Fotografia del circuito astabile realizzato in laboratorio.