



**Università degli Studi di Bergamo**

---

SCUOLA DI INGEGNERIA  
Corso di Laurea Magistrale in Ingegneria Informatica

## **Laboratorio di Elettronica**

Relazione esperienza di laboratorio 5

Prof.  
**Luigi Gaioni**

Candidati  
**Giulia Allievi**  
Matricola 1058231

**Martina Fanton**  
Matricola 1059640



# Relazione attività di laboratorio 5

## Introduzione

In quest'attività di laboratorio abbiamo visto un ultimo circuito monostabile con LM555, successivamente sono state analizzate le altre due configurazioni realizzabili con questo circuito integrato (prima la configurazione bistabile e dopo quella astabile).

La seconda modalità, quella astabile, permette di generare in uscita al pin 3 un'onda quadra le cui caratteristiche dipendono dalla rete collegata all'esterno del circuito integrato. Le connessioni sono illustrate nel datasheet del componente, si riporta di seguito lo schema (figura 5.1).

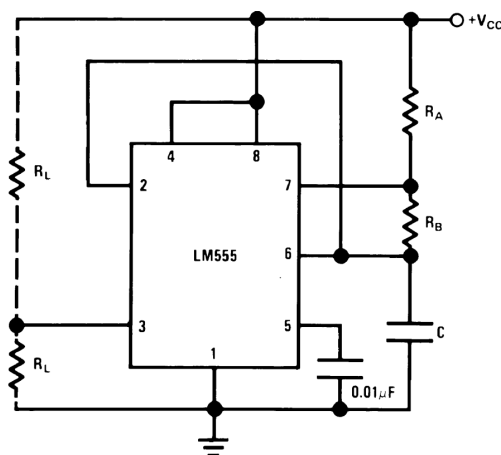


Figura 5.1: Schema delle connessioni da utilizzare per ottenere un circuito astabile (fonte: [datasheet](#)).

La configurazione bistabile invece non è presentata nel datasheet. Questa modalità è utile quando si vuole utilizzare il LM555 come flip-flop set reset. Per ottenerla, è sufficiente utilizzare due resistenze e due pulsanti. Una resistenza è collegata tra i pin 8 e 2, l'altra invece è collegata tra i pin 4 e 8; per quanto riguarda i due pulsanti, uno è collegato tra i pin 2 e 1 e pilota il set, mentre l'altro è connesso ai pin 4 e 1 e comanda il reset. Il pin 8 è collegato all'alimentazione, il pin 1 a massa, il segnale è prelevato al pin 3 e tutti gli altri pin sono lasciati floating. Lo schema si trova nella sezione dedicata all'analisi di questo circuito (sezione 5.2, figura 5.6).

## 5.1 Circuito 1: LM555 in configurazione monostabile con switch debouncing

### 5.1.1 Schema del circuito e Funzione di Trasferimento

Questo circuito è basato sull'ultimo circuito analizzato nello scorso laboratorio (ovvero il circuito monostabile con LM555). La differenza più evidente tra i due circuiti è rappresentata dal fatto che il circuito in esame riceve in ingresso un segnale di trigger generato da un pulsante, mentre il precedente circuito riceveva in ingresso un segnale di trigger fornito da un generatore di forme d'onda.

Questo circuito, mostrato in figura 5.2, presenta: due resistenze ( $R$  è collegata tra il pin 7 e l'alimentazione positiva, mentre  $R_1$  tra il pin 2 e l'alimentazione positiva), due capacità ( $C_1$  è collegata tra il pin 6 e la massa, mentre  $C_2$  tra il pin 5 e la massa) e un pulsante collegato tra il pin 2 e la massa.

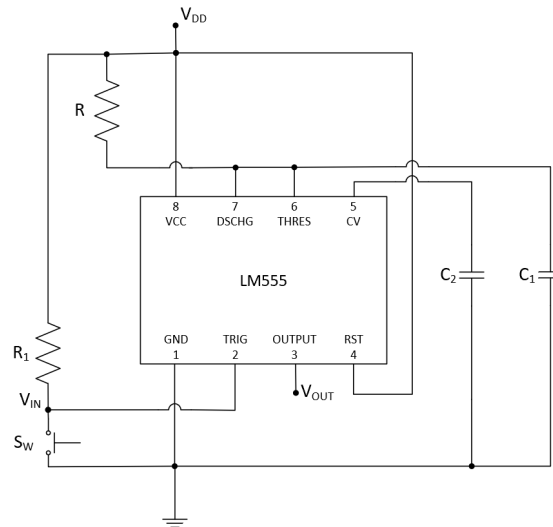


Figura 5.2: Schema del circuito monostabile con switch debouncing.

La caratteristica principale di questo circuito consiste nel correggere l'effetto del rimbalzo dell'interruttore (*switch debouncing*, visibile nella figura 5.5). Questo effetto, che consiste nella generazione di un treno di impulsi spuri su entrambi i fronti dell'impulso in ingresso, viene prodotto soltanto dalla rete antecedente il timer e in particolare è dovuto al fatto che la chiusura e l'apertura del pulsante non avvengono in modo istantaneo, perché c'è un transitorio. L'aggiunta del LM555 alla rete in ingresso determina un segnale in uscita filtrato da questo effetto indesiderato poiché il timer genera un solo impulso in uscita non appena riceve il primo fronte di discesa del segnale in ingresso.

La funzione di trasferimento di questo circuito è:

$$\begin{cases} V_{out} = V_{DD} & \text{a partire dalla chiusura di } S_W \text{ e per una durata } T \\ V_{out} = 0 & \text{altrimenti} \end{cases} \quad (5.1)$$

### 5.1.2 Analisi e dati sperimentali

Per quanto riguarda la scelta e il dimensionamento dei componenti di questo circuito (in figura 5.3), come timer è stato scelto un LM555, mentre le due resistenze hanno un valore di  $12\text{ k}\Omega$ , la capacità  $C_1$  di  $10\text{ }\mu\text{F}$  e la capacità  $C_2$  di  $1\text{ nF}$ .

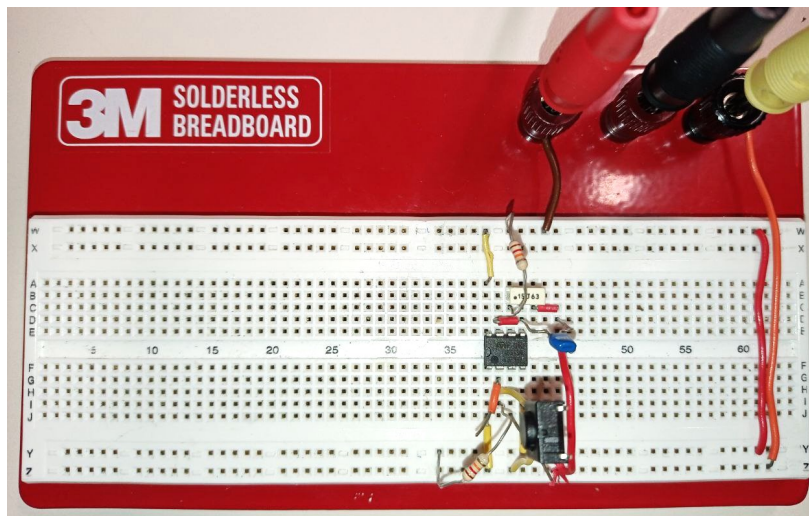


Figura 5.3: Fotografia del circuito monostabile con switch debouncing realizzato in laboratorio.

Avendo dimensionato in questo modo i componenti, ci si aspetta che la durata dell'impulso in uscita al circuito risulti pari a:

$$T = 1.1 \cdot R \cdot C_1 = 1.1 \cdot 12\text{ k}\Omega \cdot 10\text{ }\mu\text{F} = 132\text{ ms}$$

Dalla figura 5.4 è stato verificato che questa durata assumesse un valore maggiore rispetto alla durata dell'impulso in ingresso (che dalla misura effettuata con i cursori dell'oscilloscopio risulta pari a  $120\text{ ms}$ ).

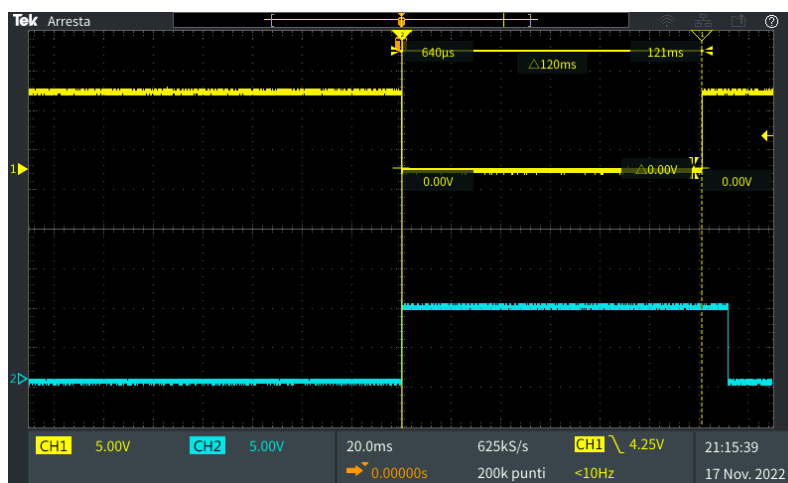


Figura 5.4: Risposta del circuito con cursori.

Inoltre dalla figura 5.5, ottenuta ingrandendo l'immagine precedente, si vede che il segnale in uscita al LM555 presenta un solo impulso positivo e di conseguenza il timer ha effettivamente corretto il rimbalzo dell'interruttore, di cui è caratterizzato il segnale in ingresso, come preannunciato nella sezione precedente.

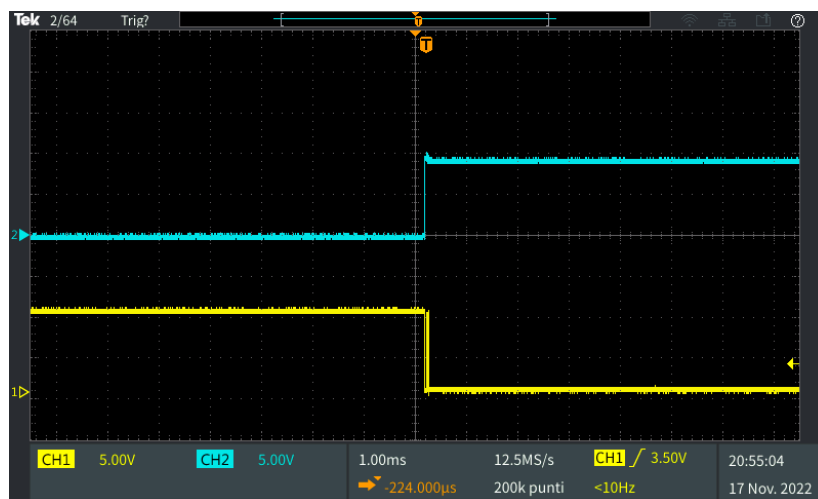


Figura 5.5: Ingrandimento della risposta del circuito (ingresso CH1 e uscita CH2).

## 5.2 Circuito 2: LM555 in configurazione bistabile

### 5.2.1 Schema del circuito e Funzione di Trasferimento

Questo circuito (in figura 5.6) è costituito da un timer 555, da due resistenze (dette resistenze di pull-up) e da due pulsanti (uno per il set e uno per il reset).

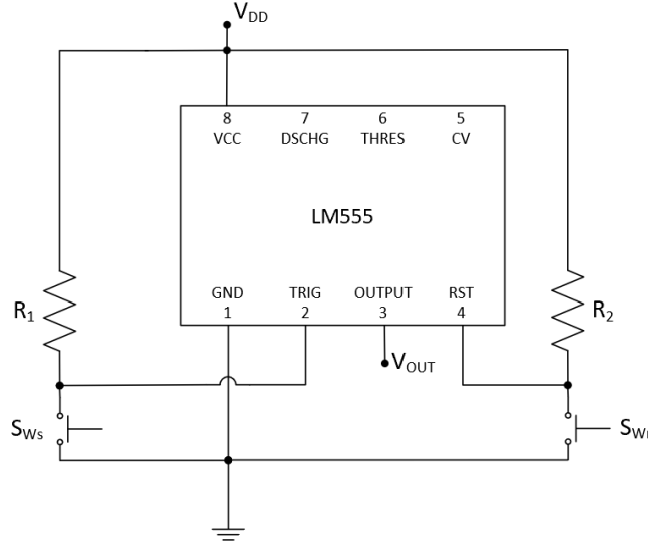


Figura 5.6: Schema del circuito bistabile.

Si tratta di un circuito bistabile perché presenta due stati stabili, set e reset, che vengono attivati in modo mutuamente esclusivo tramite la pressione di due pulsanti situati tra i rispettivi nodi e la massa.

Dunque in ingresso si riceve un segnale che può essere di due tipologie differenti in base all'interruttore attivato: uno per il set oppure uno per il reset che determinano in uscita una transizione al livello logico alto o a quello basso rispettivamente.

Perciò la durata dell'impulso positivo presente sul segnale in uscita dipende dal momento in cui il 555 riceve i due comandi. In particolare il momento della ricezione del comando di set determina l'istante del fronte di salita dell'impulso, mentre la ricezione del comando di reset ne determina l'istante del fronte di discesa.

La funzione di trasferimento di questo circuito è:

$$\begin{cases} V_{out} = V_{DD} & \text{a partire dalla pressione di } S_{Ws} \text{ fino alla pressione di } S_{Wr} \\ V_{out} = 0 & \text{a partire dalla pressione di } S_{Wr} \text{ fino alla pressione di } S_{Ws} \end{cases} \quad (5.2)$$

### 5.2.2 Analisi e dati sperimentali

Per realizzare il circuito (visibile in figura 5.7) sono state utilizzate due resistenze con un valore di  $10\text{ k}\Omega$  ciascuna.

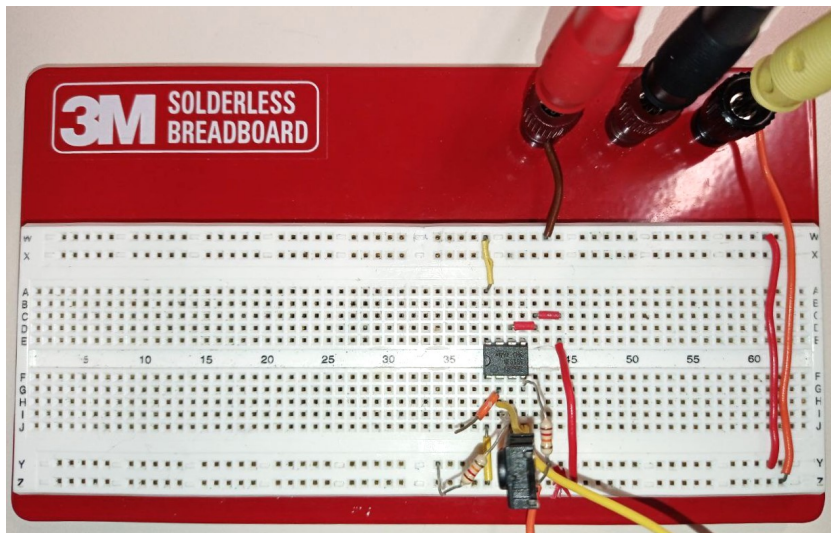


Figura 5.7: Fotografia del circuito bistabile realizzato in laboratorio.

Inizialmente è stato premuto il pulsante di set (mantenendo il pulsante di reset aperto) e questo ha consentito di avere in uscita un segnale al livello logico alto.

Successivamente è stato premuto il pulsante di reset (mantenendo il pulsante di set aperto), ottenendo di conseguenza in uscita un segnale al livello logico basso.

Queste variazioni sull'uscita sono state riportate nella figura 5.8 in cui sono rappresentati in giallo l'ingresso (rispettivamente a sinistra il set e a destra il reset) e in azzurro l'uscita.



Figura 5.8: Risposta del circuito: a sinistra S ON - R OFF, a destra S OFF - R ON.



## 5.3 Circuito 3: LM555 in configurazione astabile

### 5.3.1 Schema del circuito e Funzione di Trasferimento

Andiamo ora a studiare l'ultima configurazione del NE555, che è la modalità astabile. Per realizzare il circuito, si utilizzano due capacità e due resistenze: la prima resistenza,  $R_A$ , è collegata fra l'alimentazione e il pin 7 del NE555, mentre la seconda,  $R_B$ , si trova fra i pin 7 e 2; per quanto riguarda le capacità,  $C_1$  si trova tra il pin 6 e la massa, invece  $C_2$  è connessa tra il pin 5 e la massa. Lo schema si trova in figura 5.9.

In quest'ultima configurazione, il NE555 viene utilizzato per generare un'onda quadra con duty cycle variabile, le cui caratteristiche dipendono dalla rete collegata esternamente al componente. Non abbiamo nessuno stato stabile, l'uscita oscillerà continuamente tra due stati instabili.

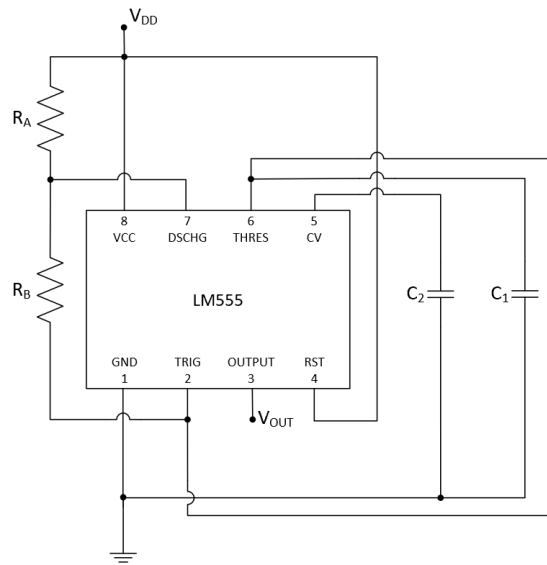


Figura 5.9: Schema del circuito astabile.

Il percorso di carica della capacità  $C_1$  avviene attraverso la serie delle resistenze  $R_A$  e  $R_B$ : la fase di carica ha inizio quando la tensione ai capi della capacità è di  $1/3 \cdot V_{DD}$  e termina quando questo valore raggiunge  $2/3 \cdot V_{DD}$ . Durante quest'intervallo di tempo,  $t_1$ , l'uscita va a  $V_{DD}$ , quindi rimane alta. Terminata la fase di carica, ha inizio la fase di scarica della capacità  $C_1$  attraverso la resistenza  $R_B$ . La scarica continua fin quando la tensione ai capi di  $C_1$  raggiunge il valore di  $1/3 \cdot V_{DD}$  e durante questo periodo di tempo,  $t_2$ , l'uscita va a massa, dunque rimane bassa.

Le fasi di carica e scarica si alternano continuamente nel tempo, la loro durata si calcola come segue:

$$t_1 = (R_A + R_B) \cdot C_1 \cdot \ln 2$$

$$t_2 = R_B \cdot C_1 \cdot \ln 2$$

$$\rightarrow T = t_1 + t_2 \quad \Rightarrow f = \frac{1}{t_1 + t_2}$$

Noti  $t_1$  e  $T$ , possiamo calcolare il duty cycle dell'onda quadra,  $\delta$ :

$$\delta = \frac{t_1}{T} = \frac{R_A + R_B}{R_A + 2 \cdot R_B}$$

Da questa formula, possiamo dire che:

- se  $R_A \ll R_B \Rightarrow \delta \simeq 50\%$
- se  $R_A \gg R_B \Rightarrow \delta \simeq 100\%$

di conseguenza, non sarà possibile ottenere un'onda quadra con duty cycle inferiore al 50%.

### 5.3.2 Analisi e dati sperimentali

In figura 5.10 è riportata la fotografia del circuito realizzato, con  $R_A = R_B = 12\text{ k}\Omega$  e  $C_1$  pari a  $150\text{ nF}$ .

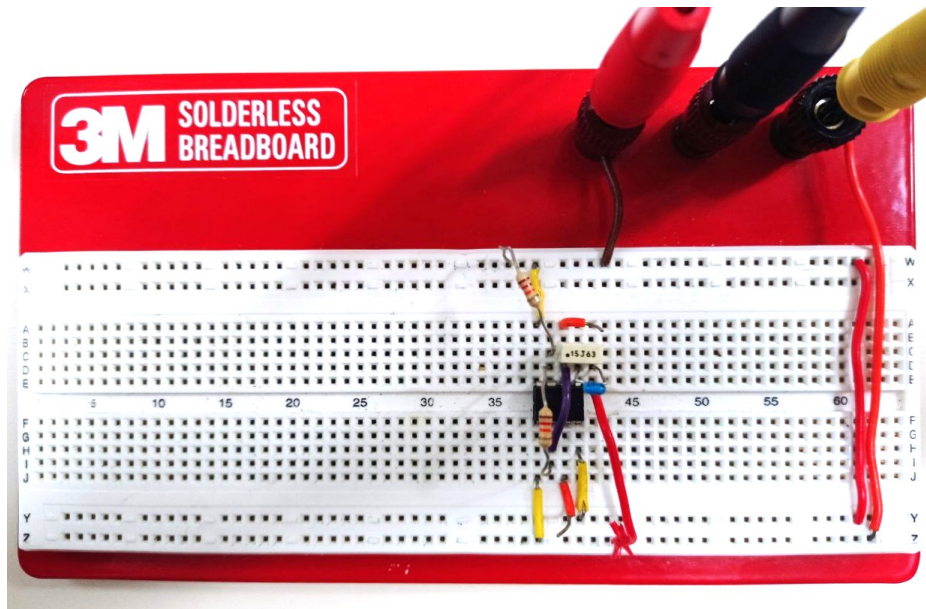


Figura 5.10: Fotografia del circuito astabile realizzato in laboratorio.

Il nostro obiettivo è andare a studiare come si comporta il circuito al variare della resistenza  $R_A$  e della capacità  $C_1$ . Fissiamo la resistenza  $R_B$  a  $12\text{ k}\Omega$  e la capacità  $C_1$  a  $150\text{ nF}$ , mentre  $R_A$  varia, i valori utilizzati sono riportati in tabella 5.1. Con l'oscilloscopio, andiamo a misurare il periodo e il duty cycle, le misure sono riportate in tabella 5.2.

Una volta ottenute queste misure, sostituiamo la capacità  $C_1$  con una di valore  $68\text{ nF}$  e ripetiamo le misure, di cui si riportano i risultati in tabella 5.3.

Successivamente, rielaboriamo tutti questi dati per ottenere dei grafici, dai quali è più immediato capire le caratteristiche del circuito.

Valore nominale	Valore misurato
12 k $\Omega$	11.973 k $\Omega$
24 k $\Omega$	23.943 k $\Omega$
39 k $\Omega$	37.621 k $\Omega$
54 k $\Omega$	54.735 k $\Omega$
82 k $\Omega$	82.132 k $\Omega$
136 k $\Omega$	136.867 k $\Omega$

Tabella 5.1: Misure delle resistenze utilizzate per il circuito monostabile con LM555.

$R_A$	T teorico	T misurato	$\delta$ teorico	$\delta$ misurato
12 k $\Omega$	3.743 ms	3.771 ms	66.67%	66.52%
24 k $\Omega$	4.991 ms	5.048 ms	75.00%	74.94%
39 k $\Omega$	6.550 ms	6.502 ms	80.95%	80.54%
54 k $\Omega$	8.110 ms	8.325 ms	84.62%	84.77%
82 k $\Omega$	11.021 ms	11.250 ms	88.68%	88.71%
136 k $\Omega$	16.636 ms	17.180 ms	92.50%	92.61%

Tabella 5.2: Misure e valori teorici con  $C_1=150$  nF e  $R_B=12$  k $\Omega$ .

$R_A$	T teorico	T misurato	$\delta$ teorico	$\delta$ misurato
12 k $\Omega$	1.697 ms	1.710 ms	66.67%	66.46%
24 k $\Omega$	2.262 ms	2.277 ms	75.00%	74.95%
39 k $\Omega$	2.969 ms	2.926 ms	80.95%	80.48%
54 k $\Omega$	3.677 ms	3.743 ms	84.62%	84.90%
82 k $\Omega$	4.996 ms	5.069 ms	88.68%	88.73%
136 k $\Omega$	7.541 ms	7.762 ms	92.50%	92.60%

Tabella 5.3: Misure e valori teorici con  $C_1=68$  nF e  $R_B=12$  k $\Omega$ .

Dalle due tabelle, vediamo che i risultati sperimentali coincidono con quelli teorici per entrambi i valori di capacità. Di seguito, vediamo i grafici in cui si confrontano, nell'ordine: il periodo e il duty cycle (misurati e calcolati) della prima capacità utilizzata (5.11), il periodo e il duty cycle (misurati e calcolati) con il secondo valore di capacità (5.12), infine i valori misurati con i due valori (5.13).

Dai grafici delle prime due figure, possiamo confermare che i risultati ottenuti attraverso le misure sono paragonabili a quelli che vengono calcolati con le formule illustrate in precedenza.

Dall'ultima figura, invece, possiamo vedere che la relazione che lega  $R_A$  e T è di diretta proporzionalità, infatti all'aumentare del valore della resistenza, aumenta anche T (grafico a sinistra). Anche fra  $C_1$  e T c'è una relazione di proporzionalità, perché all'aumentare della capacità aumenta anche il periodo T. Per quanto riguarda il duty cycle, questo è inversamente proporzionale alla resistenza  $R_A$ , infatti il grafico che otteniamo è un ramo di iperbole (grafico di destra).

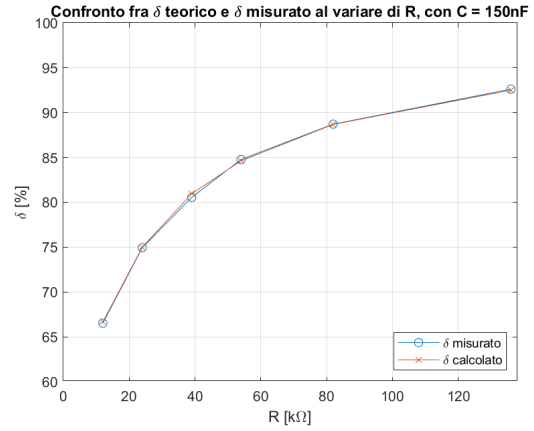
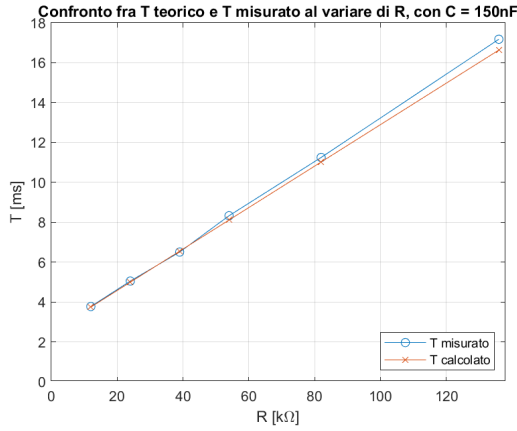


Figura 5.11: Grafico di T (a sinistra) e  $\delta$  (a destra) in funzione di  $R_A$  per  $C_1 = 150$  nF.

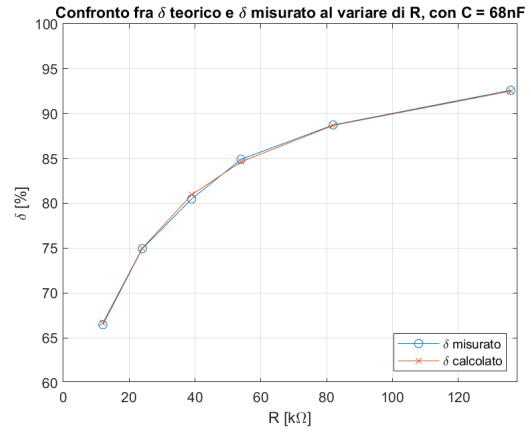
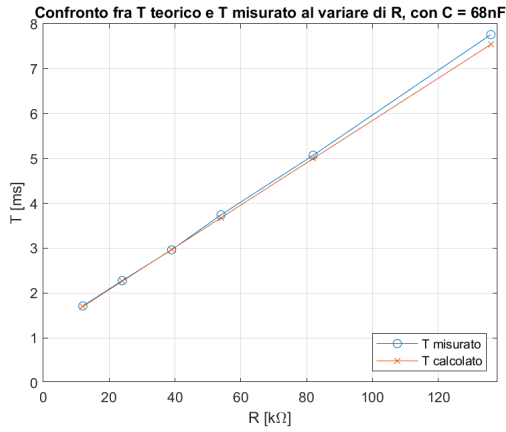


Figura 5.12: Grafico di T (a sinistra) e  $\delta$  (a destra) in funzione di  $R_A$  per  $C_1 = 68$  nF.

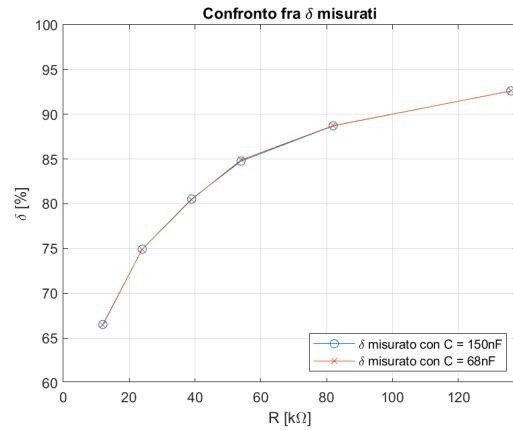
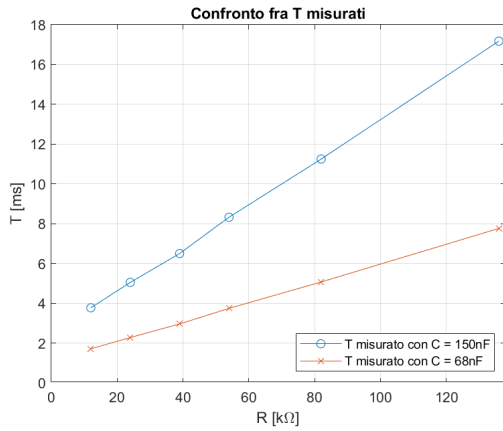


Figura 5.13: Grafico di T (a sinistra) e  $\delta$  (a destra) in funzione di  $R_A$  per i due valori di capacità.

## 5.4 Circuito 4: Evoluzione del LM555 in configurazione astabile

### 5.4.1 Schema del circuito e Funzione di Trasferimento

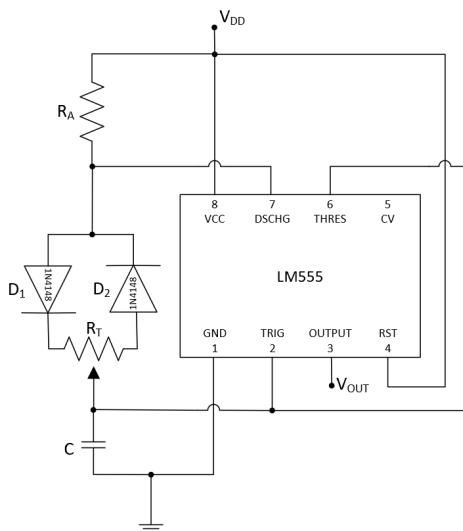


Figura 5.14: Schema dell'evoluzione del circuito astabile.

### 5.4.2 Analisi e dati sperimentali

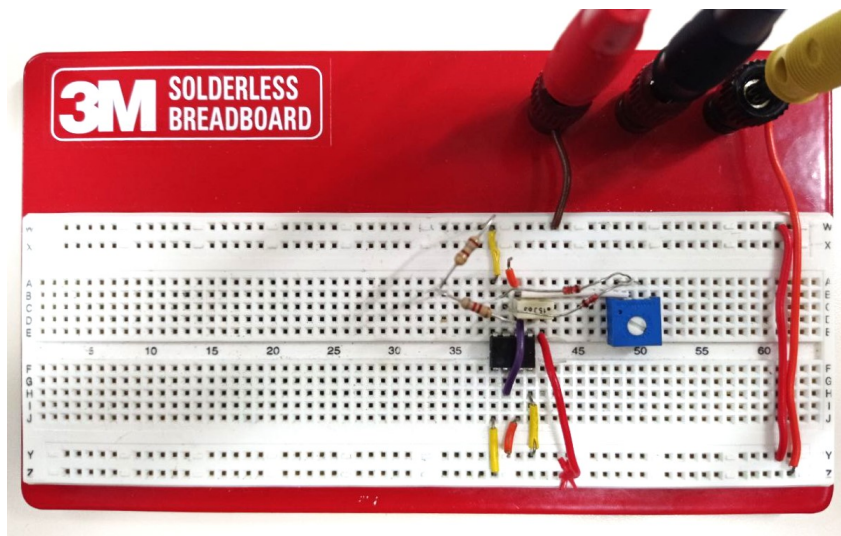


Figura 5.15: Fotografia del circuito astabile con trimmer realizzato in laboratorio.