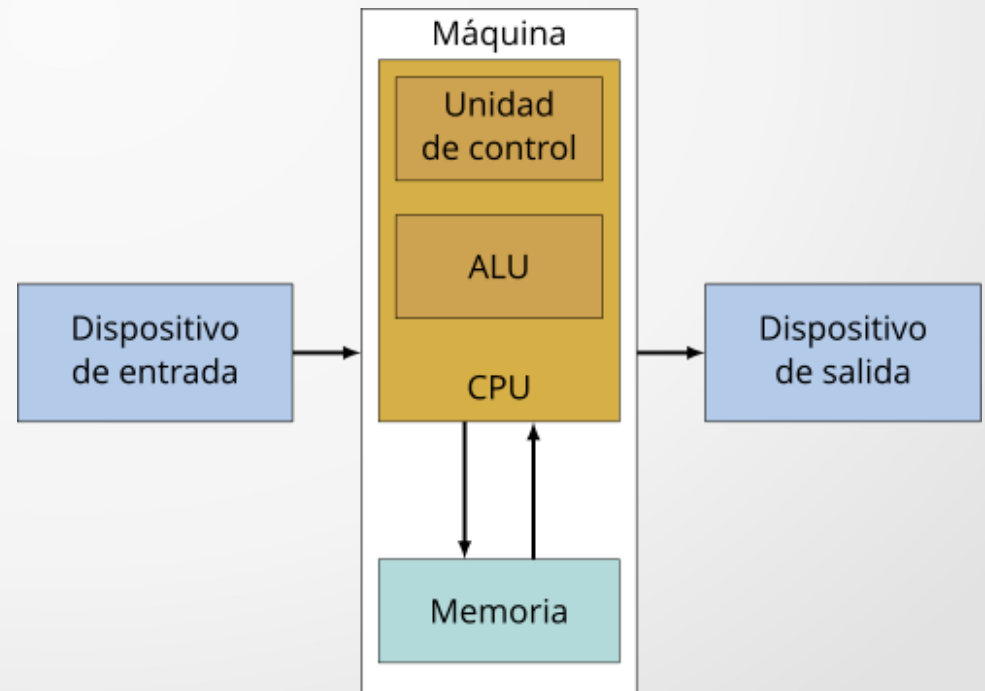


# Circuitos Secuenciales

## Modelo de Von Neumann

- Ruptura de secuencia en la ejecución de los programas
- Memoria común para datos y rutinas de los programas



## Elementos de memoria

- Álgebra de Boole
- Circuitos digitales
- Sistemas de representación binarios

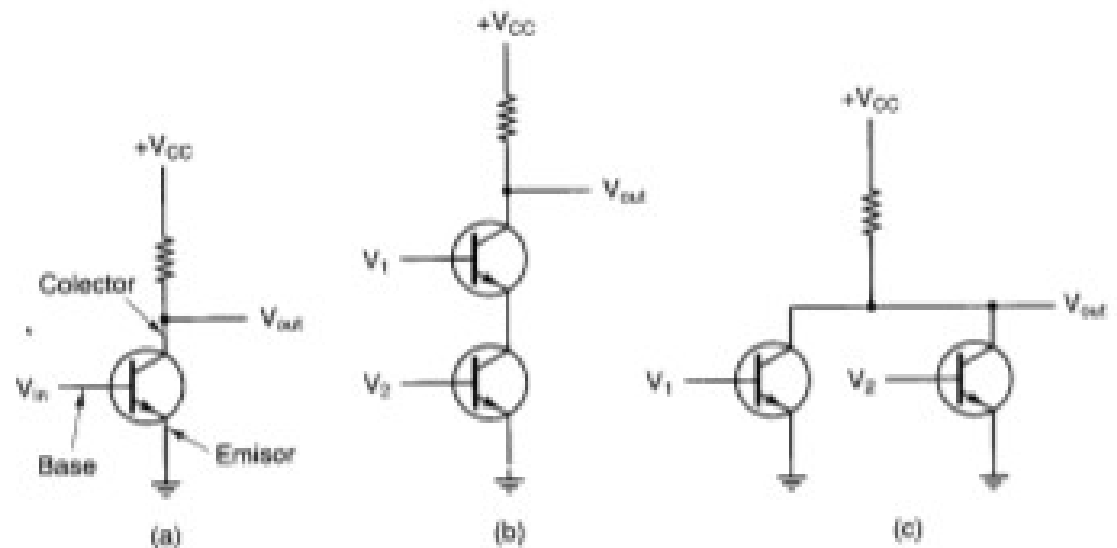
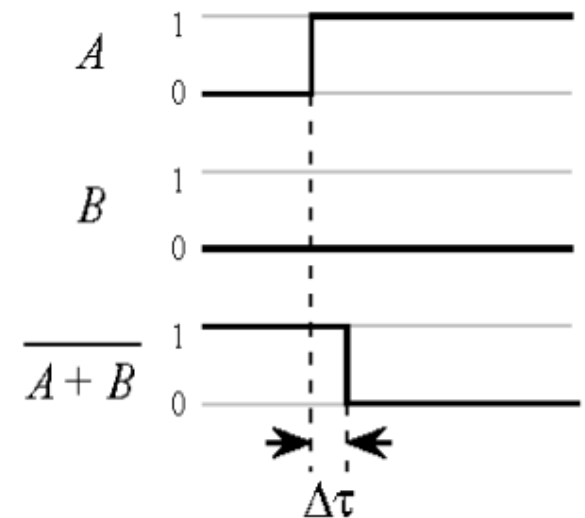
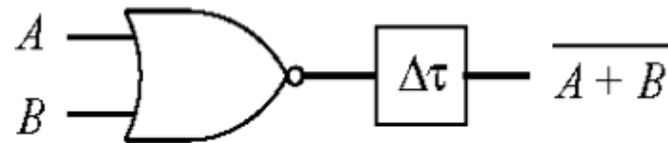


Figura 3-1. (a) Transistor inversor. (b) Compuerta NAND. (c) Compuerta NOR.

## Retardo de compuertas

- Es un fenómeno que gobierna el func de los CDs

A	B	NOR
0	0	1
0	1	0
1	0	0
1	1	0

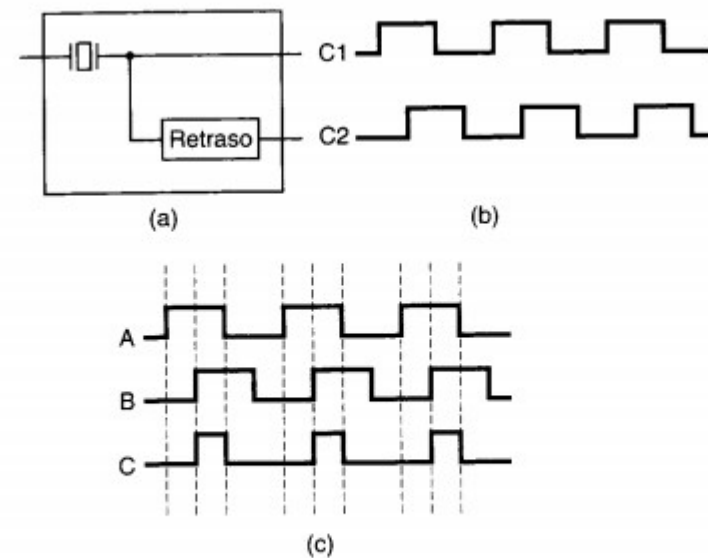


## Temporización de eventos

- En muchas ocasiones es importante el orden en que suceden los eventos
- Reloj digital, circuito que emite pulsos constantes
- El tiempo que transcurre entre dos flancos es constante

C1 y C2 proporcionan 4 momentos de temporización distintos

Mediante una compuerta AND obtengo un reloj asimétrico



**Figura 3-21.** (a) Un reloj. (b) Diagrama de temporización del reloj. (c) Generación de un reloj asimétrico.

## Elementos de memoria

- Latch (Cerrojo) → Se activan por niveles
- Flip flop → Se activan por flancos

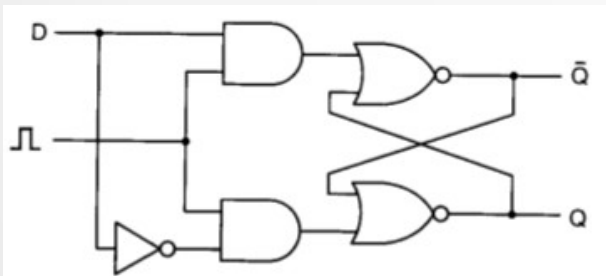


Figura 3-24. Latch D con reloj.

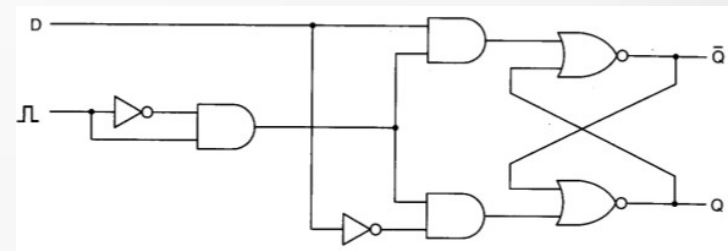
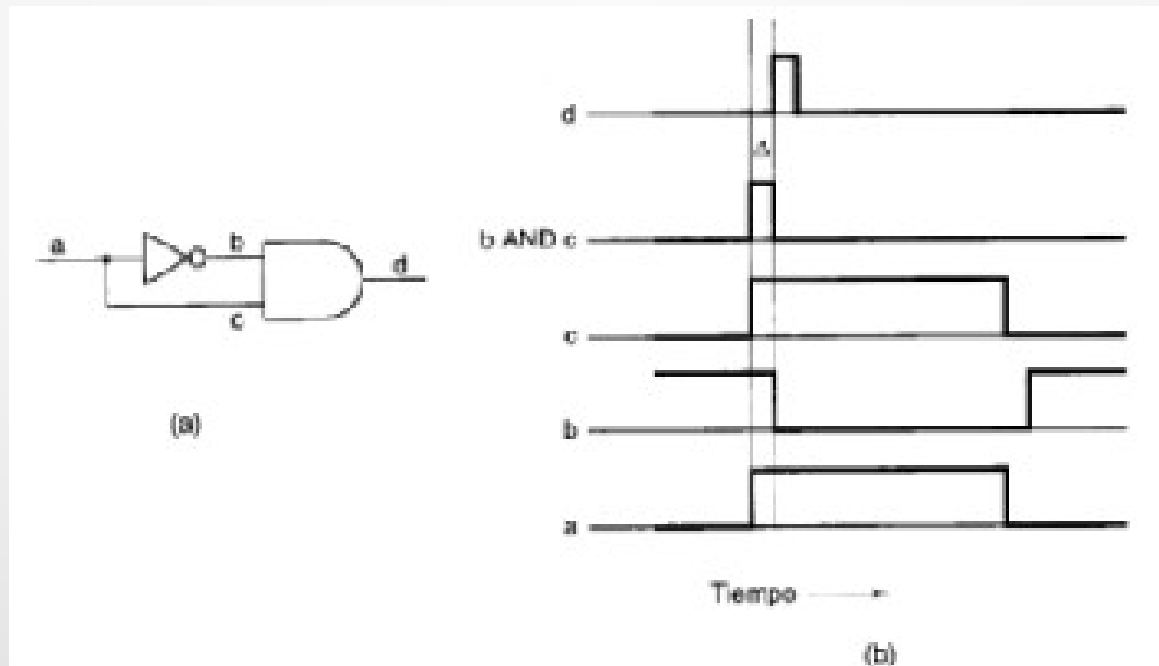


Figura 3-26. Flip-flop D.

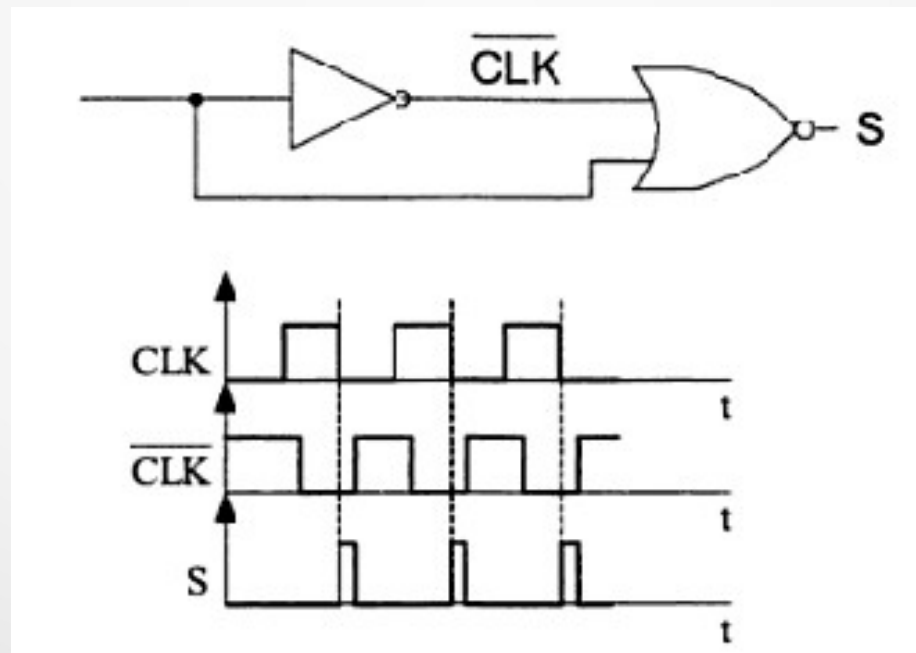
## Detección de cambios

- Flanco positivo o ascendente: corresponde al instante en que el pulso de sincronismo pasa de “0” a “1” lógico



## Detección de cambios

- Flanco negativo o descendente: corresponde al instante en que el pulso de sincronismo pasa de “1” a “0” lógico





## Circuito secuencial

Un circuito cuya salida depende no solo de la combinación de entrada, sino también de la historia de las entradas anteriores

## Tipos de Flip Flop

- SR (Set & Reset) → Elemental, estados prohibidos
- D (Data) → Resuelve SR, menos conectado
- JK (Jump & Keep) → idem SR s/estados prohibidos
- T (Toggle) → divisor de frecuencia