




| | |
|--|---|
|  <p>Universidad Nacional de Tierra del Fuego, Antártida e Islas del Atlántico Sur.</p> | <p align="center">IF005 - ARQUITECTURA DE COMPUTADORAS</p> |
| | <p align="center"><i>CURSO 2020</i></p> |

Práctica 05 - Tema: Unidad Aritmético lógica

- Construya al menos dos circuitos distintos que permitan intercambiar el contenido de dos registros de cuatro bits. Especifique cuántos pulsos de reloj son necesarios para efectuar el intercambio.
- Las salidas de cuatro registros de cuatro bits A, B, C y D están conectadas a través de multiplexores a las entradas del registro E, también de cuatro bits.
 - Construya un circuito que sea capaz de realizar las operaciones de transferencia indicadas en el Anexo I.
- Dado un registro de 8 bits:
 - Implemente un circuito que ponga a cero dicho registro ó que complemente el valor de su contenido y lo almacene en el mismo registro.
- Dado dos registros de cuatro bits A y B, construya un circuito que pueda realizar las siguientes operaciones :
 - $A := (A) + (B)$
 - $A := (A) - (B)$
- Determine si $A := (A) + (A)$ tiene las mismas consecuencias que el desplazamiento lógico a la izquierda 1 bit del registro A. Justifique la respuesta.
- Diseñe un circuito que sume números decimales de 3 dígitos sin signo (formato empaquetado) y que permita detectar el overflow
- Expresa los números que se dan en el Anexo II, en formato de punto flotante IEEE de 32 bits
- Construya un circuito que sea capaz de multiplicar dos números binarios en notación de complemento utilizando el algoritmo de Booth, el cual se muestra en el Anexo III.
- El complemento a 2 de un número binario X de N bits es un número binario X' tal que : $X' = 2^N - X$. Demuestre que :
 - $(X')' = X$
 - $X - Y = X + Y'$
- Suponga que tiene una máquina con instrucciones de un operando y que la Unidad Aritmético Lógica (ALU) dispone de un único acumulador.
 - Para las direcciones y contenidos dados en el Anexo IV, ¿Qué se carga en el acumulador al ejecutar las siguientes instrucciones?
 - LOAD DIRECT 20
 - LOAD INDIRECT 20
 - LOAD IMMEDIATE 20
 - LOAD IMMEDIATE 30
 - LOAD DIRECT 30
 - LOAD INDIRECT 30
- Suponga que nos referimos a la dirección almacenada en el contador de programa (PC) como Xi. La instrucción almacenada en la dirección X1 tiene una parte de dirección (referencia al operando) que llamaremos X2. El dato necesario para ejecutar la instrucción se encuentra en la posición de memoria X3. Existe, además, un registro índice que contiene el valor X4.
 - ¿Cuál es la relación entre estos valores cuando la instrucción utiliza los siguientes modos de direccionamiento?
 - Directo
 - Indirecto
 - Relativo al contador de programa
 - Indexado
- Para cada una de las descripciones siguientes, defina a qué modo de direccionamiento se refieren y mencione ventajas y desventajas de cada una.

| | |
|--|---|
|  | IF005 - ARQUITECTURA DE COMPUTADORAS |
| | CURSO 2020 |

- a) El operando es parte de la instrucción.
 - b) El operando está en la dirección de memoria que se especifica en el campo de operando de la instrucción.
 - c) La dirección del operando está en la dirección de memoria que se especifica en el campo de operando de la instrucción.
 - d) La dirección del operando está en el registro referenciado en la instrucción.
 - e) La dirección del operando está contenida en la dirección que contiene el registro reverenciado en la instrucción.
 - f) La dirección del operando se calcula sumando el contenido del campo de operando de la instrucción y el de un registro de la CPU.
13. Una instrucción de bifurcación relativa está almacenada en la memoria en la posición 620_{10} . La bifurcación debe ser hecha a la dirección 530_{10} . El campo de código de operación de la instrucción es de 6 bits y el de operando de 10 bits.
- a) Cuál es el valor binario que debe contener el campo de operando si la resolución en el direccionamiento de la memoria es de un byte (8 bits)?
 - b) Cuál es el valor binario que debe contener el campo de operando si la resolución en el direccionamiento de la memoria es de dos bytes (16 bits)?
14. Asuma un repertorio de instrucciones que usa un formato de instrucción de longitud fija de 16 bits. La especificación de un operando requiere 6 bits. En el repertorio hay K instrucciones que usan dos operandos y L instrucciones que no usan ninguno.
- a) Cuál es el número máximo de instrucciones de un operando que pueden ser soportadas?
15. Suponga que tiene una máquina que emplea un formato de instrucción de longitud fija de 36 bits. Las referencias a operandos en la memoria requieren quince bits y existen ocho registros en la CPU.
- a) Diseñe el repertorio de instrucciones con códigos de operación de longitud variable dado en el Repertorio 1 del Anexo V.
16. Si tenemos 8 registros en la CPU y nuestra maquina utiliza instrucciones de longitud fija de 12 bits.
- a) Es posible diseñar el repertorio de instrucciones con codigos de operación de longitud variable indicado en el Repertorio 2 del Anexo V?
17. Dada la frecuencia de apariciones de las operaciones que se muestra en la tabla del Anexo VI diseñe un conjunto de códigos de operación para cada una de acuerdo al método de Huffman.

| | |
|---|---|
|  Universidad Nacional de Tierra del Fuego, Antártida e Islas del Atlántico Sur. | IF005 - ARQUITECTURA DE COMPUTADORAS |
| | CURSO 2020 |

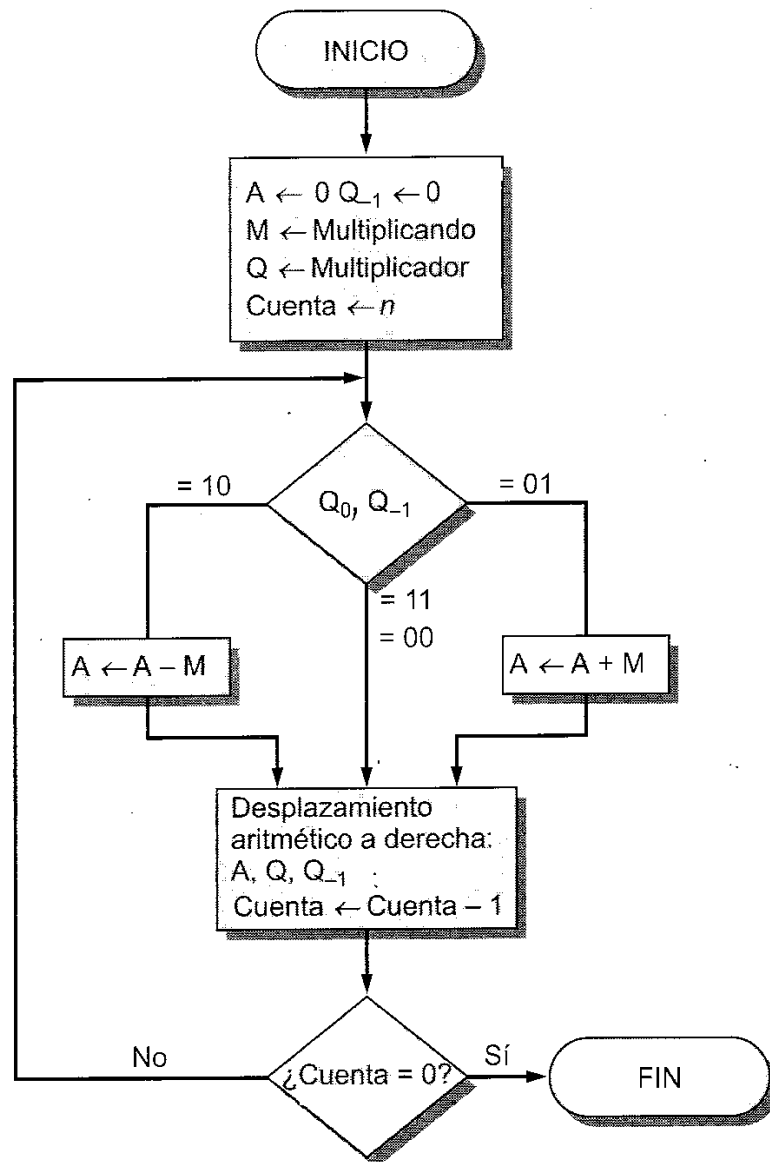
Anexo I
Operaciones de transferencias

| Habilitacion Nro | Operación | Descripcion |
|---------------------|-----------|---|
| 1 | $E := 0$ | Pone el registro E a cero |
| 2 | $E := A$ | Transfiere el contenido del registro A al registro E |
| 3 | $E := B$ | Transfiere el contenido del registro B al registro E |
| 4 | $E := C$ | Transfiere el contenido del registro C al registro E |
| 5 | $E := D$ | Transfiere el contenido del registro D al registro E |
| 6 | | Fin del ciclo (vuelve al inicio, es decir pone el registro E a cero)) |


Anexo II

| | | | |
|----|------|-------|-----|
| -5 | 1/16 | -1/64 | 0.1 |
|----|------|-------|-----|

Anexo III
Algoritmo de Booth



Algoritmo de Booth para la multiplicación en complemento a dos

| | |
|--|---|
|  | IF005 - ARQUITECTURA DE COMPUTADORAS |
| | CURSO 2020 |

Anexo IV

| Dirección | Contiene |
|-----------|----------|
| 20 | 40 |
| 30 | 50 |
| 40 | 60 |
| 50 | 70 |


Anexo V Repertorios de Instrucciones

Repertorio 1

| Cantidad | Tipo de instrucción |
|----------|--|
| 7 | Instrucciones con dos operandos en memoria y uno en un registro. |
| 500 | Instrucciones con un operando en memoria y otro en un registro. |
| 50 | Instrucciones sin operandos |

Repertorio 2

| Cantidad | Tipo de instrucción |
|----------|-------------------------------|
| 4 | Instrucciones con 3 registros |
| 255 | Instrucciones con un registro |
| 16 | Instrucciones sin registros |

| | |
|---|---|
|  <small>Universidad Nacional de Tierra del Fuego, Antártida e Islas del Atlántico Sur.</small> | IF005 - ARQUITECTURA DE COMPUTADORAS |
| | <i>CURSO 2020</i> |

Anexo VI
Tabla de frecuencia de aparición de instrucciones

| OPERACIÓN | FRECUENCIA | DEFINICION |
|-----------|------------|--|
| MOV | 200 | Movimiento de datos |
| ADD | 150 | Suma |
| DIV | 25 | División |
| AND | 25 | Producto lógico |
| SHL | 100 | Desplazamiento lógico a izquierda |
| SHR | 100 | Desplazamiento lógico a derecha |
| JMP | 50 | Salto incondicional |
| BINT | 200 | Bifurca a una rutina de atención de interrupciones |
| JE | 25 | Salto por igual a cero |
| MUL | 125 | Multiplica |