

Logica e Reti Logiche

Anno Accademico: 2020-2021

Secondo Test Intermedio

Docente: Francesco Pasquale

7 giugno 2021

Ogni esercizio vale 6 punti. La sufficienza si raggiunge con 18 punti.

Esercizio 1. Trasformare la formula \mathcal{F} in una formula equivalente in forma normale somma di prodotti, minimizzandola tramite la mappa di Karnaugh, e disegnare il circuito corrispondente

$$\mathcal{F} : (a + \bar{b} + c)(\bar{a} + \bar{b} + c)(a + \bar{b} + \bar{c})$$

Esercizio 2. Implementare la funzione seguente usando soltanto un MULTIPLEXER 2:1, una porta OR a due ingressi e una porta AND a due ingressi

$$y = a c d + a \bar{d} + \bar{a} b \bar{d} + b c d$$

Esercizio 3. Usando tre FULL-ADDER e tre FLIP-FLOP progettare un circuito che conti alla rovescia modulo *otto*. Ossia, il circuito deve avere tre output, y_2, y_1, y_0 : ad ogni ciclo di clock, il numero rappresentato in binario dalla terna di bit (y_2, y_1, y_0) deve essere di una unità inferiore, modulo *otto*, al numero rappresentato dalla terna precedente. Per esempio, assumendo che il circuito parta dallo stato in cui i tre bit in output sono $(0, 0, 0)$ (*zero*), al ciclo di clock successivo i tre bit devono essere $(1, 1, 1)$ (*sette*), a quello successivo $(1, 1, 0)$ (*sei*), poi $(1, 0, 1)$ (*cinque*), e così via.

Esercizio 4. Progettare una macchina alla Mealy e una macchina alla Moore che prendano in input una sequenza di bit e restituiscano in output 1 quando gli ultimi tre bit letti sono 011 e restituiscano 0 in tutti gli altri casi. Per ognuna delle due macchine scrivere il diagramma e le equazioni di stato e disegnare il circuito.

Esercizio 5. Scrivere il numero $-18,75$ secondo lo standard IEEE-754 per i numeri in virgola mobile a precisione singola, spiegando il procedimento utilizzato. Dire a quale numero corrisponde la sequenza di bit ottenuta, se la si interpreta in complemento a due a 32 bit.