

# Logica e Reti Logiche

## Esercitazione

Francesco Pasquale

3 giugno 2021

**Esercizio 1.** Progettare un circuito che prenda in input un numero  $\mathbf{x}$  in codifica binaria a tre bit e restituisca il quadrato del numero in input (per esempio, se il numero in input è  $\mathbf{x} = 011$ , ossia “tre”, il circuito deve restituire in output “nove”, cioè  $\mathbf{y} = 1001$ ). Quanti bit di output deve avere un tale circuito?

**Esercizio 2.** Progettare un circuito che prenda in input due numeri in codifica binaria a tre bit e ne restituisca il prodotto.

**Esercizio 3.** Disegnare il circuito corrispondente al modulo “mycirc” descritto nel seguente codice *HDL*

```
1 module blocco(x0, x1, y);
2     input x0, x1;
3     output y;
4
5     wire w1;
6
7     not(w1, x0);
8     and(y, w1, x1);
9 endmodule
10
11
12 module mycirc(in1, in2, in3, out1, out2);
13     input in1, in2, in3;
14     output out1, out2;
15
16     wire w1, w2;
17
18     blocco b1(.x0(in1), .x1(in2), .y(w1));
19     blocco b2(.x0(w1), .x1(in3), .y(out1));
20
21     not(w2, in3);
22     or(out2, in1, w2);
23 endmodule
```

Listing 1: Un circuito descritto in HDL

**Esercizio 4.** Descrivere in *HDL* il circuito in Figura 1

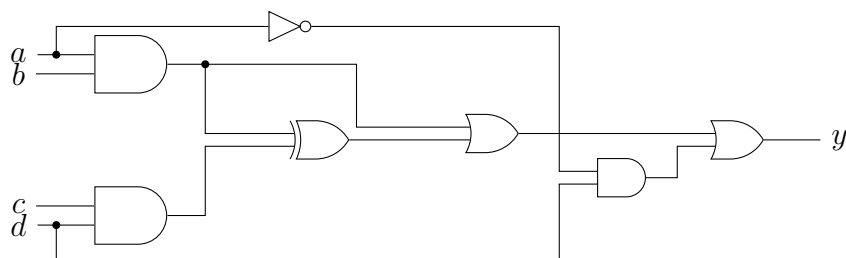


Figura 1: Un circuito combinatorio

**Esercizio 5.** Descrivere in *HDL* un *SR-Latch*.

**Esercizio 6.** Progettare i seguenti comparatori per numeri senza segno a 32 bit e tracciarne lo schema circuitale:

- Diverso (prende in input due sequenze binarie da 32 bit e restituisce 1 quando le due sequenze sono diverse);
- Maggiore o uguale (restituisce 1 quando la prima sequenza rappresenta un numero maggiore o uguale a quello rappresentato dalla seconda sequenza);
- Minore.

**Esercizio 7.** Una *unità di estensione del segno* estende un numero in complemento a due da  $M$  a  $N$  bit (con  $N > M$ ). Progettare un'unità di estensione del segno da 4 a 8 bit (per esempio, se l'input è  $\mathbf{x} = 1011$ , cioè “meno cinque” in complemento a due a quattro bit, l'output deve essere  $\mathbf{y} = 11111011$ , cioè “meno cinque” in complemento a due a otto bit).

**Esercizio 8.** Quali sono gli intervalli di numeri rappresentabili dai seguenti sistemi numerici?<sup>1</sup>

1. Numeri in virgola fissa a 32 bit, con 16 bit di parte intera e 16 bit di parte frazionaria.
2. Numeri in complemento a due a 32, bit con 16 bit di parte intera e 16 bit di parte frazionaria.

<sup>1</sup>Potrebbe essere utile ricordare che, se  $p$  è un numero reale diverso da 1, allora per ogni  $n \geq 1$  si ha che  $\sum_{i=1}^n p^i = \frac{p(1-p^n)}{1-p}$ . Se non lo ricordate... dimostrate lo per induzione.

**Esercizio 9.** Scrivere in complemento a due a 16 bit in virgola fissa, con 8 bit per la parte intera e 8 bit per la parte frazionaria, i seguenti numeri espressi in decimale. Esprimere poi il risultato in esadecimale.

$$(a) -13.5625 \quad (b) 42.3125 \quad (c) -17.15625.$$

**Esercizio 10.** Scrivere in decimale i seguenti numeri espressi in complemento a due a 8 bit in virgola fissa con 4 bit per la parte intera e 4 bit per la parte frazionaria

$$(a) 01011000 \quad (b) 11111111 \quad (c) 10000000 \quad (d) 01100110.$$

**Esercizio 11.** Scrivere i numeri dell'Esercizio 9 in virgola mobile secondo lo standard IEEE 754 a precisione singola. Scrivere il risultato in esadecimale.

**Esercizio 12.** Scrivere in decimale i seguenti numeri in virgola mobile in formato IEEE 754 a precisione singola espressi in esadecimale

$$(a) C0123456 \quad (b) 81C564B7 \quad (c) D0B10301.$$

**Esercizio 13.** Secondo voi perché nello standard IEEE-754 si è scelto di usare la codifica ad eccesso, per l'esponente, invece che la codifica in complemento a due?

**Esercizio 14.** Lo standard IEEE-754 a precisione singola usa 32 bit per codificare i numeri frazionari, quindi può codificare al massimo  $2^{32}$  numeri distinti (in realtà sono un po' meno per via delle stringhe di 32 bit usate per i numeri speciali). Quanti di questi numeri distinti sono compresi nell'intervallo  $(0, 1)$ ? Quanti sono compresi nell'intervallo  $(2^{10}, 2^{20})$ ?

**Esercizio 15.** Per numeri in virgola mobile a precisione *doppia* vengono usati 64 bit: uno per il segno, 11 per l'esponente e i restanti per la mantissa. Qual è il numero da sommare all'esponente per ottenere la codifica ad eccesso?

**Esercizio 16.** Come si fa la somma di due numeri in virgola mobile?

**Esercizio 17.** Sommare i seguenti numeri in virgola mobile in formato IEEE 754 a precisione singola espressi in esadecimale

- $C0123456 + 81C564B7$
- $D0B10301 + D1B43203$
- $5EF10324 + 5E039020$

**Esercizio 18.** Un *contatore binario* a  $n$  bit è un circuito sequenziale con un **clock**, un ingresso di **reset** e  $n$  output, che rappresentano un numero fra 0 e  $2^n - 1$  espresso in binario. Quando il **reset** viene attivato, tutti gli  $n$  bit in output vengono inizializzati a 0; successivamente, ad ogni ciclo di clock gli  $n$  bit in output devono rappresentare un numero incrementato di 1 rispetto al precedente.

1. Progettare un contatore binario a  $n$  bit usando un sommatore a  $n$  bit e un registro a  $n$  bit;
2. Progettare un contatore a quattro bit usando solo blocchi HALF-ADDER e FLIP-FLOP.