

Prof.dr.sc. Slobodan Ribarić

Višeprocesorski sustavi, višejezgreni i grafički procesori

(Građa računala, Arhitektura i organizacija računarskih sustava, str. 473-532)

1. Oblici i razine paralelizma
2. Paralelne arhitekture
3. Višeprocesorski SIMD sustavi
4. Vektorski procesori
5. Multiprocesorski sustavi – višeprocesorski MIMD sustavi
6. Koherencija priručne memorije u multiprocesorskom sustavu
7. Sinkronizacija procesa i dretvi
8. Višejezgreni procesori

5. Multiprocesorski sustavi – višeprocesorski MIMD sustavi

MIMD arhitektura obilježena je višestrukim instrukcijskim tokom i višestrukim tokom podataka. Svaki od procesora pribavlja i izvršava svoje vlastite instrukcije na svojim podacima.

Višeprocesorski MIMD sustavi ili *multiprocesorski sustavi* iskorištavaju *paralelizam na razini procesa i dretvi*.

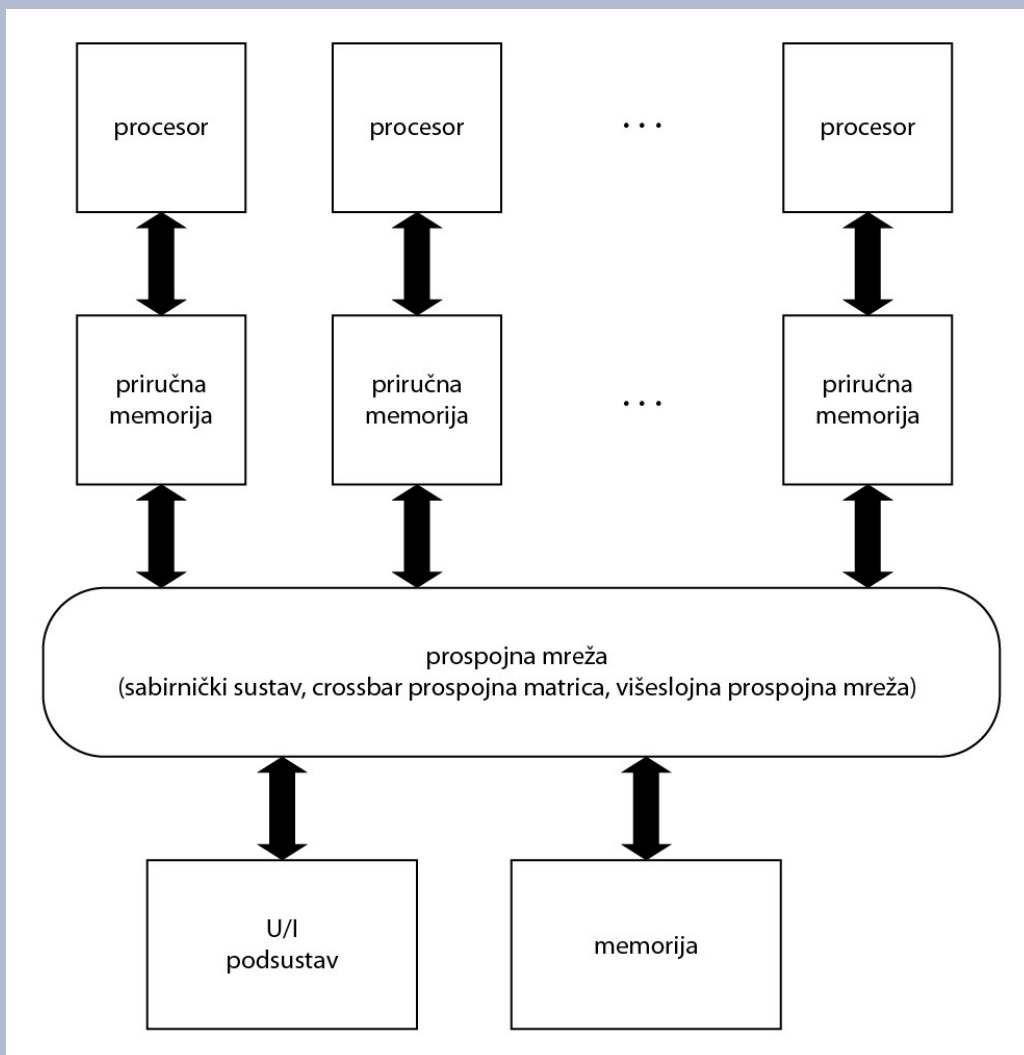
- U multiprocesorskom sustavu svaki procesor može izvršavati njemu dodijeljen *proces*.
- Svaki od procesa može imati više dretvi tako da se izvođenje jednog procesa s većim brojem dretvi može povjeriti većem broju procesora. **Višedretvena arhitektura** temeljena na MIMD-u, u načelu, dopušta **istodobno izvođenje većeg broja procesa s izdvojenim adresnim prostorima i izvođenje više dretvi koje dijele adresni prostor.**

Osnovna značajka multiprocesorskog sustava jest veći broj procesora približno jednakih (vrlo često identičnih) obilježja koji na izvjestan način dijele zajednički memorijski prostor.

Ovisno o broju procesora i načinu organizacije memorijskog sustava multiprocesorski se sustavi mogu klasificirati u sljedeće skupine:

- sustavi s uniformnim pristupom memoriji UMA (engl. *Uniform Memory Access*),
- sustavi s neuniformnim pristupom memoriji NUMA (engl. *Nonuniform Memory Access*),
- sustavi samo s priručnom memorijom COMA (engl. *Cache-Only Memory Architecture*).

U *UMA modelu multiprocesorskog sustava* svi procesori dijele zajedničku fizičku memoriju i svi imaju jednako vrijeme pristupa svakoj od riječi u memoriji (uniformni, odnosno ujednačeni pristup memoriji). Svaki od procesora može imati i svoju vlastitu priručnu memoriju organiziranu u jednu ili više razina. Na sličan način kao što dijele memoriju, procesori dijele i resurse U/I podsustava.

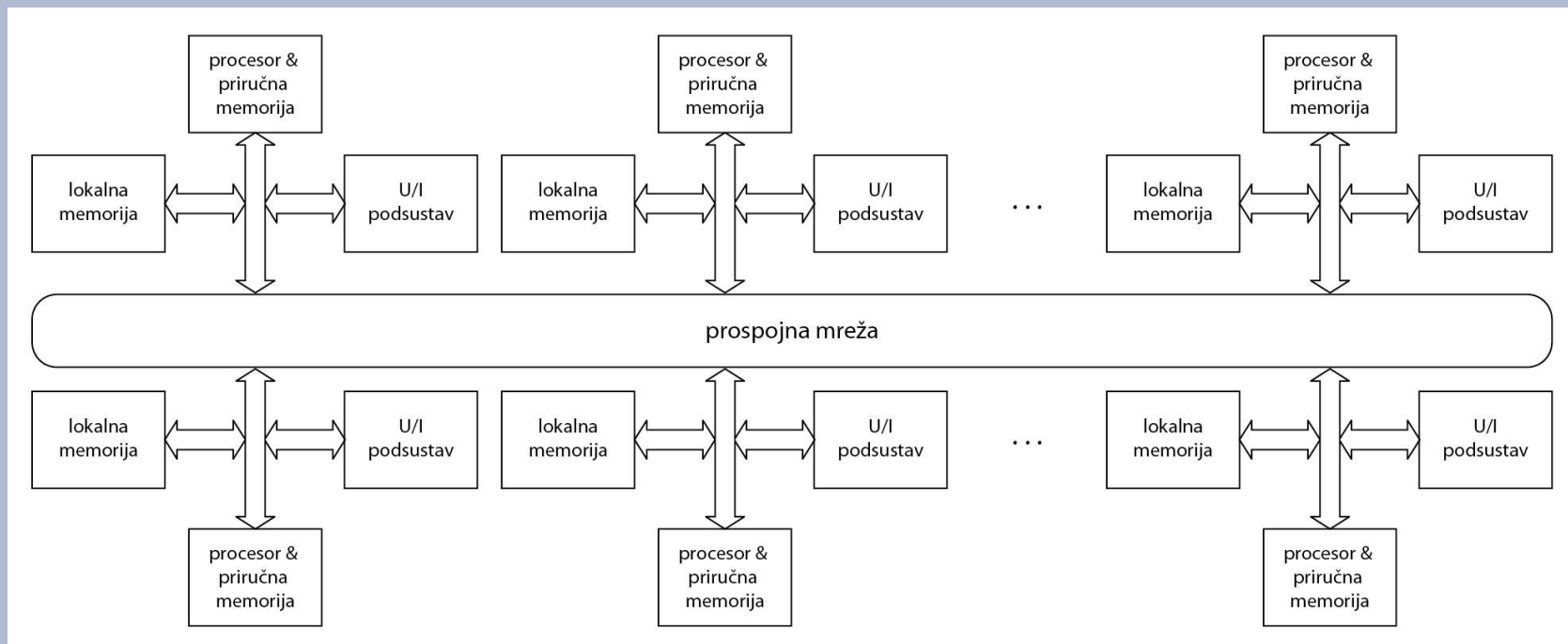


UMA model multiprocesorskog sustava

UMA model se još naziva i *multiprocesorski sustav sa središnjom dijeljenom memorijom* (engl. *centralized shared-memory*) ili *simetrični multiprocesorski sustav s dijeljenom memorijom* SMP (engl. *symmetric shared-memory multiprocessor*) – zato što memorija ima isti ("simetrični") odnos spram svih procesora.

- Komunikacija procesora sa zajedničkom memorijom i U/I podsustavom ostvaruje se prospojom mrežom koja ovisno o zahtijevanoj propusnosti može biti ostvarena **sabirničkim sustavom, crossbar prospojom matricom ili višerazinskom prospojom mrežom** (npr. Omega).

Multiprocesorski sustavi s neuniformnim pristupom memoriji NUMA nazivaju se još i *sustavi s porazdijeljenom memorijom* (engl. *distributed-memory multiprocessor*) imaju umjesto centralizirane memorije, memoriju porazdijeljenu procesorima.



Zbirka svih lokalnih memorija oblikuje globalni adresni prostor kojem mogu pristupiti svi procesori u sustavu. Zbog takve organizacije memorije razlikujemo dvije vrste pristupa memoriji:

- **brzi pristup memoriji** (kraće vrijeme pristupa) kada procesor pristupa svojoj lokalnoj memoriji,
- **sporiji pristup** (dulje vrijeme pristupa) kada procesor pristupa "udaljenoj" memoriji koja je, zapravo, lokalna memorija nekog drugog procesora. Dulje vrijeme pristupa uzrokovano je dodatnim kašnjenjima jer se "udaljenoj" memoriji pristupa kroz prospojnu mrežu.

- Multiprocesorski sustavi oblikovani u skladu s modelom NUMA imaju veliki broj procesora, npr. nekoliko stotina ili tisuća, i zato se za toliki broj procesora teško može realizirati središnja memorija sa zahtijevanom, odnosno prihvatljivom propusnosti (engl. *memory bandwidth*).
- Svaki čvor u NUMA modelu sastoji od procesora, lokalne memorije, U/I podsustava i sučelja za pristup prospojnoj mreži. Ovisno o izvedbi NUMA modela, čvor može biti sastavljen od određenog broja procesora i lokalnih memorijskih modula tako da čini **procesorsku nakupinu** (engl. *processor cluster*).

8. Višejezgreni procesori

- **Višedretvenost** (engl. *multithreading*) podrazumijeva da se više dretvi izvodi u jednom procesoru tako da se izvođenje dretvi međusobno isprepliće, odnosno dretve se naizmjenično izvode u dodijeljenim funkcijskim jedinicama procesora uz nužno prospajanje konteksta sadržanog u tablici dretvi, i to nakon svake izmjene dretve.

Dva su glavna pristupa višedretvenosti:

- **finozrnata višedretvenost** (engl. *fine-grained multithreading*),
- **grubozrnata višedretvenost** (engl. *coarse-grained multithreading*).

Finozrnata višedretvenost podrazumijeva prospajanje dretvi nakon svake instrukcije.

- Procesori s takvom značajkom nazivaju se još i "bačvasti", odnosno *barrel* procesori

Te su instrukcije međusobno *nezavisne* jer pripadaju različitim dretvama tako da se protočna struktura djelotvorno iskorištava.

- *povećani broj promašaja priručne memorije zbog narušavanja lokalnosti programa*. Obično se izvođenje dretvi u tom slučaju temelji na kružnom prioritetu (engl. *round-robin*) uz "preskakanje" dretvi koje su u stanju zastoja.

Višedretveni procesori imaju **sklopovski podržano brzo prospajanje konteksta dretvi** (tzv. *hardware based fast context switching*) koje se temelji na tome da svaka dretva ima dodijeljene fizičke registre za pohranu konteksta dretvi

Primjer:

Višedretveni procesor Tera podržava 128 dretvi, pri čemu je svakoj dretvi dodijeljen 41 64-bitni registar u procesoru. Jezgre, osim sklopovski podržanog brzog prospajanja konteksta, imaju i dinamičku izvedbu preimenovanja registara kojim se rješavaju hazardi WAW i WAR koji se nazivaju još i *lažne zavisnosti*

Grubozrnata višedretvenost predviđa prospajanje dretvi samo onda kada nastupa dulji zastoje u tekućoj dretvi (npr. promašaj u priručnoj memoriji). Za kraće zastoje, na primjer one izazvane u instrukcijskoj protočnoj strukturi uslijed hazarda, ne predviđa se izmjena dretvi te je to jedan od glavnih nedostataka grubozrnate višedretvenosti.

- Razlog da se ne koristi prospajanje dretvi kod zastoja izazvanih u protočnoj strukturi leži u procjeni **cijene i količine posla za pražnjenje protočne strukture da bi se u nju mogao uputiti instrukcijski tok druge dretve.**

- Izmjena dretvi i prospajanje njihova konteksta može se događati i pri svakoj *load* instrukciji (neovisno o tome je li se dogodio promašaj) ili nakon programskog odsječka (bloka instrukcija) koji pripadaju jednoj dretvi.

Grubozrnata i finoizrnatat višedretvenost može se kombinirati s paralelizmom na **razini instrukcija ILP**, ali i sa **superskalarnosti** (višestrukim protočnim strukturama u jednom procesoru). Tri su procesorske konfiguracije moguće u tom slučaju:

- superskalarnost s grubozrnatom višedretvenosti,
- superskalarnost s finoizrnatom višedretvenosti,
- superskalarnost sa simultanom višedretvenosti.

Superskalarni procesori s gubozrnatom višedretvenosti izvode istodobno veći broj instrukcija koje pripadaju istoj dretvi sve do trenutka kada nastupi dulji zastoje, u tom se trenutku prospaja kontekst dretvi i nastavlja se s izvođenjem druge dretve.

- **Superskalarni procesori s finoizrnatom višedretvenosti** isprepliću dretve i na taj način eliminiraju možebitne zastoje u izdavanju instrukcija. Budući da samo jedna dretva izdaje instrukcije tijekom periode signala vremenskog vođenja, još uvijek postoje ograničenja u paralelizmu na razini instrukcija. Višejezgreni procesori tvrtke Sun nazvani T1(Niagara 1) i T2(Niagara 2) koriste finoizrnatu višedretvenost.

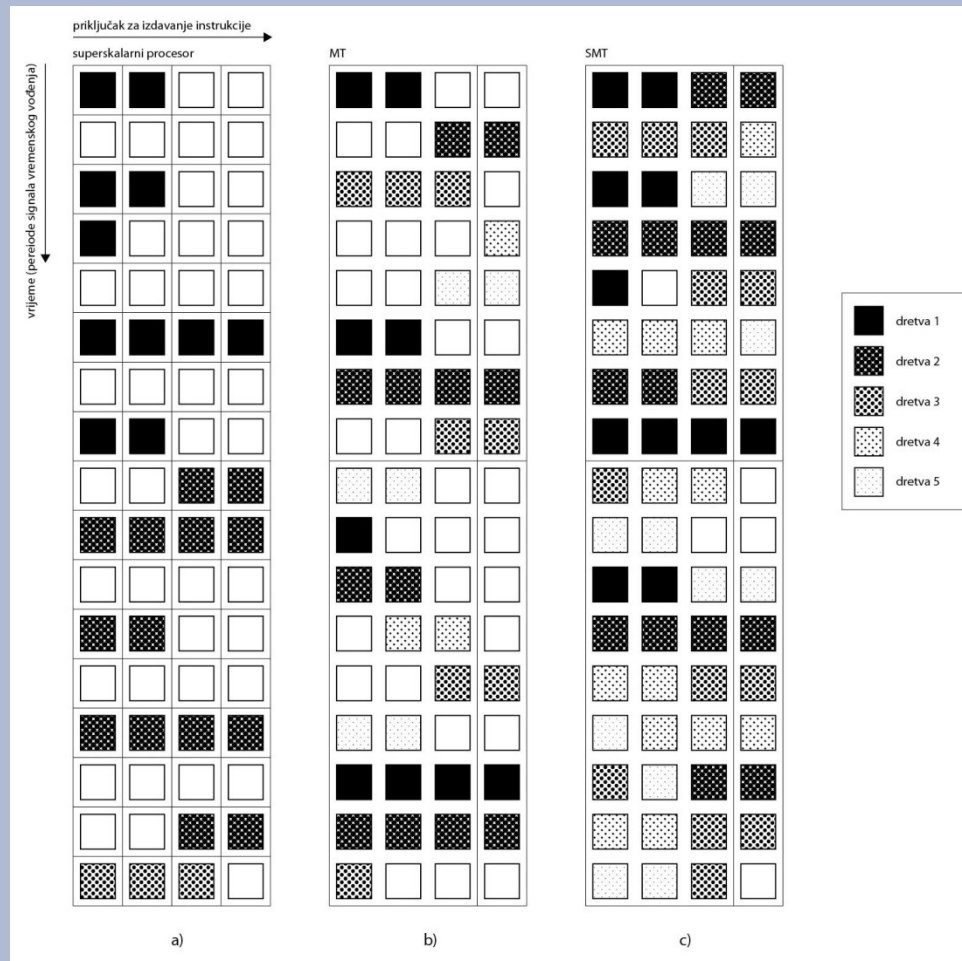
Simultana višedretvenost SMT (engl. *simultaneous multithreading*) zasniva se na činjenici da suvremeni (superskalarni) procesori imaju paralelizam na razini funkcijskih jedinica veći od onog koji jedna dretva može iskoristiti.

- dinamičkim raspoređivanjem izdaje *istodobno* više instrukcija iz *nezavisnih* dretvi u istoj periodi signala vremenskog vođenja.

U SMT-u se iskorištava **paralelizam na razini dretvi i paralelizam na instrukcijskoj razini u kombinaciji s izdavanjem više instrukcija u jednoj periodi signala** vremenskog vođenja.

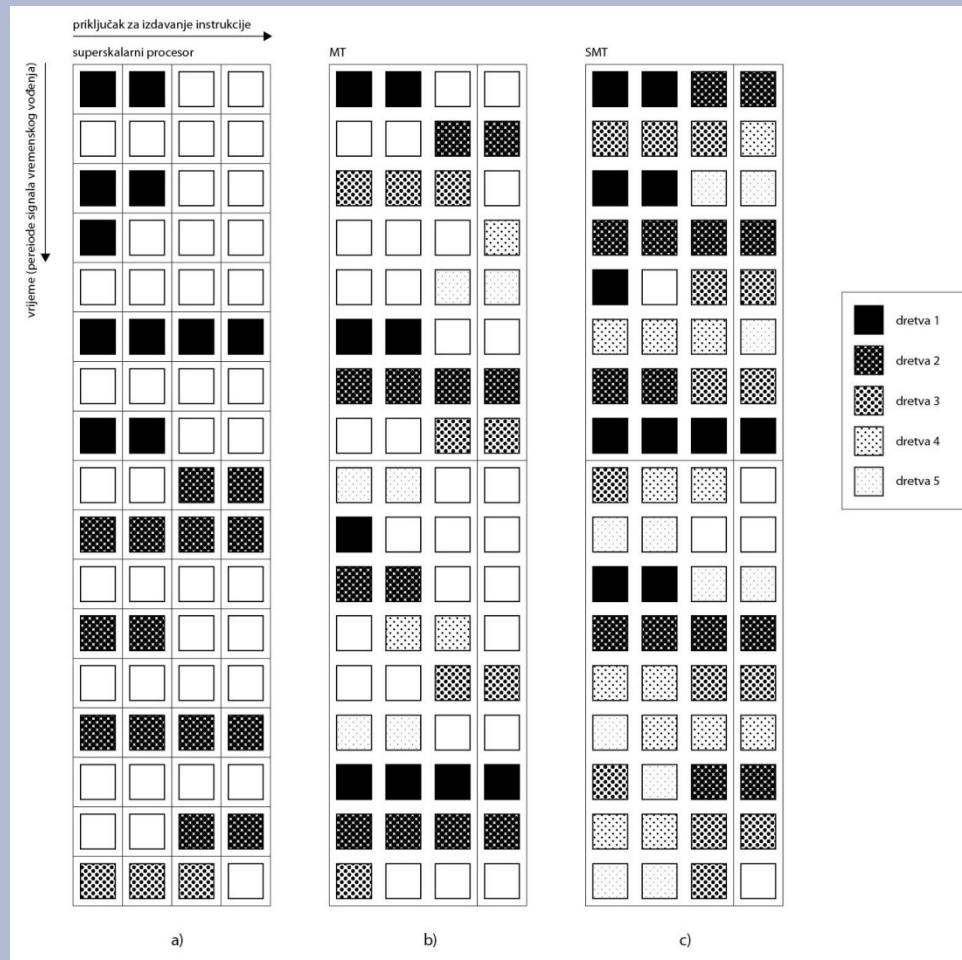
Primjeri procesora koji se temelje na SMT zamislima su Intelovi višejezgreni procesori Nehalem i Pentium D te IBM-ovi višejezgreni procesori Power 5, Power 6 i Power 7.

- razlika između **superskalarnosti**, **višedretvenosti (MT)** i **simultane višedretvenosti (SMT)**, poslužit ćemo se jednostavnim modelom obrade koji su predložili S. J. Eggers i suradnici.

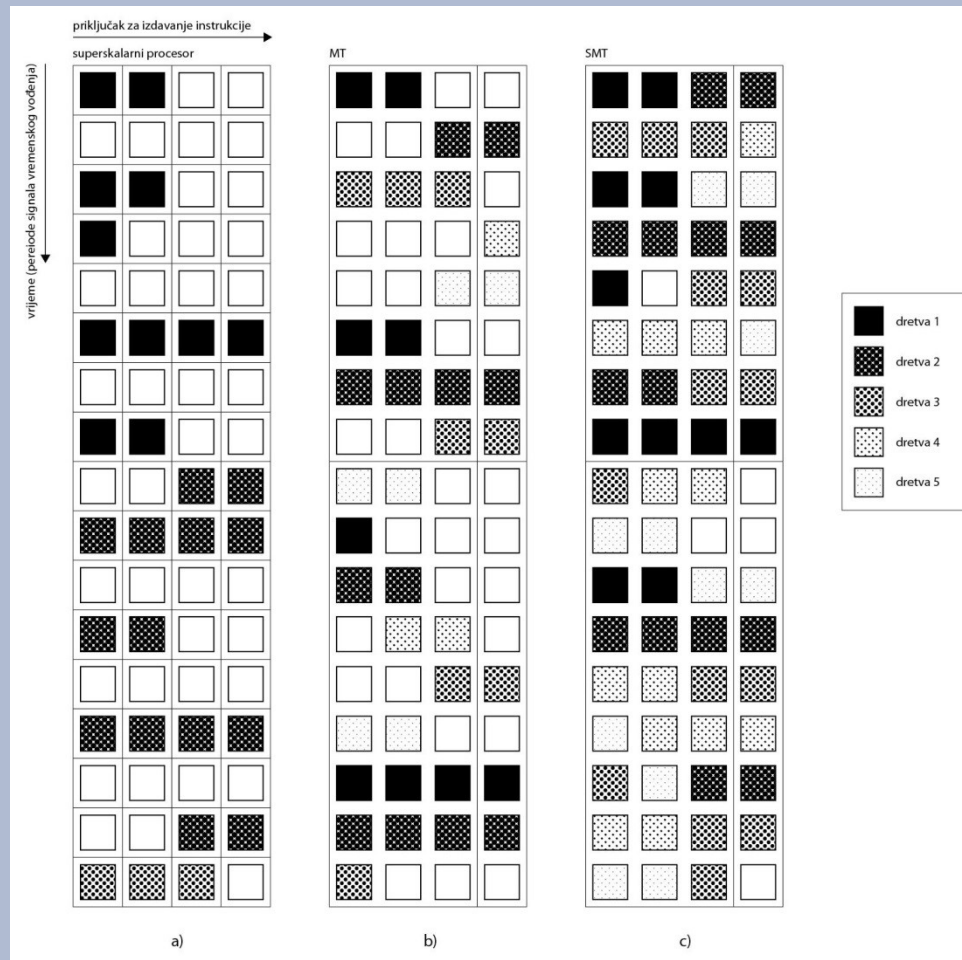


x os – priključci za izdavanje instrukcija

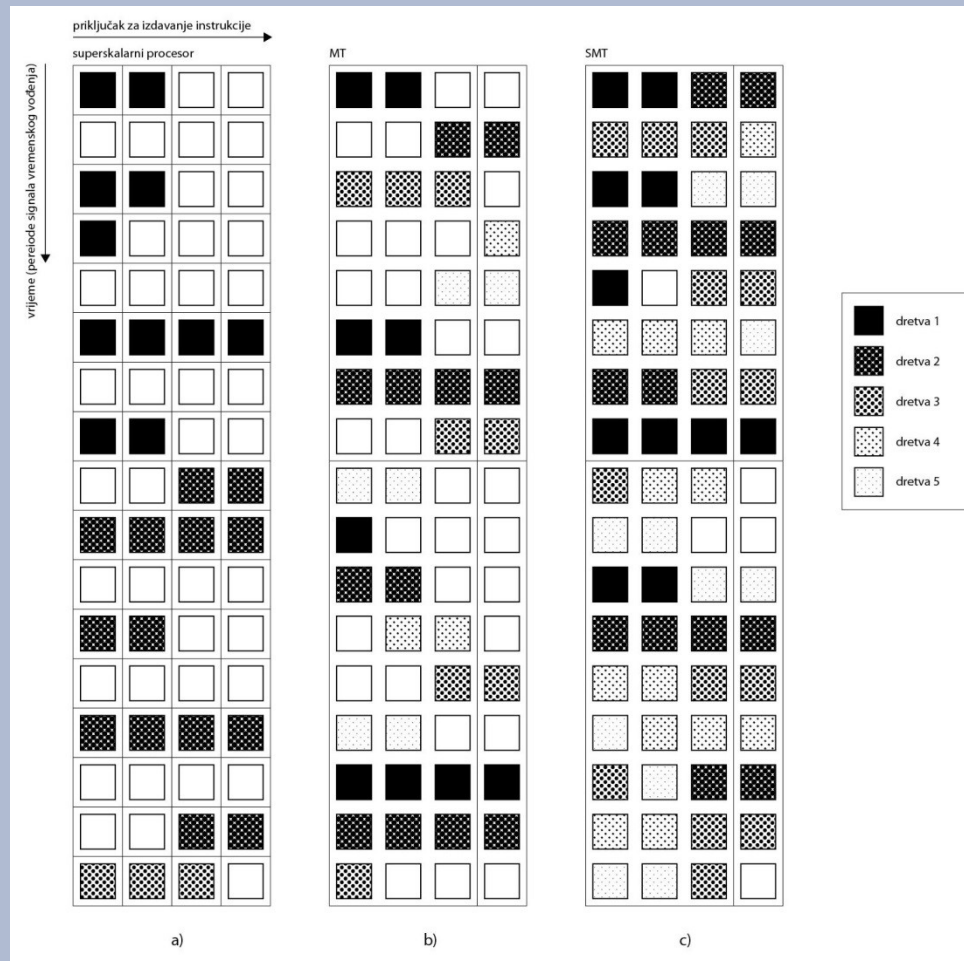
y os – vrijeme (periode signala vremenskog vođenja)



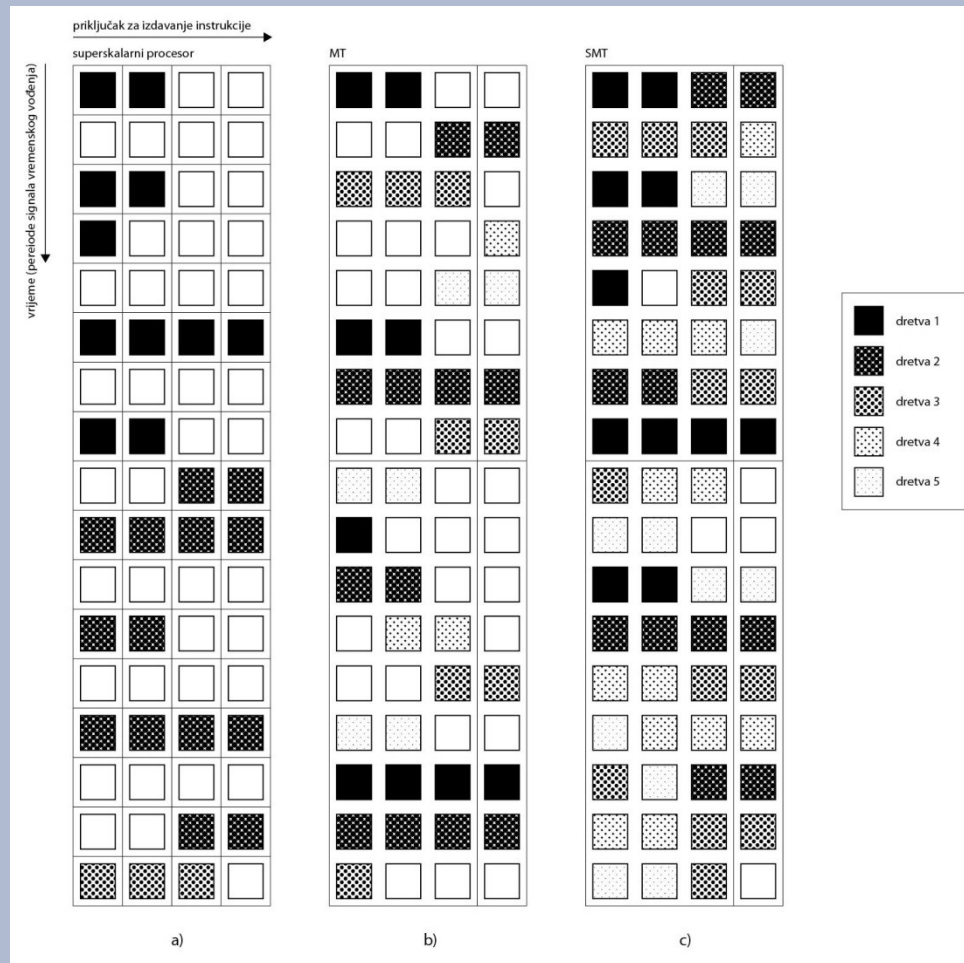
Nekorišteni priključci za izdavanje instrukcija mogu se promatrati kao "horizontalno neiskorišteni priključci" i kao "vertikalno neiskorišteni priključci"



Pod **horizontalno neiskorištenim priključcima** podrazumijevamo slučaj kada su u jednom retku jedan ili više priključaka neiskorišteni (**ali ne svi!**).



Vertikalno neiskorišteni priključci događaju se kada su tijekom jedne periode **svi priključci neiskorišteni** – to nastupa zbog dulje latencije (duljeg zastoja u izvođenju) instrukcije, npr. pristupa memoriji, kada je privremeno spriječeno daljnje izdavanje instrukcija.



Za SMT vidimo da u svakoj periodi signala vremenskog vođenja procesor "izabire" instrukcije za **izvođenje iz svih dretvi**.

- iskorištava se paralelizam na razini instrukcija izborom instrukcija iz bilo koje dretve.
- Nakon toga procesor dinamički raspoređuje resurse procesora između instrukcija i osigurava visoku razinu iskoristivosti sklopovskih resursa.
- Ako neka od dretvi ima visok stupanj paralelizma na razini instrukcija, onda se te instrukcije izvode i pritom je vrlo malo horizontalno neiskorištenih priključaka.

- Ako paralelizam na razini instrukcija za jednu dretvu nije dovoljno visok, onda se izabire još jedna dretva (ili više njih) s nižim stupnjem paralelizma koja će popuniti prazne horizontalne priključke. Na taj se način postiže uklanjanje i vertikalnih neiskorištenih priključaka i u velikoj mjeri horizontalnih neiskorištenih

Pretpostavite da je procesor **superskalarni konvencionalne arhitekture** i da može izdavati do četiri instrukcije u jednoj periodi signala vremenskog vođenja.

Pretpostavite da protočne strukture nisu specijalizirane i da se trebaju izvesti sljedeće tri dretve prikazane na slici:

dretva1:

| | | | |
|---|---|---|---|
| 1 | 1 | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| 1 | 1 | 1 | 1 |
| | | | |
| | | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |

dretva2:

| | | | |
|---|---|---|---|
| 2 | 2 | 2 | |
| 2 | 2 | | |
| 2 | | | |
| 2 | | | |
| 2 | | | |
| | | | |
| 2 | 2 | 2 | 2 |
| 2 | 2 | | |
| 2 | 2 | | |

dretva3

| | | | |
|---|---|---|--|
| 3 | 3 | 3 | |
| | | | |
| | | | |
| 3 | 3 | | |
| 3 | | | |
| 3 | | | |
| 3 | 3 | 3 | |

rješenje:

| | | | |
|---|---|---|---|
| 1 | 1 | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| 1 | 1 | 1 | 1 |
| | | | |
| | | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| 2 | 2 | 2 | |
| 2 | 2 | | |
| 2 | | | |
| 2 | | | |
| 2 | | | |
| | | | |
| 2 | 2 | 2 | 2 |
| 2 | 2 | | |
| 2 | 2 | | |
| 3 | 3 | 3 | |
| | | | |
| | | | |
| 3 | 3 | | |
| 3 | | | |
| 3 | | | |
| 3 | 3 | 3 | |

Za tri dretve prikažite izvođenje za **višedretveni superskalarni procesor** (izdaje do četiri instrukcije) koji koristi **finozrnatu dretvenost**.

Pretpostavite da protočne strukture nisu specijalizirane i da se trebaju izvesti sljedeće tri dretve prikazane na slici:

dretva1:

| | | | |
|---|---|---|---|
| 1 | 1 | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| 1 | 1 | 1 | 1 |
| | | | |
| | | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |

dretva2:

| | | | |
|---|---|---|---|
| 2 | 2 | 2 | |
| 2 | 2 | | |
| 2 | | | |
| 2 | | | |
| 2 | | | |
| | | | |
| 2 | 2 | 2 | 2 |
| 2 | 2 | | |
| 2 | 2 | | |
| 2 | 2 | | |

dretva3:

| | | | |
|---|---|---|--|
| 3 | 3 | 3 | |
| | | | |
| | | | |
| 3 | 3 | | |
| 3 | | | |
| 3 | | | |
| 3 | 3 | 3 | |

Finozrnata višedretvenost podrazumijeva prospajanje dretvi nakon svake instrukcije. Te su instrukcije međusobno nezavisne jer pripadaju različitim dretvama tako se protočna struktura djelotvorno iskorištava.

rješenje:

| | | | |
|---|---|---|---|
| 1 | 1 | | |
| 2 | 2 | 2 | |
| 3 | 3 | 3 | |
| 1 | | | |
| 2 | 2 | | |
| 3 | 3 | | |
| 1 | 1 | 1 | |
| 2 | | | |
| 3 | | | |
| 1 | 1 | | |
| 2 | | | |
| 3 | | | |
| 1 | 1 | 1 | 1 |
| 2 | | | |
| 3 | 3 | 3 | |
| 1 | | | |
| 2 | 2 | 2 | 2 |
| 1 | 1 | 1 | |
| 2 | 2 | | |
| 1 | 1 | | |
| 2 | 2 | | |

Prikažite izvođenje za **višedretveni superskalarni procesor** (izdaje do četiri instrukcije) koji koristi **grubozrnatu dretvenost**. Pretpostavite da se prospajanje dretvi događa kod zastoja koji odgovara vertikalno neiskorištenim priključcima. Također pretpostavite da prospajanje dretvi u ovom slučaju zahtijeva jednu periodu signala vremenskog vođenja.

rješenje:

dretva1:

| | | | |
|---|---|---|---|
| 1 | 1 | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| 1 | 1 | 1 | 1 |
| | | | |
| | | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |

dretva2:

| | | | |
|---|---|---|---|
| 2 | 2 | 2 | |
| 2 | 2 | | |
| 2 | | | |
| 2 | | | |
| 2 | | | |
| | | | |
| 2 | 2 | 2 | 2 |
| 2 | 2 | | |
| 2 | 2 | | |

dretva3:

| | | | |
|---|---|---|--|
| 3 | 3 | 3 | |
| | | | |
| | | | |
| 3 | 3 | | |
| 3 | | | |
| 3 | | | |
| 3 | 3 | 3 | |

| | | | |
|---|---|---|---|
| 1 | 1 | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| 1 | 1 | 1 | 1 |
| | | | |
| 2 | 2 | 2 | |
| 2 | 2 | | |
| 2 | | | |
| 2 | | | |
| 2 | | | |
| | | | |
| 3 | 3 | 3 | |
| | | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| | | | |
| 2 | 2 | 2 | 2 |
| 2 | 2 | | |
| 2 | 2 | | |
| | | | |
| 3 | 3 | | |
| 3 | | | |
| 3 | | | |
| 3 | 3 | 3 | |

Prikažite izvođenje u **superskalarnom simultanom višdretvenom procesoru SMT** (izdaje do četiri instrukcije) uz pretpostavku da protočne strukture nisu specijalizirane.

rješenje:

dretva1:

| | | | |
|---|---|---|---|
| 1 | 1 | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |
| 1 | 1 | 1 | 1 |
| | | | |
| | | | |
| 1 | | | |
| 1 | 1 | 1 | |
| 1 | 1 | | |

dretva2:

| | | | |
|---|---|---|---|
| 2 | 2 | 2 | |
| 2 | 2 | | |
| 2 | | | |
| 2 | | | |
| 2 | | | |
| | | | |
| 2 | 2 | 2 | 2 |
| 2 | 2 | | |
| 2 | 2 | | |

dretva3:

| | | | |
|---|---|---|--|
| 3 | 3 | 3 | |
| | | | |
| | | | |
| 3 | 3 | | |
| 3 | | | |
| 3 | | | |
| 3 | 3 | 3 | |

| | | | |
|---|---|---|---|
| 1 | 1 | 2 | 2 |
| 2 | 3 | 3 | 3 |
| 1 | 2 | 2 | |
| 1 | 1 | 1 | 2 |
| 3 | 3 | 1 | 1 |
| 2 | 3 | 1 | 1 |
| 2 | 3 | 1 | 1 |
| 3 | 3 | 3 | |
| 2 | 2 | 2 | 2 |
| 1 | 2 | 2 | |
| 1 | 1 | 1 | 2 |
| 1 | 1 | 2 | |