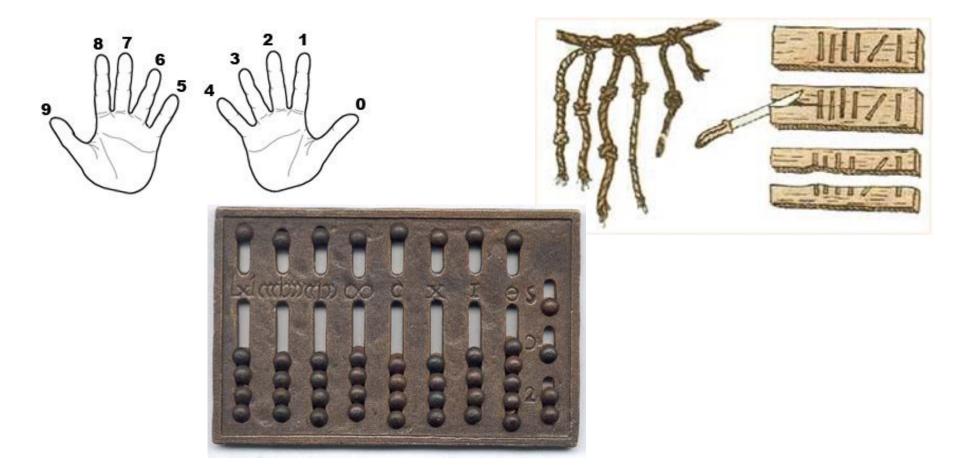
ВМСиС

Лекция 1 История вычислительной техники Архитектура ЭВМ

Основные этапы развития вычислительной техники

- 1. Домеханический с 40—30-го тысячелетия до н. э.
- 2. Механический с середины XVII в.
- 3. Электромеханический с 90-х годов XIX в.
- 4. Электронный со второй половины 40-х годов XX в.

Первые счетные приспособления



1642 г. Суммирующая машина Паскаля

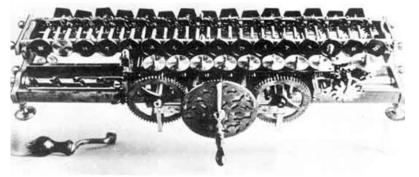
- Позволяла складывать и вычитать десятичные числа
- Учитывала перенос десятков только при сложении
- Для вычитания необходимо прибавлять дополненное число 1000000 - X.



1694 г. Машина Лейбница

- Позволяла перемножать 8-разрядные числа
- Положила начало арифмометрам, которые разрабатывались до конца XIX века

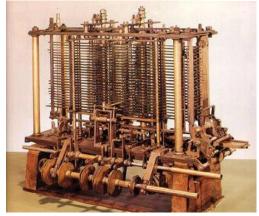




Аналитическая машина Бэббиджа

- Первое программируемое устройство
- Положила начало электронной вычислительной технике
- Действующая реализация "Марк-1" 1943г.

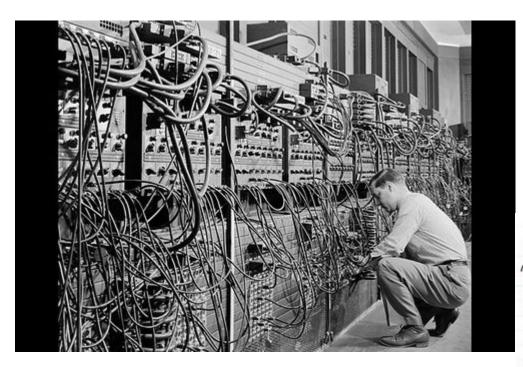




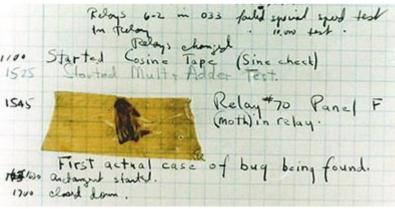
Поколения ЭВМ

	Элементная база	Примеры	Обрабатываемые данные
Первое	Электронные лампы	ENIAC, «Урал», БЭСМ	Двоичные числа
Второе	Транзисторы	IBM-709, БЭСМ-6, «Минск-32», М-220	Числа
Третье	Интегральные схемы	PDP-11,IBM-360, EC 9BM	Числа, текст
Четвёртое	БИС, СБИС	IBM РС, «Эльбрус-2», ПЭВМ ЕС1841, ЕС1842	Числа, текст, изображения, звук, видео

Первое поколение ЭВМ





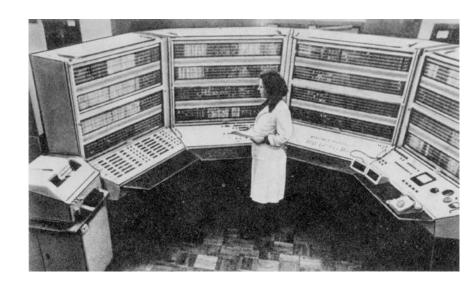


ENIAC - 1947r.

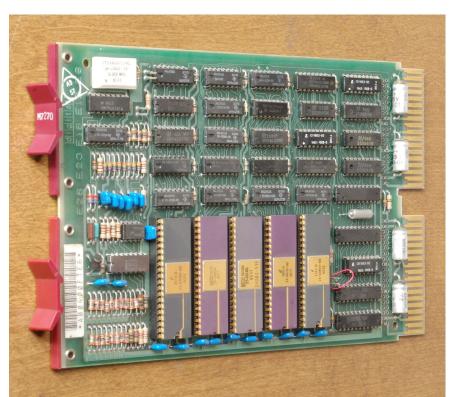
- Вес 27 тонн.
- Объём памяти 20 число-слов.
- Потребляемая мощность 174 кВт.
- Вычислительная мощность 357 операций умножения или 5000 операций сложения в секунду.
- Тактовая частота 100 кГц, то есть один импульс каждые 10 микросекунд. Основной вычислительный такт состоял из 20 импульсов и занимал 200 микросекунд. Сложение выполнялось за 1 такт, умножение за 14 тактов. Умножение заменялось многократным сложением, так что 1 умножение равнялось 14 операциям сложения и выполнялось, соответственно, за 2800 микросекунд.
- Устройство ввода-вывода данных табулятор перфокарт компании IBM: 125 карт/минуту на ввод, 100 карт/минуту на вывод.

Второе поколение ЭВМ. БЭСМ-6 1965 г.

- Быстродействие около 1 млн. операций/сек.;
- объем ОЗУ от 32 до 128 тысяч машинных слов;
- время выполнения сложения с плавающей запятой - 1,1 мксек;
- время умножения 1,9 мксек;
- время деления 4,9 мксек;
- время выполнения логических поразрядных операций - 0,5 мксек.
- Работа арифметического устройства совмещена с выборкой операндов из памяти.
- Разрядность машинного слова 48 двоичных разрядов.
- Объем промежуточной памяти на магнитных барабанах 512 тысяч слов.



Третье поколение ЭВМ. PDP-11



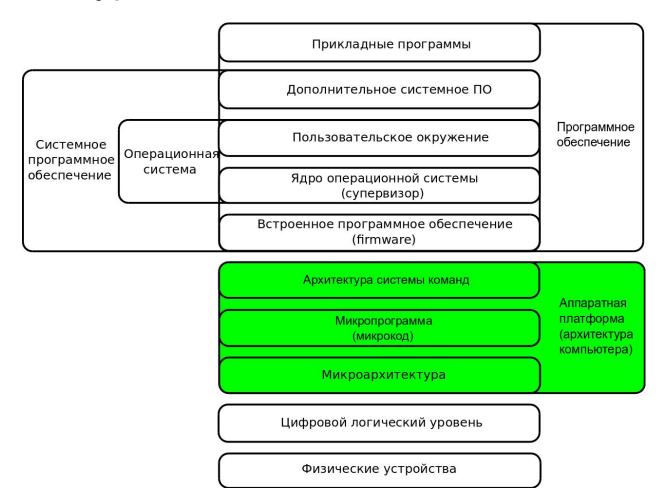


Четвертое поколение ЭВМ.





Архитектура ЭВМ

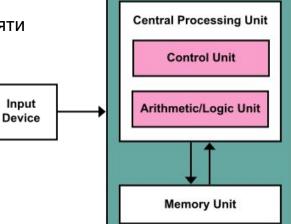


Описание архитектуры включает в себя:

- форму представления программ в ВМ и правила их интерпретации;
- основные форматы представления данных;
- способы адресации данных в программе;
- состав аппаратных средств ВМ и их характеристики;
- соотношение и взаимодействие аппаратных и программных средств.

Архитектура фон-Неймана

- Однородность памяти
 Команды и данные хранятся в одной и той же памяти
- Адресность памяти
 Память состоит из пронумерованных ячеек
- Программное управление
 Все вычисления представлены в виде
 программы находящейся в общей памяти
- **Двоичное кодирование**Все команды и данные кодируются двоичными числами 0 и 1





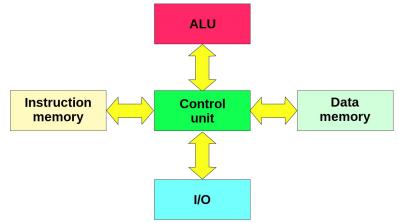
Output

Device

Гарвардская архитектура

- Полное разделение между памятью данных и памятью комманд
- Большая производительность в сравнении с архитектурой фон-Неймана





Состав ЭВМ

- Центральный процессор
 - АЛУ арифметико-логическое устройство
 - о УУ устройство управления
- Сопроцессоры
 - Служебные процессоры
 - Ускорители
- Память
 - Память команд
 - Память данных
 - Долговременная память
- Устройства ввода-вывода

Микропроцессор, он же центральный процессор



Упрощенный состав ЦП

- АЛУ для выполнения арифметических и логических операций;
- Регистры внутренняя регистровая память, состоящая из разрядных регистров;
- БУ устройство управляющее пересылкой данных и АЛУ
- Счетчик команд (IP instruction pointer)определяющий адрес выполняемой команды в сегменте команд оперативной памяти;
- Шинный интерфейс, который содержит схемы, обеспечивающие связь внутренней магистрали ЦП с системной шиной.

Типы микропроцессоров

- CISC complex instruction set computer. Процессор с полным набором комманд. Intel x86
- RISC reduced instruction set computer. Процессор с усеченным набором команд. ARM, MIPS, AVR
- VLIW very large instruction word. Очень длинная машинная команда.
 Эльбрус, AMD Radeon.

Микропроцессоры типа CISC

- Небольшое число регистров общего назначения
- Большой размер команд
- Команды выполняются за большое количество тактов
- Большое количество методов адресации
- Сложность распараллеливания потока команд



Микропроцессоры типа RISC

- Фиксированный размер команды и время ее выполнения
- Все операции с данными производятся через регистры
- Простота реализации конвейера команд
- Больший объем программы в сравнении с CISC, при большей производительности

