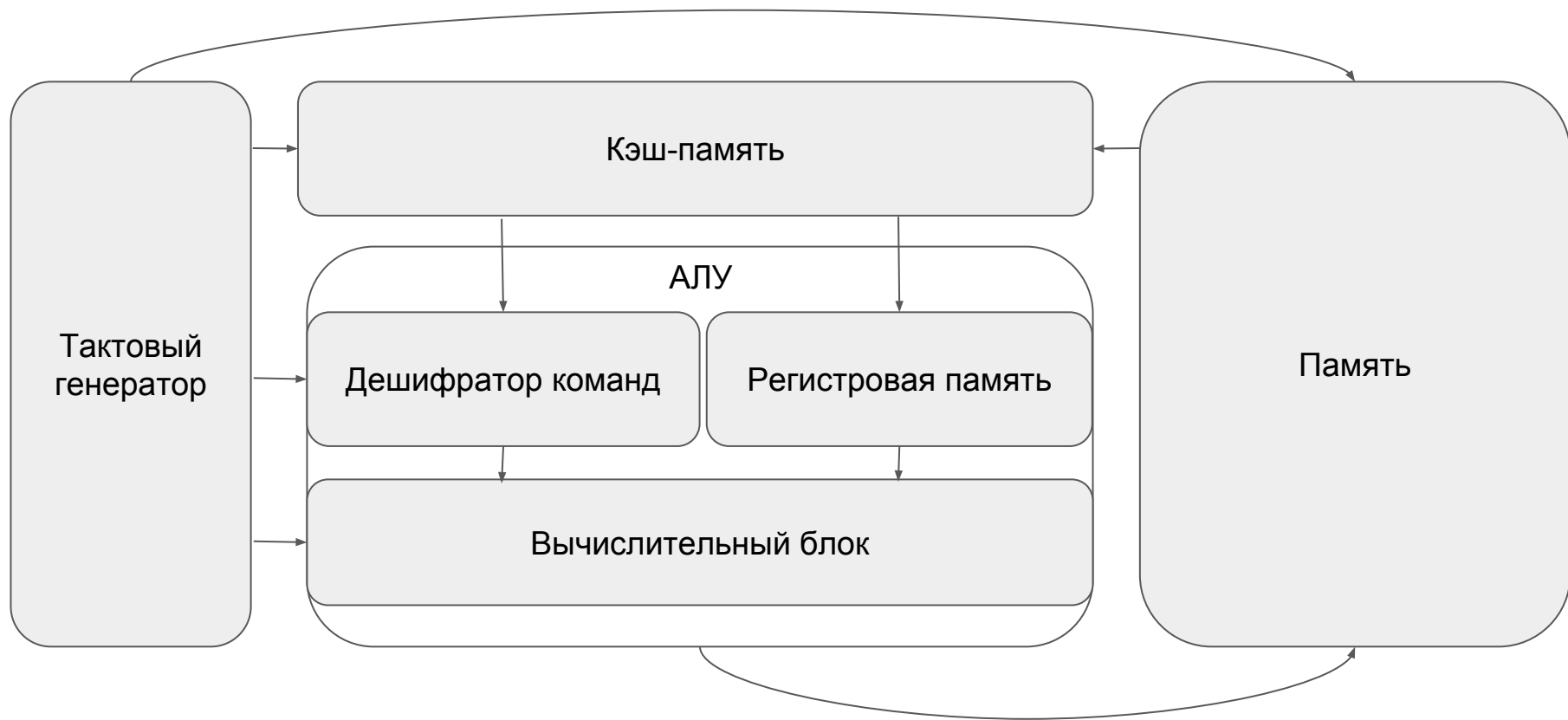


# ВМСИС

## Лекция 4

### Внутреннее устройство микропроцессора

# Общее устройство CPU



# Арифметико-логическое устройство (АЛУ)

блок процессора, который под управлением устройства управления (УУ) служит для выполнения арифметических и логических преобразований над данными

- Сложение
- Вычитание
- Тригонометрические операции
- и другие

Сумматор - часть АЛУ

# Дешифратор команд

- Преобразует двоичные данные в команды понятные АЛУ
- Определяет какие данные должны быть загружены в регистры
- Определяет какие флаги должны быть выставлены или сброшены

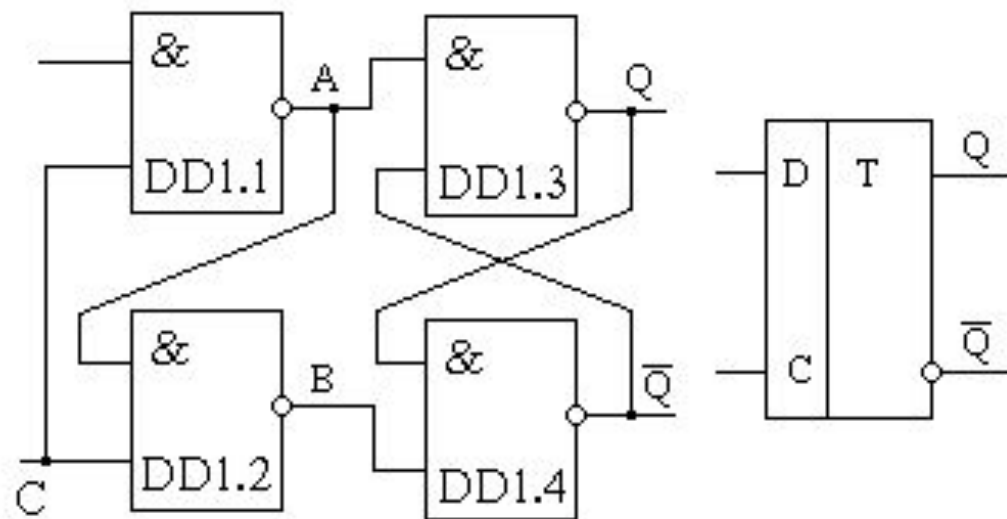
# Регистры

Высокоскоростные ячейки памяти непосредственно взаимодействующие с АЛУ.

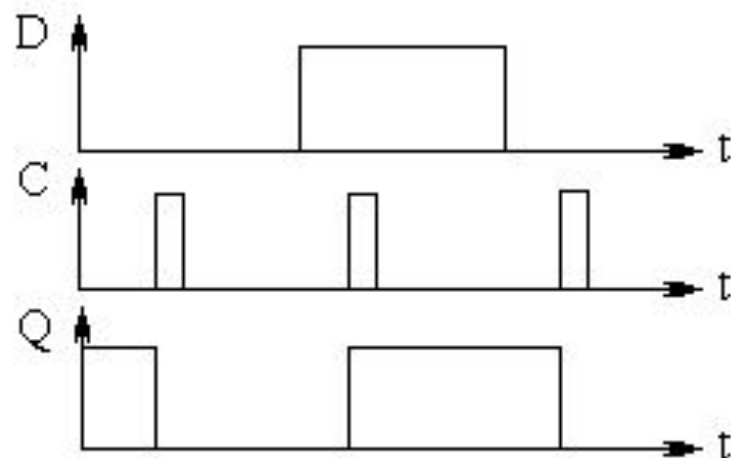
- Регистры общего назначения (GPR)  
Используются для хранения данных доступных для оперативного доступа АЛУ
- Специальные регистры (SFR)
  - Регистры флагов
  - Счетчик команд
  - Указатель стека

# D-Триггер (защелка)

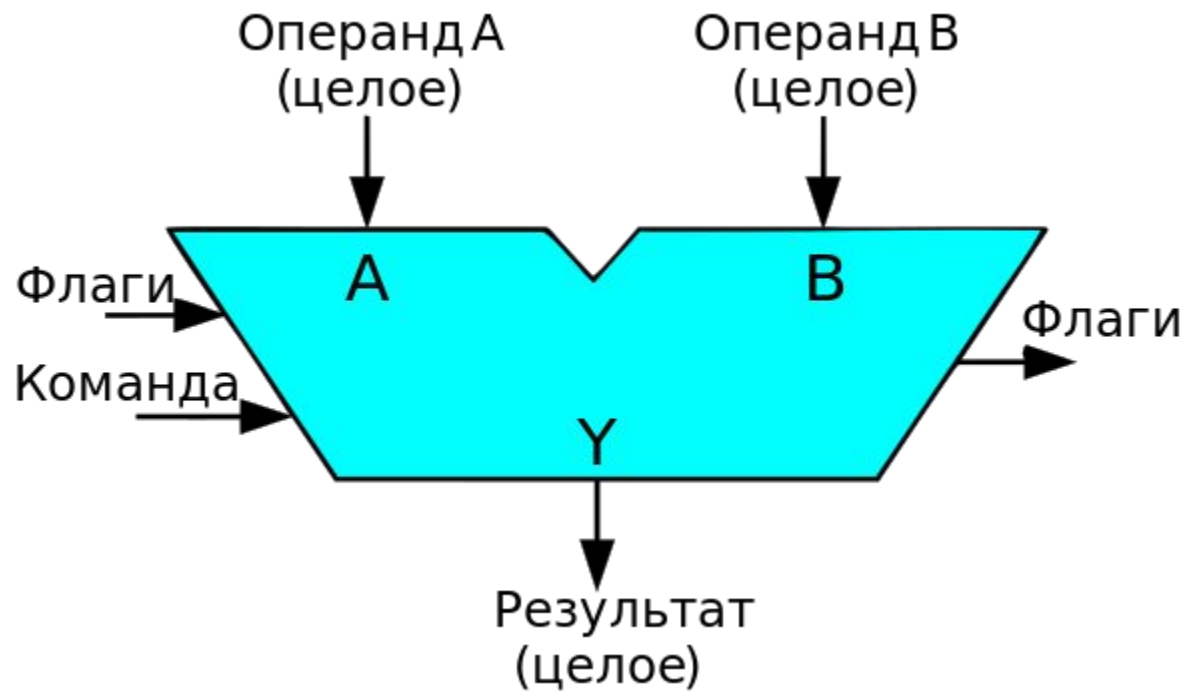
(a)



(б)



# Вычислительный блок






# Кэш-память

Сверхбыстрая память использующаяся для снижения задержек при доступе к ОЗУ

- Кэш инструкций
- Кэш данных
- Другие кэши



# Исполняемый код

High Level Language	Assembly Language	Machine Language	
			
<code>i = j + k;</code>	1 <code>ILOAD j // i = j + k</code>	10111001	00000000
<code>if (i == 3)</code>	2 <code>ILOAD k</code>	11010010	10100001
<code>k = 0;</code>	3 <code>IADD</code>	00000100	00000000
<code>else</code>	4 <code>ISTORE i</code>	10001001	00000000
<code>j = j - 1;</code>	5 <code>ILOAD i // if (i &lt; 3)</code>	00001110	10001011
	6 <code>BIPUSH 3</code>	00000000	00011110
	7 <code>IF_ICMPEQ L1</code>	00000000	00000010
	8 <code>ILOAD j // j = j - 1</code>	00000000	00000000
	9 <code>BIPUSH 1</code>	10111001	00000000
	10 <code>ISUB</code>	11100001	00000011
	11 <code>ISTORE j</code>	00010000	11000011
	12 <code>GOTO L2</code>	10001001	10100011
	13 <code>L1: BIPUSH 0</code>	00001110	00000100
	14 <code>ISTORE k</code>	00000010	00000000
	15 <code>L2:</code>		

# Синхросигнал - Clock signal

Все электронные системы содержат источник синхросигнала в том или ином виде



Синхросигнал обеспечивает слаженную и **синхронную** работу всех составляющих системы

# Тактовый генератор

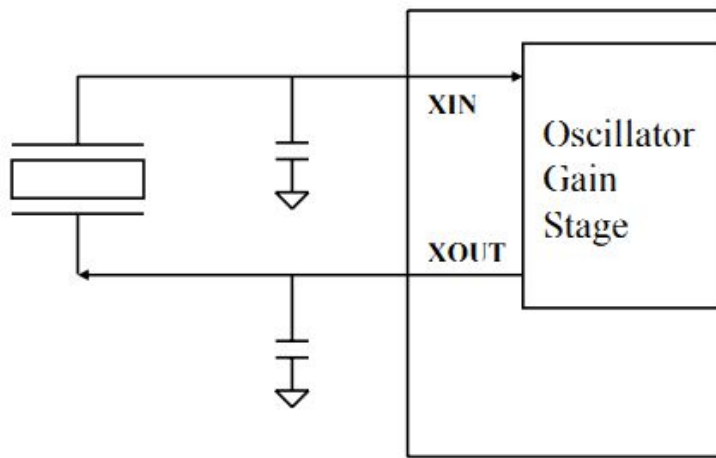
- Это устройство которое генерирует периодический сигнал синхронизации
- Все системы нуждаются в источнике синхронизации для выполнения команд и передачи данных
- Подключается к каждому из устройств которые производят обработку сигналов в цифровой форме (ЦПУ, АЛУ, ОЗУ, DSP, и тд)

# Кварцевый резонатор, кварц (crystal)

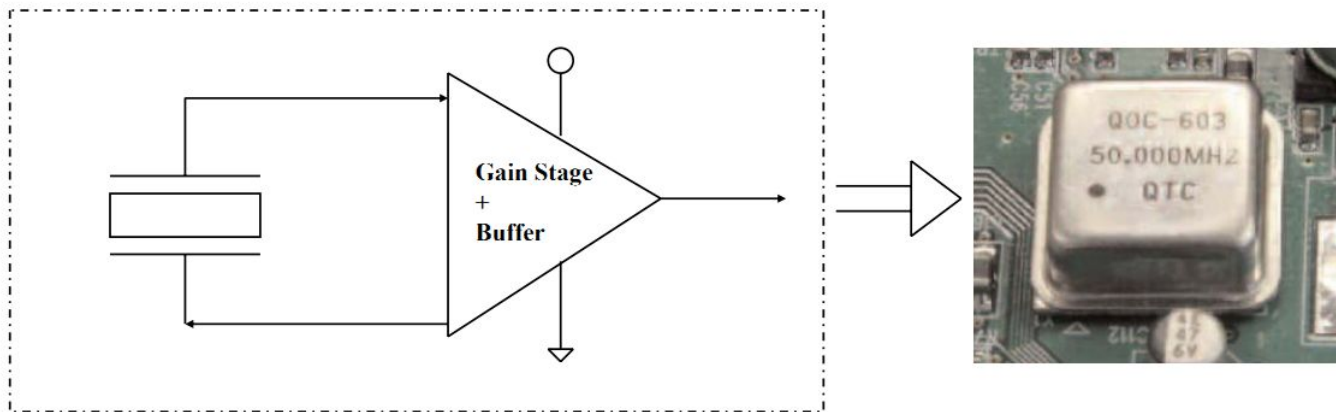


Кварцевый резонатор - это диск из кварца заключенный в упаковку

Это пассивный элемент необходимый для работы схемы генерирования тактового импульса

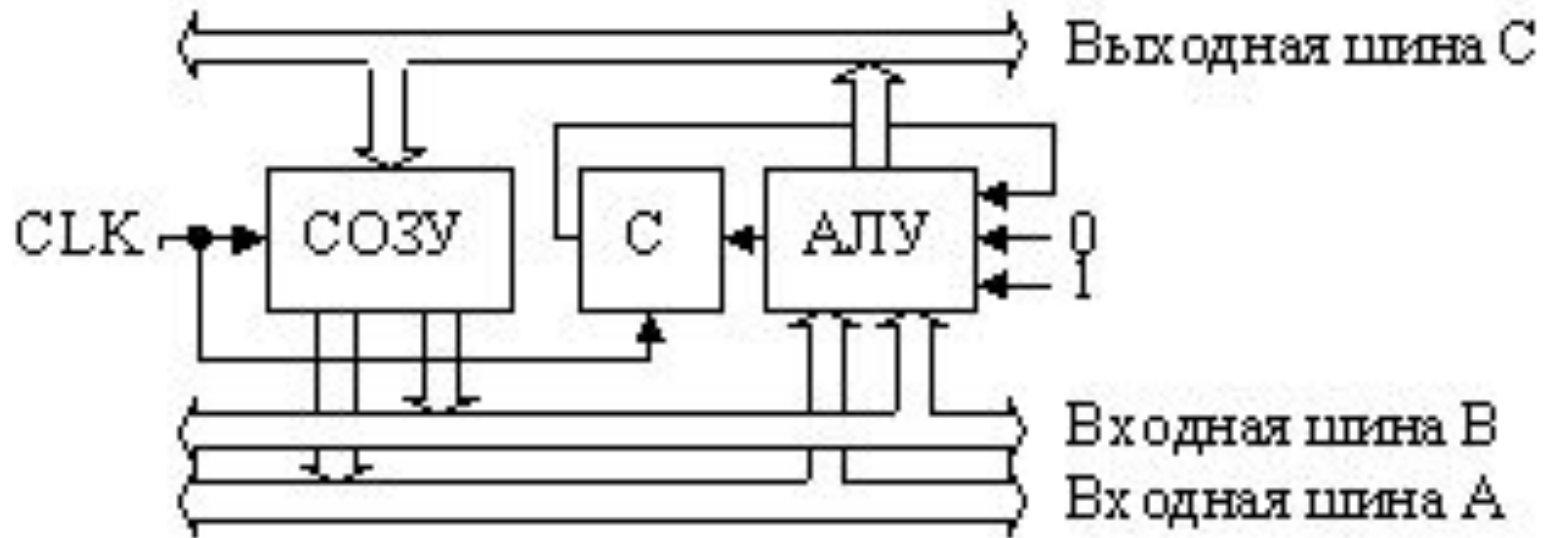


# Кварцевый генератор (oscillator)



Генератор включает в себя кварц и генераторную схему, которая обеспечивает выходной сигнал логического уровня.

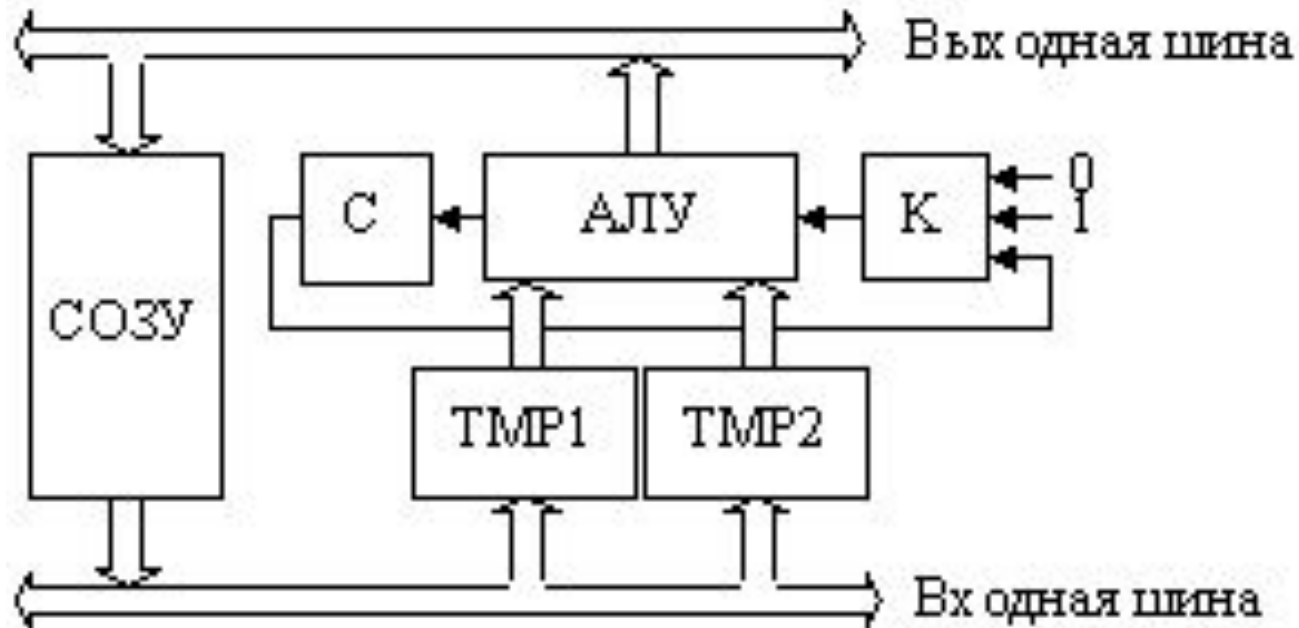
# Трехшинная структура операционного блока



# Трехшинная структура

- Операнды считываются за один такт => Максимальное быстродействие
- Большая площадь кристалла => высокая стоимость
- Применяется в DSP процессорах

# Двухшинная структура операционного блока

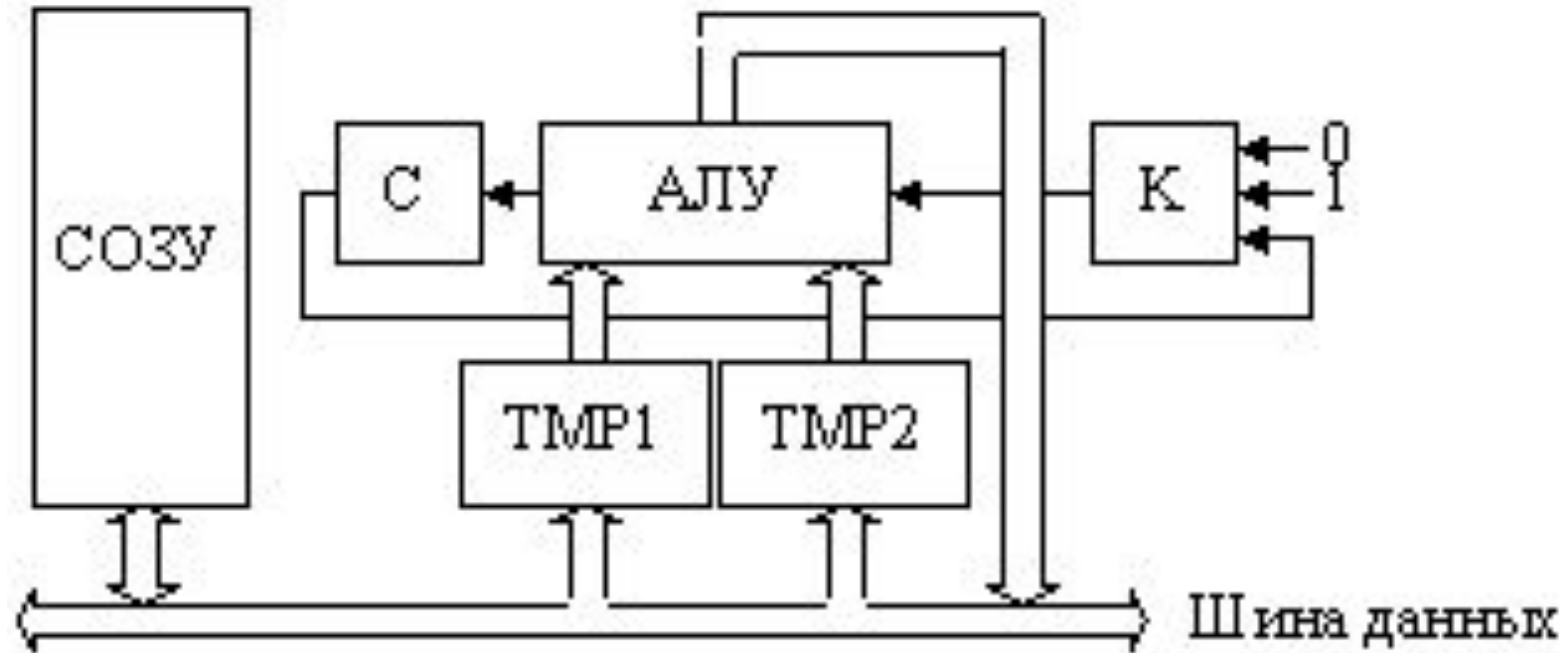




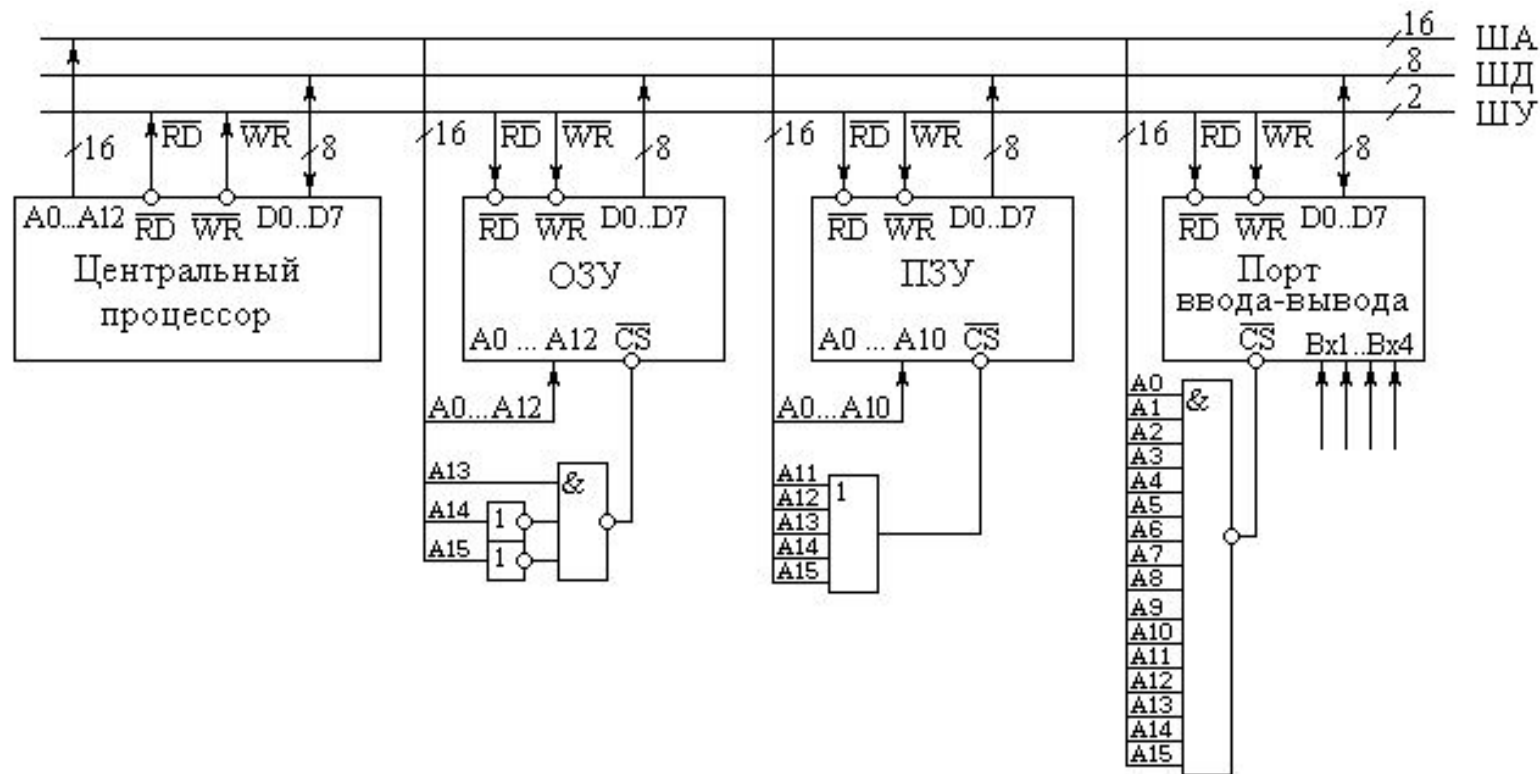
# Двухшинная структура

- Операнды считываются последовательно с одной шины
- Производительность ниже чем при 3-шинной структуре
- Проще в производстве

# Одношинная структура операционного блока



# Системная шина



# Пример распределения адресного пространства

64K	Порт ввода-вывода	1111111111111111
	Неиспользуемое адресное пространство	xxxxxxxxxxxxxxxxxx
16K	ОЗУ	0011111111111111
		001xxxxxxxxxxxxxxxxx
8K		0010000000000000
	Неиспользуемое адресное пространство	000xxxxxxxxxxxxxxxxx
2K	ПЗУ	0000011111111111
		00000xxxxxxxxxxxxx
0		0000000000000000