



دانشگاه تهران

دانشکده ریاضی، آمار و علوم کامپیوتر

مهلت تحویل: جمعه ۳۰ اردیبهشت

تمرین سری ششم

سوال ۱. با استفاده از چهار D flip-flop و 4×1 MUX نمودار منطقی یک رجیستر ۴ بیتی که از جدول زیر تبعیت میکند را بکشید.

S_0	S_1	Register Operation
0	0	No change
0	1	Complement the four outputs
1	0	Clear register to 0(synchronous with clock)
1	1	Load parallel data

سوال ۲. یک shift register مطابق جدول زیر طراحی کنید.

Shift	Load	Register Operation
0	0	No change
0	1	Load parallel data
1	X	Shift right

سوال ۳. یک RAM chip دارای ظرفیت 1024×8 کلمه ۸ بیتی ($1K \times 8$) است.

- در این چیپ چه تعداد خط آدرس و دیتا وجود دارد؟
- برای ساختن یک $16K \times 16$ RAM چند تا چیپ نیاز است؟
- در $16K \times 16$ RAM چه تعداد خط آدرس و دیتا وجود دارد؟

سوال ۴. با استفاده از یک 4-bit binary ripple counter که میتواند به صورت asynchronous ، clear شود و گیت NAND یک BCD ripple counter طراحی کنید.

سوال ۵. یک synchronous BCD counter با استفاده از JK flip-flop طراحی کنید.

سوال ۶. مدار و نمودار زمان بندی را برای تولید ۶ سیگنال repeated timing ، T ، الی T_5 رسم کنید.