

МОДУЛЬ 2 ИМПУЛЬСНЫЕ ЭЛЕКТРОННЫЕ УСТРОЙСТВА

В модуле 2 дисциплины «Основы импульсной и цифровой электроники» изучаются простейшие импульсные электронные устройства (ключи, генераторы и формирователи импульсов), а также даются основные сведения об устройствах питания электронных устройств в целом и некоторых элементах импульсных устройств электропитания.

Введение

Импульсными электронными устройствами называются устройства формирования и преобразования импульсных сигналов. **Импульсными сигналами** (электрическими импульсами) можно назвать сравнительно кратковременное отклонение напряжения (тока) от начального значения. В электронных устройствах наиболее распространено использование импульсов прямоугольной формы. В частности, входные, выходные и внутренние сигналы цифровых устройств в общем случае представляют собой последовательности прямоугольных (или близких по форме к прямоугольным) импульсов – это является основанием для изучения цифровых и импульсных устройств в рамках одной дисциплины. Кроме того, в электронных устройствах используются пилообразные, треугольные, гауссовы импульсы, а также импульсы более сложной формы (например, ступенчато нарастающее напряжение и др.)

К импульсным электронным устройствам относятся:

- 1) устройства коммутации напряжения (тока) - простейшие электронные ключи на транзисторах и более сложные коммутирующие устройства на их основе;
- 2) генераторы импульсных сигналов – устройства для получения импульсов требуемой формы, амплитуды, длительности и частоты повторения; часто также выполняются на основе простейших транзисторных ключей либо ИМС (ОУ, компараторов и т. д.), работающих в ключевом режиме;
- 3) более сложные импульсные устройства – ключевые усилители, импульсные измерительные преобразователи;
- 4) отдельно стоит выделить импульсные устройства электропитания (импульсные стабилизаторы, импульсные преобразователи питания) и управления разного рода устройствами: двигателями, нагревательными элементами, группами светодиодов и др.

Для примера: управлять частотой вращения двигателя постоянного тока можно несколькими способами. Первый способ – подключение двигателя к регулируемому источнику питания: удобно при выполнении эксперимента, но слишком дорого для реализации конкретного устройства. Второй способ – подключение к источнику постоянного напряжения через потенциометр. Просто, но энергетически невыгодно потому, что через потенциометр и двигатель протекает один и тот же ток, а значит, на потенциометре будет выделяться большая мощность (возможно, превышающая мощность, развиваемую двигателем). Третий способ – подключение двигателя к источнику постоянного напряжения через транзисторный ключ, который замыкается и размыкается с частотой несколько кГц. Таким образом, на двигатель подается не постоянное напряжение, а импульсы напряжения с амплитудой, равной напряжению источника питания. Сохраняя неизменной частоту повторения импульсов и изменяя их длительность (выполняя так называемую широтно-импульсную модуляцию или ШИМ), можно управлять частотой вращения двигателя. Такой способ энергетически более выгоден, так как транзистор ключа циклически переходит из режима отсечки в режим насыщения, при этом мощность, выделяемая на ключе, остается достаточно малой. Кроме того, управление ключом может осуществляться с помощью цифровых схем, например микроконтроллеров, что дает дополнительные возможности (стабилизация частоты вращения, отключение при перегреве и др.).

Транзисторные электронные ключи

Электронные ключи – устройства для коммутации электрического тока с помощью управляющих сигналов.

Простейшие электронные ключи могут быть построены на основе одного транзистора, в выходную цепь которого включается нагрузка. В режиме отсечки транзистор эквивалентен разомкнутому ключу, в режиме насыщения – замкнутому. Из одного режима в другой транзистор переводится с помощью управляющего напряжения $U_{упр.}$. Подобные ключи позволяют коммутировать в нагрузке ток одного направления (подсоединяя к нагрузке напряжение одной полярности). Такие ключи могут быть построены как на биполярных, так и на полевых транзисторах, а также на сравнительно недавно разработанных типах транзисторов: биполярных транзисторах с изолированным затвором (БТИЗ) и транзисторах со статической индукцией (СИТ). Несмотря на простоту, такие ключи имеют очень широкое применение как по прямому назначению, так и в составе более сложных устройств. В частности, схемотехнические элементы цифровых ИМС представляют собой комбинацию соединённых друг с другом транзисторных ключей.

Для подключения к нагрузке двуполярного напряжения (для коммутации тока обоих направлений) используются двунаправленные ключи. Также их называют аналоговыми, имея в виду возможность их работы с аналоговыми сигналами, которые в общем случае могут иметь разную полярность. Схемотехника таких ключей более сложная. Хотя они могут быть выполнены на дискретных элементах, но в настоящее время они выполняются в виде специализированных ИМС.

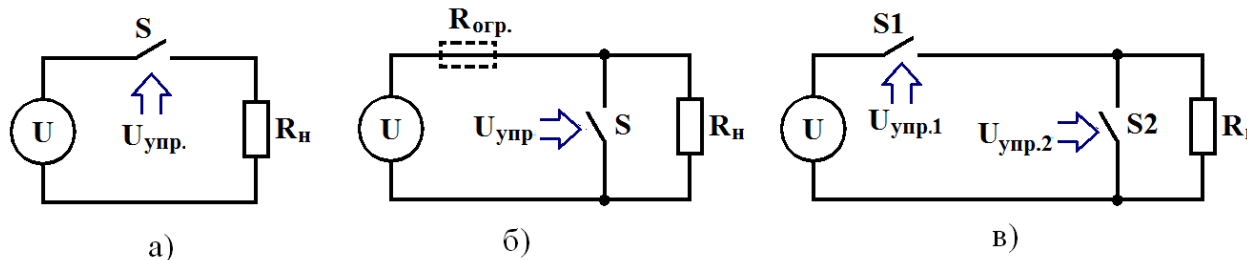


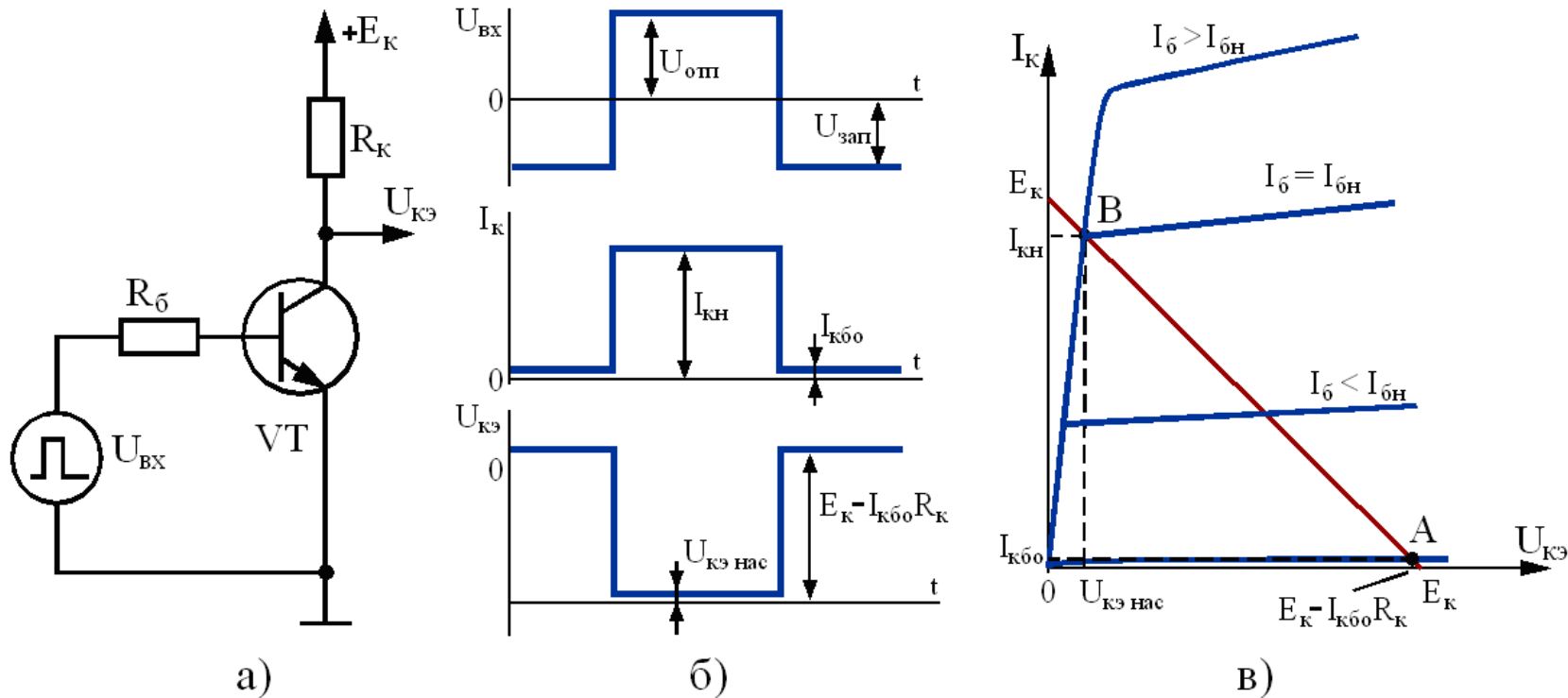
Рис. 9.1 Варианты ключей с последовательной (а), параллельной (б) и последовательно-параллельной (в) коммутацией

В ключах с последовательной коммутацией (рис. 9.1, а) коммутирующий элемент S соединяется последовательно с нагрузкой R_n . В зависимости от управляющего напряжения $U_{упр}$ сопротивление коммутирующего элемента может быть либо очень малым (в идеале нулевым), что соответствует замкнутому ключу, либо увеличиваться на несколько порядков и становиться очень большим (в идеале бесконечным), что соответствует разомкнутому ключу.

В ключах с параллельной коммутацией (рис. 9.1, б) нагрузка и коммутирующий элемент соединяются параллельно. При замкнутом ключе нагрузка шунтируется очень малым сопротивлением замкнутого ключа и напряжение нагрузки становится близким к нулю, а ток нагрузки пренебрежимо малым. Токоограничивающий резистор $R_{огр.}$ необходим для того, чтобы не допустить режима короткого замыкания для источника входного напряжения. Ток в нагрузке обеспечивается при разомкнутом ключе, тогда напряжение нагрузки определяется делителем $R_{огр.} - R_n$. В некоторых ключах используется комбинированная или последовательно-параллельная коммутация (рис. 9.1, в). В таких ключах ток в нагрузке обеспечивается при замкнутом S_1 и разомкнутом S_2 , а при разомкнутом S_1 и замкнутом S_2 напряжение нагрузки становится близким к нулю. Для этого напряжения $U_{упр1}$ и $U_{упр2}$, управляющие работой S_1 и S_2 , должны быть противофазными.

Простейший ключ на биполярном транзисторе

Наиболее распространённой является схема ключа на биполярном транзисторе, включенном по схеме с общим эмиттером (ОЭ), показанная на рис. 9.2, а. Нагрузка в виде резистора R_K включена в коллекторную цепь, и тогда схема представляет собой ключ с последовательной коммутацией.



При подаче на вход схемы отрицательного запирающего напряжения $U_{ЗАП}$ оба перехода транзистора находятся под обратным напряжением, поэтому транзистор находится в режиме отсечки (рис. 9.2, в, точка А), т. е. заперт и эквивалентен разомкнутому ключу. Через нагрузку протекает чрезвычайно малый обратный ток коллекторного перехода I_{KBO} , а напряжение на коллекторе $U_{KЭ} = E_K - I_{KBO}R_K \approx E_K$.

Примечание. Очень часто $U_{ЗАП} = 0$, т. е. входное напряжение ключа является однополярным. Тогда через нагрузку протекает ток $I_{KЭО} = (1 + \beta)I_{KBO}$, который всё равно остаётся очень малым.

Для перевода ключа в замкнутое состояние нужно ввести транзистор в режим насыщения. Для этого на вход надо подать отпирающее напряжение положительной полярности $U_{отп}$ такое, чтобы ток базы $I_{Б.отп}$ превысил базовый ток насыщения $I_{БН}$, (рис. 9.2, в, точка В).

Тогда на транзисторе устанавливается очень малое напряжение насыщения $U_{КЭ\text{ нас}}$ (обычно 0,1...0,3 В), а через транзистор и через R_K протекает коллекторный ток насыщения

$$I_{KH} = (E_K - U_{КЭ\text{ нас}}) / R_K \approx E_K / R_K ,$$

определяемый в основном нагрузкой и напряжением питания и мало зависящий от транзистора.

Задавая степень насыщения $S = I_{Б.отп} / I_{БН} = \beta I_{Б.отп} / I_{KH}$ в пределах 2..5 и учитывая, что $I_{Б.отп} = S I_{БН}$ и $I_{KH} = \beta I_{БН}$, можем получить

$$U_{отп} = I_{Б.отп} \cdot R_B + U_{БЭ\text{ нас}}$$

Полученные соотношения могут быть использованы для расчета схемы ключа (см. прошлый семестр, ЭИМЭ, задачи РК модуля 1).

Примечание. В методических указаниях к лабораторной работе по исследованию ключа на биполярном транзисторе (<http://ebooks.bmstu.ru/catalog/212/book1376.html>, работа 4) рассматривается аналогичная схема на р-п-р транзисторе. Обратите внимание на то, что полярности напряжения питания и входного управляющего напряжения в схемах на п-р-п и р-п-р транзисторах противоположны.

На рис. 9.2, б импульсы тока и напряжения на выходе ключа показаны прямоугольными. Однако таким образом временные диаграммы работы ключа выглядят в случае, когда длительность входного управляющего импульса значительно (на 3 порядка и более) превышает длительность переходных процессов в схеме ключа. Если на вход схемы подавать отпирающие импульсы малой длительности, то можно заметить, что переход транзистора из одного состояния в другое не происходит мгновенно (рис. 9.3). Можно выделить следующие характерные стадии работы ключа.

Переходные процессы в ключе на биполярном транзисторе

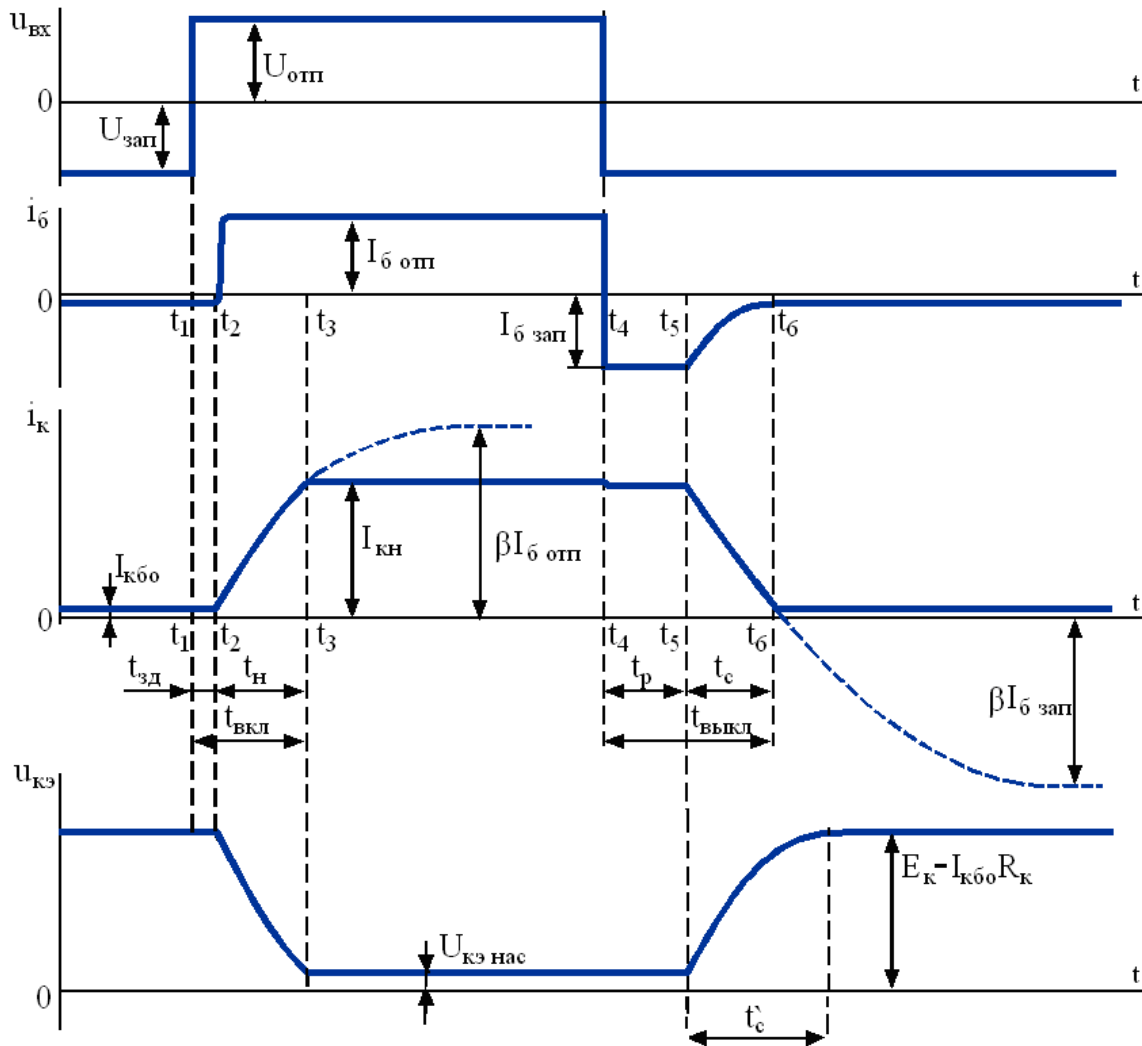


Рис. 9.3. Переходные процессы в ключе на биполярном транзисторе

- Интервал $0...t_1$.** На вход ключа подается запирающее напряжение $U_{BX}=U_{зап}<0$, **транзистор находится в режиме отсечки**. Коллекторный ток транзистора $I_{КБ0}$ очень мал и близок к 0, напряжение $U_{КЭ}$ близко к E_K .
 - Интервал $t_1...t_2$.** На вход ключа подается отпирающее напряжение $U_{отп}>0$, но ток I_K остается близким к 0, а напряжение $U_{КЭ}$ остается близким к E_K , т. е. **наблюдается задержка включения**. Длительность данного интервала $t_{зд}=t_2-t_1$ определяется как **время задержки включения**.
 - Интервал $t_2...t_3$.** Коллекторный ток плавно нарастает от близкого к нулю $I_{КБ0}$ до $I_{КН}$, а напряжение $U_{КЭ}$ одновременно уменьшается от значения, близкого к E_K , до $U_{КЭ\text{ нас}}$. Длительность данного интервала $t_{н}=t_3-t_2$ определяется как **время нарастания коллекторного тока**. Таким образом, включение транзистора проходит в 2 этапа, а **время включения** определяется как $t_{вкл}=t_{зд}+t_{н}$.
 - Интервал $t_3...t_4$.** Транзистор находится **в режиме насыщения**, $I_K=I_{КН}$, $U_{КЭ}=U_{КЭ\text{ нас}}$.
 - Интервал $t_4...t_5$.** На вход ключа вновь подается запирающее напряжение $U_{BX}=U_{зап}<0$, однако ток коллектора остается близким к $I_{КН}$, т. е. **происходит задержка выключения транзистора**, связанная с рассасыванием заряда, накопленного в базе на интервале $t_3...t_4$. Длительность данного интервала $t_{р}=t_5-t_4$ определяется как **время рассасывания заряда в базе** или сокращенно **время рассасывания** (ещё одно название – **время задержки выключения**).
 - Интервал $t_5...t_6$.** Коллекторный ток плавно уменьшается от $I_{КН}$ до $I_{КБ0}$, а напряжение синхронно возрастает от $U_{КЭ\text{ нас}}$ до значения, близкого к E_K . Длительность данного интервала $t_{с}=t_6-t_5$ определяется как **время спада коллекторного тока**. Выключение транзистора также проходит в две стадии, а **время выключения** определяется как $t_{выкл}=t_{р}+t_{с}$.
- С момента t_6 транзистор находится в режиме отсечки.

Причина задержки включения транзистора – конечное время перезаряда его входной ёмкости $C_{BX} = C_{ЭБ} + C_{КБ}$ через резистор R_B . На рис. 9.4 показана эквивалентная схема входной цепи ключа при подаче на вход отпирающего напряжения $U_{ОТП}$ и временные диаграммы входного напряжения и напряжения $U_{БЭ}$. Момент t_1 на рис. 9.3 соответствует $t=0$ на рис. 9.4, момент t_2 на рис. 9.3 – моменту $t_{зд}$ на рис. 9.4. Изначально входная ёмкость была заряжена до напряжения $U_{зап}$, при подаче на вход отпирающего напряжения начинается перезаряд входной ёмкости, вследствие чего $U_{БЭ}$ начинает нарастать. Однако I_K остается близким к 0 до тех пор, пока в момент t_2 $U_{БЭ}$ не превысит пороговое напряжение $U_{БЭ ПОР}$ (для кремниевых транзисторов примерно 0,6 В).

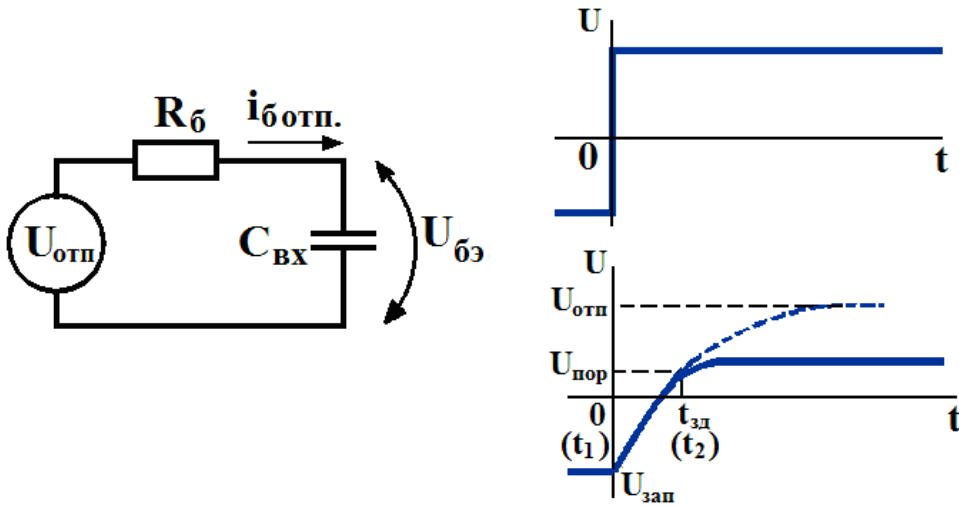


Рис. 9.4 К расчёту времени задержки включения $t_{зд}$

Закон Кирхгофа для входной цепи:

$$U_{ОТП} = i_B R_B + U_{БЭ} = R_B C_{BX} \frac{dU_{БЭ}}{dt} + U_{БЭ}$$

Решение этого уравнения:

$$U_{БЭ}(t) = U_{ОТП} + (U_{зап} - U_{ОТП}) \exp\left(-\frac{t}{\tau_{BX}}\right), \text{ где}$$

$$\tau_{BX} = R_B C_{BX} = R_B (C_{ЭБ} + C_{КБ})$$

Для момента $t = t_{зд}$ получаем

$$U_{БЭ}(t_{зд}) = U_{ОТП} + (U_{зап} - U_{ОТП}) \exp\left(-\frac{t_{зд}}{\tau_{BX}}\right) = U_{БЭ ПОР}, \text{ тогда}$$

$$t_{зд} = \tau_{BX} \ln \left[\frac{U_{ОТП} - U_{зап}}{U_{ОТП} - U_{БЭ ПОР}} \right].$$

Для расчёта $t_{зд}$ можно получить более простую формулу с учётом ряда приближений. Можно считать, что на интервале задержки включения заряд входной ёмкости происходит мало изменяющимся (приближённо – постоянным) отпирающим базовым током $I_{Б.ОТП} = (U_{ОТП} - U_{БЭ НАС})/R_B \approx U_{ОТП}/R_B$. Тогда

$$i(t) = C_{BX} \frac{dU_{БЭ}}{dt} \approx C_{BX} \frac{\Delta U_{БЭ}}{\Delta t} \approx C_{BX} \left[\frac{U_{БЭ ПОР} - U_{зап}}{t_{зд}} \right] \approx I_{Б.ОТП} \approx U_{ОТП}/R_B, \text{ тогда } t_{зд} \approx \tau_{BX} \left[\frac{U_{БЭ ПОР} + |U_{зап}|}{U_{ОТП}} \right].$$

Из полученных формул и из временных диаграмм видно, что для уменьшения $t_{зд}$ можно увеличивать отпирающий базовый ток (увеличивая $U_{ОТП}$ или уменьшая R_B), уменьшать постоянную времени входной цепи (выбирая транзистор с меньшими ёмкостями $C_{ЭБ}$ и $C_{КБ}$, а также уменьшая R_B), уменьшать (по модулю) $U_{зап}$.

Остальные три характерных процесса будем рассматривать, решая так называемое **уравнение заряда**:

$$i_B(t) = C_{ЭБ} \frac{dU_{ЭБ}}{dt} + C_{КБ} \frac{dU_{КБ}}{dt} + \frac{dQ_B}{dt} + \frac{Q_B}{\tau_\beta} \quad (9.1)$$

Смысл этого уравнения: ток базы транзистора определяется зарядом емкостей транзистора (первые 2 слагаемых), изменением пространственного заряда в базе (3-е слагаемое) и рекомбинацией заряда в базе (4-е слагаемое). $\tau_\beta = 1/2\pi f_\beta$ – постоянная времени коэффициента передачи базового тока.

Нарастание тока коллектора. В момент t_2 (рис. 9.3) транзистор открывается, т. е. переходит в активный режим. Начинается плавный рост коллекторного тока, который прекращается в момент t_3 , когда транзистор переходит в режим насыщения. Рассматривая процесс нарастания коллекторного тока, следует учесть: так как эмиттерный переход открыт, то напряжение на нем изменяется незначительно, тогда первым слагаемым в уравнении заряда можно пренебречь. Также приближенно можно считать, что базовый ток меняется незначительно, и полагать его равным $I_{Б.отп}$. Кроме того, можно учесть

$$Q_K = \tau_\beta i_K(t) = \tau_\beta \frac{i_K(t)}{\beta}, \quad \frac{dU_{КБ}}{dt} = R_K \frac{di_K}{dt} \quad (9.2)$$

Тогда (9.1) запишется в виде

$$I_{Б.отп} = R_K C_{КБ} \frac{di_K(t)}{dt} + \frac{\tau_\beta}{\beta} \frac{di_K(t)}{dt} + \frac{i_K(t)}{\beta},$$

$$\text{или } \beta I_{Б.отп} = (\beta R_K C_{КБ} + \tau_\beta) \frac{di_K(t)}{dt} + i_K(t) \quad (9.3)$$

Здесь и далее для удобства будем за начальный момент времени принимать начало рассматриваемого процесса (рис. 9.5, а), аналогично тому, как поступали при рассмотрении задержки включения. Момент $t=0$ на рис. 9.5, а соответствует моменту t_1 на рис. 9.3, момент t_H на рис. 9.5, а – моменту t_3 на рис. 9.3.

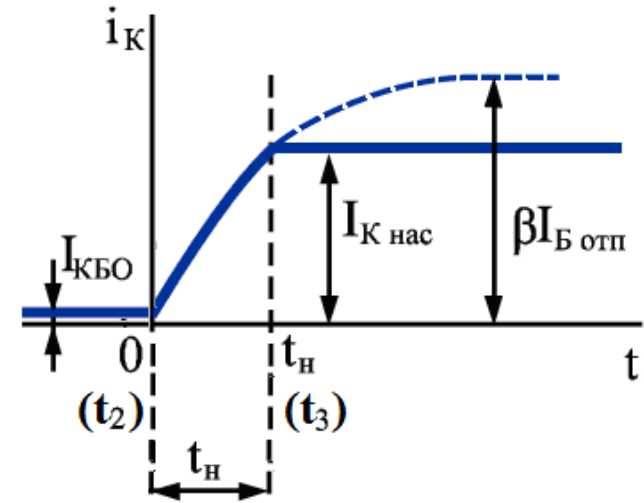


Рис. 9.5,а К расчёту времени нарастания коллекторного тока t_H

Решение (9.3) с учетом нулевых начальных условий в момент t_2 (рост тока коллектора начинается практически от нуля) записывается следующим образом:

$$i_K(t) = \beta I_{B\text{отп}} \left(1 - \exp\left(-\frac{t}{\tau_{\text{ЭКВ}}}\right) \right), \quad (9.4)$$

т. е. коллекторный ток плавно нарастает с эквивалентной постоянной времени $\tau_{\text{ЭКВ}} = \tau_\beta + \beta R_K C_{KB}$ от 0, асимптотически стремясь к уровню $\beta I_{B\text{отп}}$. В момент t_3 коллекторный ток достигает уровня I_{KH} и прекращает свой рост. При этом в базу поступает граничный заряд $Q_{ГР} = Q_B(t_H) = \tau_\beta I_{BH} = \tau_\beta \frac{I_{KH}}{\beta}$. С учетом этого, из (9.4) можно получить формулу для расчёта времени нарастания коллекторного тока:

$$t_H = \tau_{\text{ЭКВ}} \ln \left[\frac{\beta I_{B\text{отп}}}{\beta I_{B\text{отп}} - I_{KH}} \right] = -\tau_{\text{ЭКВ}} \ln \left[1 - \frac{1}{S} \right] \quad (9.5)$$

Из полученных результатов следует, что для уменьшения t_H можно увеличить степень насыщения (**каким образом – рассмотреть самостоятельно**) или выбрать транзистор с более высоким быстродействием (с меньшими емкостями переходов и с более высокой f_β). Отметим, что изменение некоторых элементов ключа неоднозначно влияет на t_H . Например, при увеличении R_K с одной стороны уменьшается I_{KH} , что ведет к уменьшению t_H ; с другой стороны, при этом увеличивается $\tau_{\text{ЭКВ}}$, что приводит к увеличению t_H .

После прекращения роста коллекторного тока (момент t_3) продолжается накопление заряда в базе: заряд, поступающий в базу, продолжает увеличиваться с постоянной времени τ_{HAK} , обычно превышающей τ_β . В течение интервала (2...3) $\tau_{\text{нак}}$ заряд в базе перестает расти, достигнув максимального значения $Q_{HAK} = \tau_{HAK} I_{\text{б.отп}}$.

Рассасывание заряда в базе. Несмотря на подачу на вход запирающего напряжения, на интервале $t_4 - t_5$ транзистор остается открытым. В базовой цепи протекает запирающий ток $I_{БЗАП} \approx U_{ЗАП}/R_B$, который обусловлен движением носителей заряда, накопленных в базе на интервале $t_3 - t_4$, обратно в эмиттер (рассасывание заряда в базе); направление этого тока противоположно $I_{БОП}$.

Уравнение заряда может быть получено исходя из (9.1) с учётом того, что на данном интервале напряжения на переходах транзистора изменяются незначительно (первые 2 слагаемых (9.1) могут не учитываться). Кроме того, вместо $\tau_{ЭКВ}$ вводится $\tau_{НАК}$. Тогда

$$\frac{dQ_B}{dt} + \frac{Q_B}{\tau_{НАК}} = -I_{БЗАП} \quad (9.6)$$

Изменение заряда в базе на интервале $t_4 - t_5$ показано на рис. 9.5, б. Аналогично предыдущему случаю, переносим начальный момент времени таким образом, что момент $t=0$ на рис. 9.5, б соответствует моменту t_4 на рис. 9.3, момент t_p на рис. 9.5, б - моменту t_5 на рис. 9.3. С учётом начального условия $Q(0)=Q_{НАК} = \tau_{НАК} I_{БОП}$ решение (9.6) записывается следующим образом:

$$Q_B(t) = \tau_{НАК} I_{БОП} \exp\left(-\frac{t}{\tau_{НАК}}\right) - \tau_{НАК} I_{БЗАП} \left(1 - \exp\left(-\frac{t}{\tau_{НАК}}\right)\right) \quad (9.7)$$

Заряд в базе уменьшается с постоянной времени $\tau_{НАК}$, стремясь к физически недостижимому значению $-\tau_{НАК} I_{БЗАП}$ и в момент $t=t_p$ достигает значения $Q_{ГР} = \tau_{\beta} I_{БН} = \tau_{\beta} \frac{I_{КН}}{\beta}$. С учетом этого из (9.7) можно получить формулу для расчёта t_p

$$t_p = \tau_{НАК} \ln \left(\frac{I_{БОП} - I_{БЗАП}}{I_{БН} - I_{БЗАП}} \right) = \tau_{НАК} \ln \left(\frac{|I_{БОП}| + |I_{БЗАП}|}{|I_{БН}| + |I_{БЗАП}|} \right)$$

Можно показать, что t_p увеличивается при возрастании степени насыщения и уменьшается с увеличением $I_{БЗАП}$ по модулю (т.е. с увеличением $U_{ЗАП}$ по модулю).

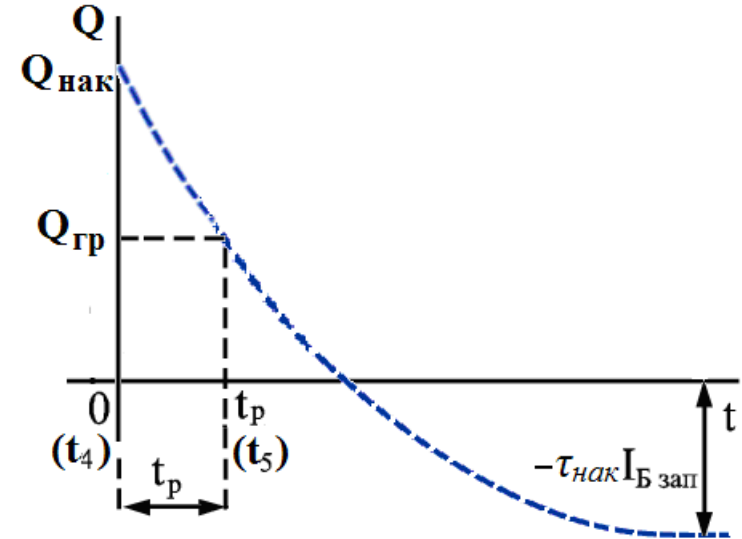


Рис. 9.5, б К расчёту времени времени рассасывания t_p

Процесс формирования спада коллекторного тока на интервале $t_5 - t_6$, аналогичен процессу нарастания коллекторного тока, но развивается в обратном направлении (рис. 9.5, в). Уравнение заряда для данного интервала аналогично (9.3) с учётом того, что ток базы изменил направление и равен $-I_{Б.ЗАП}$. Заряд в

базе плавно уменьшается от $Q_{ГР} = \tau_\beta I_{БН} = \tau_\beta \frac{I_{КН}}{\beta}$, асимптотически стремясь к $-\tau_\beta I_{Б.ЗАП}$. Одновременно коллекторный ток плавно уменьшается от $I_{КН}$, стремясь к физически недостижимому значению $-\beta I_{Б.ЗАП}$. В момент t_6 заряд в базе уменьшается до нуля, коллекторный ток уменьшается до близкого к нулю $I_{КБО}$, транзистор переходит в режим отсечки. Не вдаваясь в подробности, приведём выражение для определения времени спада

$$t_C = \tau_{ЭКВ} \ln \left(\frac{I_{БН} - I_{Б.ЗАП}}{I_{Б.ЗАП}} \right)$$

Возвращаясь к рис. 9.3, обратим внимание на то, что при запираании транзистора напряжение $U_{КЭ}$ изменяется несколько медленнее, чем коллекторный ток ($t_C' > t_C$). Причина – заряд ёмкости нагрузки C_H , которая часто присутствует в коллекторной цепи. В ряде случаев транзистор уже может быть заперт, а заряд ёмкости нагрузки ещё продолжается. Если C_H достаточно велика, то можно оценить $t_C' \approx 2,3 R_K C_H$.

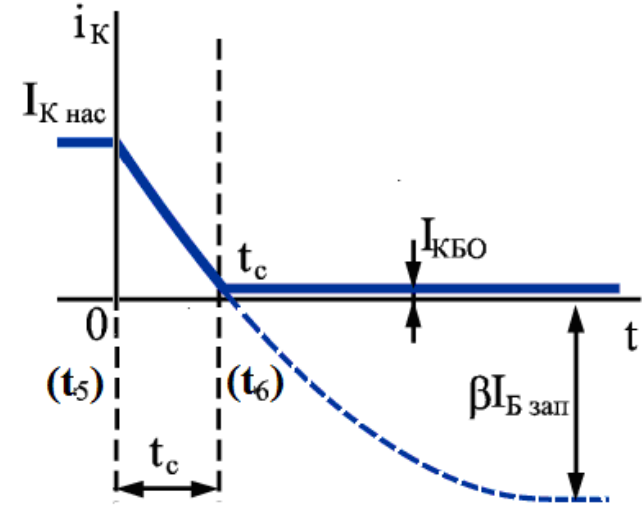


Рис. 9.5, в К расчёту времени спада коллекторного тока t_C

Варианты простых ключевых схем на биполярных транзисторах

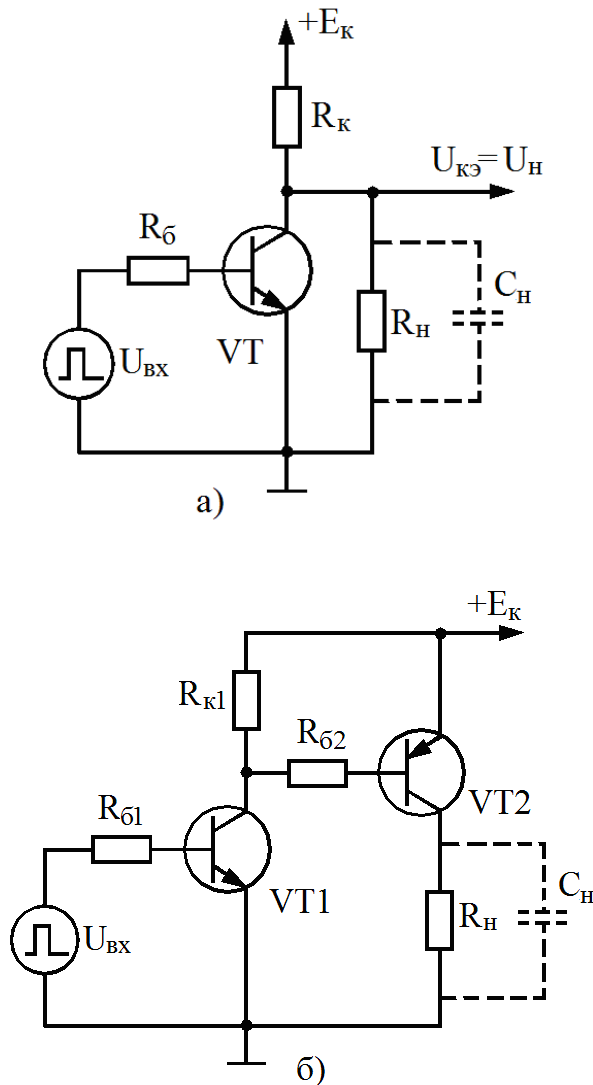


Рис. 9.6 Простейший ключ с заземлённой нагрузкой (а), ключ на двух транзисторах (б)

Ключ с «заземлённой» нагрузкой. В схеме на рис. 9.2 нагрузка включена между коллектором и питанием, т. е. является незаземлённой. Некоторые нагрузки допускают такое подключение (реле, группы светодиодов и др.), но в ряде случаев нагрузка одним из выводов должна быть подключена к общему проводу. Такая нагрузка может быть подключена к выходу ранее рассмотренной схемы, как показано на рис. 9.6, а. Нагрузка R_H оказывается включённой параллельно транзистору, тогда получаем ключ с параллельной коммутацией. Если на вход подается $U_{BX} > 0$, то транзистор открыт и насыщен, напряжение нагрузки равно $U_{KЭ\text{ НАС}}$ (близко к 0), ток нагрузки очень мал. При подаче на вход $U_{BX} < 0$ транзистор закрывается и перестает своим малым сопротивлением шунтировать R_H , через нагрузку протекает ток. Напряжение нагрузки U_H будет определяться делителем напряжения $R_K - R_H$:

$$U_H = E_K \frac{R_H}{R_K + R_H}$$

Напряжение нагрузки остается близким к E_K , если $R_H \gg R_K$. Но тогда ток нагрузки оказывается гораздо меньше тока коллектора I_{KH} , поэтому мощность, выделяемая в нагрузке, оказывается значительно меньше мощности, рассеиваемой на R_K . Таким образом, рассматриваемая схема оказывается энергетически невыгодной и в мощных ключевых схемах не используется. С уменьшением R_H напряжение нагрузки существенно уменьшается, что также можно отнести к недостаткам схемы.

Дополнив схему рис. 9.6, а еще одним транзистором, получаем энергетически более выгодную схему (рис. 9.6, б). При подаче на вход $U_{BX} \leq 0$ транзистор $VT1$ закрыт. База транзистора $VT2$ через резисторы R_{K1} и $R_{Б2}$ соединена с E_K , $U_{БЭ}$ транзистора $VT2$ близко к нулю. Поэтому $VT2$ также закрыт, ток в нагрузке практически равен нулю. При подаче на вход напряжения $U_{BX} > 0$ транзистор $VT1$ открыт и насыщен и через него резистор $R_{Б2}$ подключается к общему проводу. Переход эмиттер-база $VT2$ оказывается под прямым напряжением, $VT2$ открыт и насыщен, через R_H протекает ток, а напряжение нагрузки мало отличается от E_K . Отметим, что схемы рис 9.2 и 9.6, а являются инверторами (высокий уровень входного напряжения соответствует низкому уровню выходного), а схема рис. 9.6, б является неинвертирующей. Общий недостаток рассмотренных схем - замедленное изменение напряжения нагрузки при запираии транзистора, вызванное зарядом ёмкости нагрузки через R_K (рис. 9.1 и 9.6, а) или разрядом ёмкости нагрузки через R_H (рис. 9.6, б).

Двухтактные ключи на биполярных транзисторах. В таких ключах выходная цепь выполняется на двух транзисторах, которые находятся в противоположных состояниях. Примеры таких схем приведены на рис. 9.7. Сравнивая с рис. 9.1, заметим, что в таких ключах реализована последовательно-параллельная коммутация: один из транзисторов включён последовательно с нагрузкой, другой – параллельно нагрузке.

На рис. 9.7, а приведена схема двухтактного ключа на комплементарных транзисторах (транзисторах разного типа проводимости, т.е. n-p-n и p-n-p). Она может быть получена из схемы рис. 9.6, б введением дополнительного транзистора $VT3$, который подключается параллельно нагрузке. При подаче на вход напряжения $U_{BX} > 0$ транзистор $VT1$ открыт и насыщен, поэтому также открыт и насыщен $VT2$, через него нагрузка запитывается от источника питания. Транзистор $VT3$ закрыт и не влияет на работу схемы. Если $U_{BX} \leq 0$, то транзисторы $VT1$ и $VT2$ закрыты, нагрузка отключается от источника питания. С коллектора $VT1$ напряжение близкое к E_K через резистор R_{B3} подается на базу $VT3$, переводя его в режим насыщения. Таким образом, происходит быстрый разряд ёмкости нагрузки через очень малое сопротивление насыщенного $VT3$, поэтому существенно уменьшается время спада напряжения нагрузки.

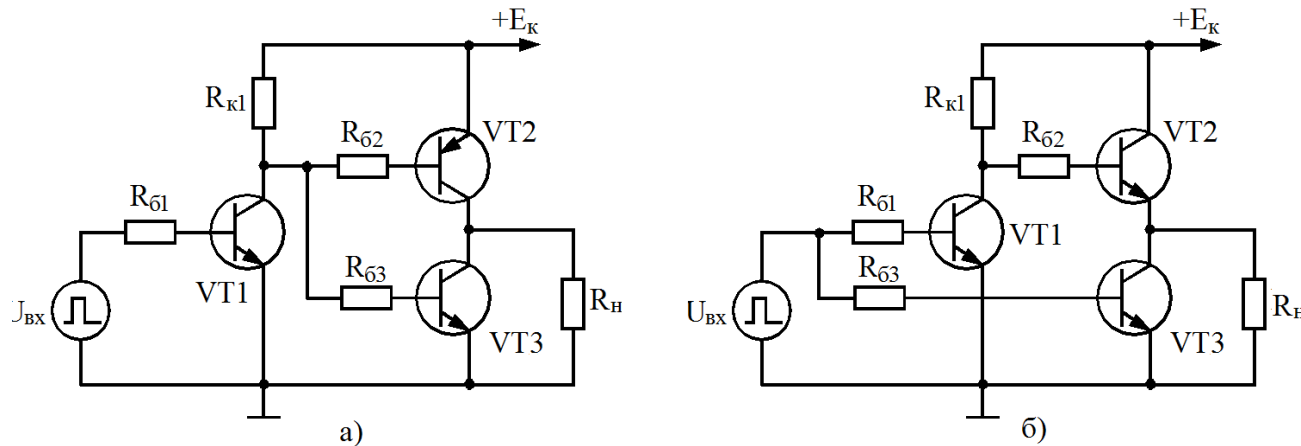


Рис. 9.7 Двухтактный ключ на комплементарных транзисторах (а) и транзисторах одного типа проводимости (б).

Схема двухтактного ключа может быть выполнена на транзисторах одного типа проводимости. В схеме рис 9.7, б в выходной цепи ключа установлены два n-p-n транзистора. В отличие от предыдущей схемы, в которой оба выходных транзистора включены по схеме ОЭ, в данной схеме на рис. 9.7, б «верхний» транзистор $VT2$ включен как эмиттерный повторитель. Если $U_{BX} \leq 0$, то транзисторы $VT1$ и $VT3$ закрыты. Напряжение на коллекторе $VT1$ близко к E_K . Через эмиттерный повторитель на $VT2$ это напряжение практически повторяется на нагрузке. Если $U_{BX} > 0$, то транзистор $VT1$ открыт и насыщен, напряжение на его коллекторе близко к нулю, поэтому транзистор $VT2$ закрывается и ток в нагрузке прерывается. Транзистор $VT3$ также открыт и насыщен, через его малое сопротивление также происходит быстрый разряд ёмкости нагрузки.

Понятие о мостовых ключевых схемах. Мостовые транзисторные каскады представляют собой 4 транзистора, образующие мост, к одной диагонали которого подключается источник питания, а в другую диагональ включается нагрузка. Если транзисторы работают в ключевом режиме (отсечка – насыщение), то имеем мостовую ключевую схему. Подобную схему можно получить, объединив 2 двухтактных каскада и обеспечив им противофазные входные сигналы (рис. 9.8).

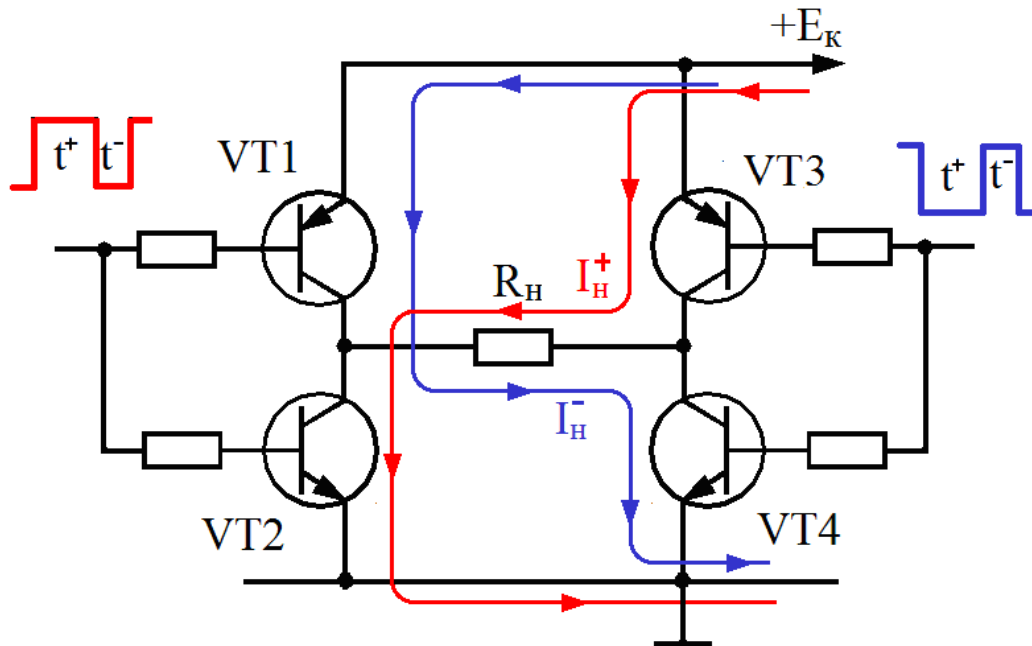


Рис. 9.8 Простейший мостовой ключ

В первый такт работы схемы с длительностью t^+ открыты и насыщены транзисторы $VT2$ и $VT3$, транзисторы $VT1$ и $VT4$ закрыты. Ток нагрузки I_H^+ протекает по цепи $+E_K - VT3 - R_H - VT2$ – общий провод (выделено красным). Во второй такт с длительностью t^- транзисторы $VT2$ и $VT3$ закрыты, $VT1$ и $VT4$ открыты и насыщены; ток нагрузки I_H^- протекает по цепи $+E_K - VT1 - R_H - VT4$ – общий провод (выделено синим), т. е. направление тока нагрузки меняется на противоположное. В отличие от простейших и двухтактных ключей, обеспечивающих в нагрузке напряжение близкое к напряжению питания, в мостовых ключевых схемах возможно получение размаха импульсов напряжения на нагрузке, соизмеримого с удвоенным напряжением питания, что является одним из достоинств мостовых схем ключей. Кроме того, мостовые ключи позволяют создавать устройства с более широкими функциональными возможностями.

Проиллюстрируем это на упрощенных примерах управления двигателями постоянного тока. Можно включить двигатель в коллекторную цепь простейшего одноконтурного ключа. На вход ключа подается последовательность импульсов постоянной и достаточно высокой частоты (единицы кГц) и регулируемой длительности. При увеличении длительности импульсов растет среднее значение тока двигателя, следовательно растёт частота вращения вала двигателя. Однако при изменении скорости вращения направление вращения остается неизменным. Включая двигатель в схему мостового ключа, кроме регулировки частоты вращения получаем возможность менять направление вращения: если $t^+ > t^-$, то вал двигателя вращается в одну сторону если $t^+ < t^-$, - то в другую. Если $t^+ = t^-$, то средний ток обмотки двигателя равен нулю и вал двигателя не вращается.

Недостатки ключей на биполярных транзисторах. Биполярный транзистор – прибор, управляемый входным током. Соотношение выходного и входного токов определяется величиной β (десятки – сотни), поэтому при больших токах нагрузки входной ток также может быть значительным. Это налагает дополнительные требования по нагрузочной способности к источнику управляющего сигнала. Маломощные цифровые и аналоговые ИМС не могут быть использованы для непосредственного управления мощными ключами на биполярных транзисторах, в таких случаях приходится использовать промежуточные ключи. По этой причине в мощных ключевых схемах биполярные транзисторы практически полностью вытеснены полевыми транзисторами, а также транзисторами со статической индукцией и биполярными транзисторами с изолированным затвором. Еще один недостаток – наличие значительного времени рассасывания, которое часто превышает время задержки, фронта и спада. Особенно сильно этот недостаток проявляется в двухтактных ключах: если один из транзисторов открывается, а другой из-за задержки выключения также остаётся открытым, то в течение интервала рассасывания открыты оба транзистора и через них протекает импульс сквозного тока, величина которого ограничена очень малым сопротивлением открытых транзисторов. При этом растёт мощность, выделяемая на транзисторах, что может привести к выходу транзисторов из строя.

Ключи на полевых транзисторах

Основное преимущество полевых транзисторов перед биполярными, которое проявляется при их использовании практически во всех типах электронных устройств – очень малые входные токи. Особенно это важно при построении мощных ключевых схем, коммутирующих токи до сотен ампер. Кроме того, полевые транзисторы более устойчивы к перегрузкам, что также делает предпочтительным их применение в мощных ключах, являющихся основой импульсных устройств электропитания и управления. Однако полевые транзисторы могут использоваться и в маломощных ключевых схемах. В частности, значительная часть цифровых ИМС построена на комплементарных полевых транзисторах (ИМС КМОП), работающих в ключевом режиме.

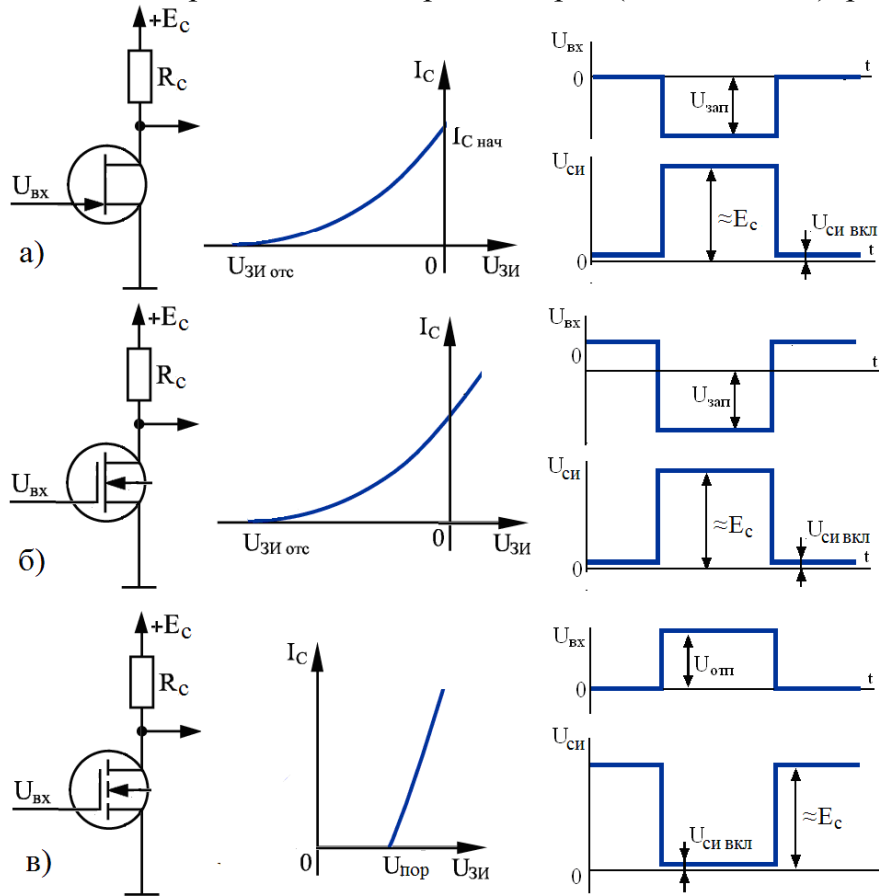


Рис. 9.9 Работа ключей на полевых транзисторах различных типов: на полевом транзисторе с управляющим переходом (а), полевом транзисторе со встроенным (б) и индуцированным (в) каналом.

Существует несколько типов полевых транзисторов, и все они могут работать в ключевом режиме, но некоторые типы полевых транзисторов для этого оказываются менее удобными. На рис. 9.9 показаны схемы простейших ключей на полевом транзисторе с управляющим переходом ПТУП (рис. 9.9,а), на полевом транзисторе с изолированным затвором ПТИЗ со встроенным (рис. 9.9, б) и индуцированным (рис.9.9. в) каналом, ВАХ передачи транзисторов и упрощенные временные диаграммы работы ключей. В приведенных схемах используются транзисторы с n-каналом, включённые по схеме с общим истоком, цепь стока подключена к источнику питания положительной полярности. Из ВАХ и временных диаграмм ключа на ПТУП следует, что при нулевом входном напряжении транзистор открыт, а для запираания транзистора требуется на его затвор подать напряжение *отрицательной* полярности, по модулю превышающее напряжение отсечки $U_{зи\text{отс}}$. Для формирования такого сигнала требуется устройство с отрицательным напряжением питания, в то время как напряжение питания ключа должно быть положительным. Поэтому использование ПТУП в ключевой схеме принципиально возможно, но неудобно. Для запираания ПТИЗ со встроенным n-каналом также необходимо входное отрицательное напряжение, что создает аналогичные проблемы. ПТИЗ с индуцированным каналом заперт при $U_{вх} \leq 0$ и открывается при положительном входном напряжении, превышающем пороговое напряжение $U_{пор}$. Таким образом имеем напряжение питания и управляющее напряжение одной полярности, что более удобно. Поэтому в большинстве ключевых схем, особенно силовых, применяют ПТИЗ со встроенным каналом.

На рис. 9.10 показана схема ключа на ПТИЗ, а также показаны ВАХ транзистора с определением его режимов работы. На вход схемы подаются отпирающие импульсы положительной полярности. В цепь затвора включено сопротивление R_3 . При этом необходимости в этом резисторе нет, так как входной ток ПТИЗ чрезвычайно мал и его не надо ограничивать внешним резистором. Поэтому в схемах часто этот резистор отсутствует, и в этом случае R_3 фактически является выходным сопротивлением источника входного сигнала.

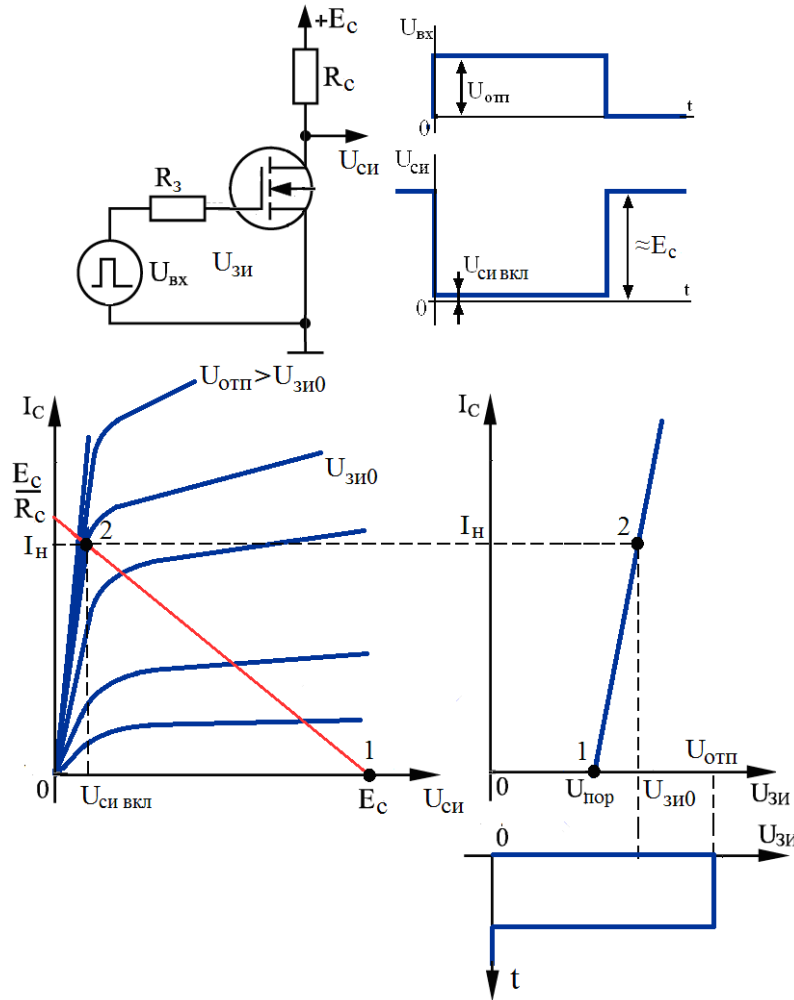


Рис. 9.10 Схема ключа на полевом транзисторе с индуцированным каналом, определение режимов работы транзистора ключа по ВАХ.

Когда входное напряжение равно 0, транзистор заперт; ток стока $I_C=0$, напряжение $U_{СИ}$ близко к E_C . На выходных ВАХ это состояние соответствует точке 1 (точка пересечения нагрузочной прямой с осью абсцисс). На ВАХ передачи это состояние также соответствует точке 1. Как следует из ВАХ передачи, транзистор открывается при подаче на затвор положительного напряжения, превышающего пороговое напряжения транзистора $U_{ПОР}$. При увеличении $U_{ВХ}$ растёт I_C и уменьшается $U_{СИ}$, т. е. рабочая точка движется вверх по нагрузочной прямой до тех пор, пока не доходит до крутой области выходной ВАХ (точка 2). Эта точка соответствует замкнутому состоянию ключа: сопротивление канала транзистора становится очень малым, поэтому на транзисторе падает очень малое напряжение $U_{СИ_ВКЛ}$.

Найдём отпирающее входное напряжение $U_{ЗИ0}$, соответствующее заданному току нагрузки I_H , (точка 2 на выходных ВАХ и ВАХ передачи). Для этого приближенно будем считать, что ВАХ передачи хорошо аппроксимируется прямой линией (как и показано на рис. 9.10). Тогда в известной формуле для крутизны транзистора бесконечно малые изменения токов и напряжений могут быть заменены на конечные приращения, определяемые как разность токов и напряжений в точках 2 и 1:

$$S = \frac{dI_C}{dU_{ЗИ}} \approx \frac{\Delta I_C}{\Delta U_{ЗИ}} = \frac{I_H}{U_{ЗИ0} - U_{ПОР}};$$

$$\text{тогда } U_{ЗИ0} = U_{ПОР} + \frac{I_H}{S} \quad (9.8), \text{ где } I_H = \frac{E_C - U_{СИ_ВКЛ}}{R_C + R_H} \approx \frac{E_C}{R_C}$$

Здесь R_K – сопротивление канала транзистора в открытом состоянии, $U_{СИ_ВКЛ}$ – падение напряжения на открытом транзисторе. Обычно $R_K \ll R_C$, поэтому $U_{СИ_ВКЛ} \ll E_C$. Для надёжного отпирания транзистора отпирающее напряжение должно превышать

$$U_{ЗИ0}. \text{ Обычно выбирают } U_{ОП} > 1,5 \left[U_{ПОР} + \frac{I_H}{S} \right].$$

Переходные процессы в ключе на полевом транзисторе

Можно выделить несколько характерных временных интервалов (рис. 9.11).

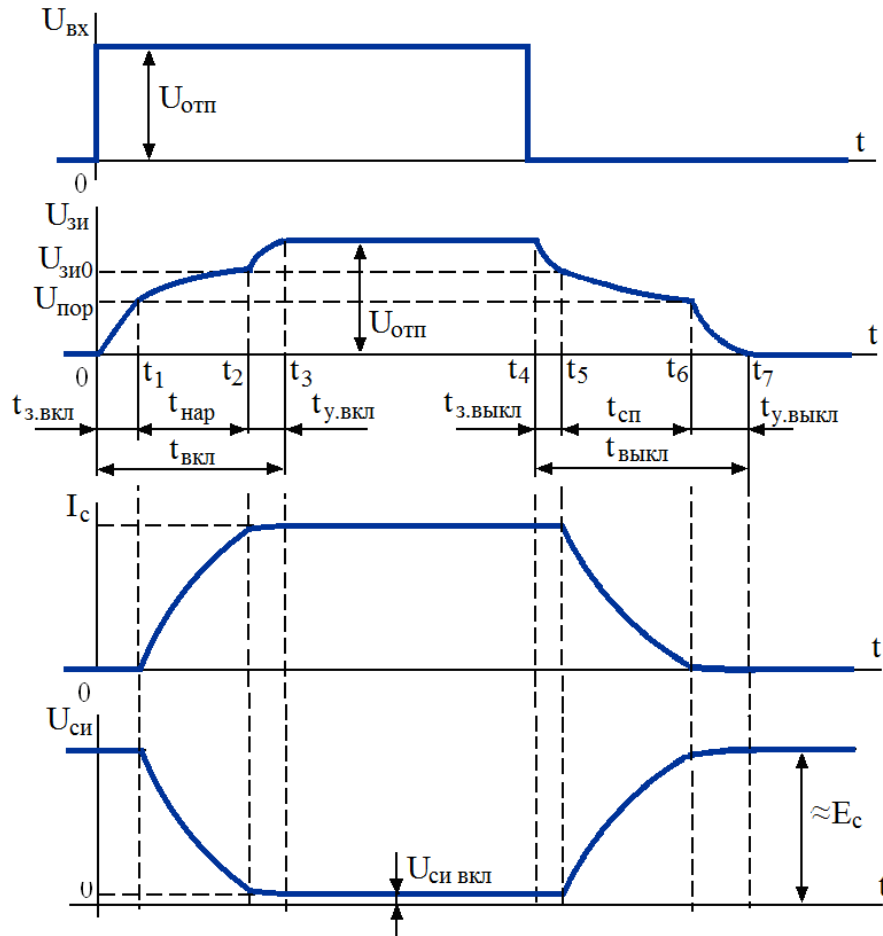


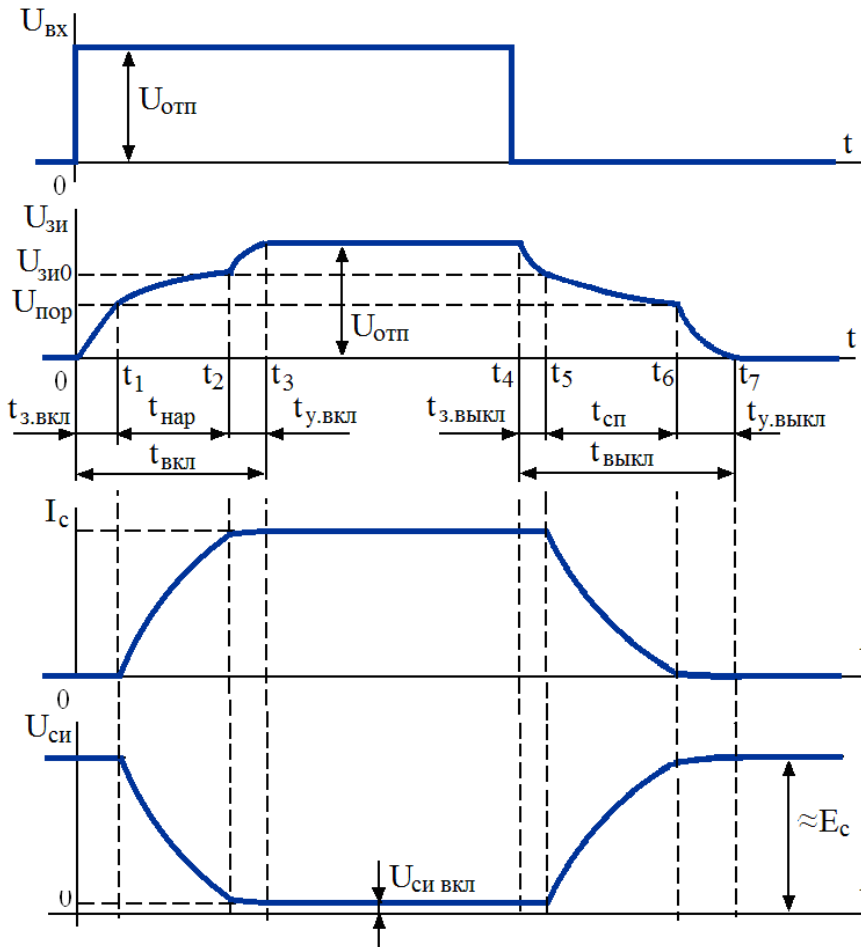
Рис. 9.11 Переходные процессы в ключе на биполярном транзисторе

Задержка включения (интервал $0 \dots t_1$). В момент $t=0$ на вход подается импульс отпирающего напряжения амплитудой $U_{OTП}$. Начинается заряд входной емкости транзистора через сопротивление R_3 , напряжение $U_{ЗИ}$ плавно нарастает с постоянной времени $\tau_{BX} = R_3 C_{BX} = R_3 (C_{ЗИ} + C_{ЗC})$, асимптотически стремясь к $U_{OTП}$. Транзистор остается запертым, пока в момент t_1 $U_{ЗИ}$ не превысит $U_{ПОР}$. Поэтому в течение интервала $t_{3.ВКЛ}$ (время задержки включения) ток стока остается равным нулю, а напряжение $U_{СИ}$ остается практически равным E_C .

Наращение выходного тока (интервал $t_1 \dots t_2$). В момент t_1 $U_{ЗИ}$ становится больше $U_{ПОР}$ и транзистор переходит в активный режим. Это значит, что схема фактически представляет собой не ключ, а инвертирующий усилитель. Характерной особенностью инвертирующих усилителей является эффект Миллера (см. прошлый семестр, ЭИМЭ), из-за которого существенно возрастает входная ёмкость транзистора:

$$C_{BX}^* = C_{ЗИ} + (1 + |K|) C_{ЗC},$$

где $K = SR_C$ - коэффициент усиления усилителя. Т. к. $|K| \gg 1$, поэтому $C_{BX}^* \gg C_{BX}$. Постоянная времени входной цепи транзистора $\tau_{BX}^* = R_3 C_{BX}^*$ заметно возрастает по сравнению с τ_{BX} , и на интервале $t_1 \dots t_2$ рост $U_{ЗИ}$ существенно замедляется. Рост $U_{ЗИ}$ сопровождается возрастанием тока I_C и уменьшением $U_{СИ}$. Время нарастания тока стока $t_{наp}$, определяемое как длительность интервала $t_1 \dots t_2$, как правило, существенно превышает $t_{3.ВКЛ}$. Значения S , $C_{ЗИ}$ и $C_{ЗC}$ (а значит и τ_{BX}^*) не являются постоянными из-за изменения напряжения между выводами транзистора, поэтому характер переходного процесса на интервале $t_1 \dots t_2$ может быть достаточно сложным, а формулы для расчёта $t_{наp}$ могут быть получены только с учетом ряда приближений.



Установка включения (интервал $t_2 \dots t_3$). В момент t_2 напряжение превышает значение $U_{ЗИ0}$, определяемое по (9.8), транзистор выходит из активного режима и эффект Миллера перестаёт действовать. Входная ёмкость уменьшается до значения, близкого к начальному $C_{ВХ} = C_{ЗИ} + C_{ЗС}$, ее заряд через R_C ускоряется и дальнейшее нарастание $U_{ЗИ}$ вновь происходит с постоянной времени $\tau_{ВХ}$. Так как точка 2, соответствующая данному режиму, находится в области выходных ВАХ, где они очень слабо расходятся, ток I_C и напряжение $U_{СИ}$ практически не изменяются. Длительность интервала $t_2 \dots t_3$ определяется как *время установления включения* $t_{У.ВКЛ}$. В момент t_3 заряд входной емкости прекращается, напряжение $U_{ЗИ}$ стабилизируется на уровне $U_{ОТП}$. Общее время включения $t_{ВКЛ} = t_{3.ВКЛ} + t_{НАР} + t_{У.ВКЛ}$. На интервале $t_3 \dots t_4$ транзистор находится в стационарном режиме, соответствующем замкнутому ключу. Через нагрузку протекает ток, определяемый напряжением питания и нагрузкой, на транзисторе падает небольшое напряжения $U_{СИ.ВКЛ}$, определяемое сопротивлением канала открытого транзистора.

Задержка выключения (интервал $t_4 \dots t_5$). В момент t_4 напряжение $U_{ВХ}$ становится равным нулю. Начинается разряд входной ёмкости транзистора, поэтому напряжение $U_{ЗИ}$ уменьшается с постоянной времени $\tau_{ВХ}$, асимптотически стремясь к нулю. Однако напряжение $U_{СИ}$ и ток I_C меняются очень мало до момента t_5 , когда $U_{ЗИ}$ становится меньше $U_{ЗИ0}$ и транзистор переходит в активный режим.

Спад выходного тока (интервал $t_5 \dots t_6$). Переход транзистора в активный режим вызывает увеличение входной емкости вследствие эффекта Миллера (аналогично стадии нарастания выходного тока), поэтому постоянная времени входной цепи $\tau_{ВХ}^*$ многократно увеличивается по сравнению с $\tau_{ВХ}$ и уменьшение $U_{ЗИ}$ существенно замедляется. Длительность интервала $t_5 \dots t_6$ определяется как *время спада выходного тока* $t_{СП}$. Синхронно с уменьшением $U_{ЗИ}$ происходит плавное уменьшение тока I_C и рост напряжения $U_{СИ}$ практически до E_C .

Установка выключения (интервал $t_6 \dots t_7$). В момент t_6 напряжение $U_{ЗИ}$ становится меньше $U_{ПОР}$. Транзистор переходит в режим отсечки и ток I_C становится близким к нулю. Эффект Миллера перестаёт действовать, поэтому входная ёмкость транзистора уменьшается и разряжается до нуля сравнительно быстро, т.е. время установления выключения $t_{У.ВЫКЛ}$ оказывается небольшим. Напряжение $U_{СИ}$ окончательно устанавливается на уровне E_C . Общее время выключения $t_{ВЫКЛ} = t_{3.ВЫКЛ} + t_{СП} + t_{У.ВЫКЛ}$.

Таким образом, длительность переходных процессов в ключе на полевом транзисторе в первую очередь зависит от емкостей $C_{зи}$ и $C_{зс}$, а также от сопротивления в цепи затвора R_3 . Отметим, что как таковой резистор в цепи затвора часто отсутствует, тогда R_3 представляет собой выходное сопротивление источника входного напряжения ключа.

Примечание. В некоторых случаях в цепь затвора все-таки устанавливают резистор R_3 . У мощных полевых транзисторов могут быть достаточно большие ёмкости $C_{зи}$ и $C_{зс}$, а значит и повышенная входная ёмкость. Заряд большой входной ёмкости сопровождается импульсом входного тока, амплитуда которого может превысить допустимый выходной ток источника входного сигнала. Чтобы предотвратить выход из строя источника входного сигнала, с помощью резистора R_3 ограничивается ток заряда входной ёмкости, но при этом снижается быстродействие ключа.