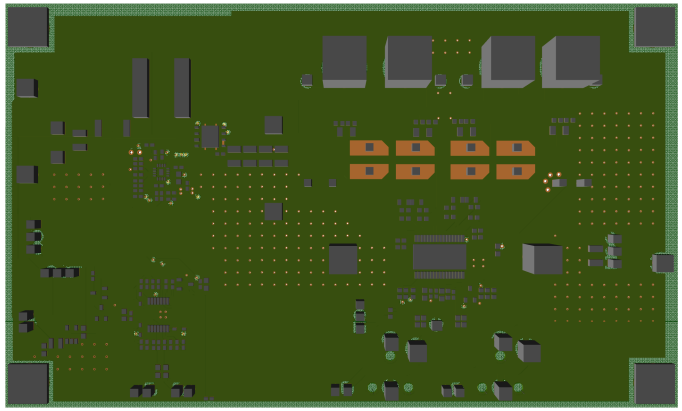
NOTES:

1. RIGID-FLEX TO BE FABRICATED USING IPC-6013, CLASS 2 STANDARDS.
2. RIGID-FLEX CIRCUIT CONTAINS UP TO 8 LAYERS IN RIGID SECTIONS AND 2 LAYERS IN FLEXIBLE SECTIONS.
3. MATERIALS:
   A. RIGID MATERIAL SHALL BE EPOXY GLASS LAMINATE PER IPC- 4101 / 24 / 26 / 99 / 101 / 126.
   B. FLEX MATERIAL SHALL BE ADHESIVELESS FLEXIBLE COPPER CLAD LAMINATE
   C. COVERLAYER TO BE .001” POLYIMIDE WITH .001” ADHESIVE
4. COPPER STARTING WEIGHT TO BE 1/2 OZ. ON ALL LAYERS WITH AN ADDITIONAL PLATING OF .001” MIN. COPPER ON OUTER LAYERS.
5. RIGID-FLEX CIRCUIT IS A MULTIPLE BEND TYPE.
6 APPLY STRAIN RELIEF OF ECCOBOND 45/15 IN RIGID-FLEX TO FLEX TRANSITION AREA APPROXIMATELY AS SHOWN.
7. MINIMUM BEND RADII TO BE 6X THICKNESS OF FLEX CIRCUIT.
8. MINIMUM LINE WIDTH .010" AND MINIMUM LINE SPACE .010".
9. MINIMUM ANNULAR RING REQUIREMENTS IN ACCORDANCE WITH IPC-6012, CLASS 2, TANGENCY WITH NO BREAKOUT.
10. UNLESS OTHERWISE SPECIFIED HOLE TOLERANCES ARE +/-.003".
11. FINISH: AFTER COPPER PLATING PLATE ENIG, PER IPC-4552.
12. SOLDER MASK RIGID SECTION BOTH SIDES LPISM GREEN (SOLDER MASK OVER BARE COPPER).
13. RoHS MATERIALS REQUIRED.
14. OVERALL THICKNESS OF FLEX LAYERS SHALL NOT EXCEED .009".
15. SILKSCREEN COLOR WHITE ON TOP SIDE OF BOARD.
16. ALL BOARD DIMENSIONS SPECIFIED BY DWG IN ATTACHED FILE TEST. PDF. (DIMENSIONS IN GERBERS FOR REFERENCE ONLY.)
17. FOR ANY DIMENSIONS NOT IN DWG TEST.PDF USE GERBER DATA.
18. VENDOR TO PRIMARY DRILL ALL HOLES (NON-PLATED HOLES SHALL BE TENTED.)
19. MAXIMUM OF 1 X-OUTS ALLOWED IN ARRAY.

NOTES: UNLESS OTHERWISE SPECIFIED

1. MAT'L: Copper clad plated sheet per MIL-P-13949/4, Type GFM,
   A. Copper Weight:
      a) Outer Layers 1.5 OZ.
      b) Inner Plane Layers 1 OZ.
      c) Inner Signal Layers 1 OZ.
   B. Laminate using Pre-Preg Material Per MIL-P-13949/12, Type PC-GF. Tg minimum 170 deg C.
2. Overall Board thickness to be .093 +/- .009.
3. Unless otherwise specified all hole dimensions apply after platting. All plated through holes to have a minimum of .001 copper.
4. All holes shall be located within .003 diameter of true position. Layer to layer registration shall be within .005. All holes surrounded by land shall have a minimum annular ring of .001. Tangency on holes with breakout is acceptable.
5. Conductor widths and spacing shall be within +/- 20% of artwork originals.
6. Apply solder mask (liquid photo imageable) over bare copper, solder mask to be per IPC-SM-84D, Type B, Class 3, Color: Transparent Green. All exposed conductive surfaces to be solder coated.
7. Ware or twist of board shall not exceed .0075 inch per inch.



Drill Chart

Qty	Size	Sym	Plated	Tolerance
68	0.008		Yes	+0/-0.008
18	0.008		Yes	+0/-0.008
582	0.009		Yes	+0/-0.009
56	0.010		Yes	+0/-0.010
10	0.012		Yes	+0/-0.012
2	0.015		Yes	+0/-0.015
12	0.020		Yes	+0/-0.020
4	0.035		Yes	+/-0.003
54	0.040		Yes	+0/-0.040
8	0.078		No	+/-0.002
4	0.082		No	+/-0.002
8	0.082		Yes	+0/-0.082
10	0.098	A	Yes	+0/-0.098
4	0.113	B	Yes	+0/-0.113
4	0.115	C	Yes	+0/-0.115
8	0.126	D	Yes	+0/-0.126
8	0.144	E	Yes	+0/-0.144

РАЗМЕРЫ И ДРУГИЕ ХАРАКТЕРИСТИКИ ПЕЧАТНОЙ ПЛАТЫ ВВОДЯТСЯ ВРУЧНУЮ

TOLERANCE ON:		
1%	1%	1%

MATL	N/A		
HARD	1 CLASS	CASE DEPTH	1.65 mm
SURF TREAT	FR4		

NEXT ASSY	USED ON
APPLICATION	

REVISIONS			
REV	DESCRIPTION	DATE	APPROVED

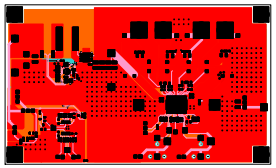
DRAWN	DATE 26.06.24	TITLE: TIDA050024
ENGINEER Babriki	DATE	
CHECKED Molganov A.A.	DATE	
APPROVED N/A	DATE	SIZE C; CAGE CODE; DWG YES; REV A
ISSUED Martynov G.A.	DATE	SCALE 1 : 1; SHEET 1 OF 1

ОБЩИЙ СЛОЙ ГАБАРИТА ПЕЧАТНОЙ ПЛАТЫ

Габарит печатной платы представляет собой графический примитив для описания общего слоя печатной платы и формы печатной платы

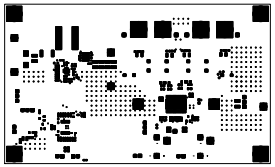
ДИЭЛЕКТРИЧЕСКИЙ СЛОЙ ПЕЧАТНОЙ ПЛАТЫ

Данный чертёж описывает положение диэлектрического слоя относительно общего габарита печатной платы и слоя меди (Верхний слой)



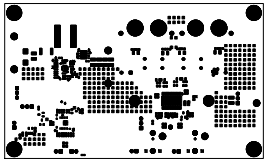
ВЕРХНИЙ СЛОЙ ПЕЧАТНОЙ ПЛАТЫ И ПРОВОДНИКИ

Данный чертёж описывает положение элементов проводников, отверстий и переходных положений относительно общего габарита печатной платы и слоя меди (Верхний слой)



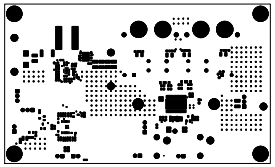
СХЕМАТИЧЕСКОЕ РАСПОЛОЖЕНИЕ ЭЛЕМЕНТОВ

Данный чертёж описывает положение всех элементов на печатной плате в соответствии с физическими размерами печатной платы и её формы



СЛОЙ СВЕРЛЕНИЯ ПЕЧАТНОЙ ПЛАТЫ

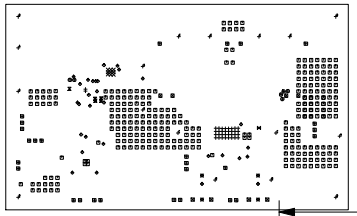
Данный чертёж описывает положение проводников, отверстий и переходных положений относительно общего габарита печатной платы и слоя меди (Верхний слой)



СЛОЙ СВЕРЛЕНИЯ ПЕЧАТНОЙ ПЛАТЫ (ДЛЯ ЧПУ-СТАНКОВ)

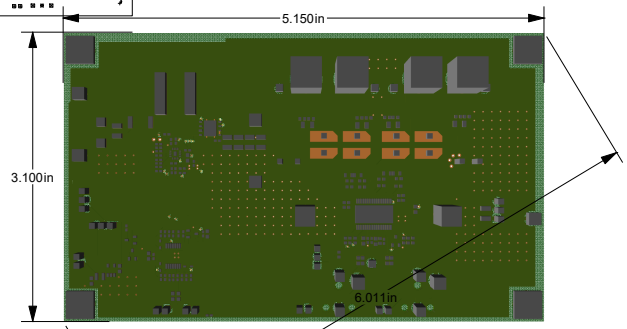
Данный чертёж описывает положение отверстий и переходных положений для дальнейшего производства печатной платы на станке

Drill Chart				
Qty	Size	Sym	Plated	Tolerance
68	0.008		Yes	+0/-0.008
18	0.008		Yes	+0/-0.008
582	0.009		Yes	+0/-0.009
56	0.010		Yes	+0/-0.010
10	0.012		Yes	+0/-0.012
2	0.015		Yes	+0/-0.015
12	0.020		Yes	+0/-0.020
4	0.035		Yes	+/-0.003
54	0.040		Yes	+0/-0.040
8	0.078		No	+/-0.002
4	0.082		No	+/-0.002
8	0.082		Yes	+0/-0.082
10	0.098	A	Yes	+0/-0.098
4	0.113	B	Yes	+0/-0.113
4	0.115	C	Yes	+0/-0.115
8	0.126	D	Yes	+0/-0.126
8	0.144	E	Yes	+0/-0.144



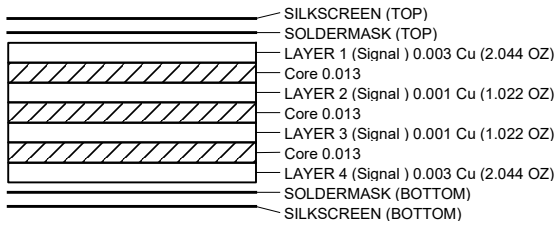
СЛОЙ ПЕРЕХОДНЫХ ОТВЕРСТИЙ И ГАБАРИТА ПЕЧАТНОЙ ПЛАТЫ

Данный чертёж описывает положение отверстий и переходных положений относительно общего описания всех механических манипуляций с печатной платой (сверление, размещение компонентов и т.д.)



Process Step Chart			
Color	Ref. Des.	Part Name	Description
	ProcessStep	PartsList.PartName	ProcessSteps.GroupName

LAYER STACK-UP



PCB Materials Table		
Material Name	**Material Type**	**Qty**
Copper	Conductor	4
Dielectric Core	Dielectric Rigid Core	2
FR-4	Dielectric Rigid Core	1
Silkscreen White	Silkscreen	AR
Solder Resist	SolderMask	AR
Solderpaste	Solderpaste	2

РАЗМЕРЫ И ДРУГИЕ ХАРАКТЕРИСТИКИ ПЕЧАТНОЙ ПЛАТЫ ВВОДЯТСЯ ВРУЧНУЮ

TOLERANCE ON:		
1%	1%	1%

MATL	N/A		
HARD	1 CLASS	CASE DEPTH	1.65 mm
SURF TREAT	FR4		

REVISIONS			
REV	DESCRIPTION	DATE	APPROVED

NEXT ASSY	USED ON
APPLICATION	

DRAWN	DATE 26.06.24	TITLE	TIDA050024
ENGINEER Babriki	DATE		
CHECKED Molganov A.A.	DATE		
APPROVED N/A	DATE	SIZE C / CAGE CODE / DWG YES	REV A
ISSUED Martynov G.A.	DATE	SCALE 1 : 1	SHEET 1 OF 1