

Notatki: Organizacja i Architektura Komputerów

Twoje Imie i Nazwisko

January 16, 2025

Contents

1	Reprezentacja informacji w komputerze - arytmetyka i logika	2
1.1	Systemy liczbowych	2
1.2	Arytmetyka binarna	2
1.3	Reprezentacja liczb ze znakiem	3
1.4	Operacje logiczne	3
2	Układy kombinacyjne i sekwencyjne (analiza działania i projektowanie)	5
2.1	Układy kombinacyjne	5
2.2	Układy sekwencyjne	6
3	Jednostka centralna i pamięć	7
3.1	Jednostka centralna (CPU)	7
3.2	Pamięć	8
4	Organizacja równoległa	9
4.1	Podstawowe pojęcia i cele	9
4.2	Poziomy równoległości	9
4.3	Architektury równoległe	9
4.4	Implementacja i wyzwania	9
5	Podsumowanie	10

1 Reprezentacja informacji w komputerze - arytmetyka i logika

1.1 Systemy liczbowych

System binarny (dwójkowy)

Opis: W systemie binarnym używamy tylko dwóch cyfr: **0** i **1**. Każda pozycja reprezentuje potęgę liczby 2.

Przykład obliczenia:

Liczba binarna: 1011_2

$$1 \times 2^3 = 8, \quad 0 \times 2^2 = 0, \quad 1 \times 2^1 = 2, \quad 1 \times 2^0 = 1$$

$$\text{Suma: } 8 + 0 + 2 + 1 = 11_{10}$$

System dziesiętny

Opis: Używamy dziesięciu cyfr (0-9), gdzie każda pozycja jest potęgą 10.

Przykład: Liczba 235_{10} oznacza:

$$2 \times 10^2 = 200, \quad 3 \times 10^1 = 30, \quad 5 \times 10^0 = 5$$

$$\text{Suma: } 200 + 30 + 5 = 235$$

System szesnastkowy (heksadecymalny)

Opis: Używamy 16 symboli: 0-9 oraz A, B, C, D, E, F (gdzie $A = 10, B = 11, \dots, F = 15$). Każda pozycja jest potęgą 16.

Przykład obliczenia: Liczba $1A3_{16}$

$$1 \times 16^2 = 1 \times 256 = 256, \quad A (10) \times 16^1 = 10 \times 16 = 160, \quad 3 \times 16^0 = 3$$

$$\text{Suma: } 256 + 160 + 3 = 419_{10}$$

1.2 Arytmetyka binarna

Dodawanie binarne

Zasada: Podobnie jak w systemie dziesiętnym, ale reguły są następujące:

$$0 + 0 = 0, \quad 0 + 1 = 1, \quad 1 + 0 = 1, \quad 1 + 1 = 10_2 \quad (\text{zapisujemy 0, przenosimy 1})$$

Przykład: Dodawanie $1011_2 + 1101_2$

Rozpisanie kolumnami:

$$\begin{array}{r} 1 \ 0 \ 1 \ 1 \\ + 1 \ 1 \ 0 \ 1 \\ \hline 1 \ 1 \ 0 \ 0 \end{array}$$

Objaśnienie:

- **Kolumna 0 (LSB):** $1 + 1 = 10_2 \rightarrow$ zapisujemy 0, przenosimy 1.

- **Kolumna 1:** $1 + 0 + \text{przeniesienie } 1 = 10_2 \rightarrow$ zapisujemy 0, przenosimy 1.
- **Kolumna 2:** $0 + 1 + \text{przeniesienie } 1 = 10_2 \rightarrow$ zapisujemy 0, przenosimy 1.
- **Kolumna 3:** $1 + 1 + \text{przeniesienie } 1 = 11_2 \rightarrow$ zapisujemy 1, przenosimy 1.
- Dodatkowy bit przeniesienia: wynik to 11000_2 .

Odejmowanie binarne

Metoda pożyczkowa: Działa analogicznie do odejmowania w systemie dziesiętnym. Jeśli dolny bit jest większy od górnego, pożyczamy z kolejnej kolumny.

Przykład: Odejmowanie $1010_2 - 0111_2$

(Szczegółowy schemat obliczeń można przedstawić przy użyciu tabeli pożyczek dla każdej kolumny.)

1.3 Reprezentacja liczb ze znakiem

Kod uzupełnień do dwóch (2's complement)

Cel: Umożliwienie reprezentacji liczb dodatnich i ujemnych.

Metoda:

1. Zapisz wartość dodatnia w systemie binarnym.
2. Zaneguj wszystkie bity (0 na 1 i 1 na 0).
3. Dodaj 1 do uzyskanego wyniku.

Przykład: Reprezentacja liczby -5 w 8-bitowym systemie.

1. Liczba 5: 00000101_2 .
2. Negacja: 11111010_2 .
3. Dodanie 1:

$$\begin{array}{r} 11111010_2 \\ + 00000001_2 \\ \hline 11111011_2 \end{array}$$

Wynik: 11111011_2 reprezentuje -5 .

1.4 Operacje logiczne

Podstawowe operatory logiczne

AND (koniunkcja): Wynik **1** tylko, gdy oba bity są **1**.

$$1 \text{ AND } 1 = 1, \quad 1 \text{ AND } 0 = 0.$$

OR (alternatywa): Wynik **1** gdy przynajmniej jeden z bitów jest **1**.

$$1 \text{ OR } 0 = 1, \quad 0 \text{ OR } 0 = 0.$$

NOT (negacja): Odwraca wartość bitu.

NOT 1 = 0, NOT 0 = 1.

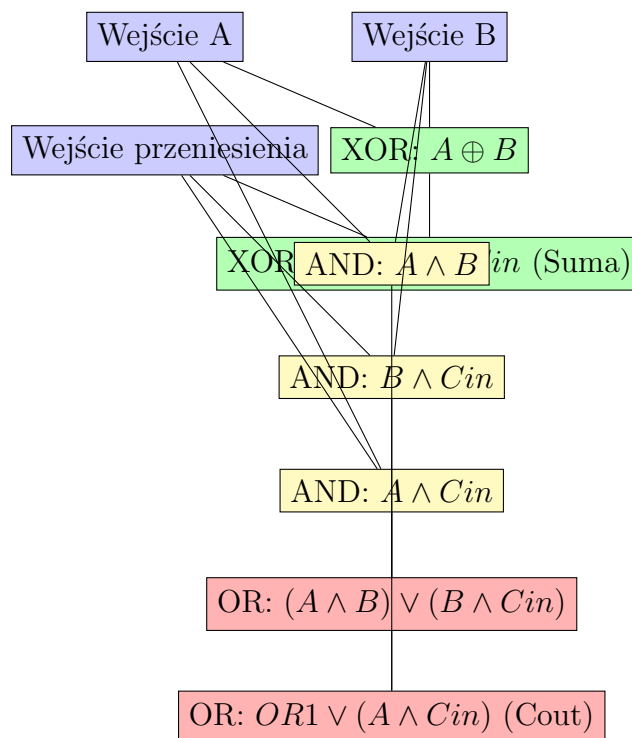
XOR (alternatywa wykluczająca): Wynik 1, jeżeli bity są różne.

1 XOR 0 = 1, 1 XOR 1 = 0.

Schemat operacji logicznych

A	B	A AND B	A OR B	A XOR B	NOT A
0	0	0	0	0	1
0	1	0	1	1	1
1	0	0	1	1	0
1	1	1	1	0	0

Schemat blokowy sumatora bitowego



Przykładowe pytania – Reprezentacja informacji

1. **Pytanie:** Jaka wartość w systemie dziesiętnym ma liczba binarna 1101₂?

Odpowiedź:

$$1101_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = 8 + 4 + 0 + 1 = 13_{10}$$

2. **Pytanie:** Opisz krok po kroku, jak uzyskać reprezentację liczby -5 w 8-bitowym systemie za pomocą kodu uzupełnień do dwóch.

Odpowiedź:

- Zapisz 5 w postaci 8-bitowej: 00000101₂.
- Zaneguj wszystkie bity: 11111010₂.

- Dodaj 1: $11111010_2 + 1_2 = 11111011_2$.

3. **Pytanie:** Co daje operacja XOR oraz podaj przykład działania dla bitów 1 i 0.

Odpowiedź: Operacja XOR daje wartość 1 wtedy, gdy bity są różne, czyli:

$$1 \text{ XOR } 0 = 1.$$

2 Układy kombinacyjne i sekwencyjne (analiza działania i projektowanie)

2.1 Układy kombinacyjne

Definicja

Opis: Układy kombinacyjne to układy, których wyjścia zależą wyłącznie od aktualnych stanów wejść. Nie posiadają elementu pamięci, więc przy zmianie wejść natychmiast następuje zmiana wyjść.

Projektowanie układów kombinacyjnych

1. **Tabela prawdy:** Sporządzamy tabele określające zależność między wejściami a wyjściami.
2. **Minimalizacja funkcji logicznych:** Używamy metod, takich jak mapa Karnaugh.
3. **Implementacja:** Wyrażenia logiczne implementujemy przy użyciu bramek (AND, OR, NOT, XOR, ...).

Przykłady układów kombinacyjnych

Pełny sumator (Full Adder) Wejścia: A , B , C_{in} (przeniesienie wejściowe)

Wyjścia: S (suma), C_{out} (przeniesienie wyjściowe)

Równania logiczne:

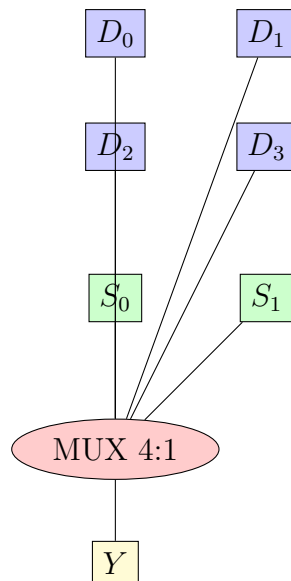
$$S = A \oplus B \oplus C_{in}$$

$$C_{out} = (A \cdot B) + (B \cdot C_{in}) + (A \cdot C_{in})$$

Multiplekser (MUX) **Opis:** Układ wybierający jeden z wielu sygnałów wejściowych w oparciu o sygnały sterujące.

Przykład: Multiplekser 4:1, który ma 4 wejścia D_0, D_1, D_2, D_3 oraz 2 sygnały wyboru S_0, S_1 . Wyjście Y odpowiada jednemu z wejść w zależności od wartości S_0 i S_1 .

Schemat Multipleksa 4:1:



2.2 Układy sekwencyjne

Definicja

Opis: Układy sekwencyjne to te, które oprócz bieżących stanów wejść, uwzględniają poprzednie stany, czyli posiadają element pamięci.

Elementy podstawowe

Przerzutniki: Podstawowe elementy pamięci przechowujące jeden bit informacji.

- **RS (Reset-Set):** Prosty w budowie, ale podatny na niejednoznaczności.
- **D (Data):** Wartość wejścia jest zapisywana przy zboczu sygnału zegarowego.
- **JK:** Ulepszona wersja przerzutnika RS.
- **T (Toggle):** Zmienia stan przy aktywnym sygnale zegara; stosowany w licznikach.

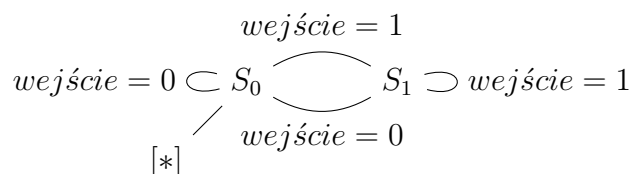
Przykłady układów sekwencyjnych

- **Licznik binarny:** Układ, który cyklicznie zwiększa wartość, zbudowany na przerzutnikach (T lub D).
- **Rejestr:** Przechowuje dane w systemie komputerowym, może być równoległy.

Projektowanie układów sekwencyjnych

1. Określ liczbę stanów – sporządź diagram stanów lub tabele przejść.
2. Określ sygnały sterujące i warunki przejść.
3. Zaimplementuj logikę przy użyciu bramek i przerzutników.

Przykładowy diagram stanów (automat sekwencyjny)



Objaśnienie: Diagram przedstawia dwa stany (S_0 i S_1) oraz przejścia zależne od wartości sygnału wejściowego.

Przykładowe pytania – Układy kombinacyjne i sekwencyjne

1. **Pytanie:** Co odróżnia układy kombinacyjne od sekwencyjnych?

Odpowiedź: Układy kombinacyjne zależą wyłącznie od bieżących stanów wejść, natomiast sekwencyjne uwzględniają również poprzednie stany (posiadają pamięć).

2. **Pytanie:** Wyprowadź równania logiczne dla pełnego sumatora.

Odpowiedź:

$$S = A \oplus B \oplus C_{in} \quad \text{oraz} \quad C_{out} = (A \cdot B) + (B \cdot C_{in}) + (A \cdot C_{in})$$

3. **Pytanie:** Jakie typy przerzutników spotykamy w układach sekwencyjnych?

Odpowiedź: Możemy spotkać: RS, D, JK oraz T. Przykładowe zastosowania to rejestry, liczniki i automaty stanów.

3 Jednostka centralna i pamięć

3.1 Jednostka centralna (CPU)

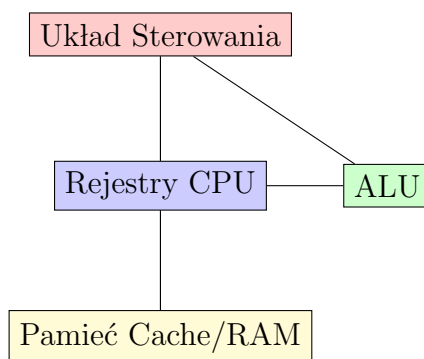
Główne składniki CPU

- **ALU (Arithmetic Logic Unit):** Wykonuje operacje arytmetyczne oraz logiczne.
- **Rejestry:** Małe, bardzo szybkie obszary pamięci w CPU (np. akumulator, licznik programu, wskaźnik stosu).
- **Układ sterowania (Control Unit):** Pobiera instrukcje z pamięci, dekoduje je i steruje przepływem danych pomiędzy komponentami.

Cykl maszynowy (Fetch-Decode-Execute)

1. **Fetch (Pobranie):** Instrukcja jest pobierana z pamięci wg adresu określonego przez licznik programu.
2. **Decode (Dekodowanie):** Instrukcja jest interpretowana przez dekodery.
3. **Execute (Wykonanie):** Instrukcja jest wykonywana (operacja arytmetyczna, logiczna lub operacja na pamięci).
4. **Write-back (Zapis):** Wynik operacji zapisywany jest do rejestru lub pamięci.

Schemat blokowy CPU i pamięci



Objaśnienie: Układ sterowania koordynuje przepływ danych między rejestrami, ALU i pamięcią.

3.2 Pamięć

Hierarchia pamięci

Rejestry: Najszybsze, bardzo małe.

Cache: Szybka pamięć podręczna (np. L1, L2, L3).

Pamięć główna (RAM): Przechowuje dane i programy podczas pracy komputera.

Pamięć masowa (HDD, SSD): Największa pojemność, wolniejszy dostęp.

Rodzaje pamięci

- **RAM (Random Access Memory):** DRAM lub SRAM, dane tracone przy wyłączeniu zasilania.
- **ROM (Read Only Memory):** Pamięć stała, zawierająca program rozruchowy.

Adresowanie pamięci

- **Adres liniowy:** Cała pamięć jako jeden obszar adresowy.
- **Adresowanie segmentowe:** Pamięć podzielona na segmenty (kod, dane, stos).

Przykładowe pytania – Jednostka centralna i pamięć

1. **Pytanie:** Wymień trzy główne składniki CPU i opisz ich funkcje.

Odpowiedź: ALU (operacje arytmetyczne i logiczne), rejestry (przechowywanie danych i adresów) oraz układ sterowania (koordynacja cyklu maszynowego).

2. **Pytanie:** Co to jest cykl maszynowy CPU i jakie są jego etapy?

Odpowiedź: Fetch, Decode, Execute oraz Write-back.

3. **Pytanie:** Wyjaśnij hierarchie pamięci w komputerze.

Odpowiedź: Rejestry (najszybsze, najmniejsze), cache (szybka, mała), RAM (średnia szybkość i pojemność) oraz pamięć masowa (duża pojemność, wolniejsza).

4 Organizacja równoległa

4.1 Podstawowe pojęcia i cele

Cel organizacji równoległej: Zwiększenie wydajności systemu przez jednoczesne wykonywanie wielu operacji.

Dlaczego równoległość? W miarę rozwoju mocy pojedynczych procesorów pojawiają się ograniczenia (prawo Amdahla). Równoległość pozwala wykorzystać wiele jednostek obliczeniowych jednocześnie.

4.2 Poziomy równoległości

Równoległość na poziomie bitów: **Opis:** Operacje na wielu bitach jednocześnie. Przykładem są operacje SIMD (Single Instruction, Multiple Data) – jedna instrukcja przetwarza wiele danych równocześnie.

Równoległość na poziomie instrukcji: **Opis:** W ramach jednego procesora różne instrukcje wykonywane są równolegle (pipelining).

Przykład: Kolejne etapy potoku instrukcji (fetch, decode, execute) dla różnych instrukcji.

Równoległość na poziomie procesorów (MIMD): **Opis:** Systemy wieloprocessorowe, gdzie każdy procesor wykonuje inne instrukcje na różnych danych.

Przykład: Serwery wieloprocessorowe, klastry obliczeniowe.

4.3 Architektury równoległe

SIMD (Single Instruction, Multiple Data): **Opis:** Ta sama instrukcja wykonywana równocześnie na zestawie danych.

Przykład: Procesory graficzne (GPU).

MIMD (Multiple Instruction, Multiple Data): **Opis:** Każdy procesor wykonuje własny zestaw instrukcji.

Przykład: Systemy klastrowe i wielordzeniowe.

4.4 Implementacja i wyzwania

Systemy wielowatkowe

Opis: Podział programu na wątki wykonywane równolegle przez różne rdzenie procesora.

Zaleta: Lepsze wykorzystanie zasobów i skrócenie czasu wykonania.

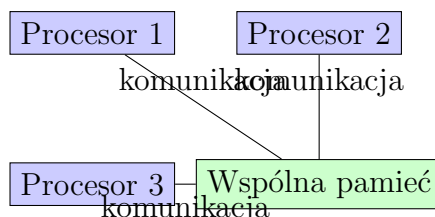
Mechanizmy komunikacji

- **Pamięć wspólna:** Wszystkie procesory mają dostęp do tej samej przestrzeni adresowej.
- **Przesyłanie komunikatów:** Procesory wymieniają dane przez wysyłanie i odbieranie komunikatów, typowe w systemach rozproszonych.

Wyzwania

- **Synchronizacja:** Użycie semaforów, muteksów, barier synchronizacyjnych.
- **Skalowalność:** Zwiększanie liczby jednostek obliczeniowych bez nadmiernych narzutów komunikacyjnych.
- **Złożoność projektowania:** Efektywne algorytmy równoległe wymagają dodatkowych technik i optymalizacji.

Schemat organizacji równoległej (system wieloprocesorowy)



Objaśnienie: Każdy procesor komunikuje się z centralną, wspólną pamięcią.

Przykładowe pytania – Organizacja równoległa

1. **Pytanie:** Czym różni się architektura SIMD od MIMD?
Odpowiedź:
 - **SIMD:** Jedna instrukcja wykonywana na wielu danych jednocześnie (np. GPU).
 - **MIMD:** Każdy procesor wykonuje własny zestaw instrukcji (systemy klastrowe).
2. **Pytanie:** Jakie mechanizmy synchronizacji są wykorzystywane w systemach równoległych?
Odpowiedź: Semaforey, muteksy i bariery synchronizacyjne.
3. **Pytanie:** Wymień zalety i wyzwania organizacji równoległej.
Odpowiedź:
 - **Zalety:** Zwiększenie wydajności przez równoległe wykonywanie zadań, lepsze wykorzystanie zasobów.
 - **Wyzwania:** Synchronizacja, komunikacja między procesorami, skalowalność oraz złożoność projektowania.

5 Podsumowanie

W niniejszych notatkach omówiliśmy:

1. **Reprezentacje informacji:**
 - Systemy liczbowe (binarny, dziesiętny, szesnastkowy).
 - Arytmetykę binarną (dodawanie i odejmowanie).
 - Reprezentację liczb ze znakiem w kodzie uzupełnień do dwóch.
 - Operacje logiczne i schematy bramek.
2. **Układy kombinacyjne i sekwencyjne:**
 - Definicje, projektowanie i przykłady (pełny sumator, multiplekser, liczniki, rejestry, automaty stanów).

3. Jednostka centralna i pamięć:

- Składniki CPU, cykl maszynowy oraz hierarchia pamięci.

4. Organizacje równoległa:

- Poziomy równoległości, architektury SIMD i MIMD, systemy wielowatkowe i wyzwania.

Te szczegółowe notatki wraz z ilustracjami, schematami i przykładowymi pytaniami powinny pomóc w lepszym zrozumieniu zagadnień z zakresu organizacji i architektury komputerów.

Powodzenia w nauce!