

Unidade Lógica Aritmética - Etapa 3 - Desenvolvido em duplas

Objetivos:

Desenvolver circuito lógico de uma Unidade Lógica Aritmética de 16 bits

Como deve ser uma ULA:

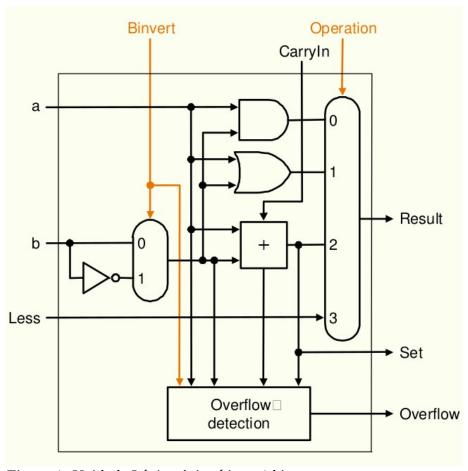


Figura 1: Unidade Lógica Aritmética - 1 bit

Observe que na Figura 1 temos o esboço do circuito lógico de Uma Unidade Lógica Aritmética.

Atente para o circuito de detecção de Overflow, o qual pode ser entendido como carryOut da ULA mais significativa

Como várias ULAs formam uma ULA de 16 bits:

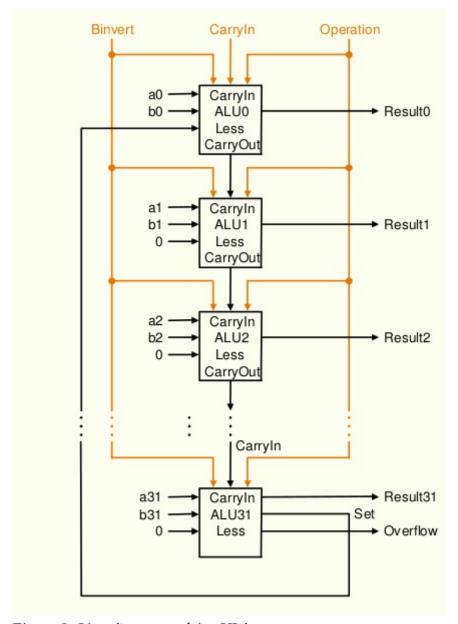


Figura 2: Ligações entre várias ULAs

Observemos na Figura 2 a relação entre as várias ULA's. Note que na Figura 2, a ULA sendo desenvolvida é de 32 bits. Nós nos limitaremos a uma ULA de 16 bits. Cabe atentar para as seguintes características.

- A saída Set da ULA mais significativa deve ser ligada a entrada LESS da ULA menos significativa
- Os operadores Op0 e Op1 são os mesmos ligados entre todas as ULA's
- O operador B invert é o mesmo ligado a todas as ULA's
- O carryOut de uma ULA deve ser ligado ao CarryIn da ULA seguinte. Apenas
 o CarryOut da ULA mais significativas é chamado de Overflow

Conversão para decimal:

Espera-se que as entradas principais (A e B) tenham seus valores informados em decimal.

Teremos 16 entradas para cada uma dessas variáveis. Isso é, 16 entradas de **A** (de A0 a A15) e 16 entradas de **B** (de B0 a B15). É possível que criemos circuitos para conversão de valores de decimal para binário e de binário para decimal. Todavia, isso não é necessário.

Você terá um circuito de uma ULA de 16 bits, possuindo um conjunto de 16 entradas A, 16 entradas B e 16 saídas de resultado. O Hades oferece circuitos conversores de entradas e saídas em decimal. Chamam-se Ipin Vector, Opin Vector, Merge Bits e Expander. Nestes, você pode realizar a entrada dos dados em decimal e obter as respostas em decimal.

O que entregar:

Circuito lógico combinacional de uma Unidade Lógica Aritmética de 16 bits. Sua Unidade Lógica Aritmética deve possuir as seguintes entradas e saídas Entradas:

- A (16 entradas: Controladas por IPIN Vector)
- B (16 entradas: Controladas por IPIN Vector)
- CarryIn Ligado a ULA 0
- B invert Ligado às 16 ulas
- Op0 Ligado às 16 ulas
- Op1 Ligado às 16 ulas

Saídas:

- Result (Exibidas em decimal pelo Opin Vector)
- Overflow (1 bit apenas corresponde ao CarryOut da ULA 15)