

Circuitos Combinatórios

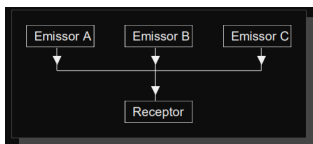
Apontamentos sobre os tipos de saídas e os multiplexers / demultiplexers

Page

Tipos de saídas

Totem-Pole

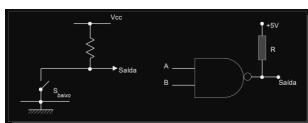
- Suponhamos que temos 3 dispositivos: EmissorA, EmissorB e EmissorC que dispõem duma linha comum para enviar dados (em intervalos de tempo diferentes) para o dispositivo Recetor. As linhas de saída dos 3 dispositivos encontram-se portanto ligadas entre si.



- Como há sempre a possibilidade de uma saída estar a 0 e a outra a 1, a conclusão é de que é impraticável ligar entre si 2 saídas *totem-pole*.

Open Collector

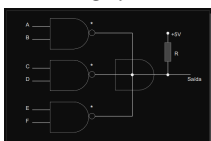
- A designação coletor-aberto (open-collector) aplica-se a uma configuração particular de saída existente em alguns circuitos TTL.
- Para a família CMOS existe uma configuração em tudo equivalente, que é a de dreno-aberto (open-drain).
- Em termos da nossa representação simplificada com comutadores, o esquema da figura indica-nos que apenas existe um comutador S que é fechado quando a saída assere o valor lógico 0. Quando a saída fornece um 1, o comutador S simplesmente é aberto



- Para que uma porta deste tipo funcione corretamente, tem de se ligar externamente uma resistência R entre a saída e a alimentação (valores de 1k a 10k são típicos).

Outras aplicações:

- Uma das aplicações das portas open-collector reside na possibilidade de ligarmos as suas saídas entre si, obtendo-se com essa ligação um circuito lógico E que é apelidado de wired AND ou E cablado.



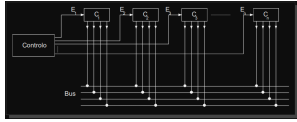
Tri-State

- Os circuitos deste tipo podem ter a saída em 3 estados possíveis: 0 lógico, 1 lógico e Alta Impedância

- Além das entradas lógicas normais, um circuito tri-state tem pelo menos uma outra entrada que controla o estabelecimento da saída no 3º estado - chamado de Alta Impedância. Essa entrada designa-se por controlo de saída (output control)
- Na situação de Alta Impedância a saída do ponto de vista elétrico fica desligada, em que a entrada E (Enable) controla se a saída está em Alta Impedância (E=0) ou normal (E=1)



- Os integrados de saída Tri-State têm uma grande aplicação em sistemas com estruturas de Bus ou Barramento, em que várias saídas Tri-State estão ligadas à mesma linha do Bus.



Multiplexers

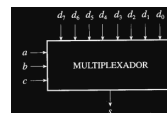
- Função:** Transmitir por uma única linha de saída a informação de uma das várias linhas de entrada.



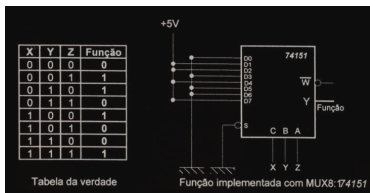
- Tabela de verdade do MUX 8:1

Tabela de verdade							
a	b	c	d	e	f	g	h
0	0	0	0	0	0	0	0
0	0	0	0	1	0	0	0
0	0	0	1	0	0	0	0
0	0	0	1	1	0	0	0
0	0	1	0	0	0	0	0
0	0	1	0	1	0	0	0
0	0	1	1	0	0	0	0
0	0	1	1	1	0	0	0
0	1	0	0	0	0	0	0
0	1	0	0	1	0	0	0
0	1	0	1	0	0	0	0
0	1	0	1	1	0	0	0
0	1	1	0	0	0	0	0
0	1	1	0	1	0	0	0
0	1	1	1	0	0	0	0
0	1	1	1	1	0	0	0

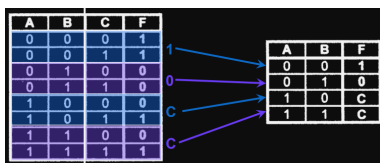
- Símbolo lógico de um MUX 8:1



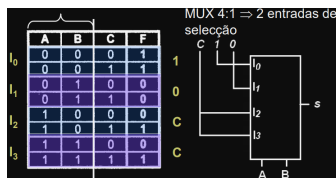
Implementação de funções com multiplexers



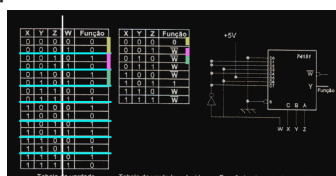
Mapas reduzidos



Usando um MUX 4:1:



Exemplo:

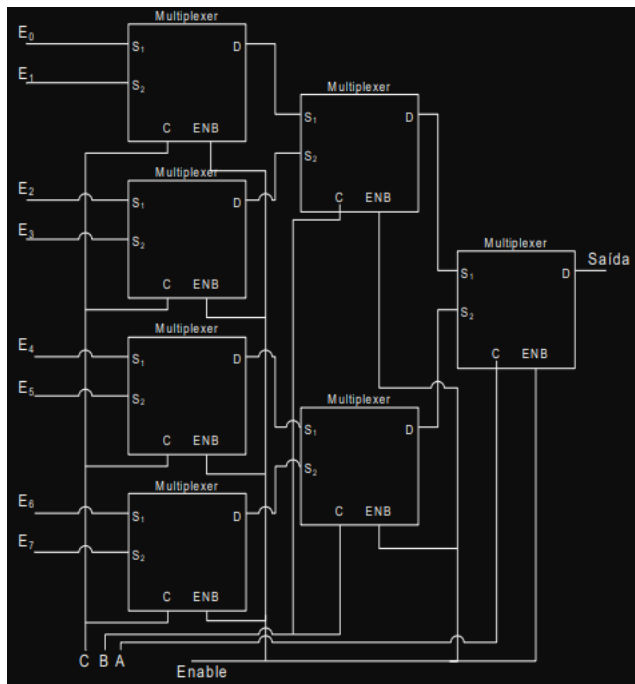


Expansão de Multiplexers

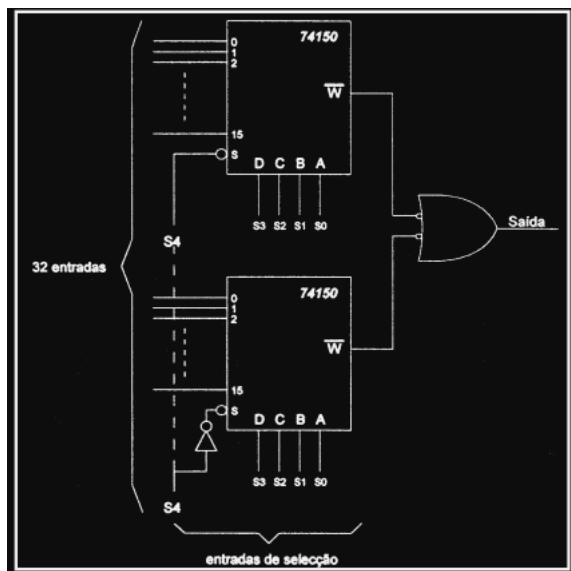
- Cominação de multiplexers por andares de saída - pirâmide

Exemplos:

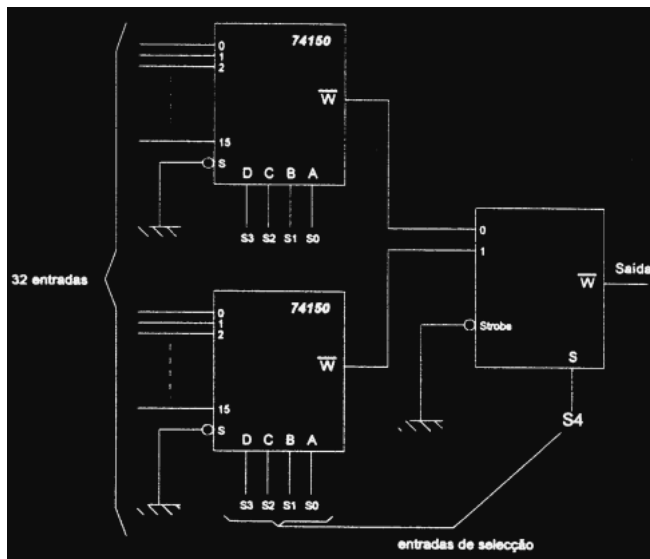
- MUX 8:1 utilizando MUX's 2:1



- MUX 32:1 utilizando MUX's 16:1 + OR



- MUX 32:1 utilizando MUX's 16:1 + MUX 2:1

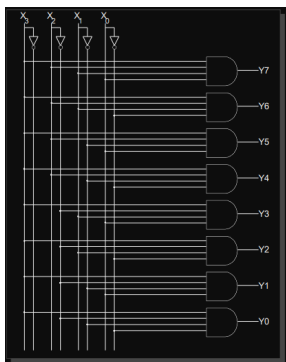
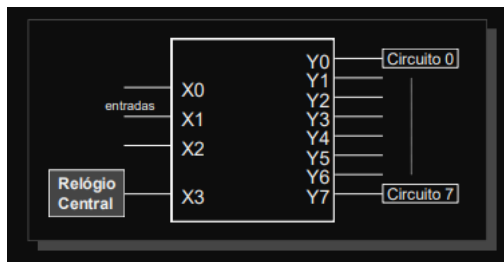


Demultiplexers

- Circuitos com uma só entrada, n entradas de controlo e 2^n saídas

a	b	S_0	S_1	S_2	S_3	
0	0	d	0	0	0	$S_0 = \bar{a}\bar{b}d$
0	1	0	d	0	0	$S_1 = \bar{a}bd$
1	0	0	0	d	0	$S_2 = a\bar{b}d$
1	1	0	0	0	d	$S_3 = abd$

- Uma das utilizações mais frequentes é na distribuição de impulsos de relógio por diversos circuitos. Neste caso a entrada de dados está ligada a um relógio central e as saídas aos circuitos aos quais será feita a distribuição.
- O circuito que num determinado instante recebe o impulso de relógio será aquele que estiver ligado à saída seleccionada pelo endereço presente nesse instante nas entradas apropriadas.

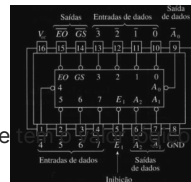


Codificadores

- Circuitos com 2^n entradas e n saídas
- Dispõe de uma entrada E de modo que o seu valor deve ser zero para haver codificação
- Existem 2 saídas EO e GS:
 - A saída EO indica através de um nível baixo (L) que todas as entradas estão a nível alto (H)
 - A saída GS passa a nível baixo quando algumas das entradas de dados for ativa, o que leva o circuito a começar o processo de codificação

Entradas								Salidas						
$\overline{E_1}$	0	1	2	3	4	5	6	7	$\overline{A_3}$	$\overline{A_2}$	$\overline{A_1}$	$\overline{A_0}$	GS	EO
H	X	X	X	X	X	X	X	X	H	H	H	H	H	H
X	H	H	H	H	H	H	H	H	L	L	L	L	L	L
L	X	X	X	X	X	X	X	L	H	H	H	H	H	H
L	X	X	X	X	X	X	L	H	L	L	L	L	L	H
L	X	X	X	X	X	L	H	H	L	L	L	H	L	H
L	X	X	X	X	L	H	H	H	L	L	H	L	L	H
L	X	X	L	H	H	H	H	H	L	L	L	L	L	H
Entradas									Salidas					

Entradas								Saídas		
a_7	a_6	a_5	a_4	a_3	a_2	a_1	a_0	S_2	S_1	S_0
1	1	1	1	1	1	1	0	0	0	0
1	1	1	1	1	1	0	1	0	0	1
1	1	1	1	1	0	1	1	0	1	0
1	1	1	1	0	1	1	1	0	1	1
1	1	1	0	1	1	1	1	1	0	0
1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	0
0	1	1	1	1	1	1	1	1	1	1



- Função: número de ordem da entrada que é 1/0"

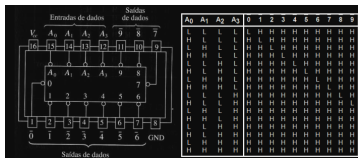
Exemplo:

- Tabela de verdade de um codificador de 4 entradas e 2 saídas

a_3	a_2	a_1	a_0	S_1	S_0
X	X	X	1	0	0
X	X	1	0	0	1
X	1	0	0	1	0
1	0	0	0	1	1

Descodificadores

- Ao aplicar-se uma combinação BCD à sua entrada, é ativada a linha de saída correspondente
- O nível ativo na saída é o zero (lógica negativa)



Exemplo:

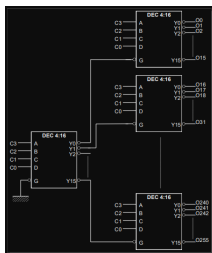
- Tabela de verdade de um decodificador de 2 entradas e 4 saídas

a_1	a_0	S_3	S_2	S_1	S_0
0	0	1	1	1	0
0	1	1	1	0	1
1	0	1	0	1	1
1	1	0	1	1	1

Expansão de Descodificadores

Exemplos:

- DEC 8:256 através de DEC 4:16



Implementação de funções com multiplexers / decodificadores

- As funções de saída dos decodificadores são os próprios mintermos (ou então a negação dos mintermos no caso das saídas asseridas a 0) das variáveis associadas às entradas de seleção do decodificador.