



**FACULTAD  
DE INGENIERIA**

Universidad de Buenos Aires

**CARRERA DE ESPECIALIZACIÓN EN  
SISTEMAS EMBEBIDOS**

**MEMORIA DEL TRABAJO FINAL**

**Banco de pruebas automático para  
equipos eléctricos y electrónicos**

**Autor:**

**Ing. Gonzalo Gontad**

**Director:**

**Mg. Ing. Ramiro Alonso (FIUBA)**

**Jurados:**

**Esp. Ing. Jorge Fonseca (FIUBA)**

**Esp. Ing. Jerónimo La Bruna (FIUBA)**

**Ing. Juan Manuel Cruz (FIUBA, UTN-FRBA)**

*Este trabajo fue realizado en la Ciudad Autónoma de Buenos Aires,  
entre mayo de 2019 y diciembre de 2020.*



## *Resumen*

La presente memoria detalla el proceso de diseño y desarrollo de un sistema de prueba de equipos electrónicos para la línea de producción y control de calidad de la empresa Posthac S.A. El sistema fue diseñado para hacer las pruebas de funcionamiento de temporizadores para iluminación y drivers para luminarias LED.

En este trabajo se aplicaron conocimientos adquiridos en relación al desarrollo de software sobre sistemas operativos de tiempo real, los protocolos de comunicación, el diseño de hardware y las metodologías de gestión de proyectos.



## *Agradecimientos*

Esta sección es para agradecimientos personales y es totalmente **OPCIONAL**.



# Índice general

<b>Resumen</b>	<b>I</b>
<b>1. Introducción general</b>	<b>1</b>
1.1. Contexto . . . . .	1
1.2. Temporizadores para iluminación . . . . .	1
1.3. Drivers para luminarias LED . . . . .	3
1.4. Motivación . . . . .	4
1.5. Objetivos y alcance . . . . .	4
1.5.1. Objetivos . . . . .	4
1.5.2. Alcance . . . . .	5
<b>2. Introducción Específica</b>	<b>7</b>
2.1. Requerimientos . . . . .	7
2.2. Planificación . . . . .	8
2.3. Modulo WIFI ESP-01 . . . . .	9
2.4. Protocolo HTTP . . . . .	10
<b>3. Diseño e Implementación</b>	<b>13</b>
3.1. Estructura general del sistema . . . . .	13
3.1.1. Módulo principal . . . . .	14
3.1.2. Módulos adicionales . . . . .	14
3.1.3. Interfaz de Usuario . . . . .	14
3.2. Desarrollo de hardware del módulo principal . . . . .	14
3.2.1. Placa de desarrollo EDU-CIAA . . . . .	15
3.2.2. Puertos de conexión . . . . .	15
3.2.3. Interfaz UART opto-aislada . . . . .	16
3.2.4. Entradas y salidas digitales . . . . .	18
3.2.5. Salida y entradas analogicas . . . . .	20
<b>4. Ensayos y Resultados</b>	<b>21</b>
4.1. Pruebas funcionales del hardware . . . . .	21
<b>5. Conclusiones</b>	<b>23</b>
5.1. Conclusiones generales . . . . .	23
5.2. Próximos pasos . . . . .	23





# Índice de figuras

1.1. Temporizadores para iluminación de uso residencial . . . . .	2
1.2. Probador de temporizadores. . . . .	2
1.3. Driver para LEDs. . . . .	3
2.1. Diagrama activity on node del trabajo. . . . .	9
2.2. Modulo WIFI ESP-01 de AI Thinker . . . . .	10
2.3. Estructura de una petición HTTP. . . . .	11
2.4. Estructura de una respuesta HTTP. . . . .	12
3.1. Diagrama en bloques del sistema. . . . .	13
3.2. Diagrama en bloques del módulo principal. . . . .	15
3.3. Diagrama en bloques de un puerto de conexión. . . . .	16
3.4. Estructura de una trama de datos de maestro a esclavo. . . . .	17
3.5. Estructura de una trama de datos de esclavo a maestro. . . . .	17
3.6. Diagrama esquemático de la interfaz UART optoaislada. . . . .	18
3.7. Diagrama esquemático de una entrada digital. . . . .	19
3.8. Diagrama esquemático de una salida digital y la salida de alimentación de 220 VAC. . . . .	19
3.9. Diagrama esquemático de la salida analógica de un puerto. . . . .	20
3.10. Diagrama esquemático de una entrada analógica. . . . .	20



# Índice de tablas

1.1. Tabla de comparación de equipos de prueba de drivers . . . . .	4
3.1. Tabla de comparación de optoacopladores para la interfaz UART optoaislada . . . . .	18



***Dedicado a... [OPCIONAL]***



# Capítulo 1

## Introducción general

Este capítulo introduce al lector a los procesos de prueba de temporizadores y drivers de LEDs y las diferentes opciones disponibles. También se presentan los objetivos y el alcance establecido.

### 1.1. Contexto

La industria manufacturera es aquella que se dedica a la transformación de la materia prima en bienes de consumo, pero además de procesos de transformación de materia se desarrollan otros en simultáneo, muchos de ellos asociados a la gestión de la calidad. La industria de la manufactura electrónica no es ajena a estos procesos y en particular dentro de aquellos que hacen a la calidad, hay uno muy importante que es la prueba final del producto. La prueba final de un producto electrónico consiste principalmente en la verificación de su correcto funcionamiento y del cumplimiento de sus especificaciones. Para estas pruebas es común el uso de instrumentos y dispositivos de prueba diseñados específicamente para un tipo o una familia de productos en particular.

La empresa Posthac S.A., la cual impulsó el desarrollo del sistema que trata esta memoria, cuenta con una amplia línea de productos en el área de iluminación automática e iluminación para vía pública, de los cuales hay dos grupos que se destacan: los temporizadores y los drivers para luminarias LED. La razón que destaca estos productos es que los primeros son los de mayor volumen de venta dentro de los que se producen en las instalaciones de la empresa, y los segundos son productos que están en etapa de desarrollo y con amplia perspectiva de venta en el área de iluminación de vía pública. Ante esta situación se realizó un relevamiento de la capacidad actual de la empresa, principalmente en lo que se refiere a prueba de productos, y se evaluaron distintas opciones de mejora que se detallarán a continuación.

### 1.2. Temporizadores para iluminación

Un temporizador para iluminación es un dispositivo semiautomático que tiene como función principal mantener encendida una luminaria durante un tiempo preestablecido luego de recibir un pulso de activación, normalmente generado con un pulsador. Estos dispositivos son de uso común en viviendas y edificios.

En la actualidad los temporizadores electrónicos son los de mayor difusión, pero existen otros tipos como los temporizadores mecánicos.

Dentro de los temporizadores electrónicos los hay de 2, 3 y 4 terminales de conexión, de tiempo fijo o ajustable y con salidas conmutadas por relé o triac. En la figura 1.1a se observa un temporizador con salida a relé de cuatro terminales, mientras que la figura 1.1b es de un temporizador con pulsador de 3 terminales.



(A) Temporizador de cuatro terminales.

(B) Temporizador de tres terminales.

FIGURA 1.1. Temporizadores para iluminación de uso residencial

La prueba de este tipo de dispositivo consiste en verificar los siguientes puntos:

- Accionamiento correcto de la carga.
- Cumplimiento de tiempo de encendido máximo.
- Cumplimiento de tiempo de encendido mínimo.

En el momento de hacer la evaluación, las pruebas de temporizadores en la empresa las hacía un operario utilizando un cronómetro y el banco de pruebas de la figura 1.2, donde se podían conectar hasta seis temporizadores a la vez. Usando estos elementos el operario verificaba los puntos antes indicados en forma manual.

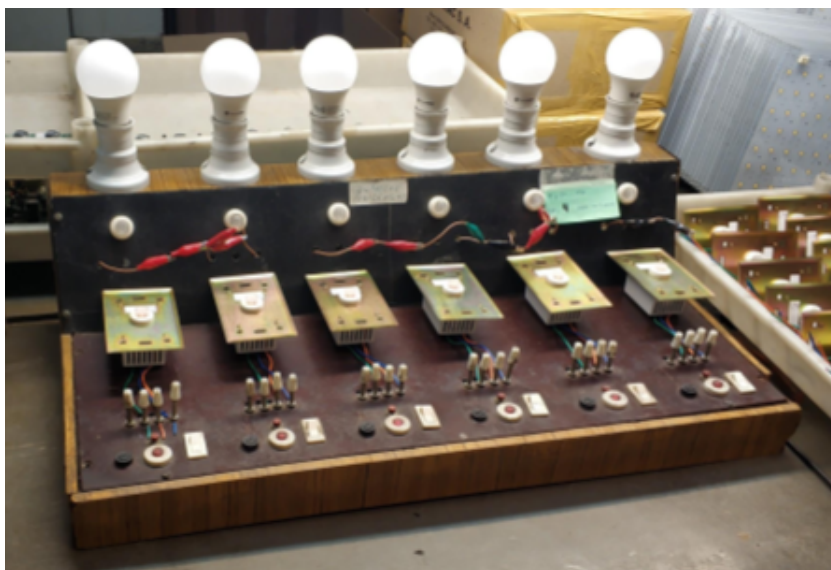


FIGURA 1.2. Probador de temporizadores.



Dado que estos productos no tienen un nivel de producción y venta muy masivo, no se encuentran opciones comerciales de sistemas automáticos de prueba. Incluso grandes y medianas empresas en China, que el autor de esta memoria ha visitado, utilizan sistemas propios o métodos manuales para realizar estas pruebas.

### 1.3. Drivers para luminarias LED

Los diodos LED son dispositivos semiconductores capaces de convertir la energía eléctrica en luz. Para que el LED funcione de forma adecuada y alcanzar la vida útil establecida, la excitación de los mismos se debe realizar manteniendo la temperatura dentro del rango de trabajo. Esto se consigue utilizando algún medio para extraer el calor, como disipadores o forzadores, y limitando la potencia sobre los LEDs. Para lograr que la potencia sobre los LEDs sea estable y esté limitada al rango de trabajo se utilizan los drivers de LED. Los drivers de LED son equipos que convierten la energía eléctrica a una forma adecuada para excitar las cargas LED. La característica principal de este tipo de drivers es que entregan en su salida una corriente constante de modo que la potencia sobre los LEDs resulta estable. Además, muchos de estos drivers tienen la posibilidad de dimerizar o controlar la corriente de salida mediante una entrada adicional para dicho fin. Ésta entrada de dimerizado permite controlar el nivel de iluminación producido por los LEDs y además posibilita controlar la temperatura de trabajo de los LED, utilizando sensores que midan y retroalimenten al driver la temperatura sobre los LEDs. Si es necesario el driver reducirá la potencia entregada bajando así la temperatura. En la figura 1.3 se puede ver un modelo de driver típico de luminarias LED para vía pública.



FIGURA 1.3. Driver para LEDs.

En lo que respecta a la prueba de este tipo de equipos los principales parámetros son:

- Tensión de salida.

- Corriente de salida.
- Función de dimerizado si corresponde.
- Potencia de entrada.
- Factor de potencia.

Para hacer estas pruebas existen en el mercado diferentes opciones de equipamiento con distintas características. En la tabla 1.1 se comparan algunos modelos evaluados, donde se puede apreciar que en general los sistemas de prueba de drivers están diseñados para probar de un equipo a la vez.

TABLA 1.1. Comparación de equipos de prueba de drivers

Prueba	63115A	61501	LT101A	WT5080
Factor de potencia	-	SI	SI	SI
Tensión de entrada	-	0-500V	3-300V	1-500V
Corriente de entrada	-	0-30A	10mA-5A	5mA-5A
Tensión de salida	0-600V	-	3-300V	3-500V
Corriente de salida	0-5A	-	10mA-5A	5mA-5A
Dimerizado	NO	NO	NO	NO
Emulación de Carga	SI	NO	NO	NO
Pruebas simultáneas	2/4	1	1	1
Marca	Chroma	Chroma	Everfine	InvenFine

## 1.4. Motivación

Luego de analizar las opciones disponibles para la prueba de temporizadores y drivers de LEDs, es evidente que para el caso de la prueba de temporizadores se requiere un sistema diseñado a medida. Además si bien hay distintas opciones para pruebas de drivers de LED, ninguna de ellas cumple con la necesidad de la empresa Posthac S.A. de tener un sistema de pruebas adaptable a distintos productos y expandible para poder probar múltiples equipos al mismo tiempo. De este modo surgió la idea de desarrollar este sistema de pruebas que, además de satisfacer las necesidades actuales, deje lugar a futuras adaptaciones para distintas pruebas.

## 1.5. Objetivos y alcance

### 1.5.1. Objetivos

Los objetivos inicialmente propuestos para el trabajo realizado son: reducir los tiempos de prueba para lograr un uso eficiente de las horas hombre, mejorar la calidad de las pruebas y estar preparados para las futuras producciones de drivers de LED.

### 1.5.2. Alcance

El desarrollo se limitó a los siguientes puntos:

- Desarrollo y fabricación del prototipo del módulo principal.
- Desarrollo y fabricación de prototipos de 2 módulos adicionales. Uno para ensayo de temporizadores y otro para ensayo de salida de drivers para luminarias LED.
- Desarrollo de la interfaz de usuario mediante conexión WIFI.
- Código fuente.
- Diagramas eléctricos y diseños de PCB.

No están incluidos:

- Otros módulos adicionales no detallados anteriormente.
- Interfaz gráfica para la conexión mediante cable con PC.



## Capítulo 2

# Introducción Específica

En este capítulo introduce al lector a las tecnologías que fueron utilizadas y también se establecen los requerimientos y la planificación del proyecto llevado a cabo.

### 2.1. Requerimientos

El diseño del sistema de pruebas se realizó siguiendo una serie de requerimientos que fueron establecidos al comienzo del proyecto. A continuación se detallan cada uno de ellos según la etapa del sistema a la que hacen referencia.

Módulo principal:

- Debe poder conectarse a una red WIFI que comparta con la pantalla de usuario.
- Debe ser capaz de transmitir información y representarla mediante una interfaz WEB.
- Debe ser capaz de recibir órdenes mediante interfaz WEB.
- Debe ser posible conectar 6 módulos adicionales del mismo tipo a la vez.
- Debe ser capaz de realizar 2 mediciones analógicas simultáneas con una tasa de muestreo de al menos mil muestras por segundo.
- Debe contar con al menos 3 salidas digitales y 3 entradas digitales por cada puerto.
- Debe disponer de una salida analógica por cada puerto 0-10v.
- Debe poder proveer a los módulos adicionales de alimentación en cada puerto.
- Debe poder conectarse con una PC mediante una conexión RS232 a modo de puerto de configuración y debugging.
- El centro de procesamiento deberá implementarse con un placa EDU-CIAA.

Módulo adicional para ensayo de Temporizadores:

- Debe poder probar temporizadores de 3 y 4 terminales.
- Debe proveer de alimentación (220VAC) al equipo bajo prueba.

- Debe generar señales que indiquen al módulo principal el estado de funcionamiento del equipo bajo prueba.

Módulo para ensayo de driver de luminaria LED:

- Debe poder generar señales que indiquen los valores de tensión y corriente de salida del driver bajo prueba.
- Debe poder conmutar cargas.
- Debe proveer de alimentación (220VAC) al equipo bajo prueba.
- Debe proveer al equipo bajo prueba de una señal de control para dimerizado.

Control de versiones:

- Se debe montar un repositorio GIT.
- El repositorio deberá ser accesible mediante la plataforma GITHUB para poder trabajar en forma remota.

## 2.2. Planificación

El desarrollo del sistema de pruebas tuvo como guía la planificación realizada en el marco de la materia gestión de proyectos. Si bien esta planificación original contemplaba que la presentación del prototipo se realizaría en mayo de 2020, fue necesario posponerla debido a que en el momento de realizar las pruebas de las etapas analógicas del módulo principal, se encontró un error de diseño. No pudiendo corregirse este error, fue imperioso agregar una fase de rediseño de las etapas analógicas y la comunicación con los puertos del módulo principal. Esto se puede ver reflejado en el diagrama de activity on node de la figura 2.1 donde se tuvo que incluir una etapa de rediseño del hardware. Finalmente el tiempo invertido en el desarrollo del trabajo suma un total de 658 horas.

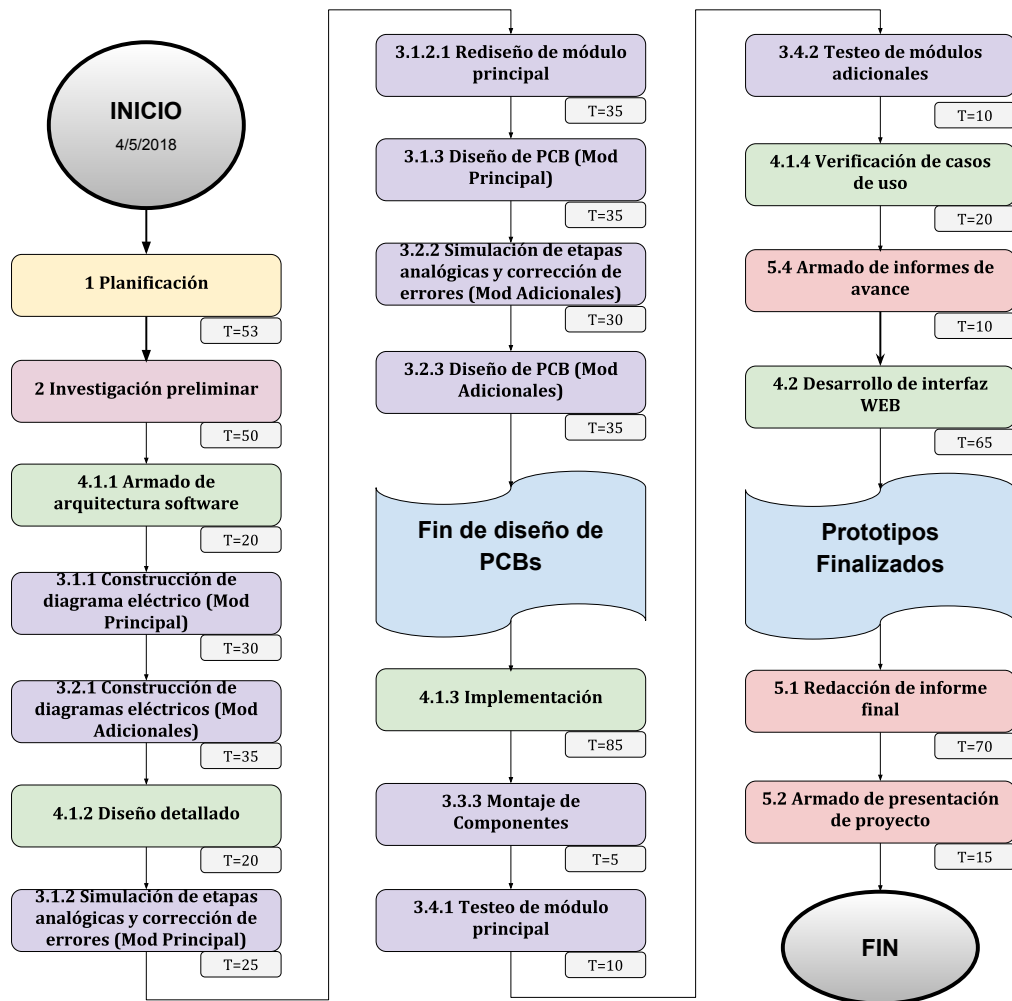


FIGURA 2.1. Diagrama activity on node del trabajo.

## 2.3. Modulo WIFI ESP-01

Uno de los requerimientos establecidos para el trabajo final fue dotar al equipo probador de una conexión WIFI para la implementación de la interfaz de usuario. Para dicho fin se utilizó un módulo WIFI modelo ESP-01 desarrollado por la empresa AI-Thinker. En la figura 2.2 se puede ver una fotografía del mismo.

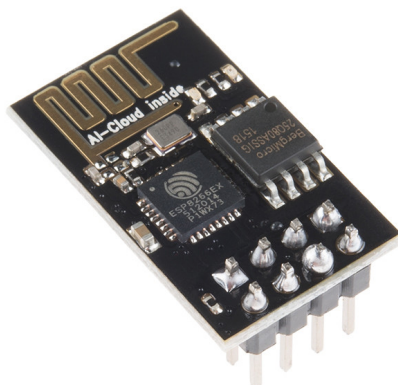


FIGURA 2.2. Módulo WIFI ESP-01 de AI Thinker

El módulo ESP-01 es un dispositivo basado en el SoC (*System on Chip*, sistema en chip) ESP8266EX fabricado por Espressif, cuyas principales características son:

- Núcleo Tensilica L106 de 32 bit funcionando a 80Mhz.
- Stack TCP/IP y WIFI integrado.
- Compatible con estándar IEEE 802.11b/g/n .
- Seguridad WEP/WPA-PSK/WPA2-PSK.
- Posibilidad de funcionamiento en modo *station*, *access point* y *station+access point*.
- Configuración y comunicación mediante comandos AT por interfaz UART.
- Cuatro GPIOs disponibles, de los cuales dos son para la interfaz UART.

Si bien el modulo ESP-01 resuelve una parte de la comunicación estableciendo las conexiones y enviando y recibiendo paquetes de datos, es necesario montar un servidor que sea capaz de resolver las distintas peticiones de datos o recursos que lleguen a través del módulo. Para esto se utiliza el protocolo HTTP que se verá a continuación.

## 2.4. Protocolo HTTP

El protocolo de transferencia de hipertexto conocido como HTTP es un protocolo de comunicación que permite el intercambio o acceso a datos y recursos entre dispositivos servidores y clientes. Este protocolo es la base del intercambio de datos en la web.(1)

Un uso muy habitual del protocolo HTTP es la carga de una página Web, donde el navegador Web actúa de cliente iniciando la comunicación y solicita a un servidor un recurso, por ejemplo una página Web. Esta solicitud se realiza mediante una petición HTTP con una estructura básica, como se ve en la figura 2.3, que incluye:

- Un método que indica al servidor que es lo que se pretende hacer con la petición HTTP. Los métodos más usados son GET, para obtener un recurso del servidor, y POST para enviar información desde el cliente al servidor.



- La URL del recurso, que indica la ubicación del recurso al que se quiere acceder en el servidor.
- La versión del protocolo HTTP que se está utilizando.
- Una cabecera que opcionalmente se puede incluir con distintos parámetros como ser lenguaje aceptado, tipo de contenido, fecha y hora, datos del navegador, etc. (3)
- El cuerpo del mensaje, normalmente utilizado en métodos POST para enviar información al servidor.

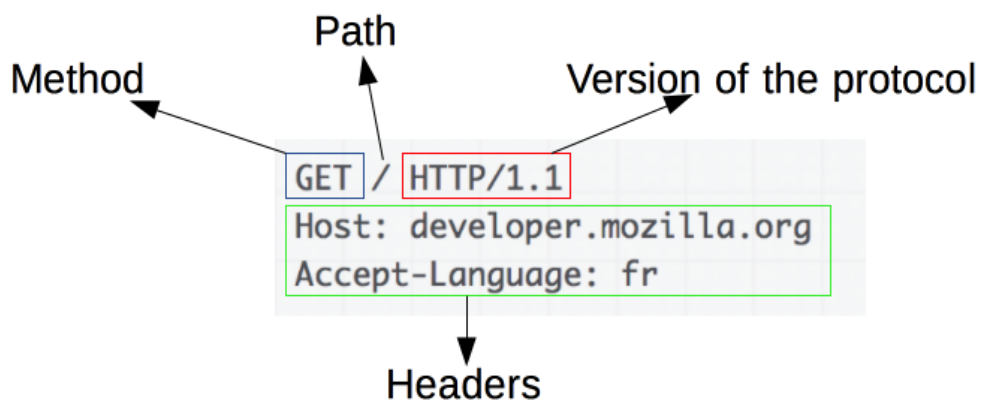


FIGURA 2.3. Estructura de una petición HTTP.

Luego el servidor puede responder con los datos pedidos por el cliente, que cuando se trata de la carga de una página Web, común que esta se realice por partes, transfiriendo documentos HTML, scripts, hojas de estilo y datos. Al igual que las peticiones HTTP, las respuestas HTTP también tienen una estructura, como se ve en la figura 2.4, compuesta por:

- La versión del protocolo
- El código del estado, es decir un código que indica si se pudo ejecutar la solicitud y en caso contrario porque no se pudo.
- Mensaje de estado.
- Una cabecera con parámetros al igual que en la petición
- El cuerpo con el recurso pedido.

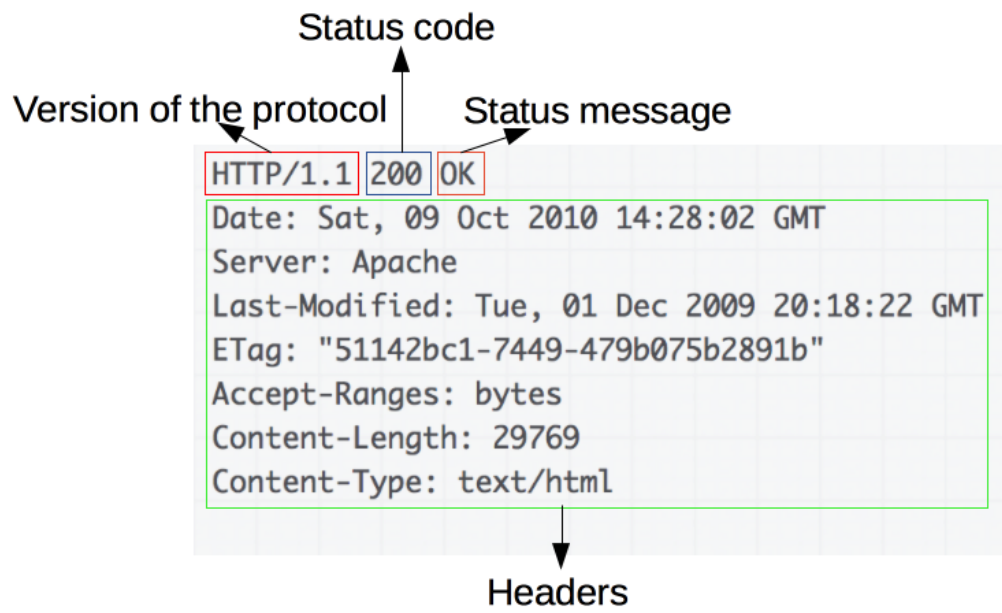


FIGURA 2.4. Estructura de una respuesta HTTP.

Finalmente el cliente, que en este caso es un navegador Web, compone la página web y ejecuta los scripts.

## Capítulo 3

# Diseño e Implementación

En este capítulo se explican con detalle todos los elementos que componen al sistema y los criterios utilizados para su desarrollo. Se parte de una breve descripción de la estructura del sistema, pasando por el desarrollo de los módulos de hardware y se concluye con la implementación del software.

### 3.1. Estructura general del sistema

Con el objetivo de lograr un sistema adaptable y escalable se optó por realizar un diseño modular. Este diseño consiste en tres tipos de módulos o etapas: el módulo principal, los módulos adicionales y la interfaz de usuario. La figura 3.1 indica en forma general la estructura del sistema y el modo en que los módulos están conectados entre sí.

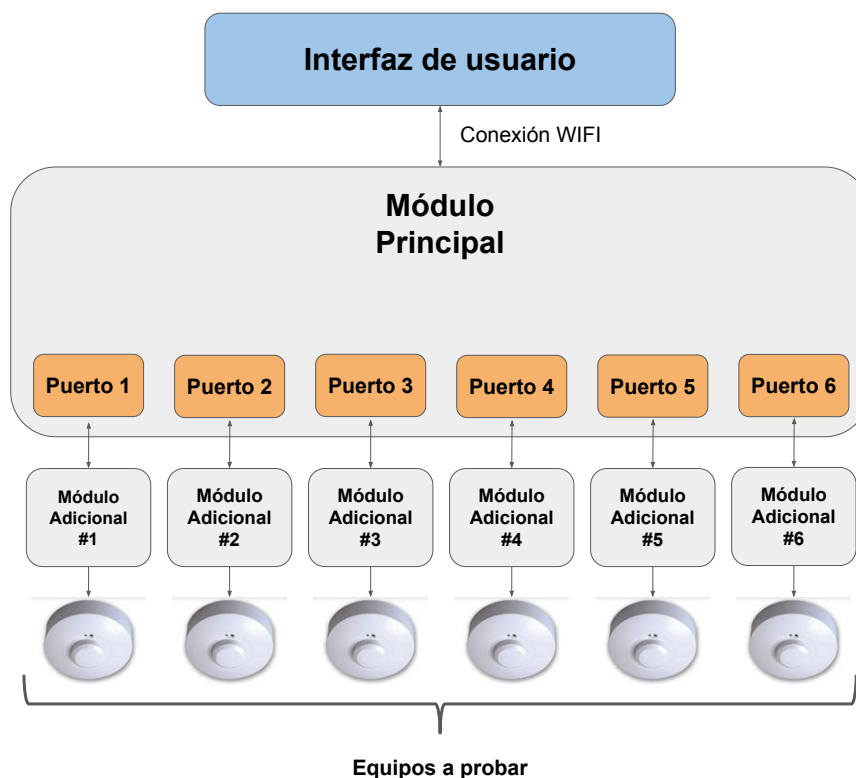


FIGURA 3.1. Diagrama en bloques del sistema.

### 3.1.1. Módulo principal

El módulo principal es la base del sistema, allí se encuentra el núcleo de procesamiento, la etapa de comunicación con la interfaz de usuario, el servidor web de la misma y los puertos de conexión con los módulos adicionales. Estos puertos de conexión son los encargados de capturar las señales provenientes de los módulos adicionales, tanto en forma analógica como digital. Además, son capaces de generar señales analógicas y digitales y proveer de alimentación a los módulos adicionales. Una característica importante de estos puertos de conexión es que se encuentran aislados eléctricamente uno del otro para poder trabajar con equipos no aislados y únicamente se comunican con el núcleo de procesamiento mediante una interfaz optoaislada.

### 3.1.2. Módulos adicionales

Los módulos adicionales cumplen las funciones de conectar y adaptar las señales entre los puertos del módulo principal y el equipo bajo prueba. Estos módulos se diseñan específicamente para cada tipo o familia de productos. Gracias a esta estructura modular se puede adaptar el sistema para realizar distintas pruebas con pocos cambios de hardware. Al momento se desarrollaron dos módulos adicionales, uno para prueba de temporizadores y otro para la prueba de salida de drivers.

### 3.1.3. Interfaz de Usuario

La interfaz de usuario es el medio por el cual se controla al sistema. Se desarrolló de forma que pueda ejecutarse en cualquier plataforma que tenga un navegador web y esté conectada a la misma red que el módulo principal. Por ejemplo, se puede ejecutar desde una tablet, notebook o celular y con solo ingresar el IP del sistema de pruebas se tiene acceso al panel de control donde se puede seleccionar la prueba a realizar, configurar los parámetros, ejecutar las pruebas y visualizar los resultados.

## 3.2. Desarrollo de hardware del módulo principal

El módulo principal, como se mencionó anteriormente, posee el núcleo de procesamiento implementado con una placa de desarrollo EDU-CIAA, un módulo de comunicación WIFI ESP-01 para la interfaz de usuario y los puertos de conexión con los módulos adicionales. En la figura 3.2 se presenta un diagrama en bloques del módulo principal cuyos elementos serán detallados a continuación.

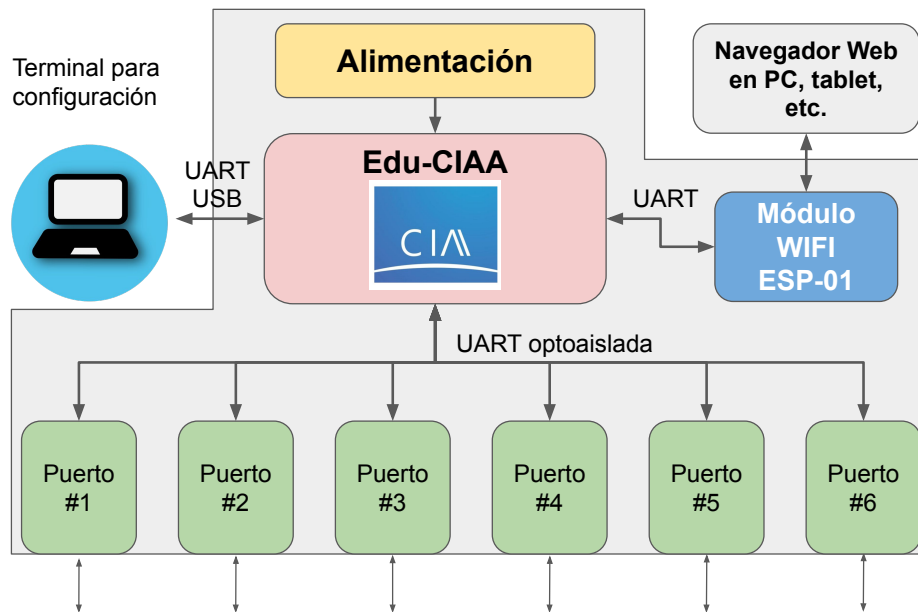


FIGURA 3.2. Diagrama en bloques del módulo principal.

### 3.2.1. Placa de desarrollo EDU-CIAA

El uso de la placa de desarrollo EDU-CIAA como núcleo de procesamiento fue uno de los requerimientos establecidos al inicio del proyecto. Esta decisión se basó principalmente en que la EDU-CAA es la plataforma sobre la que más se trabajó durante la especialización y se dispone de gran variedad de recursos de software y soporte por parte de la comunidad. Respecto al hardware, la placa dispone un procesador LPC4337 con dos núcleos asimétricos, un Cortex M4 y un Cortex M0, trabajando a 208 Mhz y un amplio abanico de interfaces de comunicación como ser bus I2C, SPI, USB, CAN y varias UARTs.

### 3.2.2. Puertos de conexión

Los puertos de conexión son las piezas de hardware que más trabajo requirieron en su diseño. Fue necesario desarrollar dos esquemas preliminares de hardware a causa de que las primeras pruebas que se realizaron no fueron exitosas. Esto se debió a que el diseño no contemplaba el hecho de que muchos drivers de LEDs no están aislados entre entrada y salida, impidiendo así el uso de una masa común entre los distintos puertos de conexión. Siendo imposible solucionar esto sin alterar la topología del circuito, se optó por un esquema de puertos opto-aislados. La figura 3.3 representa en un esquema de bloques el circuito de un puerto de conexión donde se puede apreciar que cada puerto dispone de un microcontrolador de la familia STM32, en particular para el desarrollo se eligió un módulo Bluepill basado en el microcontrolador STM32F108C8T6 con núcleo Cortex M3. Este microcontrolador cumple las siguientes funciones:

- Comunicación mediante UART opto-aislada con la EDU-CIAA.
- Capturar el estado de las 3 entradas digitales del puerto.

- Muestreo de las 2 entradas analógicas del puerto.
- Comunicación con el conversor digital-analógico de la salida analógica 0-10v.
- Generar las señales de las 3 salidas digitales del puerto y activar el relay de alimentación de 220VAC.

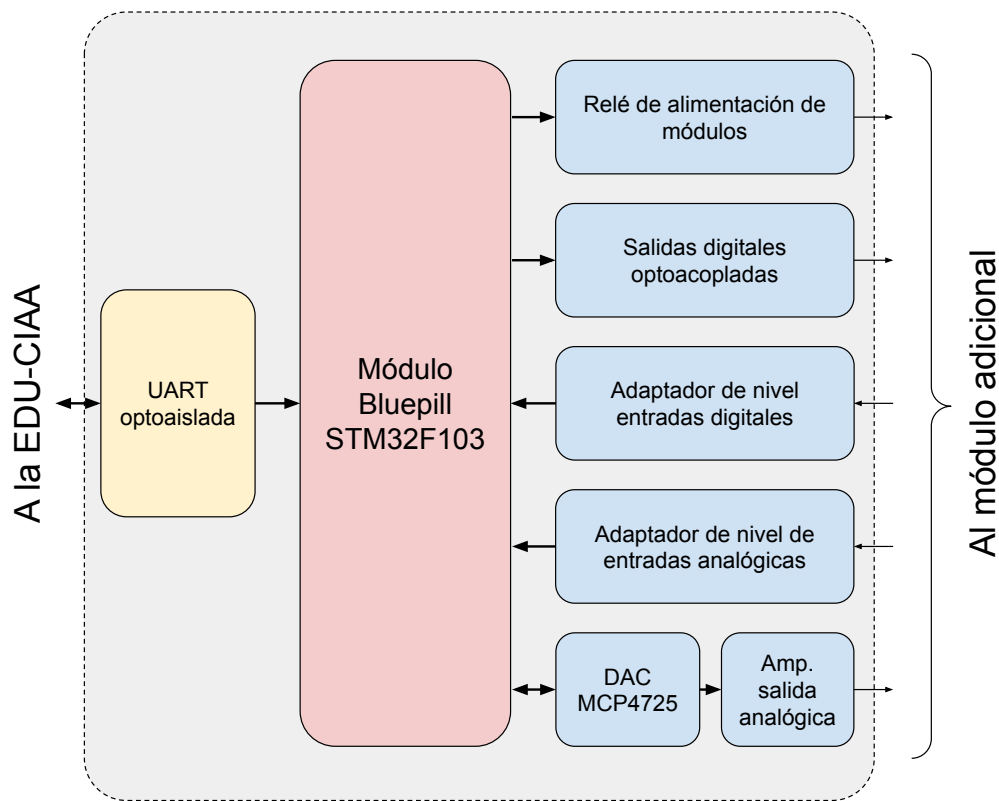


FIGURA 3.3. Diagrama en bloques de un puerto de conexión.

### 3.2.3. Interfaz UART opto-aislada

Para el diseño de la interfaz UART opto-aislada se tuvieron en cuenta los requerimientos de cantidad de canales analógico a digital y digital a analógico, la velocidad de muestreo y el número de entradas y salidas digitales, que en forma indirecta establecen la velocidad de comunicación mínima que debe poseer la interfaz UART opto-aislada entre los puertos y la EDU-CIAA. También fue necesario establecer un protocolo para empaquetar los datos e identificar a qué puerto corresponde cada paquete de datos. El protocolo diseñado consiste en un protocolo maestro-esclavos donde un maestro, en este caso la EDU-CIAA, inicia la comunicación con un esclavo enviando una trama de 5 bytes, como lo indica la figura 3.4, que a través de la UART opto-aislada llega a todos los puertos.

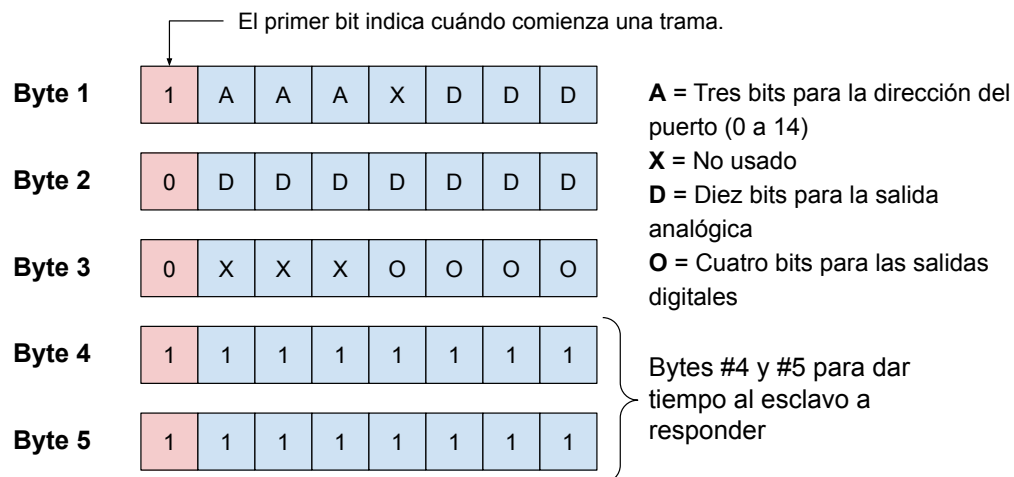


FIGURA 3.4. Estructura de una trama de datos de maestro a esclavo.

A continuación cada esclavo, es decir cada uno de los puertos, captura la trama y obtiene la dirección correspondiente a la trama recibida y la compara con la propia. Solo el esclavo con la misma dirección debe responder al maestro mediante una trama de 4 bytes con la estructura que se indica en la figura 3.5.

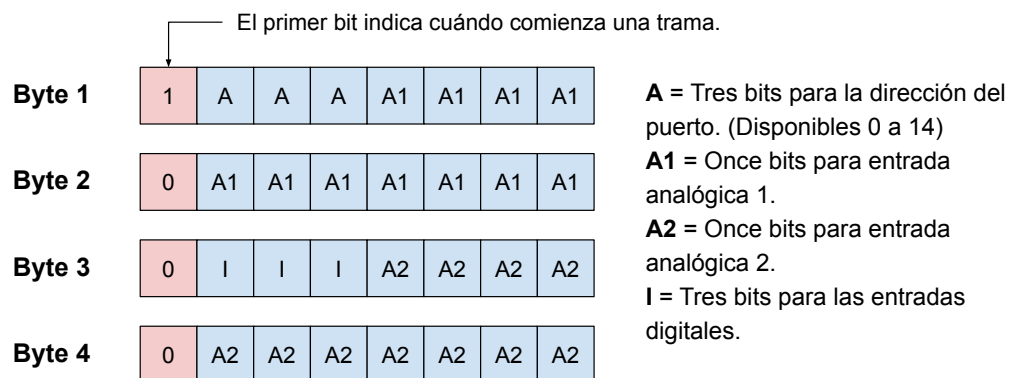


FIGURA 3.5. Estructura de una trama de datos de esclavo a maestro.

Una vez establecido el protocolo donde se deben transmitir 5 bytes de maestro a esclavo y 4 bytes de esclavo a maestro en configuración full-duplex, y teniendo en cuenta que en el listado de requerimientos se estableció una tasa de refresco de mil veces por segundo por cada uno de los seis puertos, se calculó una velocidad de comunicación mínima requerida de 30 KB/s. Luego se escogió la velocidad estándar más cercana para un puerto UART, siendo ésta 460800 Kb/s excede ampliamente lo mínimo requerido y deja espacio para futuras expansiones.

Para la selección de los opto acopladores, se evaluaron algunas alternativas disponibles en el mercado local. La tabla 3.1 resume las características principales de

los mismos donde se puede destacar al tiempo de respuesta como el factor limitante. Utilizando como criterio de diseño que el tiempo de respuesta del optoacoplador debe ser 10 veces menor que el tiempo de un bit para lograr una salida aceptable, significa que para lograr una velocidad de 460800 Kb/s se requiere un tiempo de respuesta menor a 217 ns. Por lo tanto en la tabla 3.1 se puede observar que la mejor opción para la aplicación es el optoacoplador 6N137 debido a que es el único capaz de trabajar a la velocidad de 460800 Kb/s requerida.

TABLA 3.1. Comparación de optoacopladores

Modelo	PC817(1)	4N35(2)	6N137(3)
Tensión de alimentación	<80 V	<70 V	5 V
Tipo de salida	Transistor	Transistor	<i>Open drain</i>
Tiempo de respuesta subida / bajada	18 us / 18 us	10 us / 10 us	75 ns / 75 ns
Tensión de aislación	5 KV	5 KV	5.3 KV
Cantidad de pines	4	6	8

Una vez seleccionado el optoacoplador se realizó el diagrama esquemático de la interfaz opto-aislada de la figura 3.6. El diseño contempla que la salida, es decir la línea de datos del puerto hacia la EDU-CIAA, sea por colector y resistencia pull-up para que se puedan conectar todos los puertos en paralelo. A su vez se tuvo en cuenta que la entrada de todos los puertos están conectadas a la misma salida de la EDU-CIAA y ésta no debe ser sobrecargada, por lo que se utilizó un transistor a la entrada que actúe de buffer.

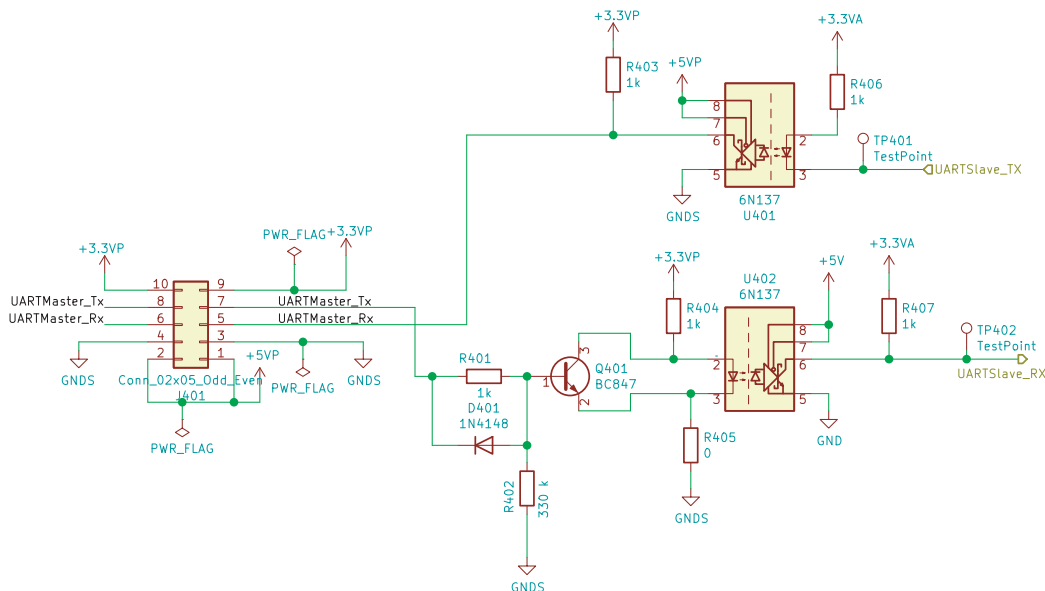


FIGURA 3.6. Diagrama esquemático de la interfaz UART optoaislada.

### 3.2.4. Entradas y salidas digitales

Del listado de requerimientos surge la necesidad de implementar tres entradas digitales, tres salidas digitales y una salida de alimentación para los módulos adicionales. La figura 3.7 muestra el diagrama esquemático del circuito adaptador



de nivel de una de las entradas digitales la cual fue diseñada para tolerar niveles de tensión de hasta 30 V y proteger al microcontrolador STM32F108C8T6.

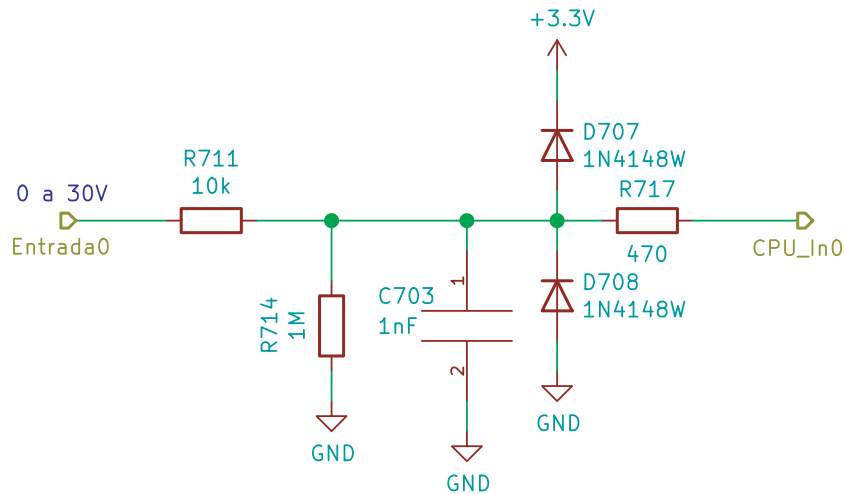


FIGURA 3.7. Diagrama esquemático de una entrada digital.

Para las salidas digitales se escogió una configuración de salida optoacoplada de colector abierto como se ve en la figura 3.8. En esta misma figura, además, se puede ver la salida de alimentación de 220 VAC de los módulos adicionales, esta se implementó con una salida a relé de dos contactos que permite la conexión y desconexión de fase y neutro al mismo tiempo.

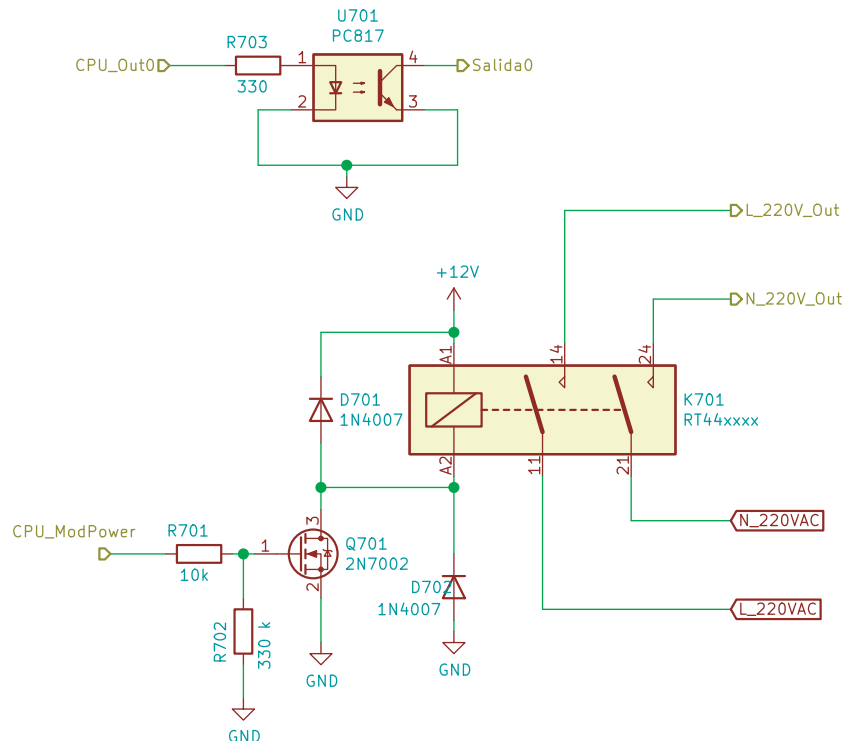


FIGURA 3.8. Diagrama esquemático de una salida digital y la salida de alimentación de 220 VAC.

### 3.2.5. Salida y entradas analógicas

Cada puerto del módulo principal dispone de una salida analógica con capacidad de generar señales entre 0-10 V. Como el microcontrolador STM32F108C8T6 no posee un conversor digital analógico fue necesario utilizar un conversor externo, el conversor elegido para el diseño fue el MCP4725 de microchip. Este conversor de 12 bits y un canal se comunica con el microcontrolador mediante un bus I2C. Como se puede ver en el diagrama esquemático de la figura 3.9 se tuvo que diseñar una etapa de amplificación que lleve el nivel de tensión del rango 0 - 3.3 V que puede entregar el MCP4725 hasta el rango de 0 - 10 V que fue especificado en los requerimientos para la salida analógica..

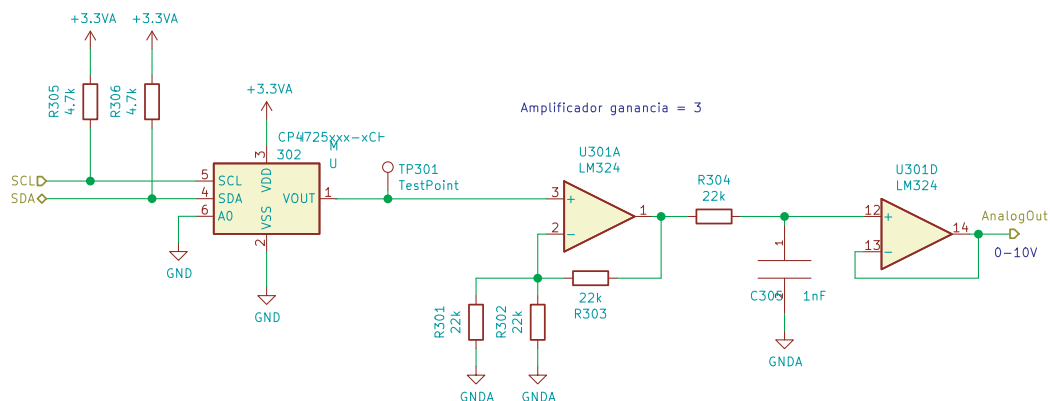


FIGURA 3.9. Diagrama esquemático de la salida analógica de un puerto.

Para las entradas analógicas se dio uso a los dos conversores analógico-digital incluidos en el microcontrolador STM32F103C8T6, que muestrean ambas entradas en forma simultanea. Al igual que la salida analógica, fue necesario hacer una adaptación del nivel de tensión de entrada de 0 -10 V al rango 0 - 3.3 V con un circuito atenuador y un buffer. En la figura 3.10 se puede ver el circuito atenuador implementado que además, para proteger al puerto, se diseño una protección por sobre tensión en la entrada analógica que limita la tensión a un máximo de 12 V.

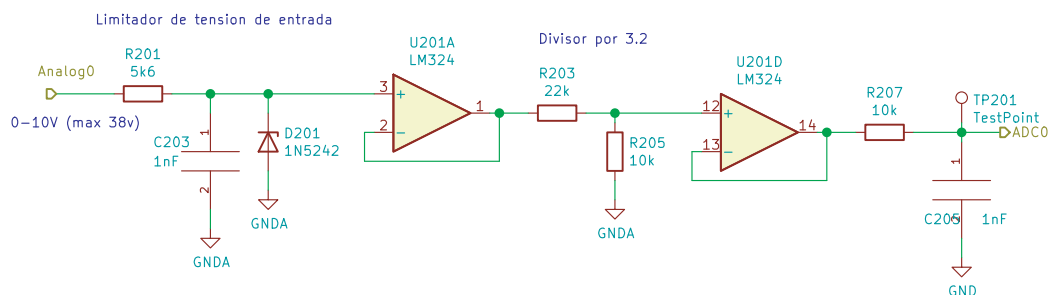


FIGURA 3.10. Diagrama esquemático de una entrada analógica.

## Capítulo 4

# Ensayos y Resultados

### 4.1. Pruebas funcionales del hardware

La idea de esta sección es explicar cómo se hicieron los ensayos, qué resultados se obtuvieron y analizarlos.



## Capítulo 5

# Conclusiones

### 5.1. Conclusiones generales

La idea de esta sección es resaltar cuáles son los principales aportes del trabajo realizado y cómo se podría continuar. Debe ser especialmente breve y concisa. Es buena idea usar un listado para enumerar los logros obtenidos.

Algunas preguntas que pueden servir para completar este capítulo:

- ¿Cuál es el grado de cumplimiento de los requerimientos?
- ¿Cuán fielmente se pudo seguir la planificación original (cronograma incluido)?
- ¿Se manifestó algunos de los riesgos identificados en la planificación? ¿Fue efectivo el plan de mitigación? ¿Se debió aplicar alguna otra acción no contemplada previamente?
- Si se debieron hacer modificaciones a lo planificado ¿Cuáles fueron las causas y los efectos?
- ¿Qué técnicas resultaron útiles para el desarrollo del proyecto y cuáles no tanto?

### 5.2. Próximos pasos

Acá se indica cómo se podría continuar el trabajo más adelante.