

发信人: nostackkling (6 4 H I T S !!), 信区: e\_note

标 题: 计原 2008.1.9(最终版)

发信站: 酒井 BBS (Wed Jan 9 19:15:05 2008), 转信

【 在 myideal (Pavarotti 天堂里走好) 的大作中提到: 】

一 填空 (20 分)

1.2 进制->10 进制

补码 10010111

反码 11111111

移 127 码 11111111

原码 01110111

2.IEEE754->10 进制

1100 0011 1101 0000 0000 0000 0000 0000

3.冯诺依曼计算机有\_\_\_\_\_,\_\_\_\_\_,\_\_\_\_\_,\_\_\_\_\_,\_\_\_\_\_五大部件组成

各部件通过\_\_\_\_\_连接构成计算机系统

4.程序局部性原理包括\_\_\_\_\_局部性和\_\_\_\_\_局部性

利用局部性原理,设计了\_\_\_\_\_存储器系统

5.Cache 的三类缺失原因是\_\_\_\_\_,\_\_\_\_\_,\_\_\_\_\_

二 判断(30 分) 如果不对要说明理由

1.指令流水中的旁路技术可减少结构相关 F, 数据相关

2.DMA 卡可提高程序装入到内存的传输速度 T

3.摩尔定律指集成电路的时钟频率每 18 个月翻一番 F, 集成度

4.奇偶校验可发现和纠正一位数据错 F, 发现

5.PCI express 总线和 PCI 总线结构基本相同,只是提高了总线频率,带宽因此得到了提高 ?

6.串行接口采用异步传输模式,并行采用同步模式 T

7.指令是计算机运行的最小时钟单元 F, 功能

8.同步传输总线使用统一时钟来协同总线事务 T

9.RAID5 和 RAID4 相比,检错纠错能力更高 ?

10.Blu-Ray 采用的激光波长比 DVD 更短 ?

11.控制相关是指流水线的分支指令或其他需改写 PC 的指令造成的相关 T

12.一个 USB ROOT 上最多允许接入 64 个 USB 设备 ??

13.总线的菊链仲裁方式可较好的保证各总线设备得到总线使用授权的公平性 F

14.Cache 总容量一定的情况下,两路组相连组织方式的命中率不低于直接映射方式的命中率 T

15.虚拟存储管理中,虚页数和实页数必须相同 F

三 TLB 的作用和工作原理 (10 分)

四、(15 分)某虚拟存储器系统采用页式管理,且仅有一级页表。每页大小为  $2^P$  字节,虚拟

地址为 V 位。虚地址组成如下:

\_\_\_\_\_

[虚页号| 页内偏移量]

---

页表起始地址为 PTBL，页表中每个表项为 4 个字节长。

请回答下列问题：

- 1) 虚地址中页内偏移量为几位长？
- 2) 虚页号又有几位长？
- 3) 页表中共有多少个表项？页表占用的最大地址是多少？
- 4) 页表本身有多少页？
- 5) 如果要使页表仅占用一页的空间，则 P 值最小可以是多少？

五、CRT 显示器分辨率为 1600\*1200，刷屏速率为 50 次/s,真彩色，请问储存一屏幕显示内容

的显卡容量需要多大？这个显示器所需的数据传送带宽至少要多大？（5 分）

六、下面所说的机器字长都是 32 位（20 分）

1.Cache 容量 2MB,用 8 路组相连组织方式,块大小为 128Byte,试计算

该 Cache 的地址中标记(tag),索引(Index)和块内地址(Offset)字段的位数

2.若设计另一方案采用直接映射方式,32 块,18 位标记位

那么块大小是多少字节?Cache 总容量又是多少?

3.分层存储系统：两层 Cache 和主存，按照如下的方式，访问 L1Cache，L1 没有，访问 L2,L2

中没有，则一定在主存中。

表：

	命中率	命中访问时间
L1 Cache	95%	2ns
L2 Cache	80%	20ns
main memory	100%	200ns

若程序只有 25%的读存指令，其他指令平均 CPI 为 2

请问每次读存的平均时间是多少？处理器的平均 CPI 是多少