4주차 예비보고서

전공: 컴퓨터공학과 학년: 3학년 학번: 20191599 이름: 송경호

**1.**

**1-1) NAND**

|  |  |  |
| --- | --- | --- |
| **A** | **B** | **Out** |
| 0 | 0 | 1 |
| 1 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 1 | 0 |

도표, 텍스트, 스케치, 원이(가) 표시된 사진

자동 생성된 설명

**1-2) NOR**

|  |  |  |
| --- | --- | --- |
| **A** | **B** | **Out** |
| 0 | 0 | 1 |
| 1 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 1 | 0S |

도표, 텍스트, 원, 평면도이(가) 표시된 사진

자동 생성된 설명

**1-3) XOR**

|  |  |  |
| --- | --- | --- |
| **A** | **B** | **Out** |
| 0 | 0 | 0 |
| 1 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 1 | 0 |

도표, 기술 도면, 평면도, 개략도이(가) 표시된 사진

자동 생성된 설명

**2.**

**2-1) NAND**

NAND는 부정 논리곱을 의미한다. AND 연산자의 결과를 반전시킨 것으로 입력값이 모두 1일 때를 제외하고 출력값은 1이된다. 다시 말해, 두 입력이 모두 참이어야 거짓으로 출력되고 두 입력 중 하나라도 거짓이면 참으로 출력된다. 즉, AND의 결과에 NOT 연산을 수행한 것과 동일하다.

**2-2) NOR**

NOR은 부정 논리합을 의미한다. OR 연산자의 결과를 반전시킨 것으로 입력값이 모두 1일 때를 제외하고 출력값은 0이된다. 다시 말해, 두 입력 중 하나라도 참인 경우에는 거짓으로 출력되며 두 입력이 모두 거짓일 경우에만 참으로 출력된다. 즉, OR의 결과에 NOT 연산을 수행한 것과 동일하다.

**2-3) XOR**

XOR은 exclusive OR을 뜻하며, 배타적 논리합을 의미한다. 두 입력중 하나만 참일 경우 참을 출력하고 두 입력이 다를 경우에는 거짓을 출력한다.

**3.**

**3-1) NAND**

앞서 말했듯이, NAND gate는 AND gate에 NOT gate를 붙인 결과이다. 따라서 두 입력이 모두 high인 경우에만 low로 출력되고, 두 입력 중 하나라도 low라면 hight로 출력된다.

**3-2) NOR**

NOR gate 역시 앞서 말했듯이, OR gate에 NOT gate를 붙여 구성할 수 있다. 따라서 두 입력 중 하나라도 high라면 출력은 low가 되고, 두 입력이 모두 low인 경우에만 high로 출력된다.

**4.**

**도표, 스케치, 라인 아트, 디자인이(가) 표시된 사진

자동 생성된 설명**

AND-OR-INVERT, 줄여서 AOI라고 부르며, AND, OR, NOT gate를 결합하여 구현한 조합 논리를 뜻한다. 위의 그림과 같이 1개 이상의 AND gate 뒤에 NOR gate를 연결하여 구성한다.

AOI gate는 직접회로의 한 종류로 마이크로프로세서 혹은 SRAM을 구현하는데 사용되는 CMOS 회로를 구현하는데 사용된다. AOI gate의 장점은 AND, NOT, OR gate를 각 각 별도로 구현하는 것보다 사용하는 transistor의 총 수가 작다는 점이다. 적은 개수의 게이트를 사용하는 만큼 회로의 사용 전력이 감소하고 면적은 줄어드는 반면 속도가 증가하게 된다. 또한 회로의 제조 비용을 낮출 수 있다.

**5.**

XOR Gate는 다른 gate를 이용해서 구현할 수 있다. 예를 들어 XOR의 논리식인 를 변형하여 로 표현할 수 있는데 이를 논리 게이트로 표현하면 다음과 같다.

도표, 스케치, 라인, 라인 아트이(가) 표시된 사진

자동 생성된 설명

이외에도 NAND Gate, NOR Gate를 사용하여 다음과 같이 XOR gate를 구성할 수 있다.

블랙, 어둠이(가) 표시된 사진

자동 생성된 설명 블랙, 어둠이(가) 표시된 사진

자동 생성된 설명

**6.**

위의 게이트를 사용하여 다양한 스위칭 기능과 조합 논리 회로를 구성할 수 있다. 예를 들어 가장 기본적인 AND, OR, NOT 게이트를 조합하면 모든 Boolean 스위칭 기능을 만들 수 있기 때문에 AND, OR, NOT 게이트를 Universal Logic Gates의 Full Set으로 간주한다.

또한 NAND와 NOR gate를 Universal Logic Gates의 Minimal Set으로 부르는 데 이 두가지 게이트는 다른 논리 회로를 구현하기 위해 독립적으로 사용될 수 있기 때문이다. 또한 다른 게이트와 함께 사용하여 스스로 Full Set의 특징도 동시에 갖고 있기 때문에 Minimal Set이라고 부른다.