

SPECIFICATIONS

PCI-5152

300 MHz, 2 GS/s, 8-Bit PCI Oscilloscope Device

Contents

Definitions.....	2
Conditions.....	2
Vertical.....	3
Analog Input (Channel 0 and Channel 1).....	3
Impedance and Coupling.....	3
Voltage Levels.....	3
Accuracy.....	4
Bandwidth and Transient Response.....	4
Spectral Characteristics.....	7
Noise.....	8
Horizontal.....	9
Sample Clock.....	9
Onboard Clock (Internal VCISO).....	9
External Sample Clock.....	9
Phase-Locked Loop (PLL) Reference Clock.....	10
Sample Clock and Reference Clock Input (PFI 0, Front Panel Connector).....	10
Reference Clock Output (PFI 1, Front Panel Connector).....	10
Trigger.....	11
Analog Trigger.....	11
Digital Trigger.....	12
External Trigger Input (Front Panel Connector).....	12
PFI 0 and PFI 1 (Programmable Function Interface, Front Panel Connectors).....	13
As an Input (Trigger).....	13
As an Output (Event).....	13
Waveform Specifications.....	14
Calibration.....	14
External Calibration.....	14
Self-Calibration.....	15
Calibration Specifications.....	15
Software.....	15
Driver Software.....	15
Application Software.....	15
Interactive Soft Front Panel and Configuration.....	15
TClk Specifications.....	15
Power.....	16

Physical.....	16
Environment.....	17
Environment.....	17
Compliance and Certifications.....	18
Safety.....	18
Electromagnetic Compatibility.....	18
CE Compliance	18
Online Product Certification.....	19
Environmental Management.....	19

Definitions



Caution If the module has been in use, it may exceed safe handling temperatures and cause burns. Allow the module to cool before removing it from the chassis.

Warranted specifications describe the performance of a model under stated operating conditions and are covered by the model warranty.

The following characteristic specifications describe values that are relevant to the use of the model under stated operating conditions but are not covered by the model warranty.

- *Typical* specifications describe the performance met by a majority of models.
- *Nominal* specifications describe an attribute that is based on design, conformance testing, or supplemental testing.

Specifications in this document are *Warranted* unless otherwise noted.

Conditions

Specifications are valid under the following conditions unless otherwise noted.

- All filter settings
- All impedance selections
- Sample clock set to 1 GS/s
- Real-Time Interleaved Sampling (TIS) mode provides a 2 GS/s real-time sample rate for a single channel
- The module is warmed up for 15 minutes at ambient temperature
- Calibration cycle is maintained
- The PXI/PCI chassis fan speed is set to HIGH, the foam fan filters are removed if present, and the empty slots contain chassis slot blockers and filler panels. For more information about cooling, refer to the *Maintain Forced-Air Cooling Note to Users*.

Vertical

Analog Input (Channel 0 and Channel 1)

Number of channels	Two (simultaneously sampled)
Connectors	BNC

Impedance and Coupling

Input Impedance (software-selectable)	
50 Ω	50 $\Omega \pm 1.5\%$
1 M Ω	1 M $\Omega \pm 0.75\%$ in parallel with a typical capacitance of 22 pF
Input coupling	Software-selectable: AC, DC, GND

Voltage Levels

Table 1. Full Scale (FS) Input Range and Programmable Vertical Offset Range

Range (V_{pk-pk})	50 Ω Offset (V)	1 M Ω Offset (V)
0.1	± 1	± 1
0.2		
0.4		
1		
2	± 6	± 10
4	± 5	
10	± 2	

Maximum input overload	
50 Ω	7 V_{rms} with $ Peaks \leq 10$ V
1 M Ω	$ Peaks \leq 42$ V

Accuracy

Resolution	8 bits
DC accuracy ¹	
0.1 V to 1 V input range	$\pm(1.26\% \text{ of Input} + 1.0\% \text{ of FS} + 500 \mu\text{V})$
2 V to 10 V input range	$\pm(1.26\% \text{ of Input} + 1.0\% \text{ of FS} + 5 \text{ mV})$
Programmable vertical offset accuracy ¹	$\pm 0.9\% \text{ of offset setting}$
DC Drift ²	
0.1 V to 1 V input range	$\pm(0.052\% \text{ of Input} + 100 \mu\text{V}) \text{ per } ^\circ\text{C}$
2 V to 10 V input range	$\pm(0.052\% \text{ of Input} + 1.0 \text{ mV}) \text{ per } ^\circ\text{C}$
Crosstalk	
CH 0 to/from CH 1 ³	
10 MHz	$<-80 \text{ dB, typical}$
100 MHz	$<-60 \text{ dB, typical}$
Ext Trig to CH 0 or CH 1 ⁴	
10 MHz	$<-80 \text{ dB, typical}$
100 MHz	$<-80 \text{ dB, typical}$

Bandwidth and Transient Response

Bandwidth (-3 dB) ⁵	
0.1 V input range	
50 Ω	165 MHz, typical 135 MHz minimum
1 M Ω	135 MHz, typical 110 MHz minimum

¹ Programmable vertical offset = 0 V. Within $\pm 5 ^\circ\text{C}$ of self-calibration temperature.

² Use DC drift to calculate errors when temperature changes more than $\pm 5 ^\circ\text{C}$ since the last self-calibration.

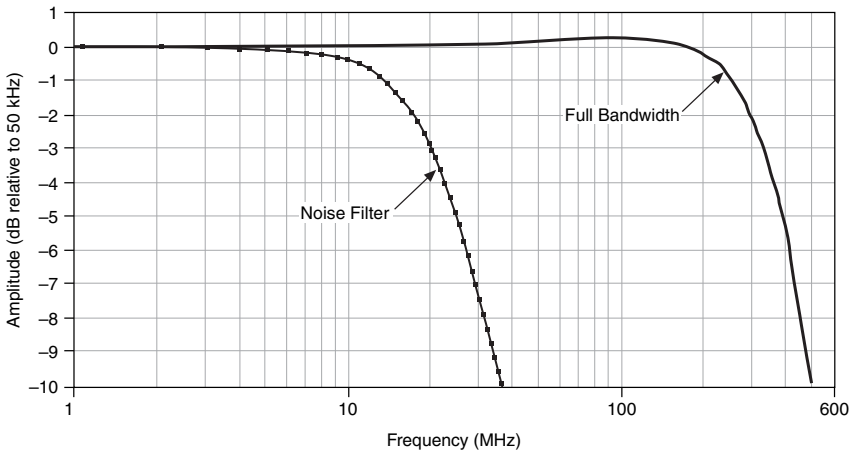
³ Measured on one channel with test signal applied to another channel, with same range setting on both channels.

⁴ 10 V signal applied to external trigger channel. Applies to all ranges on CH 0 and CH 1.

⁵ Bandwidth for 0 to 30 $^\circ\text{C}$. Reduce by 0.25% per $^\circ\text{C}$ above 30 $^\circ\text{C}$ for all input ranges. Filter off for all input ranges.

All other input ranges	
50 Ω	340 MHz, typical 300 MHz minimum
1 M Ω	300 MHz, typical 260 MHz minimum
Rise/fall time ⁶	
0.1 V input range	
50 Ω	2.4 ns, typical
1 M Ω	2.8 ns, typical ⁷
All other input ranges	
50 Ω	1.2 ns, typical
1 M Ω	1.4 ns, typical ⁷
Bandwidth limit filter	20 MHz noise filter
AC coupling cutoff (-3 dB) ⁸	
50 Ω	106 kHz, typical
1 M Ω	12 Hz, typical

Figure 1. PCI-5152 Frequency Response, 50 Ω , 1 V, Typical



⁶ Filter off.

⁷ 50 Ω terminator connected to front panel BNC connector.

⁸ 50 Ω source assumed.

Figure 2. PCI-5152 Frequency Response, 50 Ω , 1 V Input Range, Typical

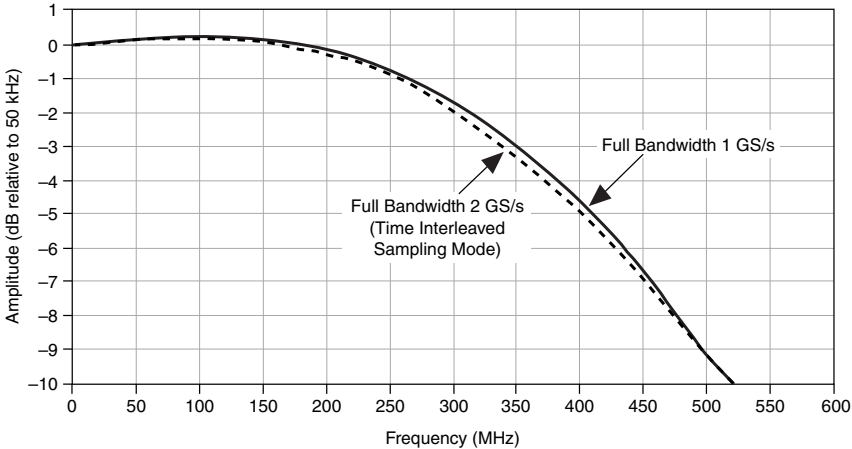


Figure 3. PCI-5152 Step Response, 50 Ω , 10 V_{pk-pk} through 0.2 V_{pk-pk} Input Range, Typical

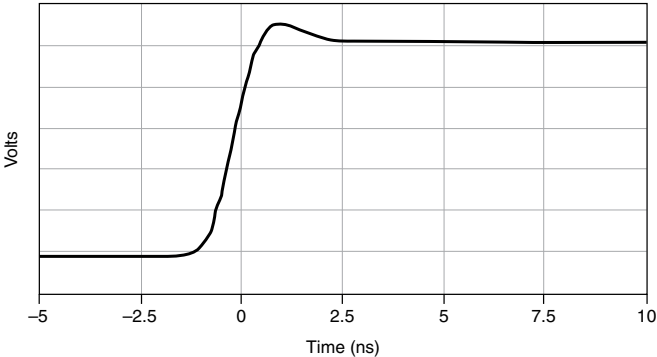
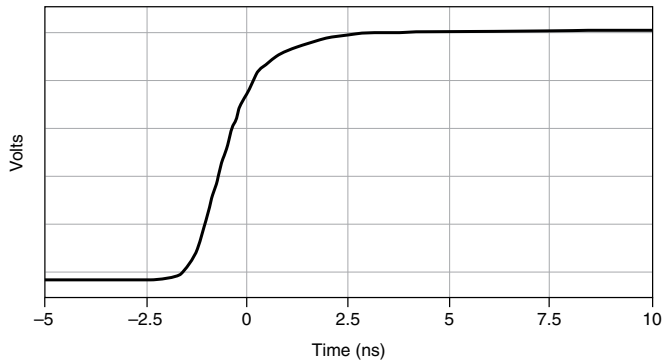


Figure 4. PCI-5152 Step Response, 50 Ω , 0.1 V_{pk-pk} Input Range, Typical



Spectral Characteristics

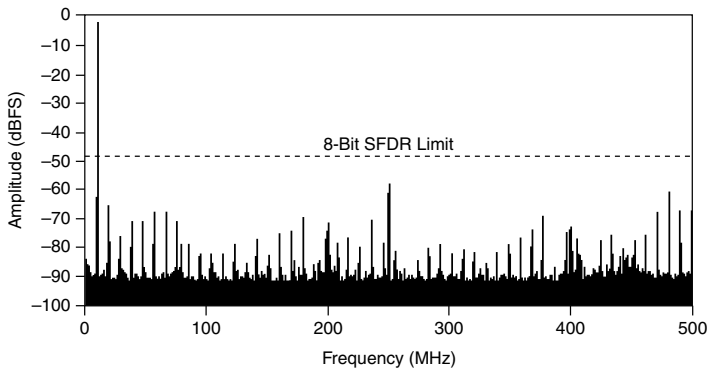
ENOB⁹

Noise filter on	7.3
Noise filter off	7.1

Signal to Noise and Distortion (SINAD)⁹

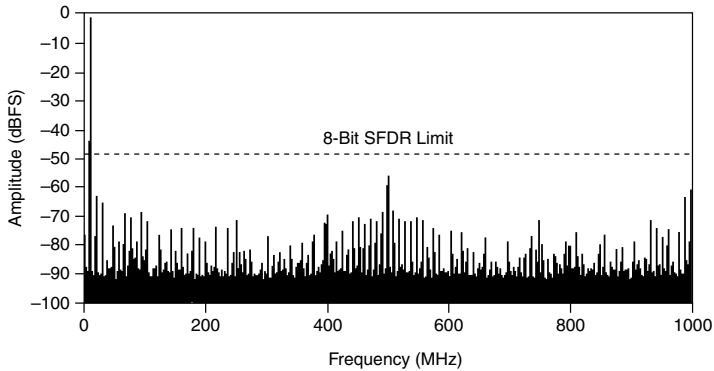
Noise filter on	45 dB, typical
Noise filter off	43 dB, typical

Figure 5. PCI-5152 Dynamic Performance, 50 Ω , 1 V_{pk-pk} Range, 9.425 MHz, -1 dBFS Input Signal, Typical



⁹ 1 V input range, 10 MHz, -1 dBFS input signal. Includes the 2nd through the 5th harmonics.

Figure 6. PCI-5152 TIS Dynamic Performance, 50 Ω , 1 V_{pk-pk} Range, 9.425 MHz, -1 dBFS Input Signal, Typical



Noise

Table 2. RMS Noise¹⁰

Range (V_{pk-pk})	Noise Filter On	Noise Filter Off
0.1	240 μV_{rms} (0.24% FS)	320 μV_{rms} (0.32% FS)
0.2	480 μV_{rms} (0.24% FS)	600 μV_{rms} (0.30% FS)
0.4	960 μV_{rms} (0.24% FS)	1.12 mV _{rms} (0.28% FS)
1	2.4 mV _{rms} (0.24% FS)	2.6 mV _{rms} (0.26% FS)
2	4.8 mV _{rms} (0.24% FS)	6.0 mV _{rms} (0.30% FS)
4	9.6 mV _{rms} (0.24% FS)	11.2 mV _{rms} (0.28% FS)
10	24 mV _{rms} (0.24% FS)	26 mV _{rms} (0.26% FS)

Channel-to-channel skew <100 ps, typical

¹⁰ 50 Ω terminator connected to input.

Horizontal

Sample Clock

Sources

Internal	Onboard clock (internal VCSO) ¹¹
External	PFI 0 (front panel SMB connector)

Onboard Clock (Internal VCSO)

Sample rate range

Real-time sampling (single shot) ¹²	15.26 kS/s to 1 GS/s
TIS ¹³ mode (single shot)	2 GS/s (single channel only)
Random interleaved sampling (RIS) mode ¹⁴	2 GS/s to 20 GS/s in increments of 1 GS/s (repetitive waveforms only)

Timebase accuracy

Not phase-locked to Reference clock	1 GHz \pm 30 ppm within \pm 3 °C of external calibration temperature
Phase-locked to Reference clock	Equal to the Reference clock accuracy ¹⁵

Timebase drift

Not phase-locked to Reference clock	\pm 7 ppm per °C
Phase-locked to Reference clock	Equal to Reference clock drift

Sample clock delay range	\pm 1 Sample clock period
--------------------------	-----------------------------

Sample clock delay/adjustment resolution	\leq 5 ps
--	-------------

External Sample Clock

Sources	PFI 0 (front panel SMB connector)
Frequency range ¹⁶	350 MHz to 1 GHz
Duty cycle tolerance	45% to 55%

¹¹ Internal Sample clock is locked to the Reference clock or derived from the onboard VCSO.

¹² Divide by n decimation used for all rates less than 1 GS/s.

¹³ TIS is a type of real-time sampling that is sometimes called ping-pong.

¹⁴ RIS is a type of equivalent-time sampling.

¹⁵ Refer to your chassis specifications for the Reference clock accuracy.

¹⁶ Divide by n decimation available where $1 \leq n \leq 65,535$. For more information about the Sample clock and decimation, refer to the *NI High-Speed Digitizers Help*.

Phase-Locked Loop (PLL) Reference Clock

Sources	RTSI 7 PFI 0 (front panel SMB connector)
Frequency range ¹⁷	1 MHz to 20 MHz in 1 MHz increments Default: 10 MHz
Duty cycle tolerance	45% to 55%
Exported Reference clock destinations	RTSI <0..7> PFI 1 (front panel SMB connector)

Sample Clock and Reference Clock Input (PFI 0, Front Panel Connector)

Input voltage range	Sine wave: 0.65 V _{pk-pk} to 2.8 V _{pk-pk} (0 dBm to 13 dBm)
Maximum input overload	7 V _{rms} with Peaks ≤10 V
Impedance	50 Ω
Coupling	AC

Reference Clock Output (PFI 1, Front Panel Connector)

Output impedance	50 Ω
Logic type	3.3 V CMOS, except when exporting 5 V
Maximum drive current	±24 mA

¹⁷ The PLL Reference clock frequency must be accurate to ±50 ppm.

Trigger

Trigger types ¹⁸	Edge Window Hysteresis Video Digital Immediate Software
Trigger sources	CH 0 CH 1 TRIG PFI <0..1> RTSI <0..6> Software
Time resolution	
Onboard clock, time-to-digital conversion circuit (TDC) on	5 ps
Onboard clock, TDC off	1 ns
External clock, TDC off	External clock period
Minimum rearm time ¹⁹	
TDC on	8 μs
TDC off	1 μs
Holdoff	From rearm time up to $[(2^{32} - 1) \times \text{Sample clock period}]$
Trigger delay	From 0 up to $[(2^{35} - 1) - \text{Posttrigger samples}] \times (1/\text{Sample rate})$, in seconds

Analog Trigger

Trigger types	Edge Window Hysteresis
Sources	CH 0 (front panel BNC connector) CH 1 (front panel BNC connector) TRIG (front panel BNC connector)

¹⁸ Refer to the following sources and the *NI High-Speed Digitizers Help* for more information about which sources are available for each trigger type.

¹⁹ Holdoff set to 0. Onboard Sample clock at maximum rate.

Trigger level range²⁰

CH 0, CH 1	100% FS
TRIG (External trigger)	±5 V

Voltage resolution	8 bits (1 in 256)
--------------------	-------------------

Trigger level accuracy²¹

CH 0, CH 1	±5% FS up to 10 MHz, typical
TRIG (External trigger)	±1 V (±10% FS) up to 10 MHz, typical

Edge trigger sensitivity²⁰

CH 0, CH 1	10% FS
TRIG (External trigger, V_{pk-pk})	0.5 V

Trigger jitter²¹

	≤10 ps _{rms} , typical
	≤20 ps _{rms} , maximum

Trigger filters

Low frequency reject (LF)	50 kHz
High frequency reject (HF)	50 KHz

Digital Trigger

Trigger type	Digital
Sources	RTSI <0..6> PFI <0..1> (front panel SMB connector)

External Trigger Input (Front Panel Connector)

Connector	BNC
Impedance	1 MΩ in parallel with a typical capacitance of 22 pF
Coupling	AC, DC
AC coupling cutoff (-3 dB)	12 Hz
Input voltage range	±5 V
Maximum input overload	Peaks ≤42 V

²⁰ DC to 300 MHz.

²¹ Within ±5 °C of self-calibration temperature.

PFI 0 and PFI 1 (Programmable Function Interface, Front Panel Connectors)

Connector	SMB jack
Direction	Bidirectional

As an Input (Trigger)

Destination	Start trigger (acquisition arm) Reference (stop) trigger Arm reference trigger Advance trigger
Input impedance	150 k Ω
V _{IH}	2.0 V
V _{IL}	0.8 V
Maximum input overload	-0.5 V to 5.5 V
Maximum frequency	25 MHz

As an Output (Event)

Sources	Start trigger (acquisition arm) Reference (stop) trigger End of record Done (end of acquisition) Probe compensation ²²
Output impedance	50 Ω
Logic type	3.3 V CMOS
Maximum drive current	± 24 mA
Maximum frequency	25 MHz

²² 1 kHz, 50% duty cycle square wave. PFI 1 only.

Waveform Specifications

Table 3. Onboard Memory Size

Real-Time and RIS Modes	Real-Time TIS Mode
8 MB standard (8 MS) per channel	8 MB standard (8 MS)
64 MB option (64 MS) per channel	64 MB option (64 MS)
256 MB option (256 MS) per channel	256 MB option (256 MS)
—	512 MB option (512 MS)

Minimum record length	1 sample
Number of pretrigger samples	Zero up to full record length
Number of posttrigger samples	Zero up to full record length
Maximum number of records in onboard memory ²⁴	
8 MB per channel	32,768
64 MB per channel	100,000
256 MB per channel	100,000
512 MB per channel	100,000
Allocated onboard memory per record	$[(\text{Record length} \times 1 \text{ byte/sample}) + 400 \text{ bytes}]$ rounded up to next multiple of 128 bytes

Calibration

External Calibration

External calibration calibrates the VCSO and the voltage reference. All calibration constants are stored in nonvolatile memory.

²³ Single-record mode and multiple-record mode.

²⁴ It is possible to exceed these numbers if you fetch records while acquiring data. For more information, refer to the *High-Speed Digitizers Help*.

Self-Calibration

Self-calibration is done on software command. The calibration corrects for gain, offset, triggering, and timing errors for all input ranges.

Calibration Specifications

Interval for external calibration	2 years
Warm-up time	15 minutes

Software

Driver Software

Driver support for the PCI-5152 was first available in NI-SCOPE 3.3.

NI-SCOPE is an IVI-compliant driver that allows you to configure, control, and calibrate the PCI-5152. NI-SCOPE provides application programming interfaces for many development environments.

Application Software

NI-SCOPE provides programming interfaces, documentation, and examples for the following application development environments:

- LabVIEW
- LabWindows™/CVI™
- Measurement Studio
- Microsoft Visual C/C++
- .NET (C# and VB.NET)

Interactive Soft Front Panel and Configuration

The NI-SCOPE Soft Front Panel (SFP) allows interactive control of the PCI-5152.

Interactive control of the PCI-5152 was first available in NI-SCOPE SFP version 3.3. The NI-SCOPE SFP is included on the NI-SCOPE media.

NI Measurement Automation Explorer (MAX) also provides interactive configuration and test tools for the PCI-5152. MAX is included on the NI-SCOPE media.

TCIkl Specifications

You can use the NI TCIkl synchronization method and the NI-TCIkl driver to align the Sample clocks on any number of supported devices, in one or more chassis. For more information about TCIkl synchronization, refer to the *NI-TCIkl Synchronization Help*, which is located within the *NI High-Speed Digitizers Help*. For other configurations, including multichassis systems, contact NI Technical Support at ni.com/support.

Intermodule SMC Synchronization Using NI-TCIk for Identical Modules

Synchronization specifications are valid under the following conditions:

- All modules are installed in one NI PXI-1042 chassis
- The NI-TCIk driver is used to align the Sample clocks of each module
- All parameters are set to identical values for each module
- Modules are synchronized without using an external Sample clock
- Sample clock set to 1 GS/s and all filters are disabled



Note Although you can use NI-TCIk to synchronize non-identical SMC-based modules, these specifications apply only to synchronizing identical modules.

Skew	500 ps, typical
Skew after manual adjustment	≤5 ps, typical
Sample clock delay/adjustment resolution	≤5 ps, typical

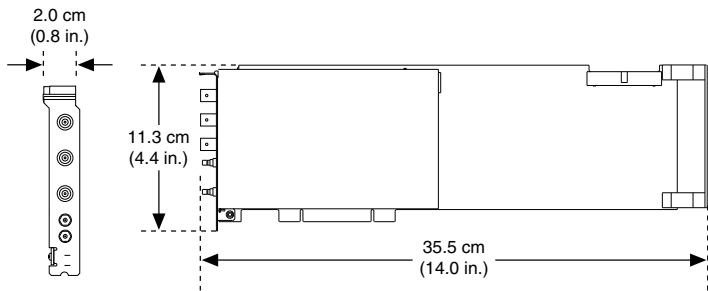
Power

Current draw	
+3.3 VDC	2.5 A
+5 VDC	2.4 A
+12 VDC	200 mA
-12 VDC	0 A
Total power	22.65 W

Physical

Dimensions	35.5 cm x 2.0 cm x 11.3 cm (14.0 in x 0.8 in x 4.4 in)
Weight	445 g (15.7 oz)

Figure 7. PCI-5152 Dimensions



Environment

Environment

Maximum altitude	2,000 m (at 25 °C ambient temperature)
Pollution Degree	2

Indoor use only.

Operating Environment

Ambient temperature range	0 °C to 45 °C (Tested in accordance with IEC 60068-2-1 and IEC 60068-2-2.)
Relative humidity range	10% to 90%, noncondensing (Tested in accordance with IEC 60068-2-56.)

Storage Environment

Ambient temperature range	-40 °C to 71 °C (Tested in accordance with IEC 60068-2-1 and IEC 60068-2-2.)
Relative humidity range	5% to 95%, noncondensing (Tested in accordance with IEC 60068-2-56.)

Compliance and Certifications

Safety

This product is designed to meet the requirements of the following electrical equipment safety standards for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA C22.2 No. 61010-1



Note For UL and other safety certifications, refer to the product label or the [Online Product Certification](#) section.

Electromagnetic Compatibility

This product meets the requirements of the following EMC standards for electrical equipment for measurement, control, and laboratory use:

- EN 61326-1 (IEC 61326-1): Class A emissions; Basic immunity
- EN 55011 (CISPR 11): Group 1, Class A emissions
- EN 55022 (CISPR 22): Class A emissions
- EN 55024 (CISPR 24): Immunity
- AS/NZS CISPR 11: Group 1, Class A emissions
- AS/NZS CISPR 22: Class A emissions
- FCC 47 CFR Part 15B: Class A emissions
- ICES-001: Class A emissions



Note In the United States (per FCC 47 CFR), Class A equipment is intended for use in commercial, light-industrial, and heavy-industrial locations. In Europe, Canada, Australia, and New Zealand (per CISPR 11), Class A equipment is intended for use only in heavy-industrial locations.



Note Group 1 equipment (per CISPR 11) is any industrial, scientific, or medical equipment that does not intentionally generate radio frequency energy for the treatment of material or inspection/analysis purposes.



Note For EMC declarations, certifications, and additional information, refer to the [Online Product Certification](#) section.

CE Compliance

This product meets the essential requirements of applicable European Directives, as follows:

- 2014/35/EU; Low-Voltage Directive (safety)
- 2014/30/EU; Electromagnetic Compatibility Directive (EMC)

Online Product Certification

Refer to the product Declaration of Conformity (DoC) for additional regulatory compliance information. To obtain product certifications and the DoC for this product, visit ni.com/certification, search by model number or product line, and click the appropriate link in the Certification column.

Environmental Management

NI is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial to the environment and to NI customers.

For additional environmental information, refer to the *Minimize Our Environmental Impact* web page at ni.com/environment. This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

Waste Electrical and Electronic Equipment (WEEE)



EU Customers At the end of the product life cycle, all NI products must be disposed of according to local laws and regulations. For more information about how to recycle NI products in your region, visit ni.com/environment/weee.

电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

Information is subject to change without notice. Refer to the *NI Trademarks and Logo Guidelines* at ni.com/trademarks for information on NI trademarks. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering NI products/technology, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your media, or the *National Instruments Patent Notice* at ni.com/patents. You can find information about end-user license agreements (EULAs) and third-party legal notices in the readme file for your NI product. Refer to the *Export Compliance Information* at ni.com/legal/export-compliance for the NI global trade compliance policy and how to obtain relevant HTS codes, ECCNs, and other import/export data. NI MAKES NO EXPRESS OR IMPLIED WARRANTIES AS TO THE ACCURACY OF THE INFORMATION CONTAINED HEREIN AND SHALL NOT BE LIABLE FOR ANY ERRORS. U.S. Government Customers: The data contained in this manual was developed at private expense and is subject to the applicable limited rights and restricted data rights as set forth in FAR 52.227-14, DFAR 252.227-7014, and DFAR 252.227-7015.

© 2008—2017 National Instruments. All rights reserved.

376973B-01 December 12, 2017

仕様

PCI-5152

300 MHz、2 G S/s、8 ビット PCI オシロスコープデバイス

目次

定義.....	2
条件.....	2
垂直軸.....	3
アナログ入力（チャンネル 0 およびチャンネル 1）	3
インピーダンスおよびカプリング	3
電圧レベル.....	3
確度.....	4
帯域幅および過度応答.....	5
スペクトル特性.....	7
ノイズ.....	8
水平軸.....	9
サンプリングクロック.....	9
オンボードクロック（内部 VCISO）.....	9
外部サンプリングクロック.....	10
位相ロックループ（PLL）基準クロック.....	10
サンプリングクロックおよび基準クロック入力（PFI 0、フロントパネルコネクタ）..	10
基準クロック出力（PFI 1、フロントパネルコネクタ）	11
トリガ.....	11
アナログトリガ.....	12
デジタルトリガ.....	12
外部トリガ入力（フロントパネルコネクタ）.....	13
PFI 0 および PFI 1（プログラム可能な機能的インタフェース、フロントパ ネルコネクタ）	13
入力の場合（トリガ）.....	13
出力の場合（イベント）	13
波形仕様.....	14
キャリブレーション.....	14
外部キャリブレーション.....	14
セルフキャリブレーション.....	15
キャリブレーション仕様.....	15

ソフトウェア.....	15
ドライバソフトウェア.....	15
アプリケーションソフトウェア.....	15
対話式ソフトフロントパネルおよび構成.....	15
TCik 仕様.....	15
電源.....	16
物理特性.....	16
環境.....	17
環境.....	17
認可および準拠.....	18
安全性.....	18
電磁両立性.....	18
CE 適合.....	18
オンライン製品認証.....	19
環境管理.....	19

定義



注意 使用中は、モジュールが過熱して、安全に取り扱える温度を超え、触るとやけどするおそれがあります。シャーシから取り外す前に、モジュールを十分に冷却してください。

保証仕様値は、記載された動作条件下における各モデルの性能を示すものであり、そのモデルの保証範囲内です。

以下の特性仕様値は、記載された動作条件下における各モデルの使用に関連する値で、そのモデルの保証範囲外であるものを示します。

- 標準仕様値は、大部分のモデルが満たす性能です。
- 公称仕様値は、設計、適合性試験、または補足試験に基づく属性を示します。

このドキュメントの仕様値は、特に注釈がない限り、保証仕様値です。

条件

仕様は、特に注釈のない限り、以下の条件下において有効です。

- すべてのフィルタ設定
- すべてのインピーダンス選択
- サンプルクロックが 1 GS/s に設定されている
- リアルタイムインターリーブサンプリング (TIS) モードで、単一のチャンネルに対して 2 GS/s リアルタイムサンプルレートが使用可能
- モジュールが、周囲温度で 15 分間ウォームアップされている

- キャリブレーションが定期的に行われている
- PXI/PCI シャーシのファン速度が HIGH に設定されており、フォームファンフィルタが取り外されている状態であり、空のスロットにはフィラーパネルが取り付けられている。冷却の詳細については、『強制空冷の維持について』を参照してください。

垂直軸

アナログ入力（チャンネル 0 およびチャンネル 1）

チャンネル数	2（同時サンプリング）
コネクタ	BNC

インピーダンスおよびカプリング

入力インピーダンス（ソフトウェアで選択可能）	
50 Ω	50 Ω ±1.5%
1 MΩ	1 MΩ ±0.75%（22 pF の標準キャパシタンスと並列）
入力カプリング	ソフトウェアで選択可能: AC、DC、GND

電圧レベル

表 1. フルスケール (FS) 入力レンジおよびプログラミング可能な垂直オフセットレンジ

レンジ (V _{pk-pk})	50 Ω オフセット (V)	1Ω オフセット (V)
0.1	±1	±1
0.2		
0.4		
1		

表 1. フルスケール (FS) 入力レンジおよびプログラミング可能な垂直オフセットレンジ
(続き)

レンジ (V_{pk-pk})	50 Ω オフセット (V)	1 Ω オフセット (V)
2	± 6	± 10
4	± 5	
10	± 2	

最大入力過負荷

50 Ω	$7 V_{rms}$ ($ ピーク \leq 10 V$)
1 M Ω	$ ピーク \leq 42 V$

確度

分解能	8 ビット
-----	-------

DC 確度¹

0.1~1 V 入力レンジ	$\pm(\text{入力の } 1.26\% + \text{FS の } 1.0\% + 500 \mu V)$
2~10 V 入力レンジ	$\pm(\text{入力の } 1.26\% + \text{FS の } 1.0\% + 5 \text{ mV})$

プログラム可能な垂直オフセットの確度 ¹	オフセット設定の $\pm 0.9\%$
---------------------------------	----------------------

DC ドリフト²

0.1~1 V 入力レンジ	$\pm(\text{入力の } 0.052\% + 100 \mu V)/^{\circ}C$
2~10 V 入力レンジ	$\pm(\text{入力の } 0.052\% + 1.0 \text{ mV})/^{\circ}C$

クロストーク

CH 0 と CH 1 の間 ³	
10 MHz	<-80 dB (標準)
100 MHz	<-60 dB (標準)

¹ プログラム可能な垂直オフセット = 0 V。セルフキャリブレーション実行時の温度 $\pm 5^{\circ}C$ 以内。

² 前回のセルフキャリブレーション実行時から温度が $\pm 5^{\circ}C$ 以上、変化した時に、DC ドリフトを使用して誤差を計算します。

³ 両方のチャンネルのレンジ設定を同じにして、一方のチャンネルにテスト信号を印加し、もう一方のチャンネルで測定しています。

Ext Trig を CH 0 または CH 1 へ接続 ⁴

10 MHz	<-80 dB (標準)
100 MHz	<-80 dB (標準)

帯域幅および過度応答

帯域幅 (-3 dB)⁵

0.1 V 入力レンジ	
50 Ω	165 MHz (標準) 135 MHz (最小)
1 MΩ	135 MHz (標準) 110 MHz (最小)
その他のすべての入力レンジ	
50 Ω	340 MHz (標準) 300 MHz (最小)
1 MΩ	300 MHz (標準) 260 MHz (最小)

立ち上がり/立ち下がり時間 ⁶

0.1 V 入力レンジ	
50 Ω	2.4 ns (標準)
1 MΩ	2.8 ns (標準) ⁷
その他のすべての入力レンジ	
50 Ω	1.2 ns (標準)
1 MΩ	1.4 ns (標準) ⁷

帯域幅制限フィルタ 20 MHz ノイズフィルタ

AC カプリングカットオフ (-3 dB)⁸

50 Ω	106 kHz 時 (標準)
1 MΩ	12 Hz (標準)

⁴ 10 V の信号を外部トリガチャンネルに印加します。CH 0 と CH 1 のすべてのレンジに印加します。

⁵ 0~30°Cでの帯域幅です。30°C以上の場合、すべてのレンジで 1°Cあたり 0.25%低下します。フィルタはすべての入力レンジで無効になっています。

⁶ フィルタ無効時です。

⁷ 50 Ω 終端がフロントパネルの BNC コネクタに接続されています。

⁸ 50 Ω ソースを前提としています。

図 1. PCI-5152 周波数応答、50 Ω 、1 V (標準)

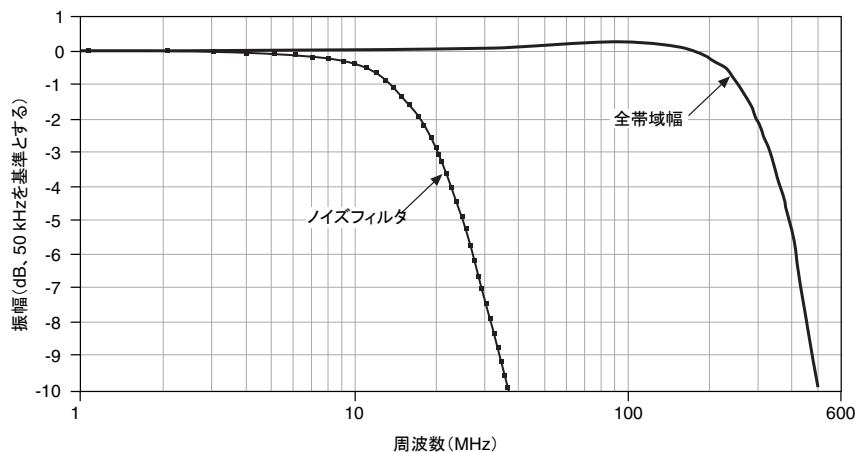


図 2. PCI-5152 周波数応答、50 Ω 、1 V 入力レンジ (標準)

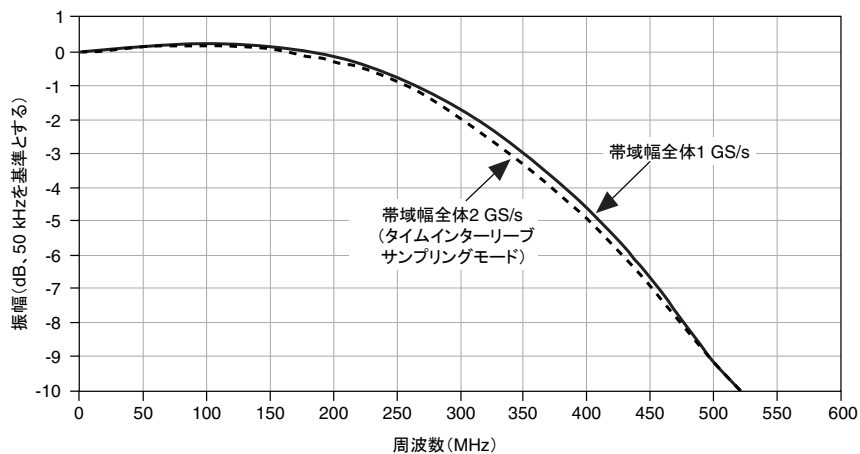


図 3. PCI-5152 ステップ応答、50 Ω 、10 $V_{pk-pk} \sim 0.2 V_{pk-pk}$ 入力レンジ (標準)

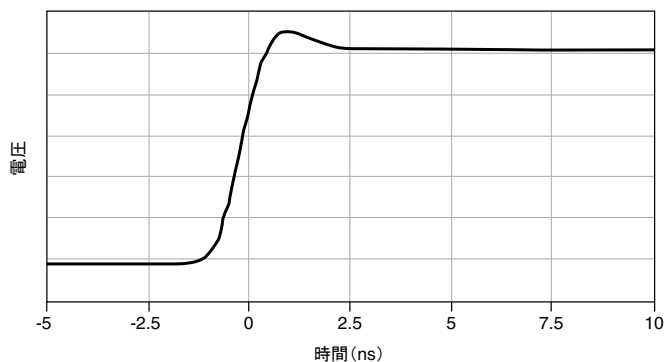
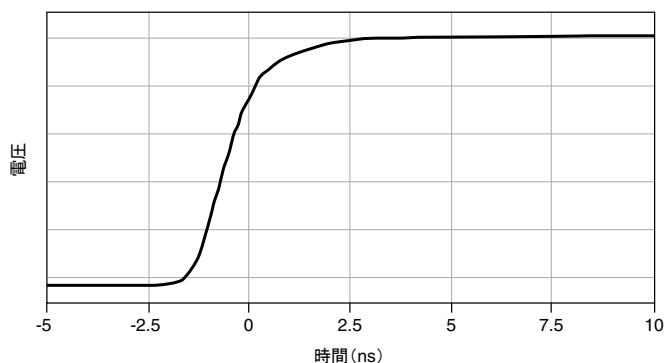


図 4. PCI-5152 ステップ応答、50 Ω 、0.1 V_{pk-pk} 入力レンジ (標準)



スペクトル特性

ENOB⁹

ノイズフィルタ有効時	7.3
ノイズフィルタ無効時	7.1

SINAD (Signal to Noise and Distortion)⁹

ノイズフィルタ有効時	45 dB (標準)
ノイズフィルタ無効時	43 dB (標準)

⁹ 1 V 入力レンジ、10 MHz、-1 dBFS 入力信号です。第 2 高調波から第 5 高調波までが含まれています。

図 5. PCI-5152 動特性、50 Ω 、1 V_{pk-pk} レンジ、9.425 MHz、-1 dBFS 入力信号 (標準)

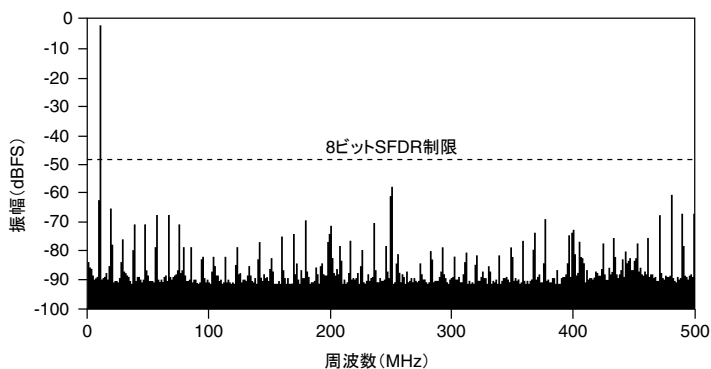
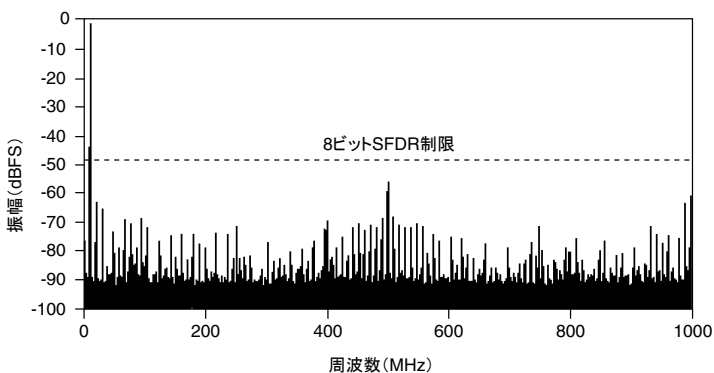


図 6. PCI-5152 TIS 動特性、50 Ω 、1 V_{pk-pk} レンジ、9.425 MHz、-1 dBFS 入力信号 (標準)



ノイズ

表 2. RMS ノイズ¹⁰

レンジ (V_{pk-pk})	ノイズフィルタ有効時	ノイズフィルタ無効時
0.1	240 μV_{rms} (0.24% FS)	320 μV_{rms} (0.32% FS)
0.2	480 μV_{rms} (0.24% FS)	600 μV_{rms} (0.30% FS)
0.4	960 μV_{rms} (0.24% FS)	1.12 mV _{rms} (0.28% FS)
1	2.4 mV _{rms} (0.24% FS)	2.6 mV _{rms} (0.26% FS)

¹⁰ 入力に 50 Ω 終端を接続します。

表 2. RMS ノイズ¹⁰ (続き)

レンジ (V_{pk-pk})	ノイズフィルタ有効時	ノイズフィルタ無効時
2	4.8 mV _{rms} (0.24% FS)	6.0 mV _{rms} (0.30% FS)
4	9.6 mV _{rms} (0.24% FS)	11.2 mV _{rms} (0.28% FS)
10	24 mV _{rms} (0.24% FS)	26 mV _{rms} (0.26% FS)

チャンネル間スキュー

<100 ps (標準)

水平軸

サンプルクロック

ソース

内部

オンボードクロック (内部 VCISO)¹¹

外部

PFI 0 (フロントパネル SMB コネクタ)

オンボードクロック (内部 VCISO)

サンプルレート範囲

リアルタイムサンプリング (シングルショット)¹²

15.26 kS/s ~ 1 GS/s

TIS¹³ モード (シングルショット)

2 GS/s (1 チャンネルのみ)

ランダムインタリーブサンプリング (RIS) モード¹⁴

2 GS/s ~ 20 GS/s (1 GS/s 間隔、反復波形のみ)

タイムベース確度

基準クロックへの位相ロック無効時

1 GHz ±30 ppm (外部キャリブレーション温度の±3°C以内)

基準クロックへの位相ロック有効時

基準クロック確度と同等¹⁵

¹⁰ 入力に 50 Ω 終端を接続します。

¹¹ 内部サンプルクロックは、基準クロックにロックされているか、オンボード VCISO から分周して取得されます。

¹² 1 GS/s 未満のすべてのレートには、 n デシメーションによる除算が使用されます。

¹³ TIS は、ピンポンと呼ばれるリアルタイムサンプリング方法の 1 つです。

¹⁴ RIS は、等価時間サンプリング方法の 1 つです。

¹⁵ 基準クロックの確度については、シャーシの仕様書を参照してください。

タイムベースドリフト

基準クロックへの位相ロック無効時	$\pm 7 \text{ ppm}/^{\circ}\text{C}$
基準クロックへの位相ロック有効時	基準クロックドリフトと同じ
サンプルクロック遅延範囲	± 1 サンプルクロック周期
サンプルクロック遅延/調整分解能	$\leq 5 \text{ ps}$

外部サンプルクロック

ソース	PFI 0 (フロントパネル SMB コネクタ)
周波数レンジ ¹⁶	350 MHz～1 GHz
デューティサイクル許容範囲	45%～55%

位相ロックループ (PLL) 基準クロック

ソース	RTSI 7 PFI 0 (フロントパネル SMB コネクタ)
周波数レンジ ¹⁷	1 MHz～20 MHz (1 MHz 間隔) デフォルト: 10 MHz
デューティサイクル許容範囲	45%～55%
エクスポートされた基準クロックの出力先	RTSI <0..7> PFI 1 (フロントパネル SMB コネクタ)

サンプルクロックおよび基準クロック入力 (PFI 0、フロントパネルコネクタ)

入力電圧レンジ	正弦波: $0.65 V_{\text{pk-pk}} \sim 2.8 V_{\text{pk-pk}}$ (0 dBm～13 dBm)
最大入力過負荷	$7 V_{\text{rms}}$ ($ \text{ピーク} \leq 10 \text{ V}$)
インピーダンス	50 Ω
カプリング	AC

¹⁶ n ($1 \leq n \leq 65,535$) デシメーションによる除算を使用できます。サンプルクロックおよびデシメーションの詳細については、『NI 高速デジタイザヘルプ』を参照してください。

¹⁷ PLL 基準クロック周波数には、 $\pm 50 \text{ ppm}$ の精度が必要です。

基準クロック出力（PFI 1、フロントパネルコネクタ）

出カインピーダンス	50Ω
論理タイプ	3.3 V CMOS（5 V をエクスポートしている場合以外）
最大駆動電流	±24 mA

トリガ

トリガタイプ ¹⁸	エッジ ウィンドウ ヒステリシス ビデオ デジタル 即時 ソフトウェア
トリガソース	CH 0 CH 1 TRIG PFI <0..1> RTSI <0..6> ソフトウェア
時間分解能	
オンボードクロック、時間/デジタル変換回路 (TDC) 有効時	5 ps
オンボードクロック、TDC 無効時	1 ns
外部クロック、TDC 無効時	外部クロック周期
最小リアーム時間 ¹⁹	
TDC 有効時	8 μs
TDC 無効時	1 μs

¹⁸ 各トリガタイプで利用できるソースの詳細については、以下のソースおよび『NI 高速デジタイザヘルプ』を参照してください。

¹⁹ ホールドオフは 0 に設定してあります。オンボードサンプリングクロックは最大レートです。

ホールドオフ	リアーム時間、最大 $((2^{32} - 1) \times \text{サンプルクロック周期})$
トリガ遅延	0 から $((2^{35} - 1) \times \text{ポストトリガサンプル}) \times (1/\text{サンプルレート})$ まで (秒)

アナログトリガ

トリガタイプ	エッジ ウィンドウ ヒステリシス
ソース	CH 0 (フロントパネル BNC コネクタ) CH 1 (フロントパネル BNC コネクタ) TRIG (フロントパネル BNC コネクタ)
トリガレベルレンジ ²⁰	
CH 0、CH 1	100% FS
TRIG (外部トリガ)	$\pm 5 \text{ V}$
電圧分解能	8 ビット (256 分の 1)
トリガレベル確度 ²¹	
CH 0、CH 1	FS の $\pm 5\%$ (最大 10 MHz) (標準)
TRIG (外部トリガ)	$\pm 1 \text{ V}$ ($\pm 10\%$ FS) (最大 10 MHz) (標準)
エッジトリガ感度 ²⁰	
CH 0、CH 1	10% FS
TRIG (外部トリガ、 V_{pk-pk})	0.5 V
トリガジッタ ²¹	$\leq 10 \text{ ps}_{rms}$ (標準) $\leq 20 \text{ ps}_{rms}$ (最大)
トリガフィルタ	
低周波数除去 (LF)	50 kHz
高周波数除去 (HF)	50 KHz

デジタルトリガ

トリガタイプ	デジタル
ソース	RTSI <0..6> PFI <0..1> (フロントパネル SMB コネクタ)

²⁰ DC～300 MHz。

²¹ セルフキャリブレーション実行時の温度 $\pm 5^{\circ}\text{C}$ 以内。

外部トリガ入力 (フロントパネルコネクタ)

コネクタ	BNC
インピーダンス	1 M Ω (22 pF のキャパシタンスと並列)
カプリング	AC、DC
AC カプリングカットオフ (-3 dB)	12 Hz
入力電圧レンジ	± 5 V
最大入力過負荷	ピーク ≤ 42 V

PFI 0 および PFI 1 (プログラム可能な機能的インタフェース、フロントパネルコネクタ)

コネクタ	SMB ジャック
方向	双方向

入力の場合 (トリガ)

出力先	開始トリガ (集録アーム) 基準 (停止) トリガ アーム基準トリガ アドバンストリガ
入力インピーダンス	150 k Ω
V_{IH}	2.0 V
V_{IL}	0.8 V
最大入力過負荷	-0.5 V \sim 5.5 V
最大周波数	25 MHz

出力の場合 (イベント)

ソース	開始トリガ (集録アーム) 基準 (停止) トリガ レコード完了 終了 (集録完了) プローブ補正 ²²
出力インピーダンス	50 Ω
論理タイプ	3.3 V CMOS

²² 1 kHz、50%デューティサイクル方形波です。PFI 1 のみです。

最大駆動電流	±24 mA
最大周波数	25 MHz

波形仕様

表 3. オンボードメモリサイズ

リアルタイムおよび RIS モード	リアルタイム TIS モード
8 MB 標準 (8 MS/チャンネル)	8 MB 標準 (8 MS)
64 MB オプション (64 MS/チャンネル)	64 MB オプション (64 MS)
256 MB オプション (256 MS/チャンネル)	256 MB オプション (256 MS)
—	512 MB オプション (512 MS)

最短レコード長	1 サンプル
プレトリガサンプル数	ゼロから最大レコード長まで
ポストトリガサンプル数	ゼロから最大レコード長まで
オンボードメモリの最大レコード数 ²⁴	
8 MB/チャンネル	32,768
64 MB/チャンネル	100,000
256 MB/チャンネル	100,000
512 MB/チャンネル	100,000
各レコードに割り当てられるオンボードメモリ	$((\text{レコード長} \times 1 \text{ バイト/サンプル}) + 400 \text{ バイト})$ を次の 128 バイトの倍数に切り上げ

キャリブレーション

外部キャリブレーション

外部キャリブレーションは、VCSO および基準電圧を校正します。すべてのキャリブレーション定数は、不揮発性メモリに保管されます。

²³ シングルレコードモードおよびマルチプルレコードモードです。
²⁴ データ集録中にレコードをフェッチすると、これらの数を超える場合があります。詳細については、『高速デジタイザヘルプ』を参照してください。

セルフキャリブレーション

セルフキャリブレーションはソフトウェアコマンドで実行可能です。キャリブレーションは全入力範囲における、ゲイン、オフセット、トリガ、タイミングエラーを補正します。

キャリブレーション仕様

外部キャリブレーション間隔	2 年
ウォームアップ時間	15 分

ソフトウェア

ドライバソフトウェア

PCI-5152 用のドライバサポートは、NI-SCOPE3.3 から使用可能になりました。

NI-SCOPE は IVI 準拠ドライバであり、PCI-5152 の構成、制御、および校正が可能です。NI-SCOPE は、さまざまな開発環境のアプリケーションインタフェースを提供します。

アプリケーションソフトウェア

NI-SCOPE には、以下のアプリケーション開発環境用のプログラミングインタフェース、ドキュメント、サンプルが含まれています。

- LabVIEW
- LabWindows™/CVI™
- Measurement Studio
- Microsoft Visual C/C++
- .NET (C#および VB.NET)

対話式ソフトフロントパネルおよび構成

NI-SCOPE ソフトフロントパネル (SFP) を使用することにより、PCI-5152 を対話的に制御することができます。

PCI-5152 の対話的制御は、NI-SCOPE SFP バージョン 3.3 から使用できるようになりました。NI-SCOPE SFP は NI-SCOPE メディアに含まれています。

また、NI Measurement Automation Explorer (MAX) でも、PCI-5152 を対話的に構成およびテストできます。MAX は、NI-SCOPE メディアに含まれています。

TCIk 仕様

NI の TCIk 同期方法と NI-TCIk ドライバを使用することにより、1 つまたは複数のシャーシ内の任意数の対応デバイスのサンプルクロックを同期させることができます。TCIk 同期の詳細については、『NI 高速デジタイザヘルプ』の中にある『NI-TCIk 同期ヘルプ』

を参照してください。マルチシャーシシステムなど、その他の構成については、ナショナルインスツルメンツの技術サポート (ni.com/support) までお問い合わせください。

NI-TCI_k を使用したモジュール間の SMC 同期 (同一モジュールを使用)

同期仕様は、以下の条件下において有効です。

- すべてのモジュールが 1 台の NI PXI-1042 シャーシに装着されている。
- 各モジュールのサンプルクロックが NI-TCI_k ドライバを使用して同期されている。
- 各モジュールでは、すべてのパラメータが同じ値に設定されている。
- モジュールは外部のサンプルクロックを使用しないで同期されている。
- サンプルクロックが 1 GS/s に設定され、すべてのフィルタが無効になっている。



メモ NI-TCI_k により異なる SMC 対応モジュールを同期することもできますが、これらの仕様は同一のモジュールを使用した場合にのみ適用されます。

スキュー	500 ps (標準)
手動で調整後のスキュー	≤5 ps (標準)
サンプルクロック遅延/調整分解能	≤5 ps (標準)

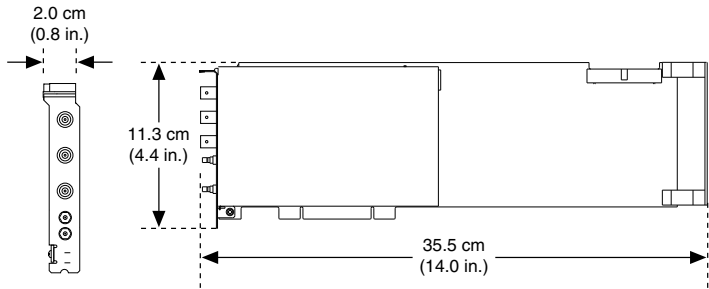
電源

消費電流	
+3.3 VDC	2.5 A
+5 VDC	2.4 A
+12 VDC	200 mA
-12 VDC	0 A
合計電力	22.65 W

物理特性

外形寸法	35.5 cm x 2.0 cm x 11.3 cm (14.0 in x 0.8 in x 4.4 in)
重量	445 g (15.7 oz)

図 7. PCI-5152 外形寸法



環境

環境

最大使用高度	2,000 m (周囲温度 25°C時)
汚染度	2
室内使用のみ。	

動作環境

周囲温度範囲	0°C～45°C (IEC 60068-2-1 および IEC 60068-2-2 に基づいて試験済み。)
相対湿度範囲	10%～90%、結露なきこと (IEC 60068-2-56 に基づいて試験済み。)

保管環境

周囲温度範囲	-40°C～71°C (IEC 60068-2-1 および IEC 60068-2-2 に基づいて試験済み。)
相対湿度範囲	5%～95%、結露なきこと (IEC 60068-2-56 に基づいて試験済み。)

認可および準拠

安全性

この製品は、計測、制御、実験に使用される電気装置に関する以下の安全規格要件を満たすように設計されています。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA C22.2 No. 61010-1



メモ UL およびその他の安全保証については、製品ラベルまたは「[オンライン製品認証](#)」セクションを参照してください。

電磁両立性

この製品は、計測、制御、実験に使用される電気装置に関する以下の EMC 規格の必要条件を満たします。

- EN 61326-1 (IEC-61326-1): Class A エミッション、基本イミュニティ
- EN 55011 (CISPR 11): Group 1、Class A エミッション
- EN 55022 (CISPR 22): Class A エミッション
- EN 55024 (CISPR 24): イミュニティ
- AS/NZS CISPR 11: Group 1、Class A エミッション
- AS/NZS CISPR 22: Class A エミッション
- FCC 47 CFR Part 15B: Class A エミッション
- ICES-001: Class A エミッション



メモ 米国では (FCC 47 CFR に従って)、Class A 機器は商業、軽工業、および重工業の設備内での使用を目的としています。欧州、カナダ、オーストラリア、およびニュージーランドでは (CISPR 11 に従って)、Class A 機器は重工業の設備内のみでの使用を目的としています。



メモ Group 1 機器とは (CISPR 11 に従って) 材料の処理または検査/分析の目的で無線周波数エネルギーを意図的に生成しない工業用、科学、または医療向け機器のことです。



メモ EMC 宣言および認証については、「[オンライン製品認証](#)」セクションを参照してください。

CE 適合

この製品は、該当する EC 理事会指令による基本的要件に適合しています。

- 2014/35/EU、低電圧指令 (安全性)
- 2014/30/EU、電磁両立性指令 (EMC)

オンライン製品認証

この製品のその他の適合規格については、この製品の適合宣言（DoC）をご覧ください。この製品の製品認証および適合宣言を入手するには、ni.com/certification にアクセスして型番または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

環境管理

ナショナルインスツルメンツは、環境に優しい製品の設計および製造に努めています。NI は、製品から特定の有害物質を除外することが、環境および NI のお客様にとって有益であると考えています。

環境に関する詳細は、ni.com/environment からアクセス可能な「環境への取り組み」ページを参照してください。このページには、ナショナルインスツルメンツが準拠する環境規制および指令、およびこのドキュメントに含まれていないその他の環境に関する情報が記載されています。

廃電気電子機器（WEEE）



欧州のお客様へ 製品寿命を過ぎたすべての NI 製品は、お住まいの地域の規定および条例に従って廃棄処分してください。お住まいの地域における NI 製品のリサイクル方法の詳細については、ni.com/environment/weee（英語）を参照してください。

电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

情報は事前の通知なしに変更されることがあります。NI の商標の詳細については、ni.com/trademarks の NI Trademarks and Logo Guidelines (英語) を参照してください。本書中に記載されたその他の製品名及び企業名は、それぞれの企業の商標又は商号です。NI の製品及び技術を保護する特許については、ソフトウェアで参照できる特許情報 (ヘルプ→特許)、メディアに含まれている patents.txt ファイル、又は ni.com/patents からアクセスできる National Instruments Patent Notice のうち、該当するリソースから参照してください。エンドユーザ使用許諾契約 (EULA) 及び他社製品の法的注意事項はご使用の NI 製品の Readme ファイルにあります。NI の輸出関連法規遵守に対する方針については、また必要な HTS コード、ECCN (Export Control Classification Number)、その他の輸出入に関する情報の取得方法については、「輸出関連法規の遵守に関する情報」(ni.com/legal/ja/export-compliance) を参照してください。NI は、本書に記載の情報の正確性について、一切の明示又は黙示の保証を行わず、技術的な誤りについて一切の責任を負いません。米国政府のお客様へ: 本書に含まれているデータは、民間企業の費用により作成されており、民間機関用の連邦調達規則 52.227-14 と軍事機関用の国防省連邦調達規則補足 252.227-7014 および 252.227-7015 に基づく限定権利及び制約付データ権利の条項の適用を受けます。

© 2008—2017 National Instruments. All rights reserved.

376973B-0112 2017 年 12 月 13 日