

SPECIFICATIONS

PCI-5122

100 MHz, 100 MS/s, 14-Bit PCI Oscilloscope Device

Contents

Definitions.....	2
Conditions.....	2
Vertical.....	2
Analog Input.....	2
Impedance and Coupling.....	3
Voltage Levels.....	3
Accuracy.....	3
Bandwidth and Transient Response.....	4
Spectral Characteristics.....	6
Horizontal.....	10
Sample Clock.....	10
Phase-Locked Loop (PLL) Reference Clock.....	11
CLK IN (Sample Clock and Reference Clock Input).....	12
CLK OUT (Sample Clock and Reference Clock Output).....	12
Trigger.....	12
Reference (Stop) Trigger.....	12
External Trigger.....	14
Programmable Function Interface (PFI 0 and PFI 1).....	15
Waveform.....	16
Calibration.....	16
External Calibration.....	16
Self-Calibration.....	16
Calibration Specifications.....	16
Software.....	17
Driver Software.....	17
Application Software.....	17
Interactive Soft Front Panel and Configuration.....	17
TClk Specifications.....	17
Power.....	18
Dimensions and Weight.....	18

Environment..... 19

 Operating Environment..... 19

 Storage Environment..... 19

Compliance and Certifications..... 19

 Safety..... 19

 Electromagnetic Compatibility..... 19

 CE Compliance 20

 Online Product Certification..... 20

 Environmental Management..... 20

Definitions

Warranted specifications describe the performance of a model under stated operating conditions and are covered by the model warranty.

The following characteristic specifications describe values that are relevant to the use of the model under stated operating conditions but are not covered by the model warranty.

- *Typical* specifications describe the performance met by a majority of models.
- *Nominal* specifications describe an attribute that is based on design, conformance testing, or supplemental testing.

Conditions

Specifications are valid under the following conditions unless otherwise noted.

- All filter settings
- All impedance selections
- Sample clock set to 100 MS/s

Typical specifications are representative of an average unit operating at room temperature.

Vertical

Analog Input

Number of channels	Two (simultaneously sampled)
Connectors	BNC

Impedance and Coupling

Input impedance (software-selectable)	50 $\Omega \pm 2.0\%$
	1 M $\Omega \pm 0.75\%$ in parallel with a typical capacitance of 29 pF
Input coupling (software-selectable)	AC ¹
	DC
	GND

Voltage Levels

Table 1. Full Scale (FS) Input Range and Programmable Vertical Offset

Range (V _{pk-pk})	Vertical Offset Range	
	50 Ω Input	1 M Ω Input
0.2 V	± 0.1 V	
0.4 V	± 0.2 V	
1 V	± 0.5 V	
2 V	± 1 V	
4 V	± 2 V	
10 V	—	± 5 V
20 V (1 M Ω only)	—	—

Maximum input overload	
50 Ω	7 V _{rms} with Peaks ≤ 10 V
1 M Ω	Peaks ≤ 42 V

Accuracy

Resolution	14 bits
------------	---------

¹ AC coupling available on 1 M Ω input only.

Table 2. DC Accuracy²

Input Range (V_{pk-pk})	DC Accuracy
0.2 V and 0.4 V	$\pm(0.65\% \text{ of input} + 2.0 \text{ mV})$
1 V	$\pm(0.65\% \text{ of input} + 2.0 \text{ mV})$
2 V	$\pm(0.65\% \text{ of input} + 2.0 \text{ mV})$
4 V and 10 V	$\pm(0.65\% \text{ of input} + 8.0 \text{ mV})$
20 V (1 M Ω only)	$\pm(0.65\% \text{ of input} + 13.0 \text{ mV})$

Programmable vertical offset accuracy³ $\pm 0.4\%$ of offset setting

Table 3. DC Drift

Input Range (V_{pk-pk})	50 Ω and 1 M Ω
0.2 V, 0.4 V, 1 V, and 2 V	$\pm(0.057\% \text{ of input} + 0.006\% \text{ of FS} + 100 \text{ } \mu\text{V}) \text{ per } ^\circ\text{C}$
4 V, 10 V	$\pm(0.057\% \text{ of input} + 0.006\% \text{ of FS} + 900 \text{ } \mu\text{V}) \text{ per } ^\circ\text{C}$
20 V (1 M Ω only)	

AC amplitude accuracy³

50 Ω $\pm 0.06 \text{ dB } (\pm 0.7\%) \text{ at } 50 \text{ kHz, typical}$

1 M Ω $\pm 0.09 \text{ dB } (\pm 1.0\%) \text{ at } 50 \text{ kHz, typical}$

Crosstalk⁴ $\leq -100 \text{ dB at } 10 \text{ MHz, typical}$

Bandwidth and Transient Response

Bandwidth (-3 dB)⁵

0.2 V input range 80 MHz up to 40 $^\circ\text{C}$ ⁶

All other input ranges 100 MHz

² Programmable vertical offset = 0 V. Within $\pm 5 \text{ }^\circ\text{C}$ of self-calibration temperature.

³ Within $\pm 5 \text{ }^\circ\text{C}$ of self-calibration temperature.

⁴ CH 0 to/from CH 1 and External Trigger to CH 0 or CH 1.

⁵ Filters off.

⁶ 78 MHz above 40 $^\circ\text{C}$.

Rise/fall time	
0.2 V input range	4.2 ns, typical
All other input ranges	3.5 ns, typical
Bandwidth limit filters ⁷	
Noise filter	20 MHz 2-pole Bessel filter
Anti-alias filter	40 MHz (-6 dB), typical 35 MHz (-3 dB) 6-pole Chebyshev filter
AC coupling cutoff (-3 dB) ⁸	12 Hz

Table 4. Passband Flatness, Typical⁹

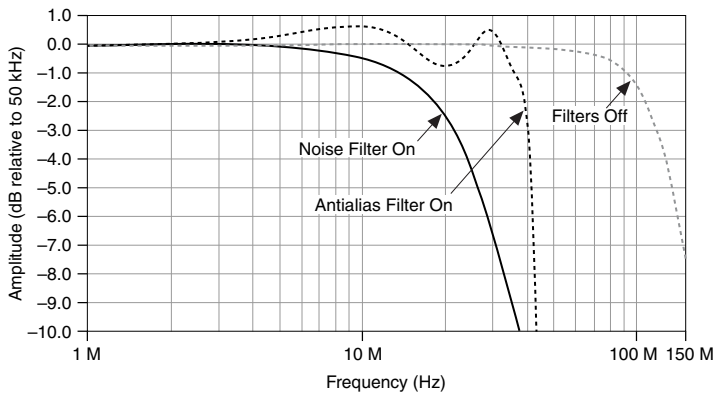
Filter Settings	Input Range (V _{pk-pk})	50 Ω and 1 MΩ
Filters off	0.2 V	±0.4 dB (DC to 20 MHz) ±1 dB (20 MHz to 40 MHz)
	All other input ranges	±0.4 dB (DC to 20 MHz) ±1.0 dB (20 MHz to 50 MHz)
Anti-alias filter on	All ranges	±1.2 dB (DC to 16 MHz) ±1.6 dB (16 MHz to 32 MHz)

⁷ Only one filter can be enabled at any given time. The anti-alias filter is enabled by default.

⁸ AC coupling available on 1 MΩ input only.

⁹ Referenced to 50 kHz.

Figure 1. PCI-5122 Frequency Response, Typical



Spectral Characteristics

Table 5. Spurious-Free Dynamic Range with Harmonics (SFDR), Typical¹⁰

Range (V _{pk-pk})	50 Ω	1 MΩ
0.2 V	75 dBc	70 dBc
0.4 V	75 dBc	70 dBc
1 V	75 dBc	70 dBc
2 V	75 dBc	70 dBc
4 V	65 dBc	70 dBc
10 V	65 dBc	60 dBc
20 V	—	60 dBc

Table 6. Total Harmonic Distortion (THD), Typical¹¹

Range (V _{pk-pk})	50 Ω	1 MΩ
0.2 V	-75 dBc	-68 dBc
0.4 V	-75 dBc	-68 dBc
1 V	-75 dBc	-68 dBc

¹⁰ 10 MHz, -1 dBFS input signal. Includes the 2nd through the 5th harmonics. Measured from 5 kHz to 50 MHz.

¹¹ 10 MHz, -1 dBFS input signal. Includes the 2nd through the 5th harmonics.

Table 6. Total Harmonic Distortion (THD), Typical¹¹ (Continued)

Range (V_{pk-pk})	50 Ω	1 M Ω
2 V	-73 dBc	-68 dBc
4 V	-63 dBc	-68 dBc
10 V	-63 dBc	-58 dBc
20 V	—	-58 dBc

Intermodulation distortion¹² -75 dBc, typical

Table 7. Signal-to-Noise Ratio (SNR), Typical¹³

Range (V_{pk-pk})	50 Ω		1 M Ω	
	Filters Off	Anti-alias Filter On	Filters Off	Anti-alias Filter On
0.2 V	60 dB	60 dB	56 dB	60 dB
0.4 V	62 dB	62 dB	61 dB	62 dB
1 V	62 dB	62 dB	62 dB	62 dB
2 V	62 dB	62 dB	62 dB	62 dB
4 V	—	—	61 dB	62 dB

Table 8. Signal to Noise and Distortion (SINAD), Typical¹⁴

Range (V_{pk-pk})	50 Ω		1 M Ω	
	Filters Off	Anti-alias Filter On	Filters Off	Anti-alias Filter On
0.2 V	60 dB	60 dB	56 dB	59 dB
0.4 V	62 dB	62 dB	60 dB	61 dB
1 V	62 dB	62 dB	61 dB	61 dB
2 V	62 dB	62 dB	61 dB	61 dB
4 V	—	—	60 dB	61 dB

¹¹ 10 MHz, -1 dBFS input signal. Includes the 2nd through the 5th harmonics.

¹² 0.2 V to 2.0 V input range. 50 Ω input impedance. Two tones at 10.2 MHz and 11.2 MHz. Each tone is -7 dBFS.

¹³ 10 MHz, -1 dBFS input signal. Excludes harmonics. Measured from DC to 50 MHz.

¹⁴ 10 MHz, -1 dBFS input signal. Includes harmonics. Measured from DC to 50 MHz.

Figure 2. PCI-5122 Dynamic Performance, 50 Ω , 1 V Range, Typical

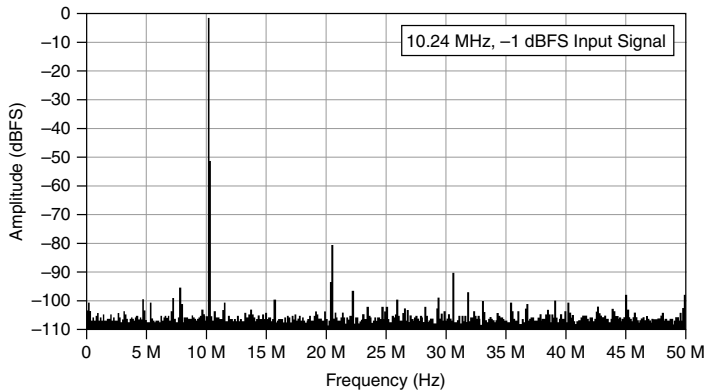


Table 9. RMS Noise (Noise Filter On)¹⁵

Range (V _{pk-pk})	50 Ω	1 M Ω
0.2 V	56 μV_{rms} (0.028% FS)	72 μV_{rms} (0.036% FS)
0.4 V	92 μV_{rms} (0.023% FS)	92 μV_{rms} (0.023% FS)
1 V	230 μV_{rms} (0.023% FS)	230 μV_{rms} (0.023% FS)
2 V	460 μV_{rms} (0.023% FS)	460 μV_{rms} (0.023% FS)
4 V	920 μV_{rms} (0.023% FS)	920 μV_{rms} (0.023% FS)
10 V	2.3 mV _{rms} (0.023% FS)	2.3 μV_{rms} (0.023% FS)
20 V	—	4.6 μV_{rms} (0.023% FS)

Table 10. RMS Noise (Anti-alias Filter On)¹⁵

Range (V _{pk-pk})	50 Ω	1 M Ω
0.2 V	82 μV_{rms} (0.041% FS)	96 μV_{rms} (0.048% FS)
0.4 V	100 μV_{rms} (0.025% FS)	120 μV_{rms} (0.030% FS)
1 V	250 μV_{rms} (0.025% FS)	300 μV_{rms} (0.030% FS)
2 V	500 μV_{rms} (0.025% FS)	600 μV_{rms} (0.030% FS)
4 V	1 mV _{rms} (0.025% FS)	1.2 mV _{rms} (0.030% FS)

¹⁵ 50 Ω terminator connected to input.

Table 10. RMS Noise (Anti-alias Filter On)¹⁵ (Continued)

Range (V _{pk-pk})	50 Ω	1 MΩ
10 V	2.5 mV _{rms} (0.025% FS)	3 mV _{rms} (0.030% FS)
20 V	—	6 mV _{rms} (0.030% FS)

Table 11. RMS Noise (Filters Off)¹⁵

Range (V _{pk-pk})	50 Ω	1 MΩ
0.2 V	90 μV _{rms} (0.045% FS)	110 μV _{rms} (0.055% FS)
0.4 V	100 μV _{rms} (0.025% FS)	160 μV _{rms} (0.040% FS)
1 V	250 μV _{rms} (0.025% FS)	300 μV _{rms} (0.030% FS)
2 V	500 μV _{rms} (0.025% FS)	600 μV _{rms} (0.030% FS)
4 V	1 mV _{rms} (0.025% FS)	1.6 mV _{rms} (0.040% FS)
10 V	2.5 mV _{rms} (0.025% FS)	3 mV _{rms} (0.030% FS)
20 V	—	6 mV _{rms} (0.030% FS)

Figure 3. Representation of PCI-5122 Spectral Noise Density, 0.2 V Input Range, Full Bandwidth, 50 Ω Input Impedance

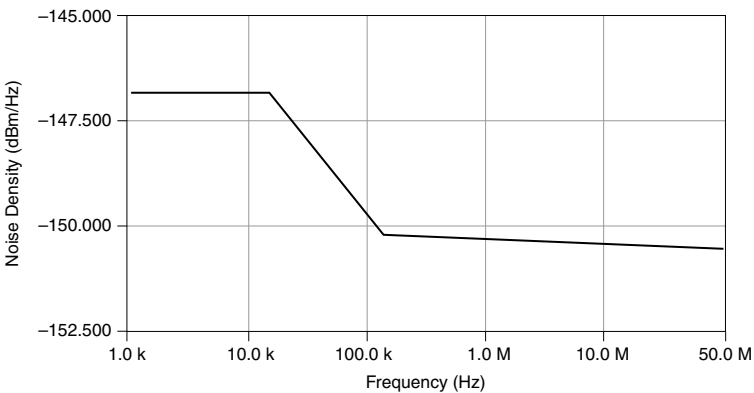
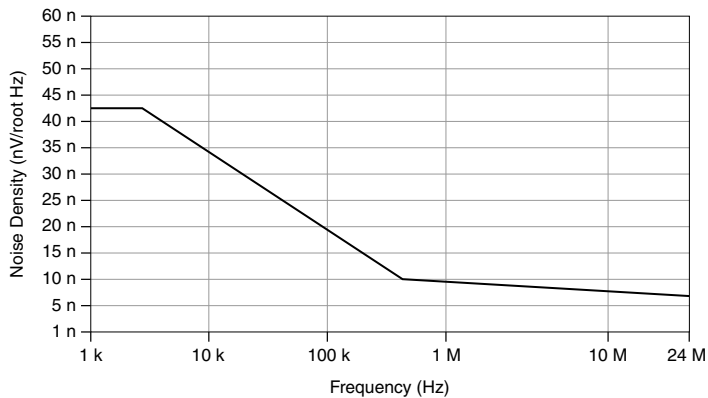


Figure 4. Representation of PCI-5122 Spectral Noise Density, 0.2 V Input Range, Noise Filter Enabled, 1 M Ω Input Impedance



Horizontal

Sample Clock

Sources	
Internal	Onboard clock (internal VCXO) ¹⁶
External	CLK IN (front panel SMB connector)

Onboard Clock (Internal VCXO)

Sample rate range	
Real-time sampling (single shot) ¹⁷	1.526 kS/s to 100 MS/s
Random interleaved sampling (RIS)	200 MS/s to 2 GS/s in multiples of 100 MS/s
Phase noise density ¹⁸	<-100 dBc/Hz at 100 Hz, typical <-120 dBc/Hz at 1 kHz, typical <-130 dBc/Hz at 10 kHz, typical
Sample clock jitter ¹⁹	≤1 ps _{rms} (100 Hz to 100 kHz), typical ≤2 ps _{rms} (100 Hz to 1 MHz), typical
Timebase frequency	100 MHz

¹⁶ Internal Sample clock is locked to the Reference clock or derived from the onboard VCXO.

¹⁷ Divide by *n* decimation used for all rates less than 100 MS/s.

¹⁸ 10 MHz input signal.

¹⁹ Includes the effects of the converter aperture uncertainty and the clock circuitry jitter. Excludes trigger jitter.

Timebase accuracy

Not phase-locked to Reference clock	±25 ppm
Phase-locked to Reference clock	Equal to the Reference clock accuracy
Sample clock delay range	±1 Sample clock period
Sample clock delay/adjustment resolution	≤10 ps

Related Information

For more information about Sample clock and decimation, refer to the [NI High-Speed Digitizers Help](#).

External Sample Clock

Source	CLK IN (front panel SMB connector)
Frequency range ²⁰	30 MHz to 105 MHz
Duty cycle tolerance	45% to 55%

Sample Clock Exporting

Table 12. Exported Sample Clock Destinations

Destination	Maximum Frequency
CLK OUT (front panel SMB connector)	105 MHz
PXI_Trig <0..6> (backplane connector) ²¹	20 MHz
PFI <0..1> (front panel 9-pin mini-circular DIN connector) ²¹	25 MHz
RTSI <0..6> ²¹	20 MHz

Phase-Locked Loop (PLL) Reference Clock

Sources	RTSI 7 CLK IN (front panel SMB connector)
Frequency range	1 MHz to 20 MHz in 1 MHz increments ²²
Duty cycle tolerance	45% to 55%
Exported reference clock destinations	CLK OUT (front panel SMB connector) PFI <0..1> (front panel 9-pin mini-circular DIN connector) RTSI <0..7>

²⁰ Divide by n decimation available, where $1 \leq n \leq 65,535$.

²¹ Decimated Sample clock only.

²² Default of 10 MHz. The PLL Reference clock frequency must be accurate to ±50 ppm.

CLK IN (Sample Clock and Reference Clock Input)

Connector	SMB jack
Input voltage range	
Sine wave (V_{pk-pk})	0.65 V to 2.8 V (0 dBm to 13 dBm)
Square wave (V_{pk-pk})	0.2 V to 2.8 V
Maximum input overload	7 V_{rms} with $ Peaks \leq 10$ V
Impedance	50 Ω
Coupling	AC

CLK OUT (Sample Clock and Reference Clock Output)

Connector	SMB jack
Output impedance	50 Ω
Logic type	3.3 V CMOS
Maximum drive current	± 48 mA

Trigger

Reference (Stop) Trigger



Note Refer to the following sections and the *NI High-Speed Digitizers Help* for more information about what sources are available for each trigger type.

Trigger types	Edge Window Hysteresis Video Digital Immediate Software
Trigger sources	CH 0 CH 1 TRIG RTSI <0..6> Software

Time resolution

Time-to-digital conversion circuit (TDC) on	
Onboard clock	100 ps
External clock	N/A
TDC off	
Onboard clock	10 ns
External clock	External clock period
Minimum rearm time ²³	
TDC on	12 μ s
TDC off	3 μ s
Holdoff ²⁴	
Onboard clock	Rearm time to 171.79 s
External clock	$(Rearm\ time/10\ ns) \times External\ clock\ period$ to $(2^{34} - 1) \times External\ clock\ period$

Analog Trigger

Trigger types	Edge Window Hysteresis
Sources	CH 0 (front panel BNC connector) CH 1 (front panel BNC connector) TRIG (front panel BNC connector)
Trigger level range	
CH 0, CH 1	100% of FS
TRIG (external trigger)	$\pm 5\ V$
Trigger level resolution	10 bits (1 in 1,024)
Edge trigger sensitivity	
CH 0, CH 1	2.5% FS up to 50 MHz, increasing to 5% FS at 100 MHz
TRIG (external trigger, V_{pk-pk})	0.25 V up to 100 MHz, increasing to 1 V at 200 MHz

²³ Holdoff set to 0. Onboard Sample clock at maximum rate.

²⁴ TDC is off when using external Sample clock.

Level accuracy	
CH 0, CH 1	$\pm 3.5\%$ FS up to 10 MHz, typical
TRIG (external trigger)	$\pm 0.35\text{ V}$ ($\pm 3.5\%$ of FS) up to 10 MHz, typical
Trigger jitter	$\leq 80\text{ ps}_{\text{rms}}$ ²⁵
Trigger filters	
Low-frequency (LF) reject	50 kHz
High-frequency (HF) reject	50 kHz

Digital Trigger

Trigger type	Digital
Sources	RTSI <0..6> PFI <0..1> (front panel SMB connector)

Video Trigger

Trigger type	Video
Sources	CH 0 (front panel BNC connector) CH 1 (front panel BNC connector) TRIG (front panel BNC connector)
Video trigger types	Specific line Any line Specific field
Standards	Negative sync of NTSC, PAL, or SECAM signal

External Trigger

Connector	TRIG (front panel BNC connector)
Impedance	1 M Ω in parallel with 22 pF
Coupling	AC DC
AC-coupling cutoff (-3 dB)	12 Hz
Input voltage range	$\pm 5\text{ V}$
Maximum input overload	Peaks $\leq 42\text{ V}$

²⁵ Within $\pm 5\text{ }^{\circ}\text{C}$ of self-calibration temperature.

Programmable Function Interface (PFI 0 and PFI 1)

Connector	AUX I/O (9-pin mini-circular DIN)
Direction	Bi-directional
As an input (trigger)	
Destinations	Start trigger (acquisition arm) Reference (stop) trigger Arm reference trigger Advance trigger
Input impedance	150 k Ω
V _{IH}	2.0 V
V _{IL}	0.8 V
Maximum input overload	-0.5 V to 5.5 V
Maximum frequency	25 MHz
As an output (event)	
Sources	Ready for Start Start trigger (acquisition arm) Ready for Reference Reference (stop) trigger End of Record Ready for Advance Advance trigger Done (end of acquisition) Probe Compensation ²⁶
Output impedance	50 Ω
Logic type	3.3 V CMOS
Maximum drive current	±24 mA
Maximum frequency	25 MHz

²⁶ 1 kHz, 50% duty cycle square wave, PFI 1 only.

Waveform

Table 13. Onboard Memory Size

Memory per Channel	Samples per Channel	Maximum Number of Records in Onboard Memory
8 MB (standard option)	4 MS	21,845
32 MB	16 MS	87,381
256 MB	128 MS	100,000 ²⁷

Minimum record length	1 sample
Number of pretrigger samples	Zero up to full record length ²⁸
Number of posttrigger samples	Zero up to full record length ²⁸
Allocated onboard memory per record	(Record Length × 2 bytes/S) + 200 bytes, rounded up to next multiple of 128 bytes or 384 bytes, whichever is greater

Related Information

For more information about fetching records while acquiring data, refer to the [NI High-Speed Digitizers Help](#), available at [ni.com/manuals](#).

Calibration

External Calibration

External calibration calibrates the VCXO and the voltage reference. All calibration constants are stored in nonvolatile memory.

Self-Calibration

Self-calibration is done on software command. The calibration corrects for gain, offset, frequency response, triggering, and timing adjustment errors for all input ranges.

Calibration Specifications

Interval for external calibration	2 years
Warm-up time	15 minutes

²⁷ It is possible to exceed this number if you fetch records while acquiring data.
²⁸ Single-record mode and multiple-record mode.

Software

Driver Software

Driver support for this device was first available in NI-SCOPE 2.6.

NI-SCOPE is an IVI-compliant driver that allows you to configure, control, and calibrate the PCI-5122. NI-SCOPE provides application programming interfaces for many development environments.

Application Software

NI-SCOPE provides programming interfaces, documentation, and examples for the following application development environments:

- LabVIEW
- LabWindows™/CVI™
- Measurement Studio
- Microsoft Visual C/C++
- .NET (C# and VB.NET)

Interactive Soft Front Panel and Configuration

The NI-SCOPE Soft Front Panel (SFP) allows interactive control of the PCI-5122.

Interactive control of the PCI-5122 was first available in NI-SCOPE SFP version 2.0.1. The NI-SCOPE SFP is included on the NI-SCOPE media.

NI Measurement Automation Explorer (MAX) also provides interactive configuration and test tools for the PCI-5122. MAX is included on the NI-SCOPE media.

TClk Specifications

You can use the NI TClk synchronization method and the NI-TClk driver to align the Sample clocks on any number of supported devices, in one or more chassis. For more information about TClk synchronization, refer to the *NI-TClk Synchronization Help*, which is located within the *NI High-Speed Digitizers Help*. For other configurations, including multichassis systems, contact NI Technical Support at ni.com/support.

Intermodule SMC Synchronization Using NI-TClk for Identical Modules

Specifications are valid under the following conditions:

- PXI-5122 modules installed in one NI PXI-1042 chassis, or PXIe-5122 modules installed in one PXI Express chassis.
- All parameters set to identical values for each SMC-based module.
- Sample clock set to 100 MS/s and all filters disabled.



Note Although you can use NI-TClk to synchronize non-identical modules, these specifications apply only to synchronizing identical modules.

Skew ²⁹	500 ps, typical
Average skew after manual adjustment ³⁰	<10 ps, typical
Sample clock delay/adjustment resolution	≤10 ps, typical

Power

Current draw	
+3.3 VDC	1.4 A, typical
+5 VDC	2.4 A, typical
+12 VDC	110 mA, typical
-12 VDC	0 A, typical
Total power	17.9 W, typical

Dimensions and Weight

Dimensions	35.5 cm × 2.0 cm × 11.3 cm (14.0 in × 0.8 in × 4.4 in)
Weight	455 g (16.0 oz)

²⁹ Caused by clock and analog path delay differences. No manual adjustment performed.

³⁰ For information about manual adjustment, refer to the *Synchronization Repeatability Optimization* topic in the *NI-TClk Synchronization Help* available at ni.com/manuals. For additional help with the adjustment process, contact NI Technical Support at ni.com/support.

Environment

Maximum altitude	2,000 m (at 25 °C ambient temperature)
Pollution Degree	2

Indoor use only.

Operating Environment

Ambient temperature range	0 °C to 45 °C (Tested in accordance with IEC 60068-2-1 and IEC 60068-2-2.)
Relative humidity range	10% to 90%, noncondensing (Tested in accordance with IEC 60068-2-56.)

Storage Environment

Ambient temperature range	-40 °C to 71 °C (Tested in accordance with IEC 60068-2-1 and IEC 60068-2-2.)
Relative humidity range	5% to 95%, noncondensing (Tested in accordance with IEC 60068-2-56.)

Compliance and Certifications

Safety

This product is designed to meet the requirements of the following electrical equipment safety standards for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA C22.2 No. 61010-1



Note For UL and other safety certifications, refer to the product label or the [Online Product Certification](#) section.

Electromagnetic Compatibility

This product meets the requirements of the following EMC standards for electrical equipment for measurement, control, and laboratory use:

- EN 61326-1 (IEC 61326-1): Class A emissions; Basic immunity
- EN 55011 (CISPR 11): Group 1, Class A emissions
- EN 55022 (CISPR 22): Class A emissions
- EN 55024 (CISPR 24): Immunity
- AS/NZS CISPR 11: Group 1, Class A emissions
- AS/NZS CISPR 22: Class A emissions

- FCC 47 CFR Part 15B: Class A emissions
- ICES-001: Class A emissions



Note In the United States (per FCC 47 CFR), Class A equipment is intended for use in commercial, light-industrial, and heavy-industrial locations. In Europe, Canada, Australia, and New Zealand (per CISPR 11), Class A equipment is intended for use only in heavy-industrial locations.



Note Group 1 equipment (per CISPR 11) is any industrial, scientific, or medical equipment that does not intentionally generate radio frequency energy for the treatment of material or inspection/analysis purposes.



Note For EMC declarations, certifications, and additional information, refer to the [Online Product Certification](#) section.

CE Compliance

This product meets the essential requirements of applicable European Directives, as follows:

- 2014/35/EU; Low-Voltage Directive (safety)
- 2014/30/EU; Electromagnetic Compatibility Directive (EMC)

Online Product Certification

Refer to the product Declaration of Conformity (DoC) for additional regulatory compliance information. To obtain product certifications and the DoC for this product, visit ni.com/certification, search by model number or product line, and click the appropriate link in the Certification column.

Environmental Management

NI is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial to the environment and to NI customers.

For additional environmental information, refer to the *Minimize Our Environmental Impact* web page at ni.com/environment. This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

Waste Electrical and Electronic Equipment (WEEE)



EU Customers At the end of the product life cycle, all NI products must be disposed of according to local laws and regulations. For more information about how to recycle NI products in your region, visit ni.com/environment/weee.

电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录

ni.com/environment/rohs_china. (For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

Information is subject to change without notice. Refer to the *NI Trademarks and Logo Guidelines* at ni.com/trademarks for information on NI trademarks. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering NI products/technology, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your media, or the *National Instruments Patent Notice* at ni.com/patents. You can find information about end-user license agreements (EULAs) and third-party legal notices in the `readme` file for your NI product. Refer to the *Export Compliance Information* at ni.com/legal/export-compliance for the NI global trade compliance policy and how to obtain relevant HTS codes, ECCNs, and other import/export data. NI MAKES NO EXPRESS OR IMPLIED WARRANTIES AS TO THE ACCURACY OF THE INFORMATION CONTAINED HEREIN AND SHALL NOT BE LIABLE FOR ANY ERRORS. U.S. Government Customers: The data contained in this manual was developed at private expense and is subject to the applicable limited rights and restricted data rights as set forth in FAR 52.227-14, DFAR 252.227-7014, and DFAR 252.227-7015.

© 2004—2017 National Instruments. All rights reserved.

371172R-01 December 12, 2017

仕様

PCI-5122

100 MHz、100 MS/s、14 ビット PCI オシロスコープデバイス

目次

定義.....	2
条件.....	2
垂直軸.....	2
アナログ入力.....	2
インピーダンスおよびカプリング.....	3
電圧レベル.....	3
確度.....	3
帯域幅および過度応答.....	4
スペクトル特性.....	6
水平軸.....	11
サンプリングクロック.....	11
位相ロックループ (PLL) 基準クロック.....	12
CLK IN (サンプリングクロックおよび基準クロック入力).....	12
CLK OUT (サンプリングクロックおよび基準クロック出力).....	13
トリガ.....	13
基準 (停止) トリガ.....	13
外部トリガ.....	15
プログラム可能な機能的インタフェース (PFI 0 および PFI 1).....	15
波形.....	17
キャリブレーション.....	17
外部キャリブレーション.....	17
セルフキャリブレーション.....	18
キャリブレーション仕様.....	18
ソフトウェア.....	18
ドライバソフトウェア.....	18
アプリケーションソフトウェア.....	18
対話式ソフトフロントパネルおよび構成.....	18
TCik 仕様.....	18
電源.....	19
外形寸法および重量.....	20

環境.....20

 動作環境..... 20

 保管環境..... 20

認可および準拠..... 20

 安全性..... 20

 電磁両立性.....21

 CE 適合..... 21

 オンライン製品認証..... 21

 環境管理.....21

定義

保証仕様値は、記載された動作条件下における各モデルの性能を示すものであり、そのモデルの保証範囲内です。

以下の特性仕様値は、記載された動作条件下における各モデルの使用に関連する値で、そのモデルの保証範囲外であるものを示します。

- 標準仕様値は、大部分のモデルが満たす性能です。
- 公称仕様値は、設計、適合性試験、または補足試験に基づく属性を示します。

条件

仕様は、特に注釈のない限り、以下の条件下において有効です。

- すべてのフィルタ設定
- すべてのインピーダンス選択
- サンプルクロックが 100 MS/s に設定されている

標準仕様値は、平均的なユニットを室温で動作させた場合の代表的な値です。

垂直軸

アナログ入力

チャンネル数	2 (同時サンプリング)
コネクタ	BNC

インピーダンスおよびカプリング

入力インピーダンス (ソフトウェアで選択可能)	50 Ω ± 2.0% 1 MΩ ± 0.75% (29 pF のキャパシタンスと並列)
入力カプリング (ソフトウェアで選択可能)	AC ¹ DC GND

電圧レベル

表 1. フルスケール (FS) 入力レンジおよびプログラミング可能な垂直オフセット

レンジ (V _{pk-pk})	垂直オフセット範囲	
	50 Ω 入力	1 MΩ 入力
0.2 V	±0.1 V	
0.4 V	±0.2 V	
1 V	±0.5 V	
2 V	±1 V	
4 V	±2 V	
10 V	—	±5 V
20 V (1 MΩ のみ)	—	—

最大入力過負荷

50 Ω	7 V _{rms} (ピーク ≤10 V)
1 MΩ	ピーク ≤42 V

確度

分解能	14 ビット
-----	--------

¹ AC カプリングは 1 MΩ 入力でのみ使用できます。

表 2. DC 確度²

入力レンジ (V _{pk-pk})	DC 確度
0.2 V および 0.4 V	±(入力の 0.65% + 2.0 mV)
1 V	±(入力の 0.65% + 2.0 mV)
2 V	±(入力の 0.65% + 2.0 mV)
4 V および 10 V	±(入力の 0.65% + 8.0 mV)
20 V (1 MΩ のみ)	±(入力の 0.65% + 13.0 mV)

プログラミング可能な垂直オフセット オフセット設定の±0.4%
の確度³

表 3. DC ドリフト

入力レンジ (V _{pk-pk})	50 Ω および 1 MΩ
0.2 V、0.4 V、1 V、および 2 V	±(入力の 0.057% + FS の 0.006% + 100 μV)/°C
4 V、10 V	±(入力の 0.057% + FS の 0.006% + 900 μV)/°C
20 V (1 MΩ のみ)	

AC 振幅確度³

50 Ω	±0.06dB (±0.7%) (50 kHz 時、標準)
1 MΩ	±0.09dB (±1.0%) (50 kHz 時、標準)

クロストーク⁴ ≤100 dB (10 MHz 時、標準)

帯域幅および過度応答

帯域幅 (-3 dB)⁵

0.2 V 入力レンジ	80 MHz (最高 40°C) ⁶
その他のすべての入力レンジ	100 MHz

² プログラム可能な垂直オフセット = 0 V。セルフキャリブレーション実行時の温度±5°C以内。

³ セルフキャリブレーション実行時の温度±5°C以内。

⁴ CH 0 と CH 1 の間、および外部トリガから CH 0 または CH 1 の間。

⁵ フィルタ無効時です。

⁶ 40°Cを超える場合は 78 MHz です。

立ち上がり/立ち下がり時間

0.2 V 入力レンジ	4.2 ns (標準)
その他のすべての入力レンジ	3.5 ns (標準)
帯域幅制限フィルタ ⁷	
ノイズフィルタ	20 MHz 2 次ベッセルフィルタ
アンチエイリアスフィルタ	40 MHz (-6 dB) (標準) 35 MHz (-3 dB) 6 次チェビシェフフィルタ
AC カプリングカットオフ (-3 dB) ⁸	12 Hz

表 4. パスバンドフラットネス (標準)⁹

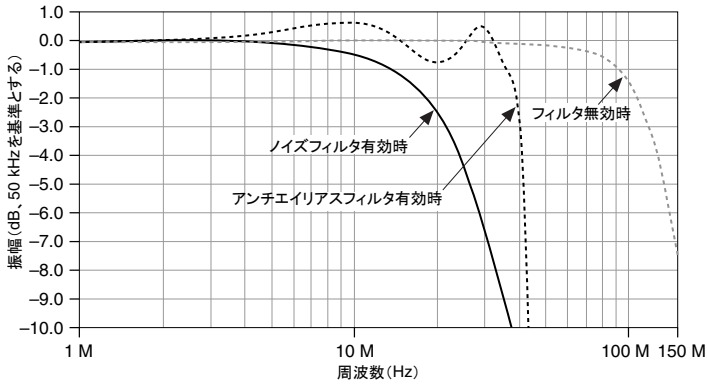
フィルタ設定	入力レンジ (V _{pk-pk})	50 Ω および 1 MΩ
フィルタ無効時	0.2 V	±0.4 dB (DC～20 MHz) ±1 dB (20 MHz～40 MHz)
	その他のすべての入力レンジ	±0.4 dB (DC～20 MHz) ±1.0 dB (20 MHz～50 MHz)
アンチエイリアスフィルタ有効時	全レンジ	±1.2 dB (DC～16 MHz) ±1.6 dB (16 MHz～32 MHz)

⁷ 一度に有効にできるのは、1 つのフィルタのみです。アンチエイリアスフィルタは、デフォルトで有効になっています。

⁸ AC カプリングは 1 MΩ 入力でのみ使用できます。

⁹ 50 kHz を基準としています。

図 1. PCI-5122 周波数応答 (標準)



スペクトル特性

表 5. 高調波 (SFDR) を含むスプリアスフリーダイナミックレンジ (標準)¹⁰

レンジ (V_{pk-pk})	50 Ω	1 M Ω
0.2 V	75 dBc	70 dBc
0.4 V	75 dBc	70 dBc
1 V	75 dBc	70 dBc
2 V	75 dBc	70 dBc
4 V	65 dBc	70 dBc
10 V	65 dBc	60 dBc
20 V	—	60 dBc

表 6. 全高調波歪み (THD) (標準)¹¹

レンジ (V_{pk-pk})	50 Ω	1 M Ω
0.2 V	-75 dBc	-68 dBc
0.4 V	-75 dBc	-68 dBc

¹⁰ 10 MHz、-1 dBFS 入力信号です。第 2 高調波から第 5 高調波までが含まれます。5 kHz～50 MHz を測定しています。

¹¹ 10 MHz、-1 dBFS 入力信号です。第 2 高調波から第 5 高調波までが含まれます。

表 6. 全高調波歪み (THD) (標準)¹¹ (続き)

レンジ (V _{pk-pk})	50 Ω	1 MΩ
1 V	-75 dBc	-68 dBc
2 V	-73 dBc	-68 dBc
4 V	-63 dBc	-68 dBc
10 V	-63 dBc	-58 dBc
20 V	—	-58 dBc

相互変調歪み¹²

-75 dBc (標準)

表 7. SN 比 (SNR) (標準)¹³

レンジ (V _{pk-pk})	50 Ω		1 MΩ	
	フィルタ無効時	アンチエイリアス フィルタ有効時	フィルタ無効時	アンチエイリアス フィルタ有効時
0.2 V	60 dB	60 dB	56 dB	60 dB
0.4 V	62 dB	62 dB	61 dB	62 dB
1 V	62 dB	62 dB	62 dB	62 dB
2 V	62 dB	62 dB	62 dB	62 dB
4 V	—	—	61 dB	62 dB

表 8. SINAD (Signal to Noise and Distortion) (標準)¹⁴

レンジ (V _{pk-pk})	50 Ω		1 MΩ	
	フィルタ無効時	アンチエイリアス フィルタ有効時	フィルタ無効時	アンチエイリアス フィルタ有効時
0.2 V	60 dB	60 dB	56 dB	59 dB
0.4 V	62 dB	62 dB	60 dB	61 dB

¹¹ 10 MHz、-1 dBFS 入力信号です。第 2 高調波から第 5 高調波までが含まれます。

¹² 入力レンジは 0.2 V～2.0 V です。入力インピーダンスは 50 Ω です。2 つのトーンは、それぞれ 10.2 MHz と 11.2 MHz です。各トーンは -7 dBFS です。

¹³ 10 MHz、-1 dBFS 入力信号です。高調波を除きます。DC～50 MHz を測定しています。

¹⁴ 10 MHz、-1 dBFS 入力信号です。高調波が含まれます。DC～50 MHz を測定しています。

表 8. SINAD (Signal to Noise and Distortion) (標準)¹⁴ (続き)

レンジ (V_{pk-pk})	50 Ω		1 M Ω	
	フィルタ無効時	アンチエイリアス フィルタ有効時	フィルタ無効時	アンチエイリアス フィルタ有効時
1 V	62 dB	62 dB	61 dB	61 dB
2 V	62 dB	62 dB	61 dB	61 dB
4 V	—	—	60 dB	61 dB

図 2. PCI-5122 の動特性、50 Ω 、1 V レンジ (標準)

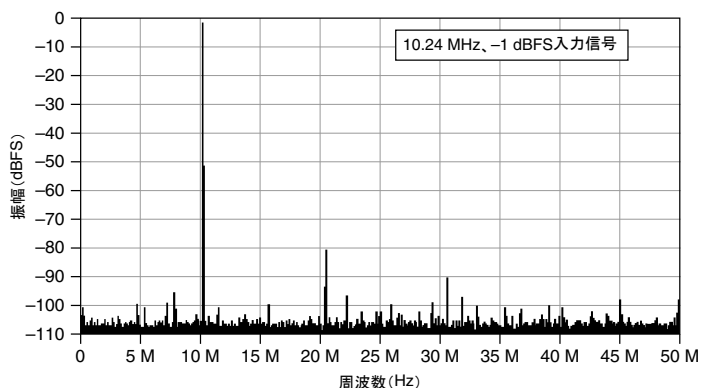


表 9. RMS ノイズ (ノイズフィルタ有効時)¹⁵

レンジ (V_{pk-pk})	50 Ω	1 M Ω
0.2 V	56 μV_{rms} (0.028% FS)	72 μV_{rms} (0.036% FS)
0.4 V	92 μV_{rms} (0.023% FS)	92 μV_{rms} (0.023% FS)
1 V	230 μV_{rms} (0.023% FS)	230 μV_{rms} (0.023% FS)
2 V	460 μV_{rms} (0.023% FS)	460 μV_{rms} (0.023% FS)
4 V	920 μV_{rms} (0.023% FS)	920 μV_{rms} (0.023% FS)

¹⁴ 10 MHz、-1 dBFS 入力信号です。高調波が含まれます。DC～50 MHz を測定しています。

¹⁵ 入力に 50 Ω 終端を接続した状態です。

表 9. RMS ノイズ (ノイズフィルタ有効時)¹⁵ (続き)

レンジ (V_{pk-pk})	50 Ω	1 M Ω
10 V	2.3 mV _{rms} (0.023% FS)	2.3 μ V _{rms} (0.023% FS)
20 V	—	4.6 μ V _{rms} (0.023% FS)

表 10. RMS ノイズ (アンチエイリアスフィルタ有効時)¹⁵

レンジ (V_{pk-pk})	50 Ω	1 M Ω
0.2 V	82 μ V _{rms} (0.041% FS)	96 μ V _{rms} (0.048% FS)
0.4 V	100 μ V _{rms} (0.025% FS)	120 μ V _{rms} (0.030% FS)
1 V	250 μ V _{rms} (0.025% FS)	300 μ V _{rms} (0.030% FS)
2 V	500 μ V _{rms} (0.025% FS)	600 μ V _{rms} (0.030% FS)
4 V	1 mV _{rms} (0.025% FS)	1.2 mV _{rms} (0.030% FS)
10 V	2.5 mV _{rms} (0.025% FS)	3 mV _{rms} (0.030% FS)
20 V	—	6 mV _{rms} (0.030% FS)

表 11. RMS ノイズ (フィルタ無効時)¹⁵

レンジ (V_{pk-pk})	50 Ω	1 M Ω
0.2 V	90 μ V _{rms} (0.045% FS)	110 μ V _{rms} (0.055% FS)
0.4 V	100 μ V _{rms} (0.025% FS)	160 μ V _{rms} (0.040% FS)
1 V	250 μ V _{rms} (0.025% FS)	300 μ V _{rms} (0.030% FS)
2 V	500 μ V _{rms} (0.025% FS)	600 μ V _{rms} (0.030% FS)
4 V	1 mV _{rms} (0.025% FS)	1.6 mV _{rms} (0.040% FS)
10 V	2.5 mV _{rms} (0.025% FS)	3 mV _{rms} (0.030% FS)
20 V	—	6 mV _{rms} (0.030% FS)

¹⁵ 入力に 50 Ω 終端を接続した状態です。

図 3. 0.2 V 入力レンジ、帯域幅全域、50 Ω 入力インピーダンス時の PCI-5122 のスペクトルノイズ密度の表示

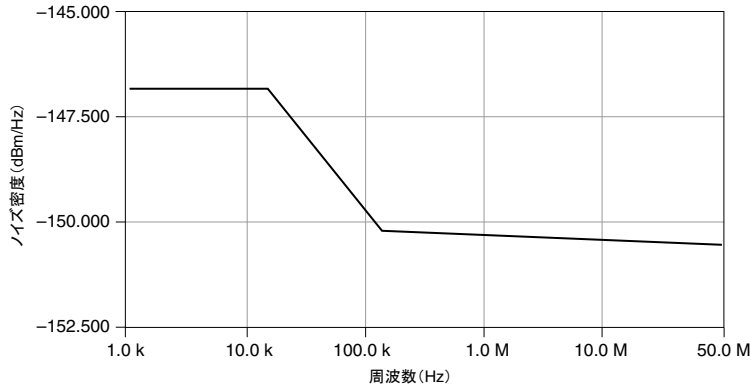
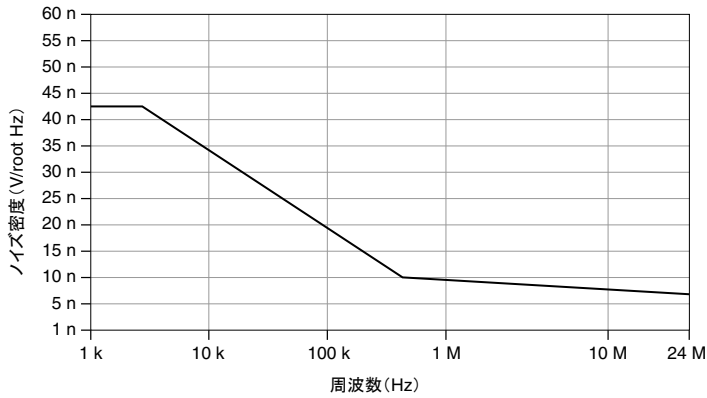


図 4. 0.2 V 入力レンジ、ノイズフィルタ有効時、1 MΩ 入力インピーダンス時の PCI-5122 のスペクトルノイズ密度の表示



水平軸

サンプルクロック

ソース

内部	オンボードクロック (内部 VCXO) ¹⁶
外部	CLK IN (フロントパネル SMB コネクタ)

オンボードクロック (内部 VCXO)

サンプルレート範囲

リアルタイムサンプリング (シングルショット) ¹⁷	1.526 kS/s～100 MS/s
ランダムインタリーブサンプリング (RIS)	200 MS/s～2 GS/s (100 MS/s の倍数)

位相ノイズ密度 ¹⁸	<-100 dBc/Hz (100 Hz 時、標準) <-120 dBc/Hz (1 kHz 時、標準) <-130 dBc/Hz (10 kHz 時、標準)
-----------------------	---

サンプルクロックジッタ ¹⁹	≤1 ps _{rms} (100 Hz～100 kHz、標準) ≤2 ps _{rms} (100 Hz～1 MHz、標準)
---------------------------	--

タイムベース周波数	100 MHz
-----------	---------

タイムベース確度	
基準クロックへの位相ロック無効時	±25 ppm
基準クロックへの位相ロック有効時	基準クロック確度と同等

サンプルクロック遅延範囲	±1 サンプルクロック周期
--------------	---------------

サンプルクロック遅延/調整分解能	≤10 ps
------------------	--------

関連リンク

サンプルクロックおよび間引きの詳細については、『[NI 高速デジタイザヘルプ](#)』を参照してください。

¹⁶ 内部サンプルクロックは、基準クロックにロックされているか、オンボード VCXO から分周して取得されます。

¹⁷ 100 MS/s 未満のすべてのレートには、*n* デシメーションによる除算が使用されます。

¹⁸ 10 MHz 入力信号です。

¹⁹ 変換器のアーバチャ不確定性、またクロック回路のジッタの影響が含まれます。トリガジッタを除きます。

外部サンプルクロック

ソース	CLK IN (フロントパネル SMB コネクタ)
周波数レンジ ²⁰	30 MHz～105 MHz
デューティサイクル許容範囲	45%～55%

サンプルクロックのエクスポート

表 12. エクスポートしたサンプルクロックの出力先

出力先	最大周波数
CLK OUT (フロントパネル SMB コネクタ)	105 MHz
PXI_Trig <0..6> (バックプレーンコネクタ) ²¹	20 MHz
PFI <0..1> (フロントパネル 9 ピンミニサーキュラ DIN コネクタ) ²¹	25 MHz
RTSI <0..6> ²¹	20 MHz

位相ロックループ (PLL) 基準クロック

ソース	RTSI 7 CLK IN (フロントパネル SMB コネクタ)
周波数レンジ	1 MHz～20 MHz (1 MHz 間隔) ²²
デューティサイクル許容範囲	45%～55%
エクスポートされた基準クロックの出力先	CLK OUT (フロントパネル SMB コネクタ) PFI <0..1> (フロントパネル 9 ピンミニサーキュラ DIN コネクタ) RTSI <0..7>

CLK IN (サンプルクロックおよび基準クロック入力)

コネクタ	SMB ジャック
入力電圧レンジ	
正弦波 (V_{pk-pk})	0.65 V～2.8 V (0 dBm～13 dBm)
方形波 (V_{pk-pk})	0.2 V～2.8 V
最大入力過負荷	7 V_{rms} ($ ピーク \leq 10 V$)

²⁰ n ($1 \leq n \leq 65,535$) デシメーションによる除算を使用できます。

²¹ 間引きされたサンプルクロックのみです。

²² デフォルトは 10 MHz です。PLL 基準クロック周波数には、 ± 50 ppm の確度が必要です。


インピーダンス	50 Ω
カプリング	AC

CLK OUT (サンプルクロックおよび基準クロック出力)

コネクタ	SMB ジャック
出カインピーダンス	50 Ω
論理タイプ	3.3 V CMOS
最大駆動電流	± 48 mA

トリガ

基準 (停止) トリガ

 **メモ** 各トリガタイプで利用できるソースの詳細については、以下のセクションおよび『NI 高速デジタイザヘルプ』を参照してください。

トリガタイプ	エッジ ウィンドウ ヒステリシス ビデオ デジタル 即時 ソフトウェア
トリガソース	CH 0 CH 1 TRIG RTSI <0..6> ソフトウェア

時間分解能	
時間/デジタル変換回路 (TDC) 有効時	
オンボードクロック	100 ps
外部クロック	N/A
TDC 無効時	
オンボードクロック	10 ns
外部クロック	外部クロック周期

最小リアーム時間²³

TDC 有効時	12 μ s
TDC 無効時	3 μ s

ホールドオフ²⁴

オンボードクロック	リアーム時間から 171.79 s
外部クロック	(リアーム時間/10 ns) \times 外部クロック周期 $\sim (2^{34} - 1) \times$ 外部クロック周期

アナログトリガ

トリガタイプ	エッジ ウィンドウ ヒステリシス
ソース	CH 0 (フロントパネル BNC コネクタ) CH 1 (フロントパネル BNC コネクタ) TRIG (フロントパネル BNC コネクタ)
トリガレベル範囲	
CH 0、CH 1	FS の 100%
TRIG (外部トリガ)	± 5 V
トリガレベル分解能	10 ビット (1,024 分の 1)
エッジトリガ感度	
CH 0、CH 1	FS の 2.5% (最大 50 MHz) \sim FS の 5% (100 MHz 時)
TRIG (外部トリガ、 V_{pk-pk})	0.25 V (最大 100 MHz) \sim 1 V (200 MHz 時)
レベル確度	
CH 0、CH 1	FS の $\pm 3.5\%$ (最大 10 MHz) (標準)
TRIG (外部トリガ)	± 0.35 V (FS の $\pm 3.5\%$) (最大 10 MHz) (標準)
トリガジッタ	≤ 80 ps _{rms} ²⁵
トリガフィルタ	
低周波数 (LF) 除去	50 kHz
高周波数 (HF) 除去	50 kHz

²³ ホールドオフは 0 に設定してあります。オンボードサンプルクロックの最大レートを使用します。

²⁴ 外部サンプルクロックの使用時は TDC は無効です。

²⁵ セルフキャリブレーション実行時の温度 $\pm 5^\circ\text{C}$ 以内です。

デジタルトリガ

トリガタイプ	デジタル
ソース	RTSI <0..6> PFI <0..1> (フロントパネル SMB コネクタ)

ビデオトリガ

トリガタイプ	ビデオ
ソース	CH 0 (フロントパネル BNC コネクタ) CH 1 (フロントパネル BNC コネクタ) TRIG (フロントパネル BNC コネクタ)
ビデオトリガタイプ	特定のライン 任意のライン 特定のフィールド
標準	NTSC、PAL、または SECAM 信号の負同期

外部トリガ

コネクタ	TRIG (フロントパネル BNC コネクタ)
インピーダンス	1 MΩ (22 pF と並列)
カプリング	AC DC
AC カプリングカットオフ (-3 dB)	12 Hz
入力電圧レンジ	±5 V
最大入力過負荷	ピーク ≤42 V

プログラム可能な機能的インタフェース (PFI 0 および PFI 1)

コネクタ	AUX I/O (9 ピンミニサーキュラ DIN)
方向	双方向

入力の場合 (トリガ)

出力先	開始トリガ (集録アーム) 基準 (停止) トリガ アーム基準トリガ アドバンストリガ
入力インピーダンス	150 k Ω
V _{IH}	2.0 V
V _{IL}	0.8 V
最大入力過負荷	-0.5 V～5.5 V
最大周波数	25 MHz

出力の場合 (イベント)

ソース	開始準備完了 開始トリガ (集録アーム) 基準準備完了 基準 (停止) トリガ レコード完了 アドバンス準備完了 アドバンストリガ 終了 (集録完了) プローブ補正 ²⁶
出力インピーダンス	50 Ω
論理タイプ	3.3 V CMOS
最大駆動電流	±24 mA
最大周波数	25 MHz

²⁶ 1 kHz、50%デューティサイクル方形波、PFI 1 のみです。

波形

表 13. オンボードメモリサイズ

チャンネルあたりのメモリ	サンプル数/チャンネル	オンボードメモリの最大レコード数
8 MB (標準オプション)	4 MS	21,845
32 MB	16 MS	87,381
256 MB	128 MS	100,000 ²⁷

最短レコード長	1 サンプル
プレトリガサンプル数	ゼロから最大レコード長まで ²⁸
ポストトリガサンプル数	ゼロから最大レコード長まで ²⁸
各レコードに割り当てられるオンボードメモリ	(レコード長 x 2 バイト/S) + 200 バイト、 128 バイトの倍数か 384 バイトのいずれか 大きい方に切り上げ

関連リンク

データ収集中のレコードフェッチの詳細については、ni.com/manuals から利用可能な『NI 高速デジタイザヘルプ』を参照してください。

キャリブレーション

外部キャリブレーション

外部キャリブレーションは、VCXO および基準電圧をキャリブレートします。すべてのキャリブレーション定数は、不揮発性メモリに保管されます。

²⁷ データ収集中にレコードをフェッチする場合は、これらの数を上回る可能性があります。
²⁸ シングルレコードモードおよびマルチプルレコードモードです。

セルフキャリブレーション

セルフキャリブレーションはソフトウェアコマンドで実行可能です。キャリブレーションは全入力レンジでゲイン、オフセット、周波数応答、トリガ、タイミング調整エラーを補正します。

キャリブレーション仕様

外部キャリブレーション間隔	2 年
ウォームアップ時間	15 分

ソフトウェア

ドライバソフトウェア

このデバイスは、NI-SCOPE 2.6 以降でサポートされています。

NI-SCOPE は IVI 準拠ドライバであり、PCI-5122 の構成、制御、およびキャリブレーションが可能です。NI-SCOPE は、さまざまな開発環境用のアプリケーションインタフェースを提供します。

アプリケーションソフトウェア

NI-SCOPE には、以下のアプリケーション開発環境用のプログラミングインタフェース、ドキュメント、サンプルが含まれています。

- LabVIEW
- LabWindows™/CVI™
- Measurement Studio
- Microsoft Visual C/C++
- .NET (C#および VB.NET)

対話式ソフトフロントパネルおよび構成

NI-SCOPE ソフトフロントパネル (SFP) を使用することにより、PCI-5122 を対話的に制御することができます。

PCI-5122 の対話的制御は、NI-SCOPE SFP バージョン 2.0.1 から使用できるようになりました。NI-SCOPE SFP は NI-SCOPE メディアに含まれています。

また、NI Measurement Automation Explorer (MAX) でも、PCI-5122 を対話的に構成およびテストできます。MAX は、NI-SCOPE メディアに含まれています。

TCIκ 仕様

NI の TCIκ 同期方法と NI-TCIκ ドライバを使用することにより、1 つまたは複数のシャーシ内の任意数の対応デバイスのサンプルクロックを同期させることができます。TCIκ

同期の詳細については、『NI 高速デジタイザヘルプ』の中にある『NI-TCIc 同期ヘルプ』を参照してください。マルチシャーシシステムなど、その他の構成については、ナショナルインスツルメンツの技術サポート (ni.com/support) までお問い合わせください。

NI-TCIc を使用したモジュール間の SMC 同期 (同一モジュールを使用)

仕様値は、次の条件下で有効です。

- PXI-5122 モジュールが 1 台の NI PXI-1042 に装着されている、またはすべてのモジュールが 1 台の PXI Express シャーシに装着されている。
- SMC 対応の各モジュールで、すべてのパラメータが同じ値に設定されている。
- サンプルクロックが 100 MS/s に設定され、すべてのフィルタが無効にされている。



メモ NI-TCIc を使用して異なるモジュールを同期することができますが、次の仕様値は同一のモジュールを使用した場合にのみ適用されます。

スキュー ²⁹	500 ps (標準)
手動で調整後の平均スキュー ³⁰	<10 ps (標準)
サンプルクロック遅延/調整分解能	≤10 ps (標準)

電源

消費電流	
+3.3 VDC	1.4 A (標準)
+5 VDC	2.4 A (標準)
+12 VDC	110 mA (標準)
-12 VDC	0 A (標準)
合計電力	17.9 W (標準)

²⁹ クロックおよびアナログパスでの遅延の違いにより発生します。手動調整は行っていません。

³⁰ 手動調整については、ni.com/manuals から『NI-TCIc 同期ヘルプ』にアクセスして、「同期による再現性の最適化」トピックを参照してください。調整処理の詳細については、ナショナルインスツルメンツの技術サポート (ni.com/support) までお問い合わせください。

外形寸法および重量

外形寸法	35.5 cm x 2.0 cm x 11.3 cm (14.0 in x 0.8 in x 4.4 in)
------	---

重量	455 g (16.0 oz)
----	-----------------

環境

最大使用高度	2,000 m (周囲温度 25°C時)
--------	----------------------

汚染度	2
-----	---

室内使用のみ。

動作環境

周囲温度範囲	0°C～45°C (IEC 60068-2-1 および IEC 60068-2-2 に基づいて試験済み。)
--------	--

相対湿度範囲	10%～90%、結露なきこと (IEC 60068-2-56 に基づいて試験済み。)
--------	---

保管環境

周囲温度範囲	-40°C～71°C (IEC 60068-2-1 および IEC 60068-2-2 に基づいて試験済み。)
--------	--

相対湿度範囲	5%～95%、結露なきこと (IEC 60068-2-56 に 基づいて試験済み。)
--------	---

認可および準拠

安全性

この製品は、計測、制御、実験に使用される電気装置に関する以下の安全規格要件を満たすように設計されています。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA C22.2 No. 61010-1



メモ UL およびその他の安全保証については、製品ラベルまたは「[オンライン製品認証](#)」セクションを参照してください。

電磁両立性

この製品は、計測、制御、実験に使用される電気装置に関する以下の EMC 規格の必要条件を満たします。

- EN 61326-1 (IEC-61326-1): Class A エミッション、基本イミュニティ
- EN 55011 (CISPR 11): Group 1、Class A エミッション
- EN 55022 (CISPR 22): Class A エミッション
- EN 55024 (CISPR 24): イミュニティ
- AS/NZS CISPR 11: Group 1、Class A エミッション
- AS/NZS CISPR 22: Class A エミッション
- FCC 47 CFR Part 15B: Class A エミッション
- ICES-001: Class A エミッション



メモ 米国では (FCC 47 CFR に従って)、Class A 機器は商業、軽工業、および重工業の設備内での使用を目的としています。欧州、カナダ、オーストラリア、およびニュージーランドでは (CISPR 11 に従って)、Class A 機器は重工業の設備内のみでの使用を目的としています。



メモ Group 1 機器とは (CISPR 11 に従って) 材料の処理または検査/分析の目的で無線周波数エネルギーを意図的に生成しない工業用、科学、または医療向け機器のことです。



メモ EMC 宣言および認証については、「[オンライン製品認証](#)」セクションを参照してください。

CE 適合

この製品は、該当する EC 理事会指令による基本的要件に適合しています。

- 2014/35/EU、低電圧指令 (安全性)
- 2014/30/EU、電磁両立性指令 (EMC)

オンライン製品認証

この製品のその他の適合規格については、この製品の適合宣言 (DoC) をご覧ください。この製品の製品認証および適合宣言を入手するには、ni.com/certification にアクセスして型番または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

環境管理

ナショナルインスツルメンツは、環境に優しい製品の設計および製造に努めています。NI は、製品から特定の有害物質を除外することが、環境および NI のお客様にとって有益であると考えています。

環境に関する詳細は、ni.com/environment からアクセス可能な「環境への取り組み」ページを参照してください。このページには、ナショナルインスツルメンツが準拠する環境規制および指令、およびこのドキュメントに含まれていないその他の環境に関する情報が記載されています。

廃電気電子機器（WEEE）



欧州のお客様へ 製品寿命を過ぎたすべての NI 製品は、お住まいの地域の規定および条例に従って廃棄処分してください。お住まいの地域における NI 製品のリサイクル方法の詳細については、ni.com/environment/weee（英語）を参照してください。

电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

情報は事前の通知なしに変更されることがあります。NI の商標の詳細については、ni.com/trademarks の NI Trademarks and Logo Guidelines（英語）を参照してください。本書中に記載されたその他の製品名及び企業名は、それぞれの企業の商標又は商号です。NI の製品及び技術を保護する特許については、ソフトウェアで参照できる特許情報（ヘルプ→特許）、メディアに含まれている patents.txt ファイル、又は ni.com/patents からアクセスできる National Instruments Patent Notice のうち、該当するリソースから参照してください。エンドユーザ使用許諾契約（EULA）及び他社製品の法的注意事項はご使用の NI 製品の Readme ファイルにあります。NI の輸出関連法規遵守に対する方針について、また必要な HTS コード、ECCN（Export Control Classification Number）、その他の輸出入に関する情報の取得方法については、「輸出関連法規の遵守に関する情報」（ni.com/legal/ja/export-compliance）を参照してください。NI は、本書に記載の情報の正確性について、一切の明示又は黙示の保証を行わず、技術的な誤りについて一切の責任を負いません。米国政府のお客様へ：本書に含まれているデータは、民間企業の費用により作成されており、民間機関用の連邦調達規則 52.227-14 と軍事機関用の国防省連邦調達規則補足 252.227-7014 および 252.227-7015 に基づく限定権利及び制約付データ権利の条項の適用を受けます。

© 2004–2017 National Instruments. All rights reserved.

371172R-0112 2017 年 12 月 13 日