

# NI PXIe-5450 Specifications

## 400 MS/s Differential I/Q Signal Generator

このドキュメントには、日本語ページも含まれています。

This document lists specifications for the NI PXIe-5450 (NI 5450) differential I/Q signal generator.

Specifications are warranted under the following conditions:

- 15 minutes warm-up time at ambient temperature
- Calibration cycle maintained
- Chassis fan speed set to High
- NI-FGEN instrument driver used
- NI-FGEN instrument driver self-calibration performed after instrument is stable

Unless otherwise noted, the following conditions were used for each specification:

- Signals terminated with 50  $\Omega$  to ground
- Direct path set to 0.5  $V_{pk}$  differential (gain = 0.5, 1  $V_{pk-pk}$  differential)
- Sample clock set to 400 MS/s
- Onboard Sample clock with no Reference clock
- 0 °C to 55 °C ambient temperature

*Specifications* describe the warranted, traceable product performance over ambient temperature ranges of 0 °C to 55 °C, unless otherwise noted.

*Typical* values describe useful product performance beyond specifications that are not covered by warranty and do not include guardbands for measurement uncertainty or drift. Typical values may not be verified on all units shipped from the factory. Unless otherwise noted, typical values cover the expected performance of units over ambient temperature ranges of 23  $\pm$  5 °C with a 90% confidence level, based on measurements taken during development or production.

*Nominal* values (or supplemental information) describe additional information about the product that may be useful, including expected performance that is not covered under Specifications or Typical values. Nominal values are not covered by warranty.

Specifications are subject to change without notice. For the most recent NI 5450 specifications, visit [ni.com/manuals](http://ni.com/manuals).

To access all the NI 5450 documentation, navigate to **Start» All Programs»National Instruments»NI-FGEN»Documentation**.



**Hot Surface** If the NI 5450 has been in use, the device or the shield may exceed safe handling temperatures and may cause burns. Allow the NI 5450 to cool before touching the shield or removing the device from the chassis.



**Caution** The outputs of this sensitive test and measurement product are not protected for electromagnetic interference for functional reasons. As a result, this product may experience reduced accuracy or other temporary performance degradation when cables are attached in an environment with electromagnetic interference present.

## Contents

---

Analog Outputs .....	3
CH 0+/-, CH 1+/- (Analog Outputs, Front Panel Connectors) .....	3
Clocking.....	19
Onboard Sample Clock.....	20
External Sample Clock .....	22
External Sample Clock Timebase .....	23
Exporting Clocks .....	24
Terminals .....	25
CLK IN (Sample Clock and Reference Clock Input, Front Panel Connector).....	25
CLK OUT (Sample Clock and Reference Clock Output, Front Panel Connector).....	26
PFI 0 and PFI 1 (Programmable Function Interface, Front Panel Connectors) .....	26
Triggers and Events .....	28
Triggers.....	28
Events .....	30
Waveform Generation Capabilities .....	31
Onboard Signal Processing.....	35
Calibration .....	37
Power .....	38
Software.....	38
Physical.....	39
Hardware Front Panel.....	39
NI PXIe-5450 Environment.....	41
Safety .....	42
Electromagnetic Compatibility.....	42
CE Compliance.....	42
Online Product Certification.....	42
Environmental Management.....	43
Where to Go for Support .....	44

# Analog Outputs

## CH 0+/-, CH 1+/- (Analog Outputs, Front Panel Connectors)

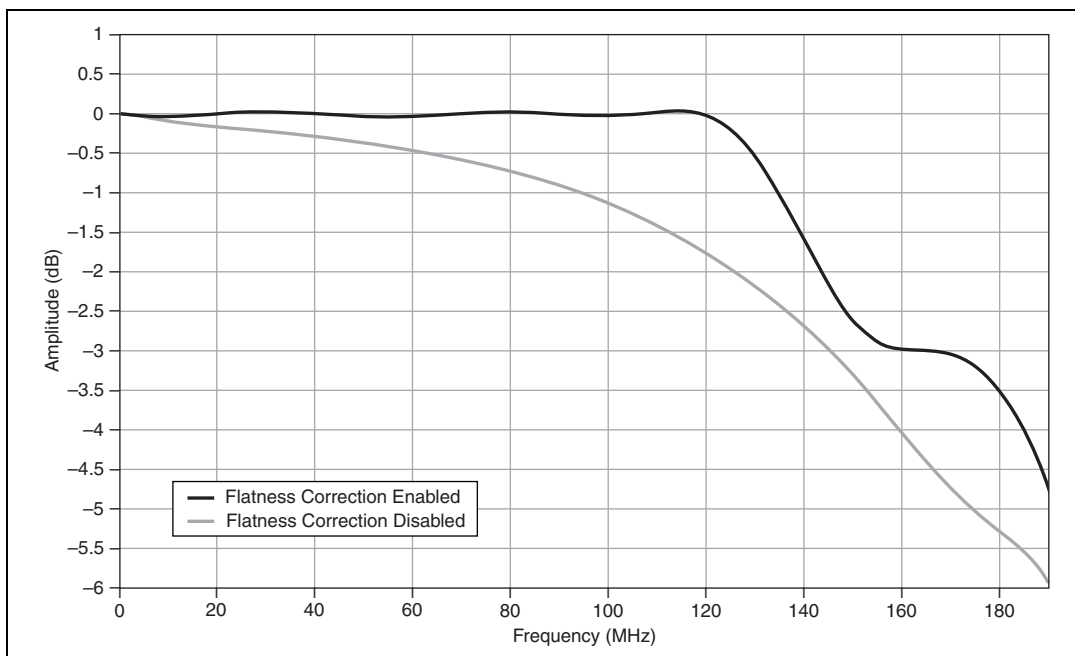
Specification	Value			Comments	
Number of Channels	2			—	
Output Type	Differential			—	
Output Paths	Direct path			—	
DAC Resolution	16 bits			—	
Amplitude and Offset					
Differential Full Scale Amplitude Range	Flatness Correction State	Load	Amplitude ( $V_{pk-pk}$ )*		Both CH 0+/- or CH 1+/- terminals are terminated to ground through loads of the same value.
			Minimum Value	Maximum Value	
	Disabled	50 $\Omega$	0.708	1.00	
		1 k $\Omega$	1.35	1.90	
		Open	1.42	2.00	
	Enabled	50 $\Omega$	0.567	0.8	
		1 k $\Omega$	1.08	1.52	
		Open	1.14	1.6	
Amplitude Resolution	4 digits < 0.0025% (0.0002 dB of amplitude range)			—	
* Amplitude values assume the full scale of the DAC is utilized. If an amplitude smaller than the minimum value is desired, you can use waveforms less than the full scale of the DAC or you can use digital gain. Gain values in NI-FGEN correspond to $V_{pk}$ , which is half the amplitude in $V_{pk-pk}$ .					

Specification	Value	Comments
<b>Accuracy</b>		
DC Accuracy	<p><b>Absolute</b></p> <p>Gain Error:</p> <p>within <math>\pm 5</math> °C of self-calibration temperature:  <math>\pm 0.2\%</math> of differential output range*</p> <p>outside of <math>\pm 5</math> °C of self-calibration temperature:  <math>+ 0.030\%/^{\circ}\text{C}</math>  <math>+ 0.015\%/^{\circ}\text{C}</math>, typical</p> <p>Differential Offset: <math>\pm 1\text{mV}</math> (0 °C to 55 °C)  Common Mode Offset†: <math>\pm 350\text{ }\mu\text{V}</math> (0 °C to 55 °C)</p> <p><b>Channel-to-Channel Relative</b></p> <p>Gain Error:</p> <p>within <math>\pm 5</math> °C of Self-Cal temperature:  <math>\pm 0.08\%</math> of differential output range*</p> <p>outside of <math>\pm 5</math> °C of Self-Cal temperature:  <math>+ 0.010\%/^{\circ}\text{C}</math>  <math>+ 0.005\%/^{\circ}\text{C}</math>, typical</p>	<p>Measured with a DMM.</p> <p>Differential offset is not adjusted during self-calibration.</p> <p>Measured with both output terminals terminated to ground through a high impedance.</p>
<p>* For DC accuracy, <i>differential output range</i> is defined as 2 times the gain setting into high impedance. For example, the accuracy of a DC signal with a gain of 1, a load impedance of 1 G<math>\Omega</math>, and a differential output range of 2 V is calculated by the following equation:</p> <p>Gain Error within <math>\pm 5</math> °C of Self-Cal temperature:  <math>\pm 0.2\% \times (2\text{ V}) = \pm 4\text{ mV}</math></p> <p>Gain Error at <math>+ 10</math> °C of Self-Cal temperature:  <math>4\text{ mV} + 0.03\% \times 5 \times (2\text{ V}) = 7\text{ mV}</math></p> <p>† Common mode offset is minimized through active circuitry. Applying an external nonzero common-mode offset to the output terminal is not recommended; however the common-mode circuitry can sink or source up to 5 mA of common-mode bias current. Terminate both output terminals to ground through the same impedance. If the output terminals are not terminated to ground, the maximum termination voltage is 250 mV through 50 <math>\Omega</math>.</p>		

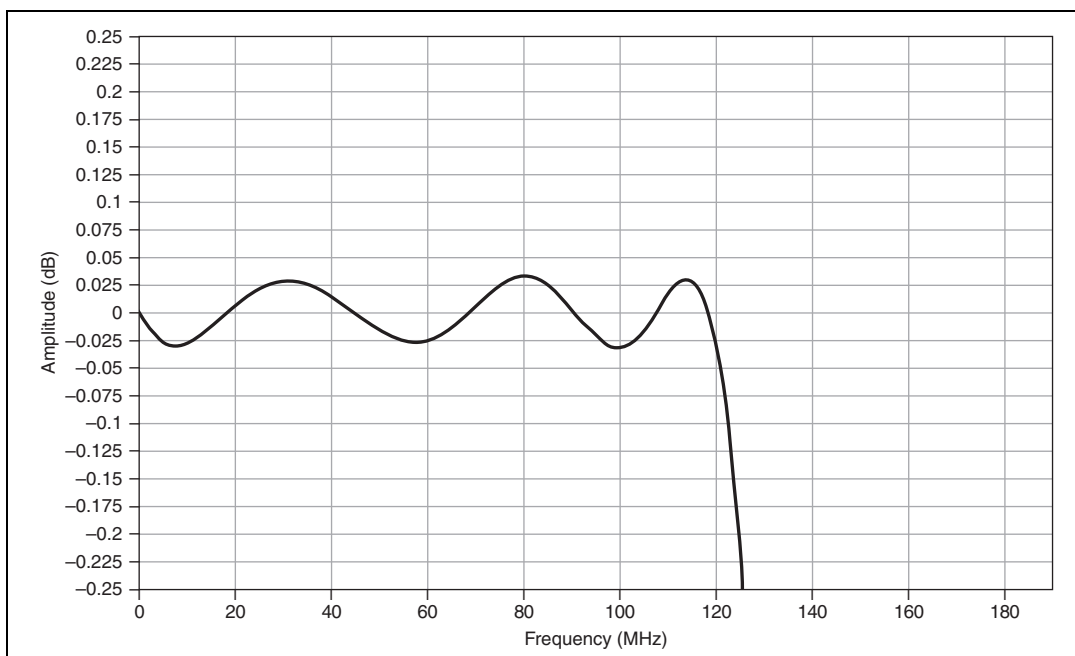
Specification	Value		Comments
Accuracy (Continued)			
AC Amplitude Accuracy	<b>Absolute</b> within ±5 °C of Self-Cal temperature: ±0.5% of differential output range  <b>Channel-to-Channel, Relative</b> within ±5 °C of Self-Cal temperature: ±0.2% of differential output range ±0.07% of differential output range, typical		Measured using a DMM, with full-scale data into high-impedance, 50 kHz sine wave, 400 MS/s.
Channel-to-Channel Timing Alignment Accuracy	35 ps 25 ps, typical		±5 °C of self-calibration temperature.  Alignment can be improved with manual adjustment by using <i>Sample Clock Delay</i> .
Output Characteristics			
Output Impedance	50 Ω nominal, per connector		Both output terminals must be terminated with the same impedance to ground.
Return Loss (Differential)	Single-Ended Direct Path	Differential Direct Path	Nominal.
	26 dB, 5 MHz to 60 MHz	35 dB, up to 20 MHz	
	15 dB, 60 MHz to 145 MHz	22 dB, up to 60 MHz 12 dB, up to 145 MHz	
Load Impedance Compensation	Output amplitude is compensated for user-specified load impedances		Performed in software.
Output Coupling	DC		—

Specification	Value	Comments
Output Characteristics (Continued)		
Output Enable	Software-selectable. When disabled, output is terminated with a 50 Ω, 1 W resistor	—
Maximum Output Overload	±8 V from 50 Ω source	Both CH 0+/- or CH 1+/- terminals are terminated to ground through loads of the same value.
Waveform Summing	The output terminals support waveform summing. The outputs of multiple NI 5450 signal generators can be connected together.	Clipping may occur if the summed voltage is outside of the maximum voltage range.
Frequency Response		
Analog Bandwidth	Baseband	Typical. -3 dB, 400 MS/s. Includes DAC sinc response. Flatness correction disabled.
	145 MHz for each I and Q output	
Analog Filter	4-pole filter for image suppression	—

Specification	Value		Comments
Frequency Response (Continued)			
Passband Flatness	Flatness Correction Disabled	Flatness Correction Enabled <sup>*,†</sup>	With respect to 50 kHz into 100 Ω differential load, 400 MS/s. <sup>†</sup>  Flatness correction corrects for analog frequency response and DAC sinc response up to 0.3 × sample rate.  Receiver return loss may degrade flatness.
0 MHz to 60 MHz <sup>‡,‡‡</sup>	0.5 dB, typical	0.24 dB 0.13 dB, typical	
60 MHz <sup>‡,‡‡</sup> to 120 MHz <sup>‡,**</sup>	1.9 dB, typical	0.34 dB 0.19 dB, typical	
Channel-to-Channel Passband Flatness Matching 0 MHz to 60 MHz <sup>‡,‡‡</sup>	0.05 dB, typical	0.03 dB, typical	With respect to 50 kHz on each channel, 400 MS/s.  Load variations may degrade performance.
Channel-to-Channel Passband Flatness Matching 60 MHz <sup>‡,‡‡</sup> to 120 MHz <sup>‡,**</sup>	0.18 dB, typical	0.04 dB, typical	Refer to the <a href="#">AC Amplitude Accuracy</a> specification for more information about the 50 kHz reference accuracy.
<sup>*</sup> Valid for use without OSP enabled or when interpolating by 2x with OSP enabled. For all larger interpolation rates using OSP, the OSP filters may introduce extra ripple. Refer to the <a href="#">Interpolating Flat Filter Passband Ripple</a> specification in the OSP section for more information about OSP filter ripple.			
<sup>†</sup> Frequency ranges with flatness correction enabled are sample rate dependent.			
<sup>‡‡</sup> Value = Min (0.3 × Sample Rate, 60 MHz)			
<sup>**</sup> Value = 0.3 × Sample Rate			

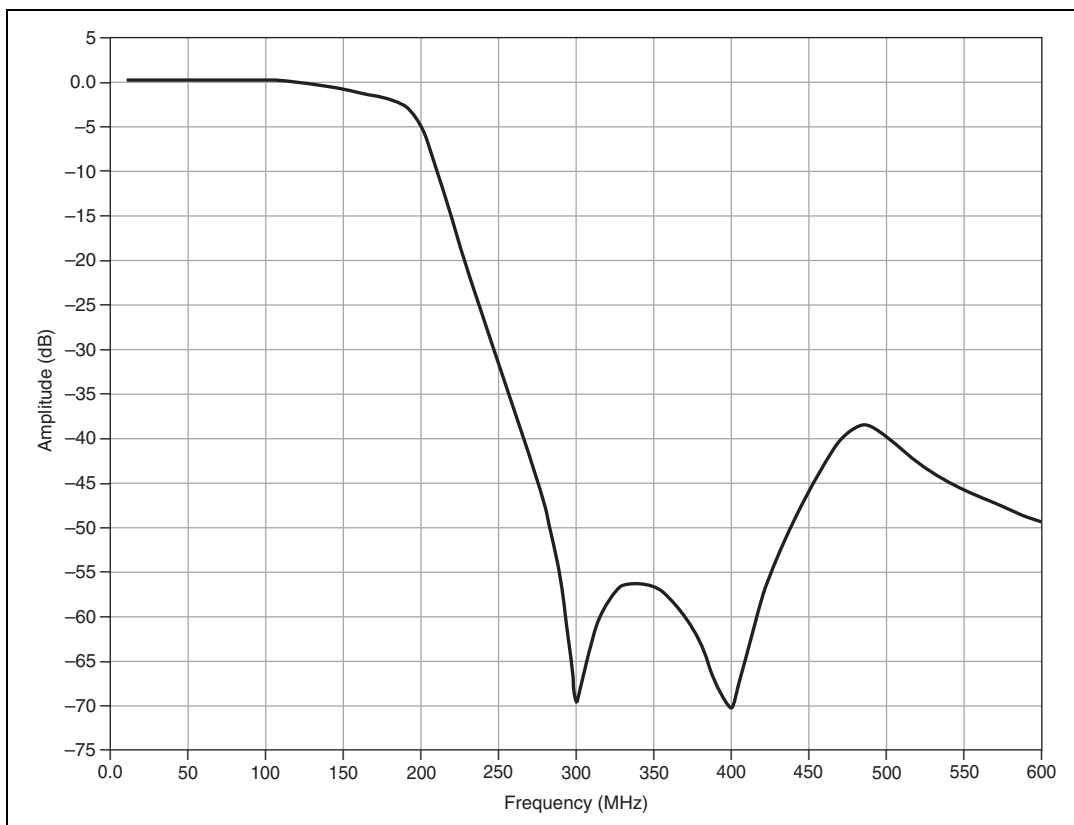


**Figure 1.** Amplitude Response, Flatness Correction Enabled and Disabled, 400 MS/s, Differential, Referenced to 50 kHz, Typical



**Figure 2.** Amplitude Response, Flatness Correction Enabled, 400 MS/s, Differential, Referenced to 50 kHz, Typical





**Figure 3.** Characteristic Frequency Response of Image Suppression Filter, Typical



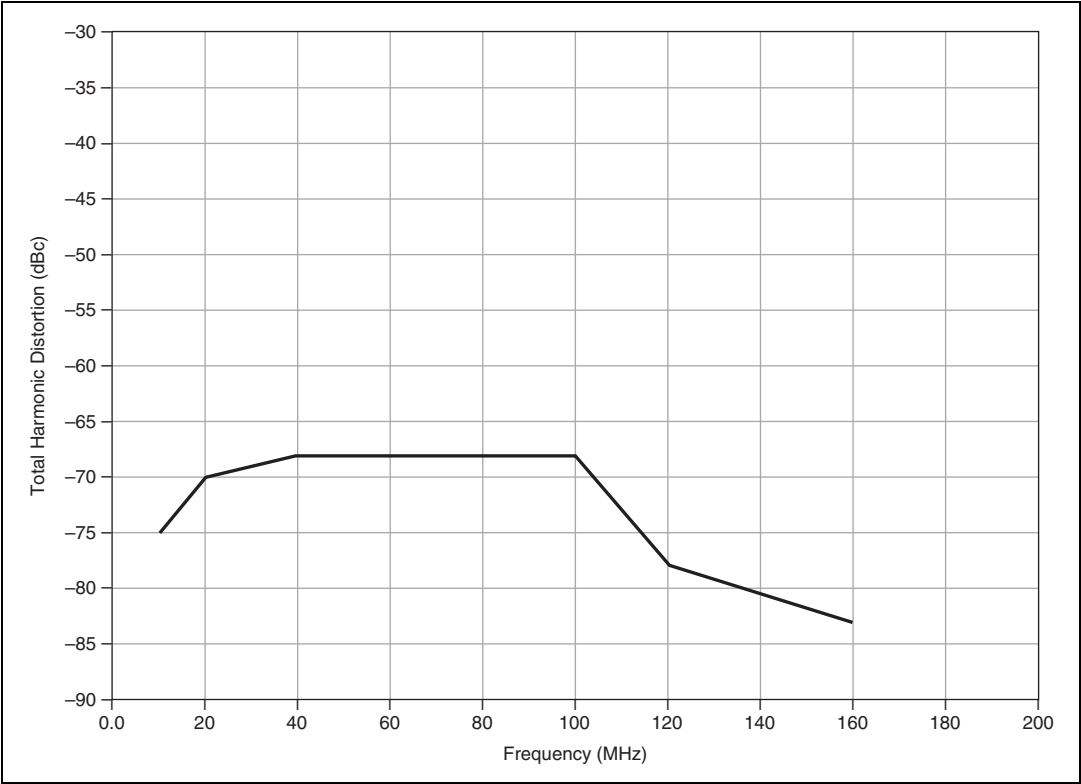
**Note** Sinc response due to DAC sampling is not included in the previous figure.

Specification	Value			Comments
Spectral Characteristics				
Spurious-Free Dynamic Range (SFDR) at 1 MHz	Frequency Range	SFDR Without Harmonics (dB)	SFDR With Harmonics (dB)	Nominal. 400 MS/s, amplitude –1 dBFS. Includes aliased harmonics. Measured differentially.
	DC to 7 MHz	98	88	
	DC to 200 MHz	84	75	
SFDR with Harmonics	Frequency (MHz)		SFDR (dB)	400 MS/s, amplitude –1 dBFS. Measured from DC to 200 MHz. Also called <i>harmonic distortion</i> . All values are typical and include aliased harmonics. Differential output measured single-ended with balun.
	10		70 (74)*	
	60		68 (70)*	
	100		62	
	120		62	
	160		62	
SFDR without Harmonics	Frequency (MHz)		SFDR (dB)	400 MS/s, amplitude –1 dBFS. Measured from DC to 200 MHz. All values are typical and include aliased harmonics. Differential output measured single-ended with balun.
	10		70 (74)*	
	60		68 (73)*	
	100		64	
	120		62	
	160		62	
<p>* Long, nonrepetitive waveforms like modulated signals offer better spurious performance. For periodic waveforms represented by a small number of unique samples, DAC nonlinearities limit dynamic specifications.</p> <p>The first specification listed is for a 10.0 MHz sinusoid at a 400 MS/s sample rate (waveform contains 40 unique samples), while the specification in parentheses is for a 10.0 MHz sinusoid at a 399.9 MS/s sample rate (waveform contains over 3000 unique samples with unique DAC codes).</p>				

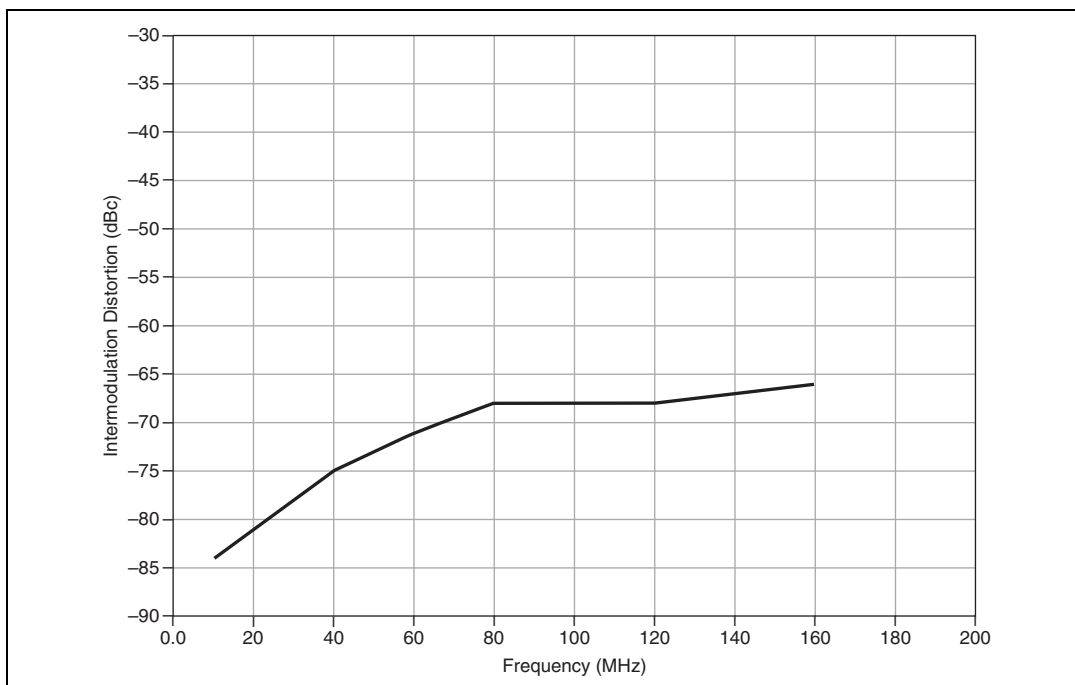
Specification	Value		Comments
Spectral Characteristics (Continued)			
Out of Band Performance	In-Band Tone Frequency (MHz)	Out of Band Spur Level (dBm)	Nominal. Generating full-scale sine wave at frequency listed, 400 MS/s. Measured 200 MHz to 2 GHz. Anti-imaging filter is fixed and optimized for 400 MS/s. For more information, refer to Figure 3, <i>Characteristic Frequency Response of Image Suppression Filter, Typical</i> . Reduced sample rates degrade image rejection.
	0 to 20	<−80	
	20 to 50	<−65	
Channel-to-Channel Crosstalk	<80 dBc, nominal, 0 MHz to 200 MHz <90 dBc, nominal, 0 MHz to 150 MHz		—

Specification	Value		Comments
Spectral Characteristics (Continued)			
Total Harmonic Distortion (THD)	Frequency (MHz)	THD (dBc)	Amplitude –1 dBFS. Includes the 2 <sup>nd</sup> through the 6 <sup>th</sup> harmonic.  All values are typical.  Differential output measured single-ended with balun.  Measured at 0.1 MHz offset.  400 MS/s sample rate.
	10	–75	
	20	–70	
	40	–68	
	80	–68	
	100	–68	
	120	–78	
	160	–83	
Intermodulation Distortion (IMD <sub>3</sub> )	Frequency (MHz)	IMD (dBc)	Amplitude –7 dBFS.  All values are typical.  Differential output measured single-ended with balun.  400 MS/s sample rate.  Two-tone frequencies are frequency ±100 kHz.
	10	–84	
	20	–81	
	40	–75	
	60	–71	
	80	–68	
	120	–68	
	160	–66	

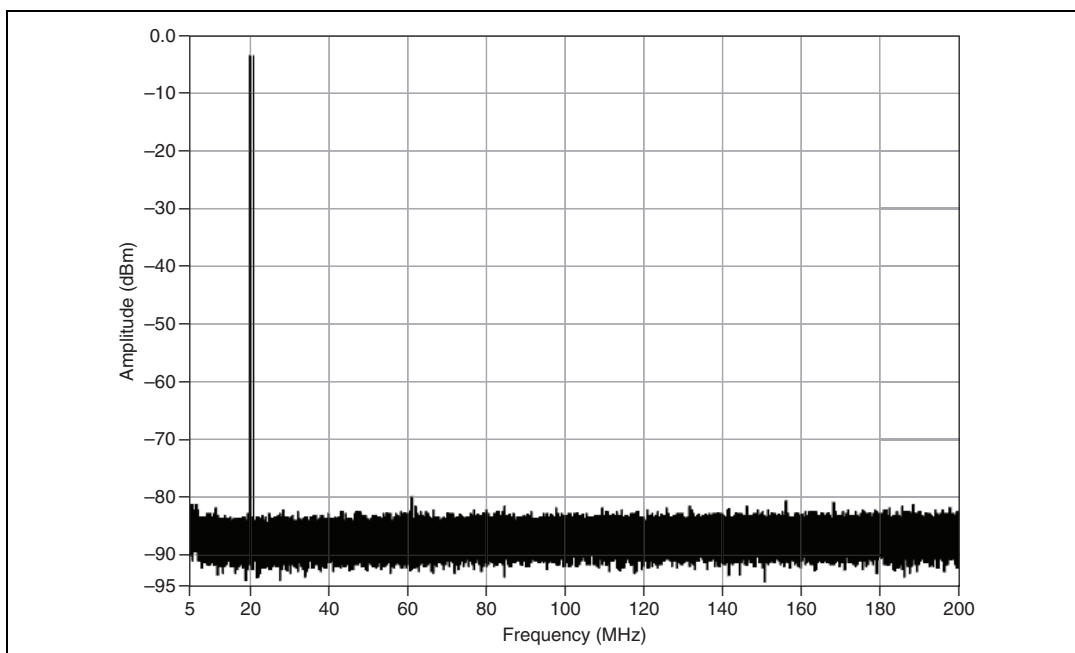
Specification	Value					Comments
Spectral Characteristics (Continued)						
Average Noise Density	Amplitude Range		Average Noise Density			Average noise density from DC to 200 MHz, 400 MS/s.
	V <sub>pk-pk</sub>	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	1	4.0	2.24	−160	−164	Direct path, differential, 1 V <sub>pk-pk</sub> signal range, measured with balun, generating −40 dBm, 1 MHz sine wave.



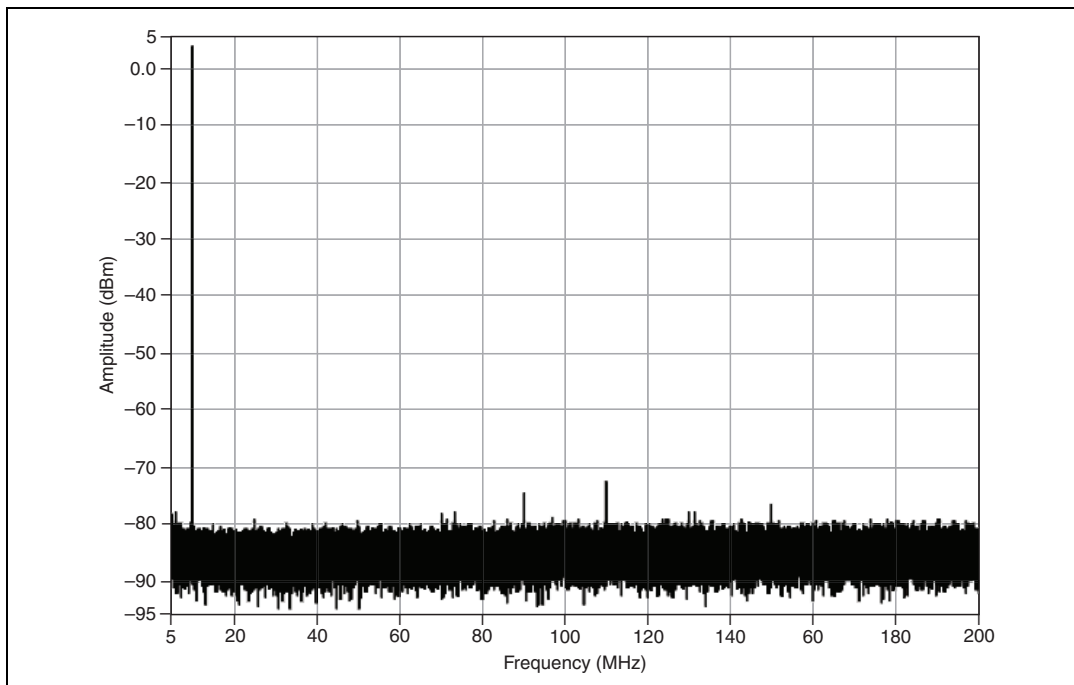
**Figure 4.** Total Harmonic Distortion, Typical



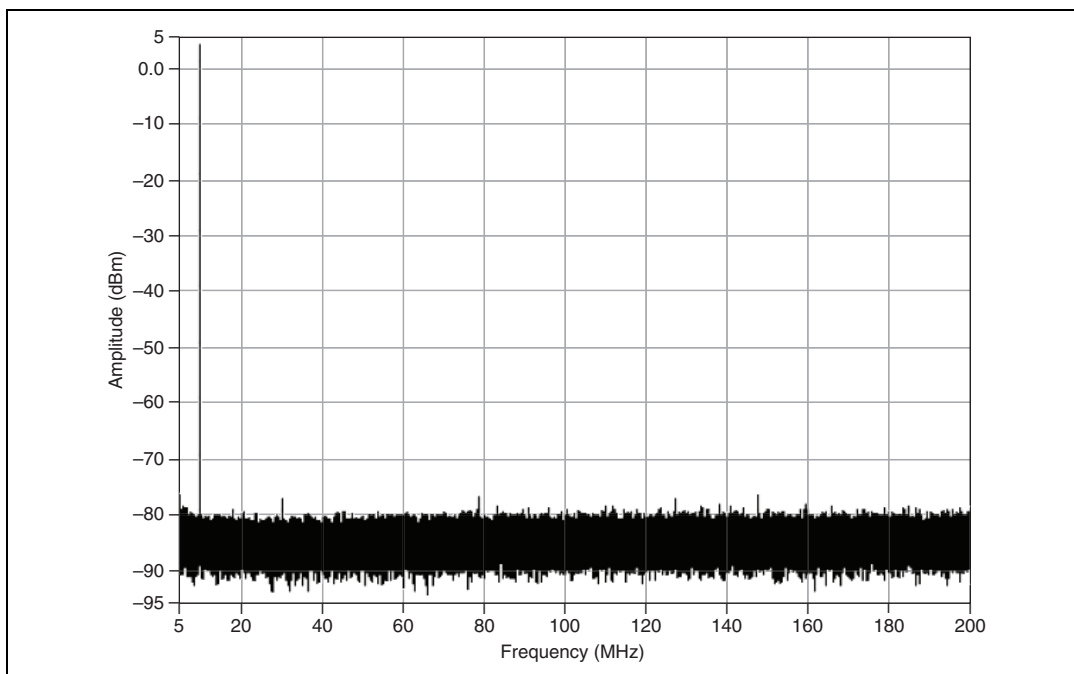
**Figure 5.** Intermodulation Distortion, 200 kHz Separation, Typical



**Figure 6.** Intermodulation Distortion, 1 MHz Separation, 20 MHz Tone, 400 MS/s, -7 dBFS, Typical



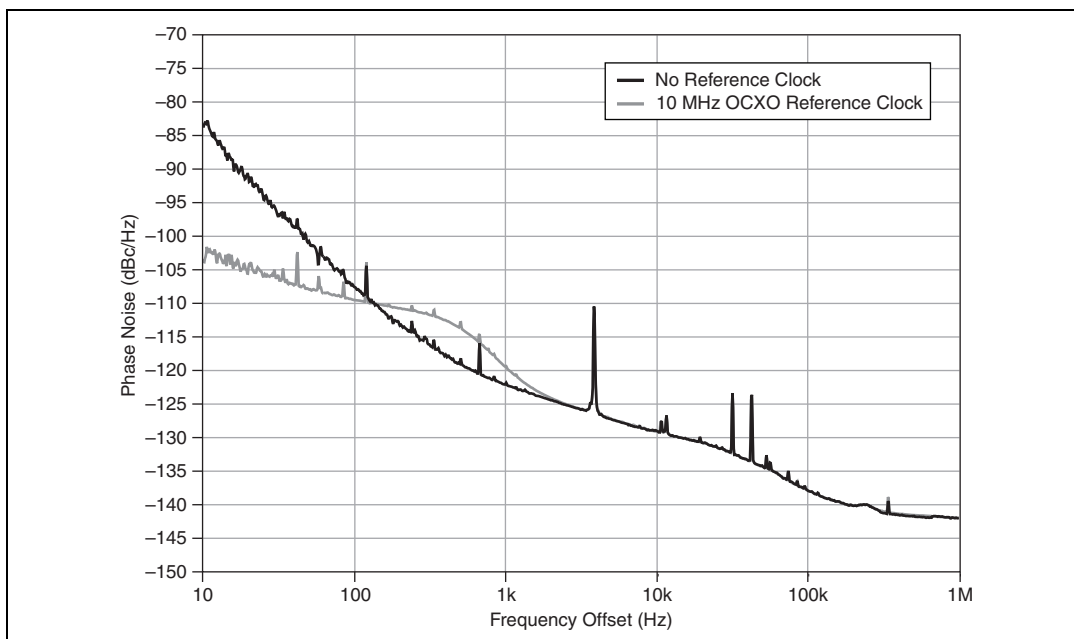
**Figure 7.** 10.000 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Typical



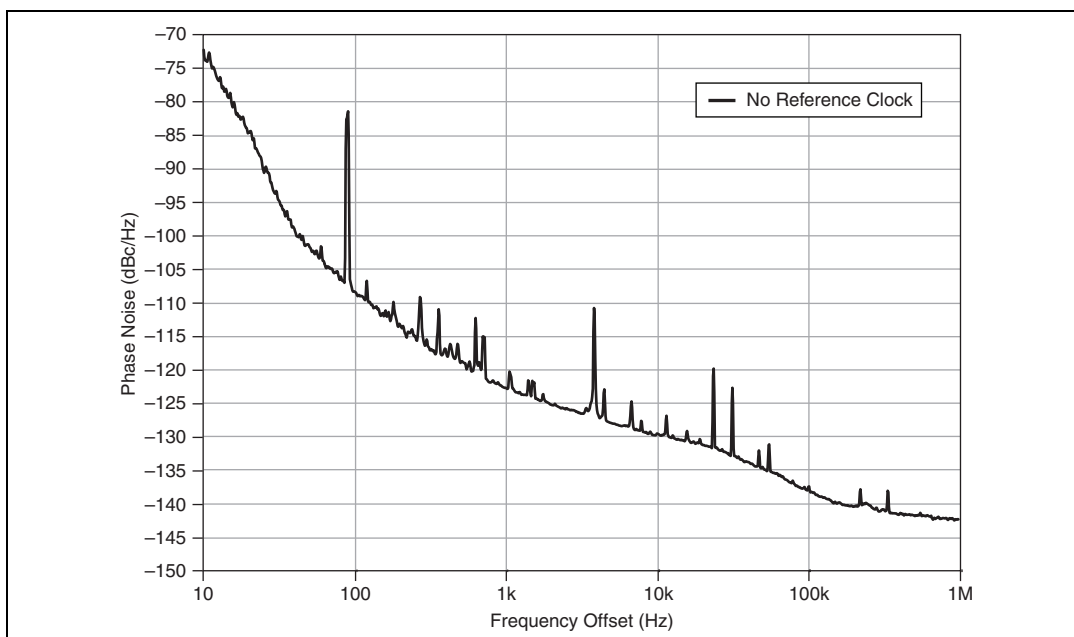
**Figure 8.** 10.100 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Typical

Specification	Value							Comments
Output Phase Noise and Jitter*								
Sample Clock Source	Output Freq. (MHz)	System Phase Noise Density <sup>†</sup> (dBc/Hz)					System Output Integrated Jitter <sup>†</sup>	
		100 Hz	1 kHz	10 kHz	100 kHz	1 MHz		
Internal, High Resolution Clock, 400 MS/s	10	<−121	<−137	<−146	<−152	<−153	<350 fs	Typical.
	100	<−101	<−119	<−126	<−136	<−141	<350 fs	
CLK IN External 10 MHz Reference Clock 400 MS/s	10	<−122	<−135	<−146	<−152	<−153	<350 fs	Typical.
	100	<−105	<−115	<−126	<−136	<−141	<350 fs	
* Using an external Sample clock at some frequencies may introduce phase noise spurs due to external clock beating with onboard clock.								
† Generating sine wave at output frequency. System output jitter integrated from 100 Hz to 100 kHz.								





**Figure 9.** Phase Noise on a Representative Module, 100 MHz Sine Wave, 400 MS/s Internal Clock Sample Rate, Chassis Fans Low, Shown With and Without a Reference Clock

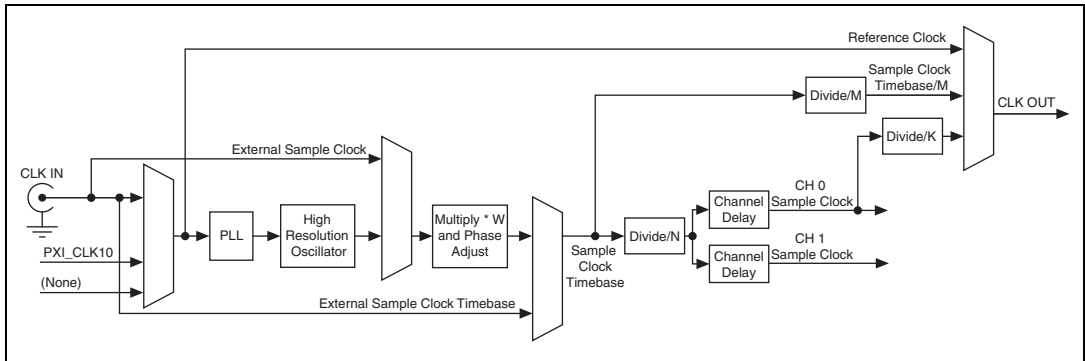


**Figure 10.** Phase Noise on a Representative Module, 100 MHz Sine Wave, 400 MS/s Internal Clock Sample Rate, Chassis Fans High, No Reference Clock

Specification	Value	Comments	
Suggested Maximum Frequencies for Common Functions			
Sine	145 MHz	The NI 5450 is optimized for frequency-domain performance.	
Square	33 MHz (<133 V/μs slew rate)*		
Ramp	1 MHz (<50 V/μs slew rate)*		
Triangle	8 MHz		
Pulse Response			
	Flatness Correction Disabled	Flatness Correction Enabled	Typical.  Values into 50 Ω.
Rise/Fall Time (10% to 90%)	3 ns	2.5 ns	
Aberration	18% (7%) <sup>†</sup>	22%	
* Aberrations on pulsed waveforms are due to the analog reconstruction filter and can be significantly reduced if waveform data has limited slew rate. Waveforms with higher slew rates are not recommended.			
<sup>†</sup> 7% aberrations achievable with 133 V/μs slew rate limiting on waveform data. Pulsed waveforms should contain multiple data points per rising or falling edge, regardless of DAC rate or signal frequency.			

# Clocking

The clocking of the NI 5450 is very flexible. Waveform generation is driven by the Sample clock. You have multiple choices for configuring the device clocking, as shown in the following figure.



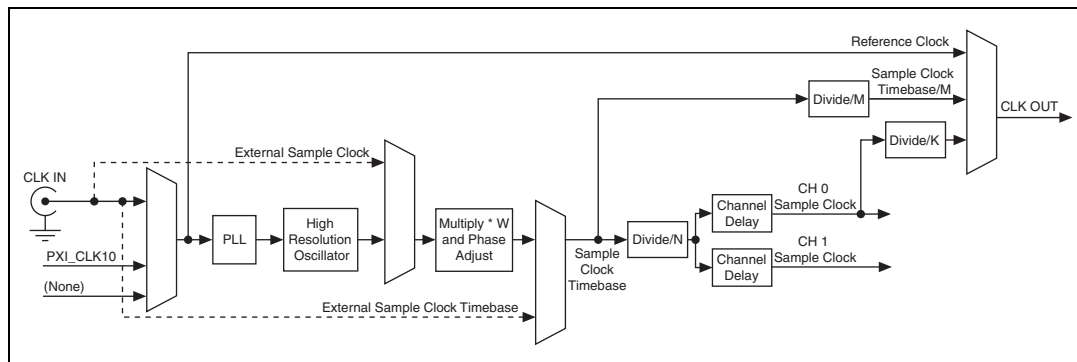
**Figure 11.** NI PXIe-5450 Clocking



**Tip** Refer to the clocking documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices»NI 5450»Theory of Operation»Clocking** for more information about clocking options on the NI 5450.

# Onboard Sample Clock

The following figure shows the NI 5450 onboard Sample clock path.



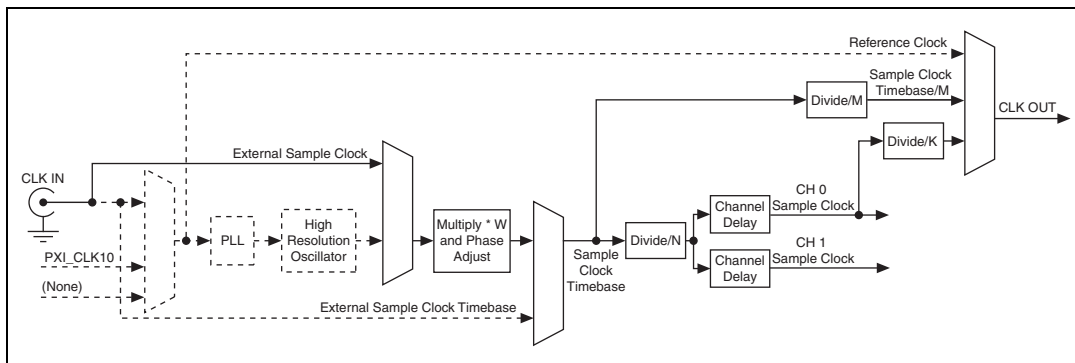
**Figure 12.** NI PXIe-5450 Onboard Sample Clock and External Reference Clock Path

Specification	Value	Comments
Sample Clock Rate Range	12.2 kS/s to 400 MS/s	—
Sample Clock Rate Frequency Resolution	<5.7 $\mu$ Hz	Varies with Sample clock frequency. Specification is worst-case.
Sample Clock Delay	0 ns to 2 ns, independent per channel	Set in software with the Channel Delay property or the NIFGEN_ATTR_CHANNEL_DELAY attribute.
Sample Clock Delay Resolution	10 ps	Nominal.
Sample Clock Timebase Phase Adjust	$\pm 1$ Sample clock timebase period	—
Reference Clock Sources	<ol style="list-style-type: none"> <li>1. None (internal reference)</li> <li>2. PXI_CLK10 (backplane)</li> <li>3. CLK IN (front panel connector)</li> </ol>	—

Specification	Value	Comments
Reference Clock Frequency	1 MHz to 100 MHz in increments of 1 MHz 100 MHz to 200 MHz in increments of 2 MHz 200 MHz to 400 MHz in increments of 4 MHz Default of 10 MHz.	$\pm 0.01\%$ accuracy required.
Internal Reference Clock Frequency Accuracy	$\pm 0.01\%$	Measured without an external Reference clock.  When locking to a Reference clock, frequency accuracy is solely dependent on the frequency accuracy of the Reference clock source.

## External Sample Clock

The following figure shows the NI 5450 external Sample clock path.



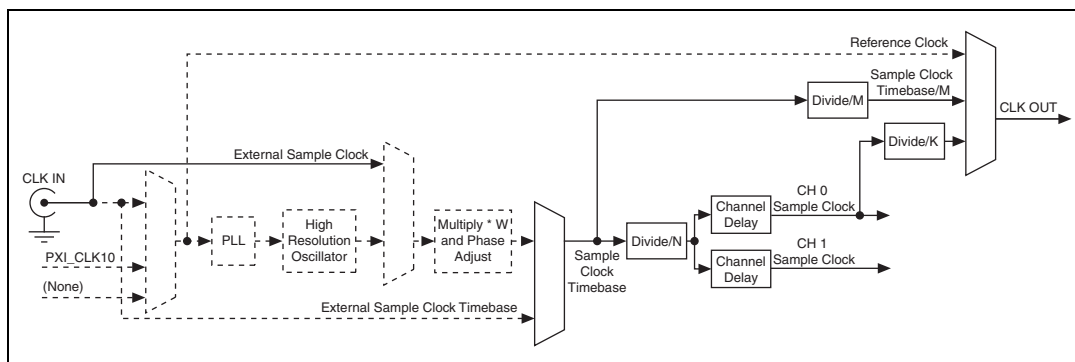
**Figure 13.** NI PXIe-5450 External Sample Clock Path

Specification	Value	Comments
External Sample Clock Source	CLK IN, front panel connector, with multiplication and division	—
External Sample Clock Rate	10 MS/s, 20 MS/s to 400 MS/s	—
Sample Clock Rate Range	12.2 kS/s to 400 MS/s	—
Multiplication/DivisionFactor Range	Varies depending on the external Sample clock rate	Shown as <i>Multiply*W</i> and <i>Divide/N</i> in Figure 13, <i>NI PXIe-5450 External Sample Clock Path</i> .
Sample Clock Delay	0 ns to 2 ns, independent per channel	Set in software with the Channel Delay property or the NIFGEN_ATTR_CHANNEL_DELAY attribute.

Specification	Value	Comments
Sample Clock Delay Resolution	10 ps	Nominal.
Sample Clock Timebase Phase Adjust	$\pm 1$ Sample clock timebase period	—

## External Sample Clock Timebase

The following figure shows the NI 5450 external Sample clock timebase path.



**Figure 14.** NI PXIe-5450 External Sample Clock Timebase Path

Specification	Value	Comments
External Sample Clock Timebase Sources	CLK IN, front panel connector, with division	—
External Sample Clock Timebase Rate Range	200 MS/s to 400 MS/s	—
Divide Factor Range	1, 2 to 32,768 in steps of 2	Shown as <i>Divide/N</i> in Figure 14, <i>NI PXIe-5450 External Sample Clock Timebase Path</i> .

Specification	Value	Comments
Sample Clock Delay	0 ns to 2 ns, independent per channel	—
Sample Clock Delay Resolution	10 ps	Nominal.

## Exporting Clocks

Specification	Value		Comments
	Destination	Rates	
Reference Clock	CLK OUT	1 MHz to 400 MHz	—
	PFI<0..1>	1 MHz to 200 MHz	
Sample Clock	CLK OUT	100 kHz to 400 MHz	With optional divider.
	PFI<0..1>	0 MHz to 200 MHz	
Sample Clock Timebase	CLK OUT	100 kHz to 400 MHz	With optional divider.
	PFI<0..1>	0 MHz to 200 MHz	



# Terminals

## CLK IN

### (Sample Clock and Reference Clock Input, Front Panel Connector)

Specification	Value	Comments
Direction	Input	—
Destinations	1. Reference clock 2. Sample clock 3. Sample clock timebase	—
Frequency Range	1 MHz to 400 MHz	Not applicable for all destinations. Refer to the specifications for your clocking configuration for applicable ranges.
Input Voltage Range	500 mV <sub>pk-pk</sub> to 5 V <sub>pk-pk</sub> into 50 $\Omega$ (–2 dBm to +18 dBm)	50% duty cycle input.
	550 mV <sub>pk-pk</sub> to 4.5 V <sub>pk-pk</sub> into 50 $\Omega$ (–1.2 dBm to +17 dBm)	45% to 55% duty cycle input.
Input Protection Range	6 V <sub>pk-pk</sub> into 50 $\Omega$ 19.5 dBm	50% duty cycle input.
	5.4 V <sub>pk-pk</sub> into 50 $\Omega$ 18.5 dBm	45% to 55% duty cycle input.
Duty Cycle Requirements	45% to 55%	—
Input Impedance	50 $\Omega$ , nominal	—
Input Coupling	AC	—
Voltage Standing Wave Ratio (VSWR)	1.3:1 up to 2 GHz	Nominal.

## CLK OUT (Sample Clock and Reference Clock Output, Front Panel Connector)

Specification	Value	Comments
Direction	Output	—
Sources	1. Sample clock, divided by integer $K$ ( $1 \leq K \leq 3$ , minimum) 2. Reference clock 3. Sample clock timebase, divided by integer $M$ ( $1 \leq M \leq 1048576$ )	The maximum value of the divisor, $K$ , is sample rate dependent.
Frequency Range	100 kHz to 400 MHz	—
Output Voltage	$\geq 0.7 V_{\text{pk-pk}}$ into $50 \Omega$	Typical.
Maximum Output Overload	$3.3 V_{\text{pk-pk}}$ from a $50 \Omega$ source	—
Output Coupling	AC	—
VSWR	1.3:1 up to 2 GHz	Nominal.

## PFI 0 and PFI 1 (Programmable Function Interface, Front Panel Connectors)

Specification	Value	Comments
Direction	Bidirectional	—
Frequency Range	DC to 200 MHz	—
<b>As an Input (Trigger)</b>		
Destinations	Start trigger, Script trigger	—
Input Range	0 V to 5 V	—
Input Protection Range	−2 V to +6.5 V	—

Specification	Value	Comments
<b>As an Input (Trigger) (Continued)</b>		
$V_{IH}$	1.8 V	—
$V_{IL}$	1.5 V	—
Input Impedance	10 k $\Omega$ , nominal	—
<b>As an Output (Event)</b>		
Sources	<ol style="list-style-type: none"> <li>1. Sample clock divided by integer <math>K</math> (<math>2 \leq K \leq 3</math>, minimum)</li> <li>2. Sample clock timebase divided by integer <math>M</math> (<math>2 \leq M \leq 1,048,576</math>)</li> <li>3. Reference clock</li> <li>4. Marker event</li> <li>5. Data marker event</li> <li>6. Exported Start trigger</li> <li>7. Exported Script trigger</li> <li>8. Ready for Start event</li> <li>9. Started event</li> <li>10. Done event</li> </ol>	The maximum value of the Sample clock divisor, $K$ , is sample rate dependent.
Output Impedance	50 $\Omega$ , nominal	—
Maximum Output Overload	–2 V to +6.5 V	—
$V_{OH}$	Minimum: 2.4 V (open load), 1.3 V (50 $\Omega$ load)	Output drivers are +3.3 V TTL/CMOS compatible up to 200 MHz.
$V_{OL}$	Maximum: 0.4 V (open load), 0.2 V (50 $\Omega$ load)	
Rise/Fall Time	3 ns	Typical. Load of 10 pF.

# Triggers and Events

---

## Triggers

Specification	Value	Comments
Sources	1. PFI<0..1> (SMB front panel connectors) 2. PXI_Trig<0..7> (backplane connector) 3. Immediate (does not wait for a trigger). Default.	—
Types	1. Start trigger edge 2. Script trigger edge and level 3. Software trigger	—
Edge Detection	Rising, falling	—
Minimum Pulse Width	25 ns	Refer to the $t_{s1}$ documentation in the <i>NI Signal Generators Help</i> by navigating to <b>NI Signal Generators Help»Devices»NI 5450»Triggering»Trigger Timing</b> .
Delay from Trigger to Analog Output with OSP Disabled	154 Sample clock timebase periods + 65 ns, nominal	Refer to the $t_{s2}$ documentation in the <i>NI Signal Generators Help</i> by navigating to <b>NI Signal Generators Help»Devices»NI 5450»Triggering»Trigger Timing</b> .
Additional Delay with OSP Enabled	Varies with OSP configuration.	—

Specification	Value	Comments
<b>Trigger Exporting</b>		
Exported Trigger Destinations	1. PFI<0..1> (SMB front panel connectors) 2. PXI_Trig<0..6> (backplane connector)	—
Exported Trigger Delay	50 ns, nominal	Refer to the $t_{s3}$ documentation in the <i>NI Signal Generators Help</i> by navigating to <b>NI Signal Generators Help»Devices»NI 5450»Triggering»Trigger Timing</b> .
Exported Trigger Pulse Width	>150 ns	Refer to the $t_{s4}$ documentation in the <i>NI Signal Generators Help</i> by navigating to <b>NI Signal Generators Help»Devices»NI 5450»Triggering»Trigger Timing</b> .

# Events

Specification	Value		Comments
Destinations	1. PFI<0..1> (SMB front panel connectors) 2. PXI_Trig<0..6> (backplane connector)		—
Types	Marker<0..3>, Data Marker<0..1>, Ready for Start, Started, Done		There are two data markers per channel.
Quantum	Marker position must be placed at an integer multiple of two samples.		—
Width	Adjustable, minimum of 2 samples. Default is 150 ns.		Refer to the $t_{m2}$ documentation in the <i>NI Signal Generators Help</i> by navigating to <b>NI Signal Generators Help» Fundamentals» Waveform Fundamentals» Events» Marker Events.</b>
Skew	Destination	With Respect to Analog Output	Refer to the $t_{m1}$ documentation in the <i>NI Signal Generators Help</i> by navigating to <b>NI Signal Generators Help» Fundamentals» Waveform Fundamentals» Events» Marker Events.</b>
	PFI<0..1>	$\pm 3$ Sample clock periods	
	PXI_Trig<0..6>	$\pm 6$ Sample clock periods	

# Waveform Generation Capabilities

Specification	Value		Comments
Memory Usage	The NI 5450 uses the Synchronization and Memory Core (SMC) technology in which waveforms and instructions share onboard memory. Parameters, such as number of segments in sequence list, maximum number of waveforms in memory, and number of samples available for waveform storage, are flexible and user defined.		For more information, refer to the <i>NI Signal Generators Help</i> by navigating to <b>NI Signal Generators Help» Programming» Reference» NI-TCIk Synchronization Help</b> .
Onboard Memory Size	128 MB option: 134,217,728 bytes	512 MB option: 536,870,912 bytes	Memory is shared between both channels.
Loop Count	1 to 16,777,215 Burst trigger: Unlimited		—
Quantum	Waveform size must be an integer multiple of two samples		—
Output Modes			
Arbitrary Waveform mode	A single waveform is selected from the set of waveforms stored in onboard memory and generated.		—
Script mode	A script allows you to link and loop multiple waveforms in complex combinations. A script is a series of instructions that indicates how waveforms saved in the onboard memory should be sent to the device. The script can specify the order in which the waveforms are generated, the number of times they are generated, and the triggers and markers associated with the generation.		—

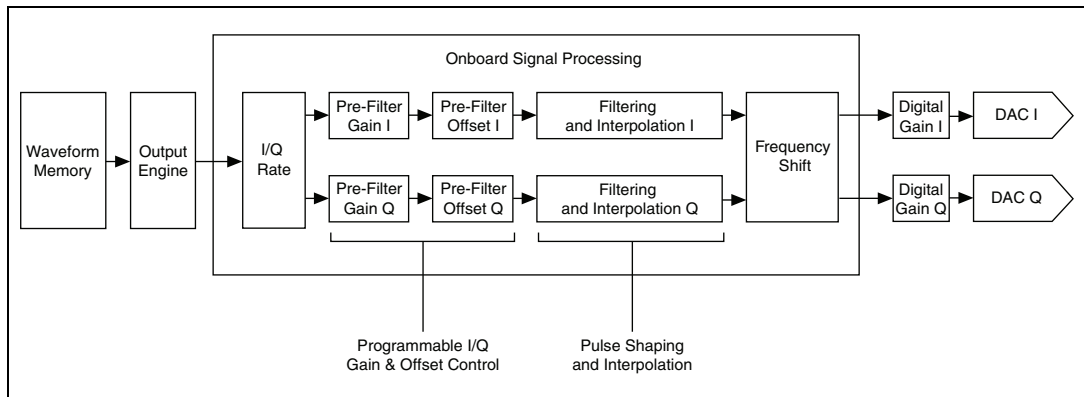
Specification	Value				Comments
Output Modes (Continued)					
Arbitrary Sequence mode	A sequence directs the NI 5450 to generate a set of waveforms in a specific order. Elements of the sequence are referred to as segments. Each segment is associated with a set of instructions. The instructions identify which waveform is selected from the set of waveforms in memory, how many loops (iterations) of the waveform are generated, and at which sample in the waveform a marker output signal is sent.				—
Minimum Waveform Size (Samples)					
Trigger Mode	Number of Channels	Arbitrary Waveform Mode	Arbitrary Sequence Mode >180 MS/s	Arbitrary Sequence Mode ≤180 MS/s	The minimum waveform size is sample rate dependent.
Single	1	4	2	2	Measured using a 200 MHz trigger.
	2	4	4	4	
Continuous	1	142	140	58	
	2	284	280	116	
Stepped	1	210	154	54	
	2	420	308	108	
Burst	1	142	1,134	476	
	2	284	2,312	952	



Specification	Value			Comments
Memory Limits (bytes)				
	Number of Channels	128 MB	512 MB	
Arbitrary Waveform Mode, Maximum Waveform Memory	1	67,108,352	268,434,944	All trigger modes except where noted.
	2	33,553,920	134,217,216	
Arbitrary Sequence Mode, Maximum Waveform Memory	1	67,108,352	268,434,944	Condition: One or two segments in a sequence.
	2	33,553,920	134,217,216	
Arbitrary Sequence Mode, Maximum Waveforms	1	1,048,575	4,194,303	Condition: One or two segments in a sequence.
	2	524,287	2,097,151	
Arbitrary Sequence Mode, Maximum Segments in a Sequence	1	8,388,597	33,554,421	Condition: Waveform size is <4,000 samples.
	2	4,194,293	16,777,205	

Specification	Value			Comments
Waveform Play Times				
Maximum Play Time, Sample Rate	Number of Channels	128 MB	512 MB	Single Trigger mode.  Play times can be significantly extended by using Continuous, Stepped, or Burst Trigger modes.
400 MS/s	1	0.17 seconds	0.67 seconds	
	2	0.084 seconds	0.34 seconds	
25 MS/s	1	2.68 seconds	10.74 seconds	
	2	1.34 seconds	5.37 seconds	
100 kS/s	1	11 minutes 11 seconds	44 minutes 44 seconds	
	2	5 minutes 35 seconds	22 minutes 22 seconds	

# Onboard Signal Processing



**Figure 15.** Onboard Signal Processing Block Diagram

Specification	Value	Comments
<b>I/Q Rate</b>		
OSP Interpolation Range	2, 4, 8, 12, 16, 20 24 to 8,192 (multiples of 8) 8,192 to 16,384 (multiples of 16) 16,384 to 32,768 (multiples of 32)	—
I/Q Rate	$(\text{Sample clock rate}) \div (\text{OSP interpolation})$	Example: For a Sample clock rate of 400 MS/s, I/Q rate range = 12.2 kS/s to 200 MS/s.
Bandwidth	$0.4 \times \text{I/Q rate}$ , per output	When using an external I/Q modulator, RF bandwidth = $0.8 \times \text{I/Q Rate}$ .
Data Processing Modes	1. Real (I path only) 2. Complex (I/Q)	—
OSP Mode	Baseband	—

Specification	Value			Comments
Prefilter Gain and Offset				
Prefilter Gain and Offset Resolution	21 bits			—
Prefilter Gain Range	−16.0 to +16.0 ( Values  < 1 attenuate user data)			Unitless.
Prefilter Offset Range	−1.0 to +1.0			Applied after prefilter gain.
Prefilter Output	(User data × Prefilter gain) + Prefilter offset			Overflows occur when  Output  > 1.
Finite Impulse Response (FIR) Filtering				
Filter Types	Parameter	Minimum	Maximum	
Flat	Passband	0.4	0.4	Lowpass filter that minimizes ripple to: I/Q rate × passband.  When using pulse shaping, these filters require an OSP interpolation factor of 24 or greater.
Raised Cosine	Alpha	0.1	0.4	
Root Raised Cosine	Alpha	0.1	0.4	
Numerically Controlled Oscillator (NCO)				
Maximum Frequency	0.4 × sample rate			Frequency shift using the NCO is a quadrature (complex) operation.
Frequency Resolution	Sample rate/2 <sup>48</sup>			Example: 1.42 μHz with a sample rate of 400 MS/s.
Tuning Speed	250 μs			Typical. Software- and system-dependent.

Specification	Value	Comments
<b>Digital Performance</b>		
Maximum NCO Spur	<-90 dBc	Full-scale output.
Interpolating Flat Filter Passband Ripple	<0.1 dB	Passband from 0 to $(0.4 \times I/Q \text{ Rate})$ .  Ripple is dependent upon the interpolation rate.
Interpolating Flat Filter Out-of-Band Suppression	>80 dB	Stopband suppression from $(0.6 \times I/Q \text{ rate})$ .

## Calibration

---

Specification	Value	Comments
External Calibration	The external calibration calibrates the ADC voltage reference and passband flatness. Appropriate constants are stored in nonvolatile memory.	—
Self-Calibration	An onboard, 24-bit ADC and precision voltage reference are used to calibrate the DC gain and offset. Onboard channel alignment circuitry is used to calibrate the skew between channels. The self-calibration is initiated by the user through the software and takes approximately 60 seconds to complete. Appropriate constants are stored in nonvolatile memory.	—
Calibration Interval	Specifications valid within 1 year of external calibration	—
Warm-up Time	15 minutes	—

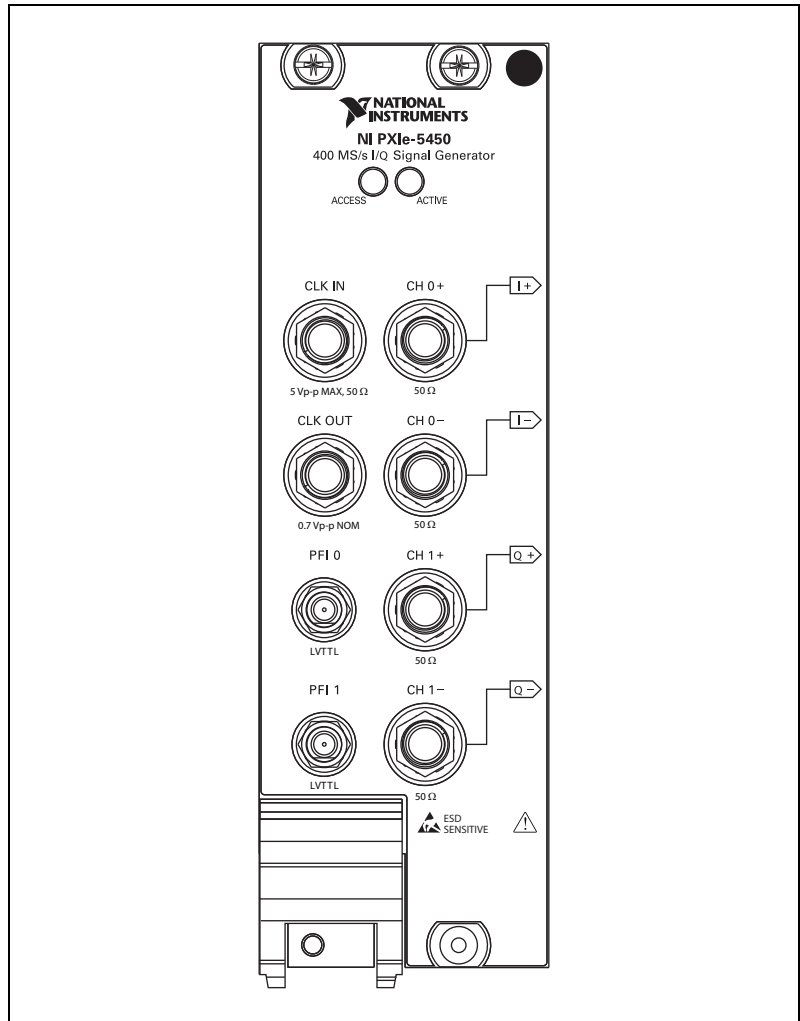
# Power

Specification	Typical	Maximum	Comments
+3.3 VDC	1.9 A	2.0 A	—
+12 VDC	2.2 A	2.5 A	—
Total Power	32.7 W	36.6 W	—

# Software

Specification	Value	Comments
Driver Software	NI-FGEN is an IVI-compliant driver that allows you to configure, control, and calibrate the NI 5450. NI-FGEN provides application programming interfaces for many development environments.	—
Application Software	NI-FGEN provides programming interfaces for the following application development environments: <ul style="list-style-type: none"><li>• LabVIEW</li><li>• LabWindows™/CVI™</li><li>• Measurement Studio</li><li>• Microsoft Visual C++ .NET</li><li>• Microsoft Visual C/C++</li><li>• Microsoft Visual Basic</li></ul>	—
Interactive Control and Configuration Software	<p>The FGEN Soft Front Panel supports interactive control of the NI 5450. The FGEN Soft Front Panel is included on the NI-FGEN driver CDs.</p> <p>Measurement &amp; Automation Explorer (MAX) provides interactive configuration and test tools for the NI 5450. MAX is also included on the NI-FGEN CDs.</p> <p>You can use the NI 5450 with NI SignalExpress.</p>	—

## Hardware Front Panel



**Figure 16.** NI 5450 Front Panel

Specification	Value		Comments
Dimensions	3U, Two Slot, PXI Express module 21.6 cm × 4.0 cm × 13.0 cm (8.5 in. × 1.6 in. × 5.1 in.)		—
Weight	476 g (17 oz)		—
Front Panel Connectors			
Label	Function(s)	Connector Type	
CH 0+/I+	Differential Analog Output	SMA	—
CH 0–/I–	Differential Analog Output	SMA	
CH 1+/Q+	Differential Analog Output	SMA	
CH 1–/Q–	Differential Analog Output	SMA	
CLK IN	Sample clock, Sample clock timebase, and Reference clock input.	SMA	
CLK OUT	Sample clock, Sample clock timebase, and Reference clock output.	SMA	
PFI 0	Marker output, trigger input, Sample clock output, exported trigger output.	SMB	
PFI 1	Marker output, trigger input, Sample clock output, exported trigger output.	SMB	
Front Panel LED Indicators			
Label	Function		
ACCESS	The ACCESS LED indicates the status of the PXI Express bus and the interface from the NI 5450 to the controller.		For more information about the front panel LEDs, refer to the <i>NI Signal Generators Help</i> .
ACTIVE	The ACTIVE LED indicates the status of the onboard generation hardware of the NI 5450.		



# NI PXIe-5450 Environment



**Note** To ensure that the NI PXIe-5450 cools effectively, follow the guidelines in the *Maintain Forced-Air Cooling Note to Users* included in the NI 5450 kit. The NI PXIe-5450 is intended for indoor use only.

Specifications	Value	Comments
Operating Temperature	0 °C to +55 °C in all NI PXI Express chassis: Meets IEC 60068-2-1 and IEC 60068-2-2.  <b>Note:</b> Refer to KnowledgeBase 4AEB2ML1 at <a href="http://ni.com">ni.com</a> for more information about maximizing PXI Express data transfer rates when operating at ambient temperatures below 10 °C.	—
Storage Temperature	–25 °C to +85 °C. Meets IEC 60068-2-1 and IEC 60068-2-2.	—
Operating Relative Humidity	10% to 90%, noncondensing. Meets IEC 60068-2-56.	—
Storage Relative Humidity	5% to 95%, noncondensing. Meets IEC 60068-2-56.	—
Operating Shock	30 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.	Spectral and jitter specifications could degrade.
Storage Shock	50 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.	—
Operating Vibration	5 Hz to 500 Hz, 0.31 g <sub>rms</sub> . Meets IEC 60068-2-64.	Spectral and jitter specifications could degrade.
Storage Vibration	5 Hz to 500 Hz, 2.46 g <sub>rms</sub> . Meets IEC 60068-2-64. Test profile exceeds requirements of MIL-PRF-28800F, Class B.	—
Altitude	2,000 meter maximum (at 25 °C ambient temperature)	—
Pollution Degree	2	—

# Safety

---

This product meets the requirements of the following standards of safety for electrical equipment for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA 61010-1



**Note** For UL and other safety certifications, refer to the product label or the *Online Product Certification* section.

# Electromagnetic Compatibility

---

This product meets the requirements of the following EMC standards for electrical equipment for measurement, control, and laboratory use:

- EN 61326 (IEC 61326): Class A emissions; Basic immunity
- EN 55011 (CISPR 11): Group 1, Class A emissions
- AS/NZS CISPR 11: Group 1, Class A emissions
- FCC 47 CFR Part 15B: Class A emissions
- ICES-001: Class A emissions



**Note** For the standards applied to assess the EMC of this product, refer to the *Online Product Certification* section.



**Note** For EMC compliance, operate this product according to the documentation.

# CE Compliance C €

---

This product meets the essential requirements of applicable European Directives as follows:

- 2006/95/EC; Low-Voltage Directive (safety)
- 2004/108/EC; Electromagnetic Compatibility Directive (EMC)

# Online Product Certification

---

Refer to the product Declaration of Conformity (DoC) for additional regulatory compliance information. To obtain product certifications and the DoC for this product, visit [ni.com/certification](http://ni.com/certification), search by model number or product line, and click the appropriate link in the Certification column.

# Environmental Management

---

National Instruments is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial not only to the environment but also to NI customers.

For additional environmental information, refer to the *NI and the Environment* Web page at [ni.com/environment](http://ni.com/environment). This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

## Waste Electrical and Electronic Equipment (WEEE)



**EU Customers** At the end of the product life cycle, all products *must* be sent to a WEEE recycling center. For more information about WEEE recycling centers, National Instruments WEEE initiatives, and compliance with WEEE Directive 2002/96/EC on Waste and Electronic Equipment, visit [ni.com/environment/weee](http://ni.com/environment/weee).

## 电子信息产品污染控制管理办法（中国 RoHS）



**中国客户** National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china)。(For information about China RoHS compliance, go to [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china).)

# Where to Go for Support

---

The National Instruments Web site is your complete resource for technical support. At [ni.com/support](http://ni.com/support) you have access to everything from troubleshooting and application development self-help resources to email and phone assistance from NI Application Engineers.

A Declaration of Conformity (DoC) is our claim of compliance with the Council of the European Communities using the manufacturer's declaration of conformity. This system affords the user protection for electromagnetic compatibility (EMC) and product safety. You can obtain the DoC for your product by visiting [ni.com/certification](http://ni.com/certification). If your product supports calibration, you can obtain the calibration certificate for your product at [ni.com/calibration](http://ni.com/calibration).

National Instruments corporate headquarters is located at 11500 North Mopac Expressway, Austin, Texas, 78759-3504. National Instruments also has offices located around the world to help address your support needs. For telephone support in the United States, create your service request at [ni.com/support](http://ni.com/support) and follow the calling instructions or dial 512 795 8248. For telephone support outside the United States, contact your local branch office:

Australia 1800 300 800, Austria 43 662 457990-0,  
Belgium 32 (0) 2 757 0020, Brazil 55 11 3262 3599,  
Canada 800 433 3488, China 86 21 5050 9800,  
Czech Republic 420 224 235 774, Denmark 45 45 76 26 00,  
Finland 358 (0) 9 725 72511, France 01 57 66 24 24,  
Germany 49 89 7413130, India 91 80 41190000, Israel 972 3 6393737,  
Italy 39 02 41309277, Japan 0120-527196, Korea 82 02 3451 3400,  
Lebanon 961 (0) 1 33 28 28, Malaysia 1800 887710,  
Mexico 01 800 010 0793, Netherlands 31 (0) 348 433 466,  
New Zealand 0800 553 322, Norway 47 (0) 66 90 76 60,  
Poland 48 22 328 90 10, Portugal 351 210 311 210,  
Russia 7 495 783 6851, Singapore 1800 226 5886,  
Slovenia 386 3 425 42 00, South Africa 27 0 11 805 8197,  
Spain 34 91 640 0085, Sweden 46 (0) 8 587 895 00,  
Switzerland 41 56 2005151, Taiwan 886 02 2377 2222,  
Thailand 662 278 6777, Turkey 90 212 279 3031,  
United Kingdom 44 (0) 1635 523545

CVI, LabVIEW, National Instruments, NI, [ni.com](http://ni.com), the National Instruments corporate logo, and the Eagle logo are trademarks of National Instruments Corporation. Refer to the *Trademark Information* at [ni.com/trademarks](http://ni.com/trademarks) for other National Instruments trademarks. The mark LabWindows is used under a license from Microsoft Corporation. Windows is a registered trademark of Microsoft Corporation in the United States and other countries. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering National Instruments products/technology, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your media, or the *National Instruments Patent Notice* at [ni.com/patents](http://ni.com/patents).

# NI PXIe-5450 仕様

## 400 MS/s 差動 I/Q 信号発生器

このドキュメントには、NI PXIe-5450 (NI 5450) 差動 I/Q 信号発生器の仕様が記載されています。

仕様は、以下の条件下において保証されています。

- 周囲温度での 15 分間のウォームアップ時間
- 一定に維持されたキャリブレーション間隔
- シャーシのファンの速度を HIGH に設定
- NI-FGEN 計測器ドライバを使用
- 計測器が安定した後に NI-FGEN 計測器ドライバセルフキャリブレーションを実行

特に注記のない限り、各仕様において以下の条件が適用されます。

- 50  $\Omega$  で信号をグラウンドに終端。
- ダイレクトパスを 0.5  $V_{pk}$  差動 (ゲイン = 0.5、1  $V_{pk-pk}$  差動) に設定
- サンプルクロックは 400 MS/s に設定
- 基準クロックなしのオンボードサンプルクロック
- 0 ~ 55 °C の周囲温度

仕様は、特に指定がない限り、0 ~ 55 °C の周囲温度範囲内で使用した場合の、保証済みでトレーサブルな製品性能を記載しています。

標準値は、保証範囲外での使用における有用な製品性能を表しますが、これには測定の不確定性やドリフトに対するガードバンドは含まれていません。標準値は工場から出荷されたすべてのユニットで確認されるとは限りません。特に指定がない限り、標準値は、この製品の開発時または製造時の測定値に基づいて、23  $\pm$  5 °C (信頼水準 90%) の周囲温度範囲内で使用した場合の、ユニットの予想性能を記載しています。

公称値 (または補足情報) は、仕様または標準値に記載されていない予想性能を含む、製品の有用な追加情報を記載しています。公称値は保証範囲外です。

仕様は事前の通知なしに変更されることがあります。最新の NI 5450 の仕様については、[ni.com/manuals](http://ni.com/manuals) をご覧ください。

NI 5450 のドキュメントにアクセスするには、**スタート→すべてのプログラム→National Instruments→NI-FGEN→ドキュメント**を選択します。



## 熱面

NI 5450 を長時間使用する場合、デバイスまたはシールドは安全な取扱温度を超え、火傷の原因になる場合があります。シールドに触れる前、またはデバイスをシャーシから取り外す前に、NI 5450 を十分に冷却してください。



## 注意

機能的な理由により、この高感度テストおよび測定製品の出力は電磁妨害に対して保護されていません。その結果、電磁妨害がある環境でケーブルが接続されている場合、この製品では確度が低下したり、その他の性能が一時的に劣化することがあります。

# 目次

---

アナログ出力 .....	3
CH 0+/-、CH 1+/- (アナログ出力、フロントパネルコネクタ) .....	3
クロック .....	18
オンボードサンプルクロック .....	19
外部サンプルクロック .....	20
外部サンプルクロックタイムベース .....	22
クロックをエクスポートする .....	23
端子 .....	23
CLK IN (サンプルクロックおよび基準クロック入力、 フロントパネルコネクタ) .....	23
CLK OUT (サンプルクロックおよび基準クロック出力、 フロントパネルコネクタ) .....	25
PFI 0 および PFI 1 (プログラム可能な機能的インタフェース、 フロントパネルコネクタ) .....	25
トリガおよびイベント .....	27
トリガ .....	27
イベント .....	28
波形生成機能 .....	29
オンボード信号処理 .....	32
キャリブレーション .....	34
電源 .....	35
ソフトウェア .....	35
物理特性 .....	36
ハードウェアのフロントパネル .....	36
NI PXIe-5450 の環境 .....	38
安全性 .....	39
電磁両立性 .....	39
CE マーク準拠 .....	39
オンライン製品認証 .....	39
環境管理 .....	40
サポート情報 .....	41

# アナログ出力

## CH 0+/-、CH 1+/- (アナログ出力、フロントパネルコネクタ)

仕様	値			コメント	
チャンネル数	2			—	
出力タイプ	差動			—	
出力バス	ダイレクトバス			—	
DAC 分解能	16 ビット			—	
振幅とオフセット					
差動フルスケール振幅範囲	フラットネス補正状態	負荷	振幅 ( $V_{pk-pk}$ )*		CH 0+/- または CH 1+/- 端子は両方とも同じ値の負荷でグラウンドに終端。  差動 $V_{pk-pk}$ として測定。各端子の $V_{pk-pk}$ は、差動 $V_{pk-pk}$ の半分の値。
			最小値	最大値	
	無効	50 $\Omega$	0.708	1.00	
		1 k $\Omega$	1.35	1.90	
		開回路	1.42	2.00	
	有効	50 $\Omega$	0.567	0.8	
		1 k $\Omega$	1.08	1.52	
		開回路	1.14	1.6	
振幅分解能	4 桁 < 0.0025% (振幅範囲の 0.0002 dB)			—	
* 振幅値は、DAC のフルスケールが利用されていると仮定。最小値よりも小さい振幅を必要とする場合は、DAC のフルスケールよりも小さい波形またはデジタルゲインが使用可能。NI-FGEN のゲイン値は、 $V_{pk-pk}$ の半分の振幅である $V_{pk}$ に相当。					

仕様	値	コメント
<b>確度</b>		
DC 確度	<p><b>絶対値</b></p> <p>ゲインエラー：</p> <p>セルフキャリブレーション温度 <math>\pm 5^{\circ}\text{C}</math> 以内の場合：</p> <p>差動出力範囲の <math>\pm 0.2\%^{*}</math></p> <p>セルフキャリブレーション温度 <math>\pm 5^{\circ}\text{C}</math> を上回る場合：</p> <p>+ <math>0.030\%/^{\circ}\text{C}</math></p> <p>+ <math>0.015\%/^{\circ}\text{C}</math>、標準</p> <p>差動オフセット：<math>\pm 1\text{ mV}</math> (<math>0 \sim 55^{\circ}\text{C}</math>)</p> <p>コモンモードオフセット†：<math>\pm 350\text{ }\mu\text{V}</math> (<math>0 \sim 55^{\circ}\text{C}</math>)</p> <p><b>チャンネル間、相対</b></p> <p>ゲインエラー：</p> <p>セルフキャリブレーション温度 <math>\pm 5^{\circ}\text{C}</math> 以内の場合：</p> <p>差動出力範囲の <math>\pm 0.08\%^{*}</math></p> <p>セルフキャリブレーション温度 <math>\pm 5^{\circ}\text{C}</math> を上回る場合：</p> <p>+ <math>0.010\%/^{\circ}\text{C}</math></p> <p>+ <math>0.005\%/^{\circ}\text{C}</math>、標準</p>	<p>DMM で測定。</p> <p>セルフキャリブレーション中、差動オフセットは未調整。</p> <p>高インピーダンスでグラウンドに終端された両方の出力端子で測定。</p>
<p>* DC 確度の場合、差動出力範囲は、高インピーダンスのゲイン設定の 2 倍に定義。たとえば、ゲイン値が 1、負荷インピーダンスが <math>1\text{ G}\Omega</math>、差動出力範囲が <math>2\text{ V}</math> の DC 信号確度は、以下の式によって計算。</p> <p>セルフキャリブレーション温度 <math>\pm 5^{\circ}\text{C}</math> 以内のゲイン誤差：<math>\pm 0.2\% \times (2\text{ V}) = \pm 4\text{ mV}</math></p> <p>セルフキャリブレーション温度 <math>+ 10^{\circ}\text{C}</math> でのゲイン誤差：<math>4\text{ mV} + 0.03\% \times 5 \times (2\text{ V}) = 7\text{ mV}</math></p> <p>† コモンモードオフセットはアクティブ回路により最小化。外部の 0 以外のコモンモードオフセットを出力端子に適用することは推奨しません。ただし、コモンモード回路は、コモンモードバイアス電流の <math>5\text{ mA}</math> まで電力をシンクまたはソースすることが可能です。同じインピーダンスで両方の出力端子をグラウンドに終端してください。出力端子がグラウンドに終端されていない場合、最大終端電圧は <math>250\text{ mV}</math> (<math>50\text{ }\Omega</math> 負荷) です。</p>		



仕様	値		コメント
確度（続き）			
AC 振幅確度	<b>絶対値</b> セルフキャリブレーション ±5 °C 以内の場合： 差動出力範囲の ±0.5%  <b>チャンネル間、相対</b> セルフキャリブレーション ±5 °C 以内の場合： 差動出力範囲の ±0.2%、 差動出力範囲の ±0.07%、標準		DMM で測定（高インピーダンスのフルスケールデータ、50 kHz の正弦波、400 MS/s）。
チャンネル間タイミングアライメント確度	35 ps 25 ps、標準		セルフキャリブレーション実行時の温度 ±5 °C 以内。  アライメントは、「 <a href="#">サンプルクロック遅延</a> 」の使用による手動調整により向上が可能。
出力特性			
出力インピーダンス	50 Ω 公称、1 コネクタあたり		両方の出力端子は、同じインピーダンスでグランドに終端される必要あり。
反射減衰量（差動）	シングルエンドダイレクトパス	差動ダイレクトパス	公称。
	26 dB、5 MHz ～ 60 MHz 15 dB、60 MHz ～ 145 MHz	35 dB（最大 20 MHz） 22 dB（最大 60 MHz） 12 dB（最大 145 MHz）	
負荷インピーダンス補正	出力振幅は、ユーザ指定の負荷インピーダンスに対して補正されています。		ソフトウェアで実行。
出力カプリング	DC		—
出力有効化	ソフトウェアで選択可能。無効時に、出力は 50 Ω、1 W の抵抗で終端。		—

仕様	値		コメント
出力特性（続き）			
最大出力過負荷	50 Ω ソースから ±8 V		CH 0+/- または CH 1+/- 端子は両方とも同じ値の負荷でグラウンドに終端。
波形加算	出力端子は、波形加算に対応。複数の NI 5450 信号発生器の出力を接続可能。		合計電圧が最大電圧レンジを上回った場合、クリッピングが発生する可能性あり。
周波数応答			
アナログ帯域幅	ベースバンド	複素ベースバンド	標準。-3 dB、400 MS/s。DAC の sinc 応答を含む。フラットネス補正無効。
	各 I および Q 出力で 145 MHz	外部 I/Q 変調器使用時に 290 MHz	
アナログフィルタ	イメージ抑制用 4 次フィルタ		—

仕様	値		コメント
周波数応答（続き）			
パスバンドフラットネス	フラットネス補正無効	フラットネス補正有効 <sup>＊、†</sup>	50 kHz（100 Ω 差動負荷、400 MS/s）を基準。 <sup>†</sup>  フラットネス補正は、最大 0.3 × サンプルレートまでのアナログ周波数応答および DAC の sinc 応答を補正。  受信機反射減衰量がフラットネスを劣化させる可能性あり。
0 ～ 60 MHz <sup>‡、‡</sup>	0.5 dB、標準	0.24 dB 0.13 dB、標準	
60 MHz <sup>‡、‡</sup> ～ 120 MHz <sup>‡、**</sup>	1.9 dB、標準	0.34 dB 0.19 dB、標準	
0 ～ 60 MHz <sup>‡、‡</sup> に一致するチャンネル間のパスバンドフラットネス	0.05 dB、標準	0.03 dB、標準	各チャンネルで 50 kHz、400 MS/s を基準。  異なる負荷により、性能が悪化する可能性あり。  50 kHz の基準確度に関する詳細については、 <a href="#">「AC 振幅確度」</a> 仕様を参照してください。
60 MHz <sup>‡、‡</sup> ～ 120 MHz <sup>‡、**</sup> に一致するチャンネル間のパスバンドフラットネス	0.18 dB、標準	0.04 dB、標準	
<sup>＊</sup> OSP 無効時、または OSP 有効で 2x の補間時に有効。OSP でのより高い補間レートの場合、OSP フィルタは不要なリプルを発生させる可能性あり。OSP フィルタのリプルに関する詳細については、「オンボード信号処理」セクションにある <a href="#">「補間フラットフィルタパスバンドリプル」</a> 仕様を参照してください。 <sup>†</sup> フラットネス補正有効の周波数範囲は、サンプルレートに依存。 <sup>‡</sup> 値 = Min（0.3 × サンプルレート、60 MHz） <sup>**</sup> 値 = 0.3 × サンプルレート			

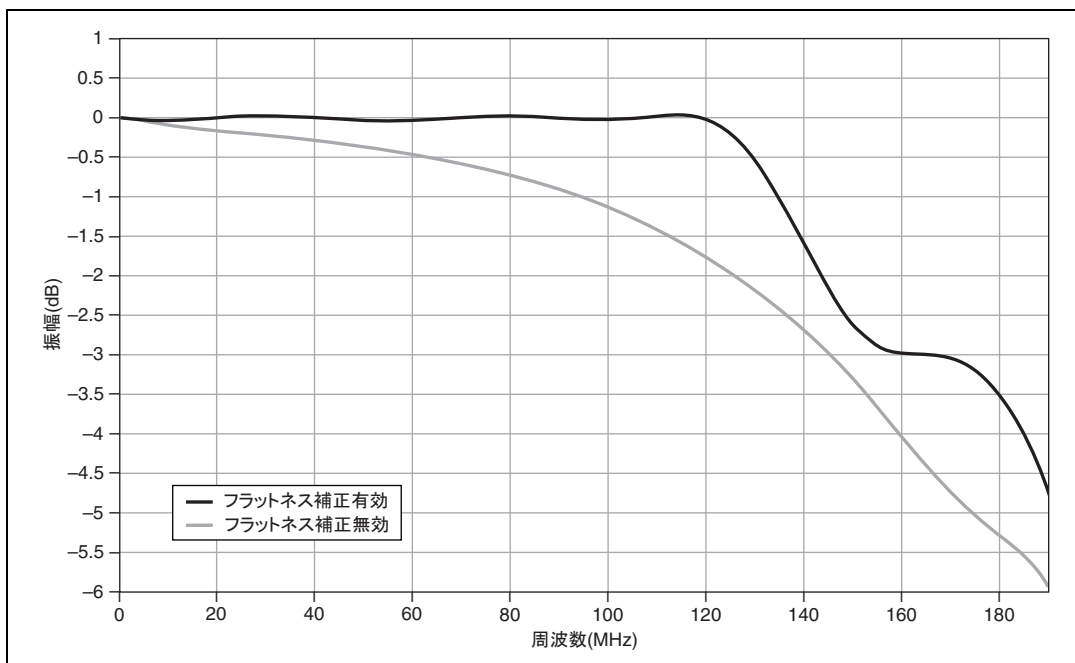


図 1 振幅応答（フラットネス補正有効および無効、  
400 MS/s、差動、50 kHz を基準、標準）

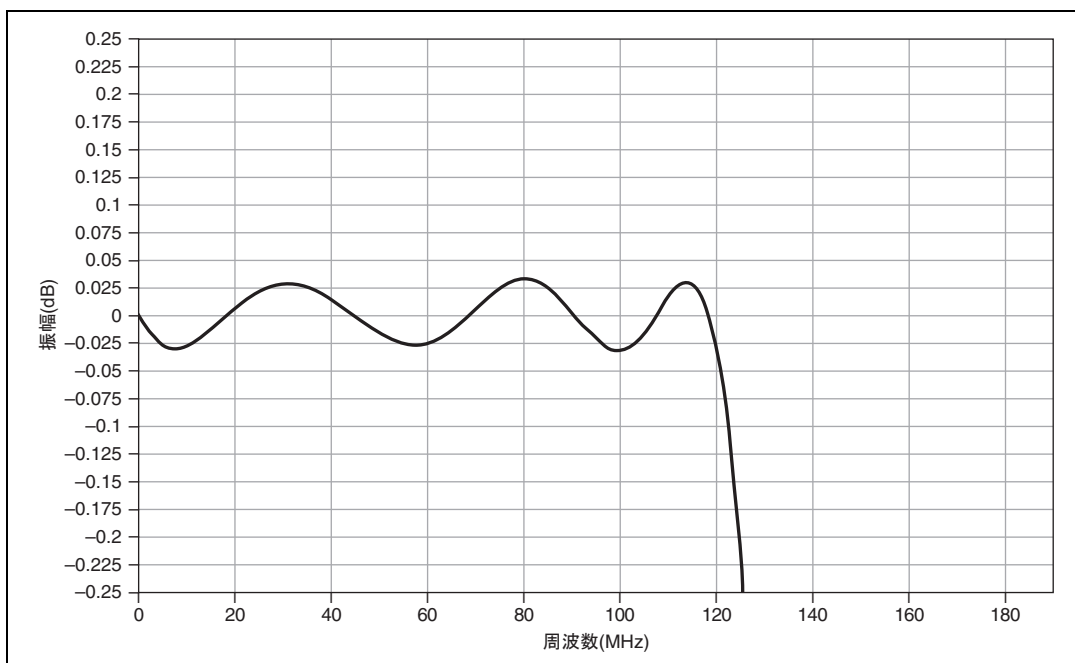


図 2 振幅応答（フラットネス補正有効、  
400 MS/s、差動、50 kHz を基準、標準）

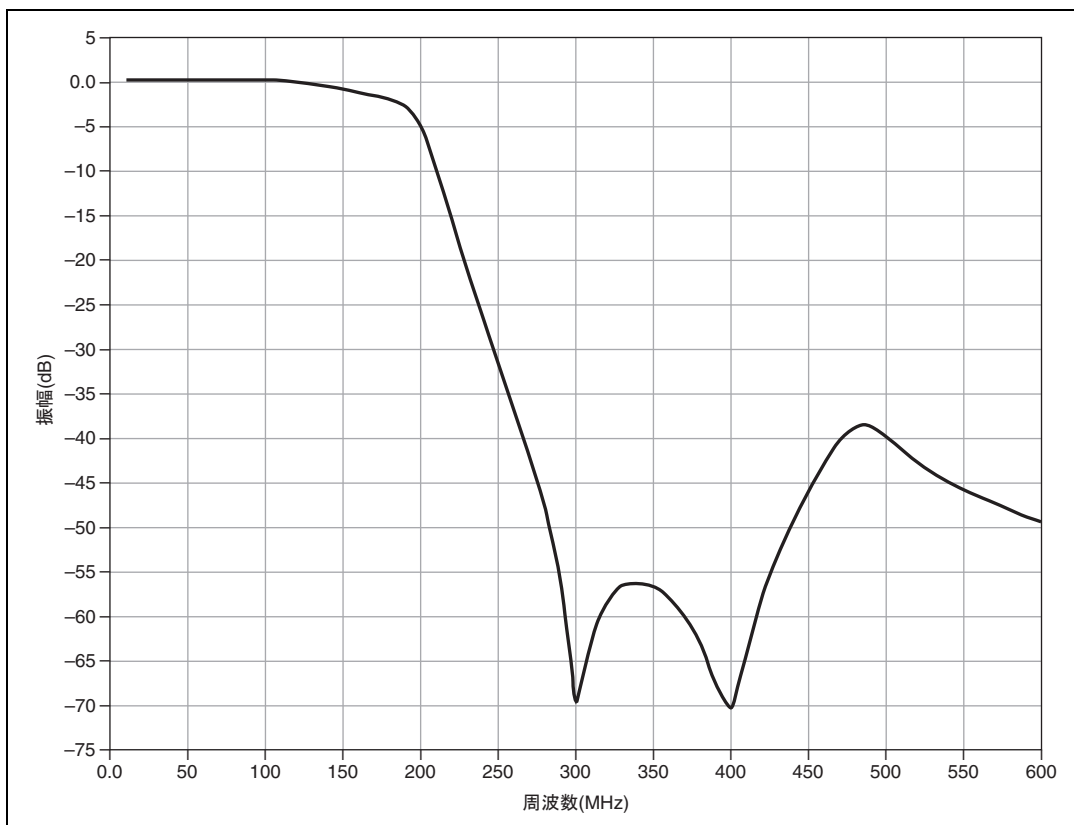


図 3 イメージ抑制用フィルタの周波数応答特性、標準



**メモ** DAC サンプリングによる sinc 応答は、上記の図に含まれていません。

仕様	値		コメント	
スペクトル特性				
1 MHz 時のスプリアスフリーダイナミックレンジ (SFDR)	周波数範囲	高調波なし SFDR (dB)	高調波あり SFDR (dB)	公称。400 MS/s、振幅 -1 dBFS。エイリアスされた高調波を含む差動で測定。
	DC ~ 7 MHz	98	88	
	DC ~ 200 MHz	84	75	
高調波あり SFDR	周波数 (MHz)		SFDR (dB)	400 MS/s、振幅 -1 dBFS。DC ~ 200 MHz まで測定。高調波歪みとも呼ばれます。すべての値は標準で、エイリアスされた高調波が含まれます。差動出力は、バランによりシングルエンドで測定。
	10		70 (74)*	
	60		68 (70)*	
	100		62	
	120		62	
	160		62	
高調波なし SFDR	周波数 (MHz)		SFDR (dB)	400 MS/s、振幅 -1 dBFS。DC ~ 200 MHz まで測定。すべての値は標準で、エイリアスされた高調波が含まれます。差動出力は、バランによりシングルエンドで測定。
	10		70 (74)*	
	60		68 (73)*	
	100		64	
	120		62	
	160		62	

\* 変調信号のような長い非反復波形は、優れたスプリアス性能を提供します。少数の特有なサンプルで構成された周期波形では、DAC の非線形がダイナミック仕様を制限します。

初めに記載した仕様は、400 MS/s サンプルレート時の 10.0 MHz の正弦波（40 個の特有なサンプルを含む波形）の仕様です。括弧内の仕様は、399.9 MS/s サンプルレート時の 10.0 MHz の正弦波（特有な DAC 符号による 3000 を超える数の特有なサンプルを含む波形）の仕様です。

仕様	値		コメント
スペクトル特性（続き）			
帯域外性能	帯域内トーン周波数 (MHz)	帯域外スプリアスレベル (dBm)	公称。記載した周波数、400 MS/s でフルスケールの正弦波を生成。200 MHz ～ 2 GHz まで測定。アンチイメージングフィルタは、400 MS/s に固定および最適化。詳細については、図 3 の「 <a href="#">イメージ抑制用フィルタの周波数応答特性、標準</a> 」を参照。低下したサンプルレートにより、イメージ除去の精度が低下。
	0 ～ 20	<-80	
	20 ～ 50	<-65	
チャンネル間クロストーク	<80 dBc、公称、0 ～ 200 MHz <90 dBc、公称、0 ～ 150 MHz		—

仕様	値		コメント
スペクトル特性（続き）			
全高調波歪み (THD)	周波数（MHz）	THD（dBc）	振幅 -1 dBFS。 第 2 高調波から 第 6 高調波を含 む。  すべての値は標 準。  差動出力は、バ ランによりシン グルエンドで測 定。  0.1 MHz のオフ セットで測定。  400 MS/s サンプ ルレート。
	10	-75	
	20	-70	
	40	-68	
	80	-68	
	100	-68	
	120	-78	
	160	-83	
相互変調歪み (IMD <sub>3</sub> )	周波数（MHz）	IMD（dBc）	振幅 -7 dBFS。  すべての値は標 準。  差動出力は、バ ランによりシン グルエンドで測 定。  400 MS/s サンプ ルレート。  2 トーン周波数 は、周波数 ±100 kHz。
	10	-84	
	20	-81	
	40	-75	
	60	-71	
	80	-68	
	120	-68	
	160	-66	



仕様	値					コメント
スペクトル特性（続き）						
平均ノイズ密度	振幅範囲		平均ノイズ密度			DC ～ 200 MHz までの平均ノイズ密度、400 MS/s。  ダイレクトパス、差動、1 V <sub>pk-pk</sub> 信号範囲、バラ ンによる測定、-40 dBm、1 MHz の正弦波を生成。
	V <sub>pk-pk</sub>	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	1	4.0	2.24	-160	-164	

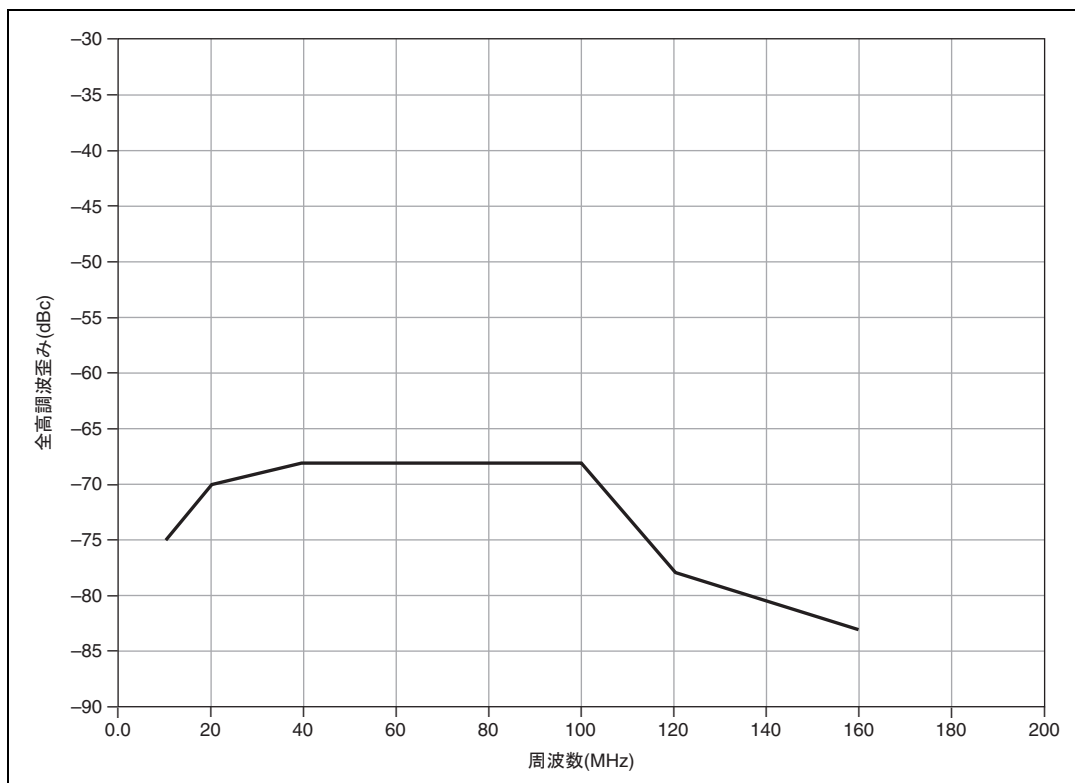


図 4 全高調波歪み、標準

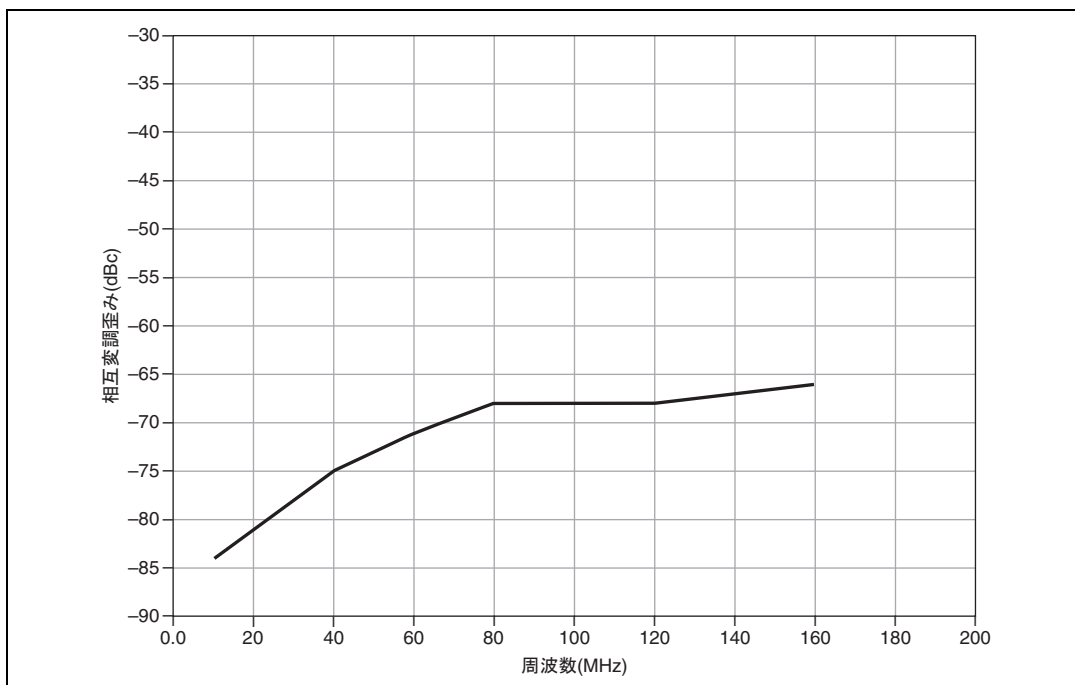


図 5 相互変調歪み、200 kHz 間隔、標準

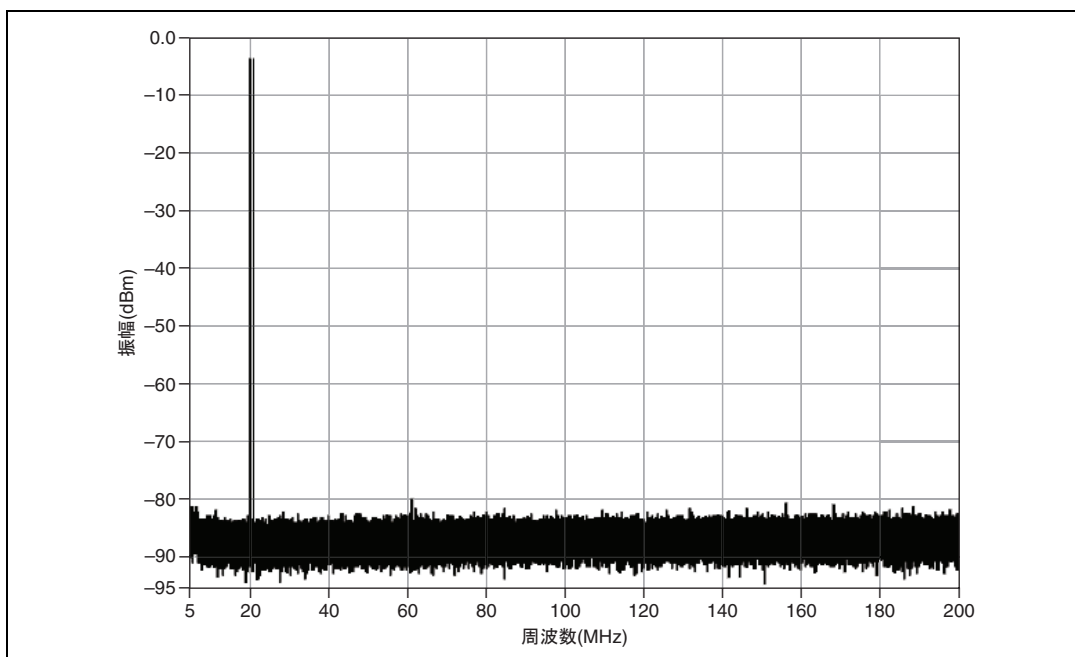


図 6 相互変調歪み、1 MHz 間隔、  
20 MHz トーン、400 MS/s、-7 dBFS、標準

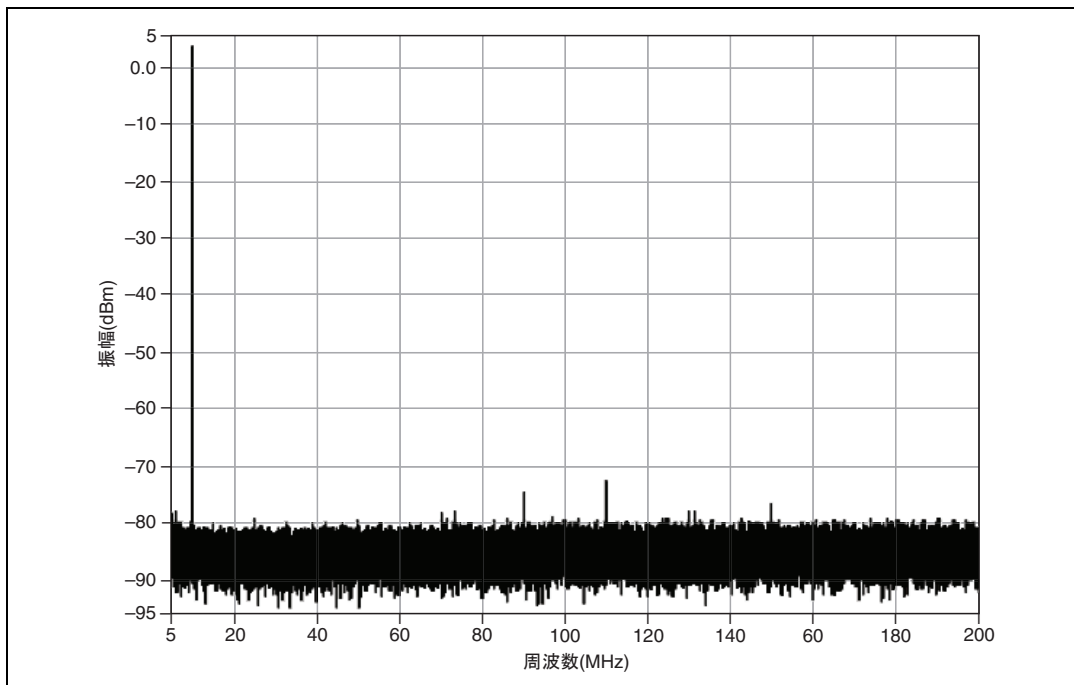


図 7 10.000 MHz シングルトーンスペクトル、400 MS/s、-1 dBFS、標準

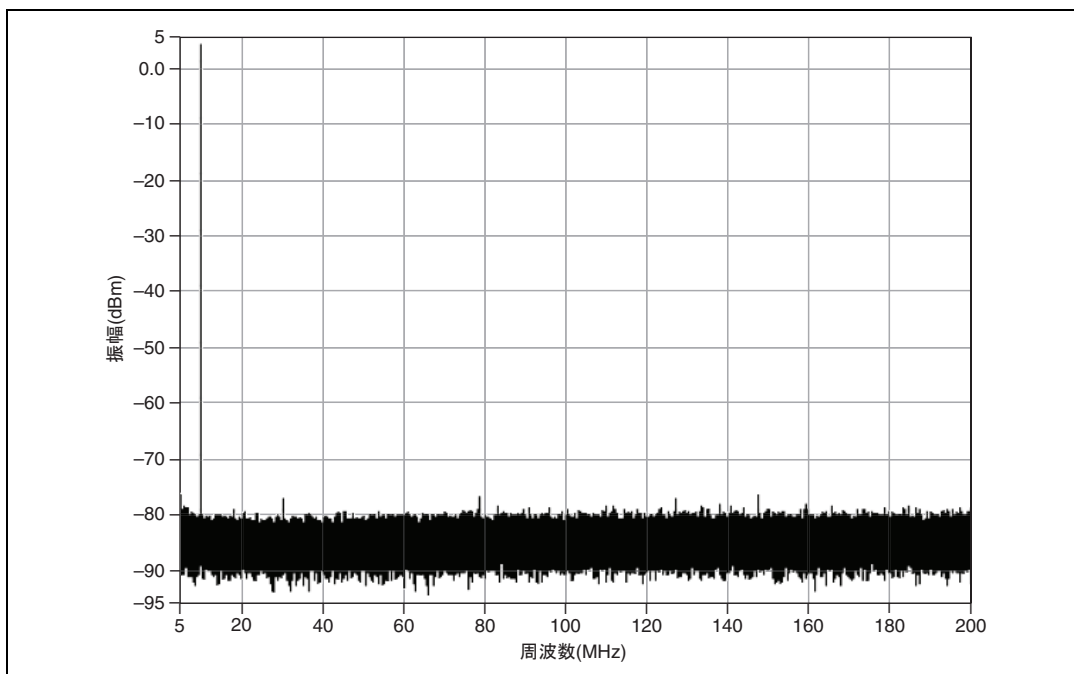


図 8 10.100 MHz シングルトーンスペクトル、400 MS/s、-1 dBFS、標準

仕様		値					コメント	
出力位相ノイズおよびジッタ *								
サンプルクロックソース	出力周波数 (MHz)	システム位相ノイズ密度 † (dBc/Hz)					システム出力統合ジッタ †	
		100 Hz	1 kHz	10 kHz	100 kHz	1 MHz		
内部、高分解能クロック、400 MS/s	10	<-121	<-137	<-146	<-152	<-153	<350 fs	標準。
	100	<-101	<-119	<-126	<-136	<-141	<350 fs	
CLK IN 外部 10 MHz 基準クロック 400 MS/s	10	<-122	<-135	<-146	<-152	<-153	<350 fs	標準。
	100	<-105	<-115	<-126	<-136	<-141	<350 fs	
* 周波数によっては、外部サンプルクロックを使用する際に、外部クロックとオンボードクロックがぶつかるため、位相ノイズスプリアスが発生する可能性があります。								
† 出力周波数で正弦波を生成。システム出力ジッタ（100 Hz ～ 100 kHz を統合）								

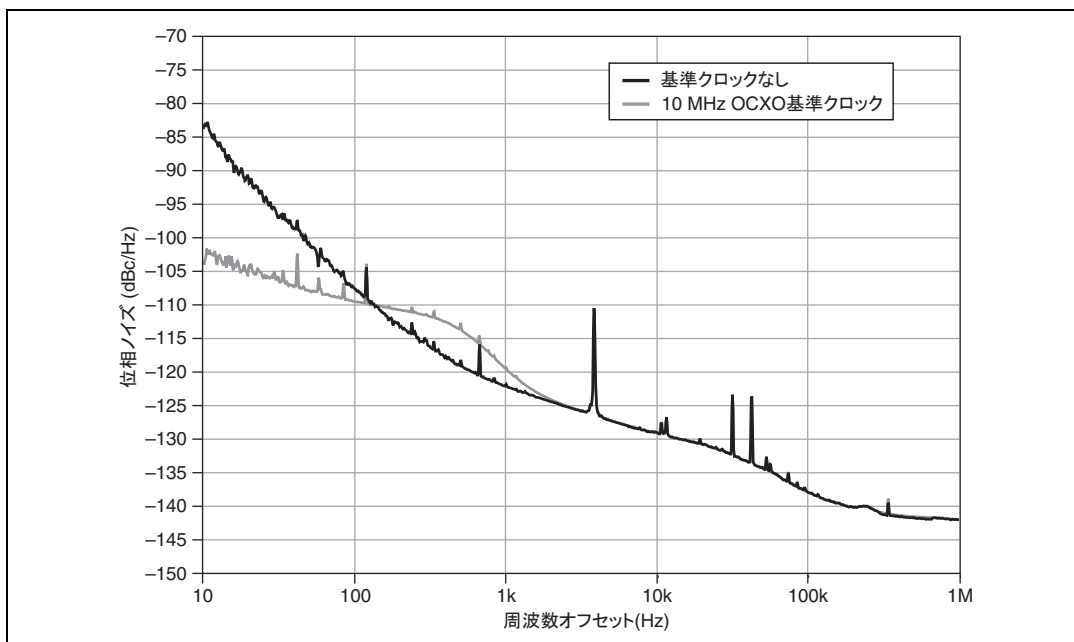


図 9 代表的なモジュールでの位相ノイズ、100 MHz 正弦波、400 MS/s 内部クロックサンプルレート、シャーシファン設定 LOW、基準クロックあり / なしの状態を示す

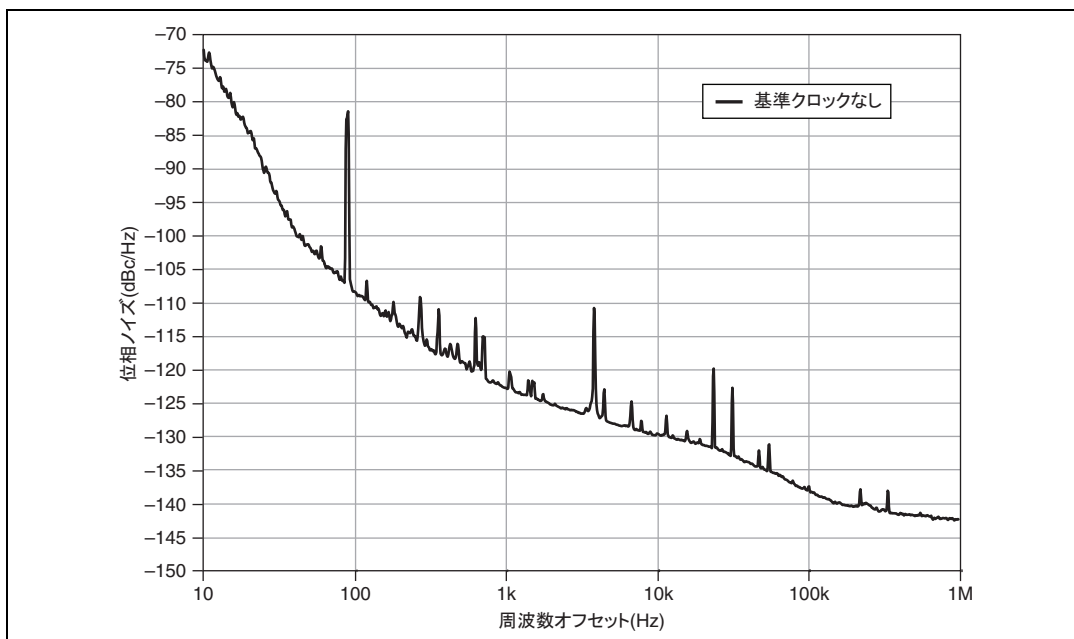


図 10 代表的なモジュールでの位相ノイズ、100 MHz 正弦波、400 MS/s 内部クロックサンプルレート、シャーシファン設定 HIGH、基準クロックなし

仕様	値		コメント
一般的な関数における推奨する最大周波数			
正弦波	145 MHz		NI 5450 は、周波数領域の性能に最適化。
方形波	33 MHz (<133 V/μs スルーレート) *		
ランプ波	1 MHz (<50 V/μs スルーレート) *		
三角波	8 MHz		
パルス応答			
	フラットネス補正無効	フラットネス補正有効	標準。
立ち上がり / 立ち下がり時間 (10 ~ 90%)	3 ns	2.5 ns	50 Ω 負荷の値。
アベレーション	18% (7%)†	22%	
* パルス型波形のアベレーションはアナログ再構成フィルタにより発生し、波形データでスルーレートが制限されていれば、大幅に小さくなる可能性あり。高スルーレートの波形は推奨しません。			
† 波形データで制限された 133 V/μs のスルーレートで 7% のアベレーションが可能。DAC レートまたは信号周波数に関わらず、パルス型波形には、1 つの立ち上がりまたは立ち下がりエッジにつき複数のデータポイントが含まれる必要あり。			

## クロック

NI 5450 のクロックは非常に柔軟性があります。波形生成は、サンプルクロックにより駆動されます。以下の図に示すように、デバイスのクロック構成には複数のオプションがあります。

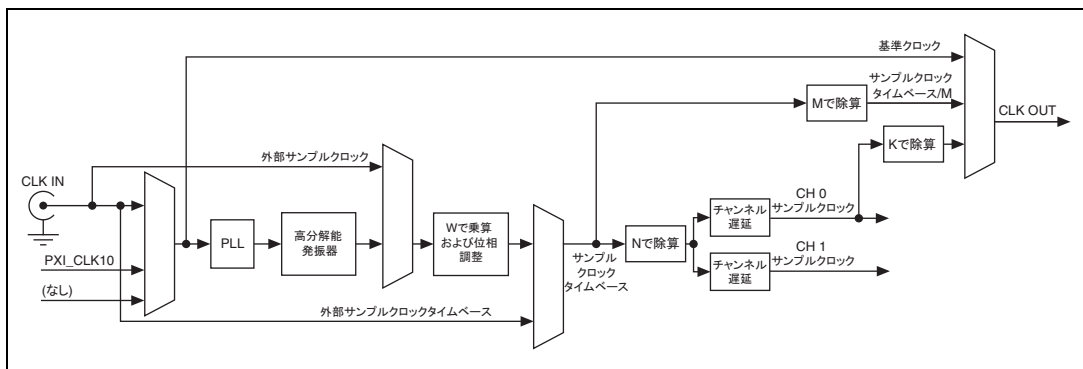


図 11 NI PXIe-5450 クロック



**ヒント** NI 5450 でのクロックのオプションについては、**NI 信号発生器ヘルプ→デバイス→NI 5450→動作理論→クロック**に移動し、『NI 信号発生器ヘルプ』にあるクロックのドキュメントを参照してください。

## オンボードサンプルクロック

以下の図は、NI 5450 オンボードサンプルクロックパスを示します。

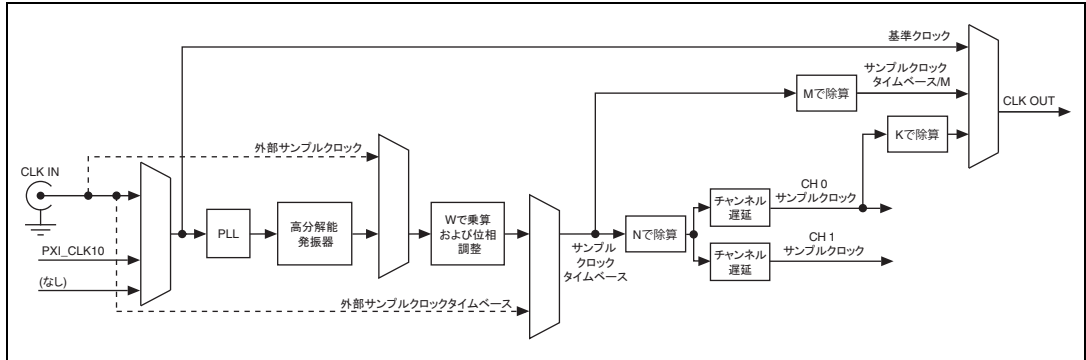


図 12 NI PXIe-5450 オンボードサンプルクロックおよび外部基準クロックパス

仕様	値	コメント
サンプルクロック レート範囲	12.2 kS/s ~ 400 MS/s	—
サンプルクロック レート周波数 分解能	<5.7 $\mu$ Hz	サンプルクロック 周波数により 異なる。仕様は最 悪のケース。
サンプルクロック 遅延	0 ~ 2 ns、各チャンネルで独立	「チャンネル遅延」 プロパティまたは 「NIFGEN_ATTR_ CHANNEL_DELAY」 属性によりソフト ウェアで設定。
サンプルクロック 遅延分解能	10 ps	公称。
サンプルクロック タイムベース 位相調整	$\pm 1$ サンプルクロックタイムベース周期	—
基準クロック ソース	1. なし（内部基準） 2. PXI_CLK10（バックプレーン） 3. CLK IN（フロントパネルコネクタ）	—

仕様	値	コメント
基準クロック周波数	1 MHz ～ 100 MHz (1 MHz 刻み)、 100 MHz ～ 200 MHz (2 MHz 刻み)、 200 MHz ～ 400 MHz (4 MHz 刻み)、 10 MHz (デフォルト)。	±0.01% の確度が必要。
内部基準クロック周波数確度	±0.01%	外部基準クロックなしで測定。  基準クロックにロック時、周波数確度は基準クロックソースの周波数確度のみに依存。

## 外部サンプルクロック

以下の図は、NI 5450 外部サンプルクロックパスを示します。

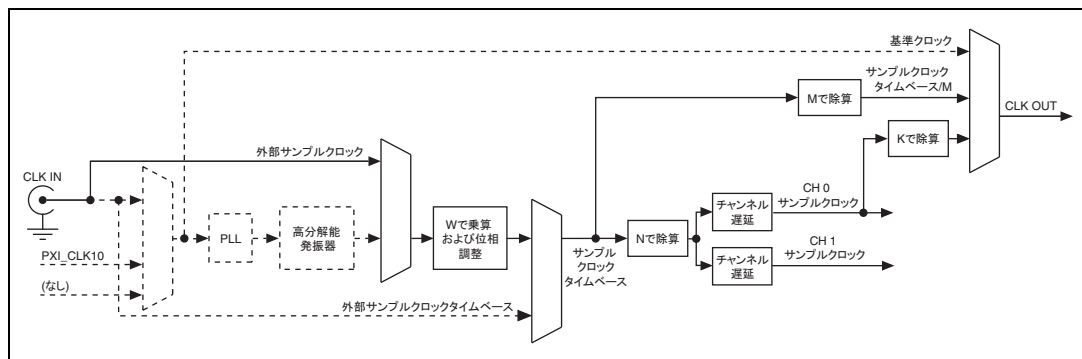


図 13 NI PXIe-5450 外部サンプルクロックパス



仕様	値	コメント
外部サンプルクロックソース	CLK IN、フロントパネルコネクタ、乗算および除算あり	—
外部サンプルクロックレート	10 MS/s、20 MS/s ~ 400 MS/s	—
サンプルクロックレート範囲	12.2 kS/s ~ 400 MS/s	—
乗算 / 除算係数範囲	外部サンプルクロックレートにより異なる	図 13 の「NI PXIe-5450 外部サンプルクロックパス」にある $W$ で乗算および $N$ で除算を参照
サンプルクロック遅延	0 ~ 2 ns、各チャンネルで独立	「チャンネル遅延」プロパティまたは「NIFGEN_ATTR_CHANNEL_DELAY」属性によりソフトウェアで設定。
サンプルクロック遅延分解能	10 ps	公称。
サンプルクロックタイムベース位相調整	$\pm 1$ サンプルクロックタイムベース周期	—

# 外部サンプルクロックタイムベース

以下の図は、NI 5450 外部サンプルクロックタイムベースパスを示します。

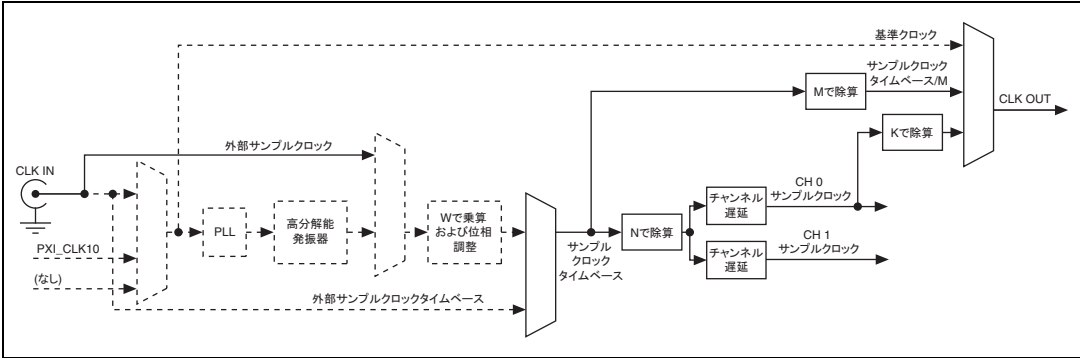


図 14 NI PXIe-5450 外部サンプルクロックタイムベースパス

仕様	値	コメント
外部サンプルクロックタイムベースソース	CLK IN、フロントパネルコネクタ、除算あり	—
外部サンプルクロックタイムベースレート範囲	200 MS/s ~ 400 MS/s	—
除算係数範囲	1、2 ~ 32,768 (2 刻み)	図 14 の「NI PXIe-5450 外部サンプルクロックタイムベースパス」にある $N$ で除算を参照
サンプルクロック遅延	0 ~ 2 ns、各チャンネルで独立	—
サンプルクロック遅延分解能	10 ps	公称。

## クロックをエクスポートする

仕様	値		コメント
	出力先	レート	
基準クロック	CLK OUT	1 MHz ~ 400 MHz	—
	PFI<0..1>	1 MHz ~ 200 MHz	
サンプルクロック	CLK OUT	100 kHz ~ 400 MHz	オプションの分周器あり。
	PFI <0..1>	0 ~ 200 MHz	
サンプルクロックタイムベース	CLK OUT	100 kHz ~ 400 MHz	オプションの分周器あり。
	PFI <0..1>	0 ~ 200 MHz	

## 端子

### CLK IN

(サンプルクロックおよび基準クロック入力、フロントパネルコネクタ)

仕様	値	コメント
方向	入力	—
出力先	1. 基準クロック 2. サンプルクロック 3. サンプルクロックタイムベース	—
周波数範囲	1 MHz ~ 400 MHz	すべての出力先に適用されるわけではありません。適用範囲については、クロック構成の仕様を参照。
入力電圧範囲	500 mV <sub>pk-pk</sub> ~ 5 V <sub>pk-pk</sub> (50 Ω 負荷) (-2 dBm ~ +18 dBm)	50% のデューティサイクル入力。
	550 mV <sub>pk-pk</sub> ~ 4.5 V <sub>pk-pk</sub> (50 Ω 負荷) (-1.2 dBm ~ +17 dBm)	45 ~ 55% のデューティサイクル入力。

仕様	値	コメント
入力保護範囲	6 V <sub>pk-pk</sub> (50 Ω 負荷) 19.5 dBm	50% のデューティサイクル入力。
	5.4 V <sub>pk-pk</sub> (50 Ω 負荷) 18.5 dBm	45 ～ 55% のデューティサイクル入力。
デューティサイクル要件	45 ～ 55%	—
入力インピーダンス	50 Ω、公称	—
入力カップリング	AC	—
電圧定在波比 (VSWR: Voltage Standing Wave Ratio)	1.3:1 (最大 2 GHz)	公称。

## CLK OUT

### (サンプルクロックおよび基準クロック出力、フロントパネルコネクタ)

仕様	値	コメント
方向	出力	—
ソース	1. サンプルクロックは、整数 $K$ ( $1 \leq K \leq 3$ 、最小) で分周可能。 2. 基準クロック 3. サンプルクロックは、整数 $M$ ( $1 \leq M \leq 1048576$ ) で分周可能。	分周器の最大値 $K$ は、サンプルレートに依存。
周波数範囲	100 kHz ~ 400 MHz	—
出力電圧	$\geq 0.7 V_{pk-pk}$ (50 $\Omega$ 負荷)	標準。
最大出力過負荷	$3.3 V_{pk-pk}$ (50 $\Omega$ ソースから)	—
出力カプリング	AC	—
VSWR	1.3:1 (最大 2 GHz)	公称。

## PFI 0 および PFI 1

### (プログラム可能な機能的インタフェース、フロントパネルコネクタ)

仕様	値	コメント
方向	双方向	—
周波数範囲	DC ~ 200 MHz	—
<b>入力の場合 (トリガ)</b>		
出力先	開始トリガ、スクリプトトリガ	—
入力範囲	0 ~ 5 V	—
入力保護範囲	-2 V ~ +6.5 V	—
$V_{IH}$	1.8 V	—
$V_{IL}$	1.5 V	—
入力インピーダンス	10 k $\Omega$ 、公称	—

仕様	値	コメント
<b>出力の場合（イベント）</b>		
ソース	1. サンプルクロックは、整数 $K$ ( $2 \leq K \leq 3$ 、最小) で分周可能。 2. サンプルクロックは、整数 $M$ ( $2 \leq M \leq 1,048,576$ ) で分周可能。 3. 基準クロック 4. マーカイイベント 5. データマーカイイベント 6. エクスポートした開始トリガ 7. エクスポートしたスクリプトトリガ 8. 開始準備完了イベント 9. 開始したイベント 10. 完了イベント	サンプルクロック分周器の最大値 $K$ は、サンプルレートに依存。
出力インピーダンス	50 $\Omega$ 、公称	—
最大出力過負荷	-2 V ~ +6.5 V	—
$V_{OH}$	最小 : 2.4 V (開回路)、1.3 V (50 $\Omega$ 負荷)	出力ドライバは、最大 200 MHz まで +3.3 V TTL/CMOS に対応。
$V_{OL}$	最大 : 0.4 V (開回路)、0.2 V (50 $\Omega$ 負荷)	
立ち上がり / 立ち下がり時間	3 ns	標準。10 pF の負荷。

# トリガおよびイベント

## トリガ

仕様	値	コメント
ソース	1. PFI<0..1> (SMB フロントパネルコネクタ) 2. PXI_Trig<0..7> (バックプレーンコネクタ) 3. 即時 (トリガを待機しない)。デフォルト	—
タイプ	1. 開始トリガエッジ 2. スクリプトトリガエッジおよびレベル 3. ソフトウェアトリガ	—
エッジ検出	立ち上がり、立ち下がり	—
最小パルス幅	25 ns	<b>NI 信号発生器ヘルプ→デバイス→NI 5450→トリガ→トリガタイミング</b> に進み、『NI 信号発生器ヘルプ』の $t_{s1}$ を参照してください。
OSP 無効時のトリガからアナログ出力の遅延	154 サンプルクロックタイムベース周期 + 65 ns、公称	<b>NI 信号発生器ヘルプ→デバイス→NI 5450→トリガ→トリガタイミング</b> に進み、『NI 信号発生器ヘルプ』の $t_{s2}$ を参照してください。
OSP が有効な場合の追加遅延	OSP 構成によって異なります。	—

仕様	値	コメント
<b>トリガのエクスポート</b>		
エクスポートしたトリガの出力先	1. PFI<0..1> (SMB フロントパネルコネクタ) 2. PXI_Trig<0..6> (バックプレーンコネクタ)	—
エクスポートしたトリガ遅延	50 ns、公称	<b>NI 信号発生器ヘルプ→デバイス→NI 5450→トリガ→トリガタイミング</b> に進み、『NI 信号発生器ヘルプ』の $t_{s3}$ を参照してください。
エクスポートしたトリガパルス幅	>150 ns	<b>NI 信号発生器ヘルプ→デバイス→NI 5450→トリガ→トリガタイミング</b> に進み、『NI 信号発生器ヘルプ』の $t_{s4}$ を参照してください。

## イベント

仕様	値	コメント
出力先	1. PFI<0..1> (SMB フロントパネルコネクタ) 2. PXI_Trig<0..6> (バックプレーンコネクタ)	—
タイプ	マーカ <0..3>、データマーカ <0..1>、開始準備完了、開始済み、完了	各チャンネルにつき 2 つのデータマーカあり。
波形量	マーカ位置は、2 つのサンプルの整数倍で配置される必要があります。	—
幅	調整可能、最小 2 サンプル。 デフォルトは 150 ns。	<b>NI 信号発生器ヘルプ→基本概念→波形の基本概念→イベント→マーカイベント</b> に進み、『NI 信号発生器ヘルプ』の $t_{m2}$ を参照してください。



仕様	値		コメント
スキュー	出力先	アナログ出力の場合	<b>NI 信号発生器ヘルプ→基本概念→波形の基本概念→イベント→マーカイベント</b> に進み、『NI 信号発生器ヘルプ』の $t_{m1}$ を参照してください。
	PFI <0..1>	±3 サンプルクロック周期	
	PXI_Trig<0..6>	±6 サンプルクロック周期	

## 波形生成機能

仕様	値		コメント
メモリ使用	NI 5450 は、波形と命令がオンボードメモリを共有する SMC（Synchronization and Memory Core）テクノロジーを使用しています。シーケンスリストのセグメント数、メモリ内の最大波形数、および波形ストレージで利用できるサンプル数などのパラメータは、柔軟性があり、ユーザ定義です。		詳細については、『NI 信号発生器ヘルプ』から <b>NI 信号発生器ヘルプ→プログラミング→リファレンス→NI-TC1k 同期ヘルプ</b> を参照してください。
オンボードメモリサイズ	128 MB オプション： 134,217,728 バイト	512 MB オプション： 536,870,912 バイト	メモリは両チャンネル間で共有。
ループカウント	1 ～ 16,777,215 バーストリガ時：無制限		—
波形量	波形サイズは、2 つのサンプルの整数倍である必要があります。		—
出力モード			
任意波形モード	単一波形がオンボードメモリに格納される波形のセットから選択され、生成されます。		—
スクリプトモード	スクリプトにより、複数の波形を複雑な組み合わせでリンクし、繰り返し実行することができます。スクリプトは、オンボードメモリに格納された波形がデバイスに送信される方法を示す一連の命令です。スクリプトは、波形の生成、生成回数、生成に関わるトリガとマーカの順序を指定することができます。		—

仕様	値	コメント			
出力モード（続き）					
任意シーケンスモード	シーケンスによって NI 5450 が波形のセットを特定の順序で生成します。シーケンスの要素は、セグメントとしても示されます。各セグメントは、一連の命令に関連付けられます。命令は、メモリ内の波形から選択される波形、生成される波形のループ（繰り返し）の数、そしてマーカ出力信号が送信される波形のサンプルを認識します。	—			
最小波形サイズ（サンプル）					
トリガモード	チャンネル数	任意波形モード	任意シーケンスモード >180 MS/s	任意シーケンスモード ≤180 MS/s	最小波形サイズはサンプルレートに依存。  200 MHz のトリガを使用して測定。
単一	1	4	2	2	
	2	4	4	4	
連続	1	142	140	58	
	2	284	280	116	
ステップ	1	210	154	54	
	2	420	308	108	
バースト	1	142	1,134	476	
	2	284	2,312	952	

仕様	値			コメント
メモリ制限 (バイト)				
	チャンネル数	128 MB	512 MB	
任意波形モード、最大波形メモリ	1	67,108,352	268,434,944	特別な記載がない限りすべてのトリガモード。
	2	33,553,920	134,217,216	
任意シーケンスモード、最大波形メモリ	1	67,108,352	268,434,944	条件：シーケンス内に1または2つのセグメントがある場合。
	2	33,553,920	134,217,216	
任意シーケンスモード、最大波形	1	1,048,575	4,194,303	条件：シーケンス内に1または2つのセグメントがある場合。
	2	524,287	2,097,151	
任意シーケンスモード、シーケンス内の最大セグメント	1	8,388,597	33,554,421	条件：波形サイズが<4,000 サンプルの場合。
	2	4,194,293	16,777,205	
波形再生時間				
最大再生時間、サンプルレート	チャンネル数	128 MB	512 MB	単一トリガモード。 連続、ステップ、またはバーストトリガモードを使用して、再生時間を大幅に延長することが可能。
400 MS/s	1	0.17 秒	0.67 秒	
	2	0.084 秒	0.34 秒	
25 MS/s	1	2.68 秒	10.74 秒	
	2	1.34 秒	5.37 秒	
100 kS/s	1	11 分 11 秒	44 分 44 秒	
	2	5 分 35 秒	22 分 22 秒	

# オンボード信号処理

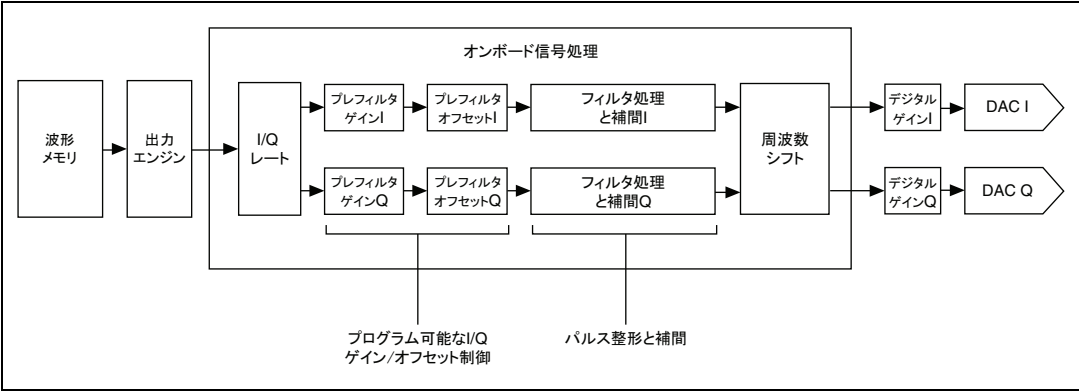


図 15 オンボード信号処理ブロック図

仕様	値	コメント
<b>I/Q レート</b>		
OSP 補間範囲	2、4、8、12、16、20 24 ~ 8,192 (8 の倍数) 8,192 ~ 16,384 (16 の倍数) 16,384 ~ 32,768 (32 の倍数)	—
I/Q レート	(サンプルクロックレート) ÷ (OSP 補間)	例: サンプルクロックレートが 400 MS/s の場合の I/Q レート範囲 = 12.2 kS/s ~ 200 MS/s
帯域幅	$0.4 \times \text{I/Q レート}$ 、各出力あたり	外部 I/Q 変調器使用時の RF 帯域幅 = $0.8 \times \text{I/Q レート}$ 。
データ処理モード	1. 実数 (I パスのみ) 2. 複素 (I/Q)	—
OSP モード	ベースバンド	—

仕様	値			コメント
プレフィルタゲインおよびオフセット				
プレフィルタゲインおよびオフセット分解能	21 ビット			—
プレフィルタゲインレンジ	-16.0 ～ +16.0 ( $  \text{値}   < 1$ ユーザデータを減衰)			単位なし
プレフィルタオフセットレンジ	-1.0 ～ +1.0			プレフィルタゲインの後に適用。
プレフィルタ出力	( ユーザデータ × プレフィルタゲイン ) + プレフィルタオフセット			$  \text{出力}   > 1$ の時にオーバーフローが発生。
有限インパルス応答 (FIR) フィルタ処理				
フィルタタイプ	パラメータ	最小	最大	
平坦	パスバンド	0.4	0.4	I/Q レート × パスバンドまでリプルを最小化するローパスフィルタ。
二乗余弦	アルファ	0.1	0.4	パルス整形を使用する場合、これらのフィルタでは 24 以上の OSP 補間係数を必要とします。
平方根二乗余弦	アルファ	0.1	0.4	
数値制御発振器 (NCO)				
最大周波数	0.4 サンプルレート			NCO を使用する周波数シフトは、直交 (複素) 操作です。
周波数分解能	サンプルレート / $2^{48}$			例 : 1.42 $\mu\text{Hz}$ (400 MS/s のサンプルレート)。
調整速度	250 $\mu\text{s}$			標準。ソフトウェアおよびシステムに依存。

仕様	値	コメント
<b>デジタル特性</b>		
最大 NCO スプリアス	<-90 dBc	フルスケール出力
補間フラットフィルタパスバンドリプル	<0.1 dB	0 ~ (0.4 × I/Q レート) までのパスバンド。 リプルは補間レートに依存します。
補間フラットフィルタ帯域外減衰量	>80 dB	(0.6 × I/Q レート) からのストップバンド減衰量

## キャリブレーション

仕様	値	コメント
外部キャリブレーション	外部キャリブレーションは、ADC 電圧基準およびパスバンドフラットネスを校正します。適切な定数は、不揮発性メモリに保管されます。	—
セルフキャリブレーション	オンボードでは、24 ビット ADC および精度電圧基準を用いて DC ゲインおよびオフセットを校正します。オンボードチャンネルアライメント回路は、チャンネル間のスキューを校正するのに使用されます。セルフキャリブレーションは、ソフトウェアを利用してユーザが開始し、完了までに約 60 秒かかります。適切な定数は、不揮発性メモリに保管されます。	—
キャリブレーション間隔	仕様は外部キャリブレーションから 1 年間有効。	—
ウォームアップ時間	15 分	—

## 電源

仕様	標準	最大	コメント
+3.3 VDC	1.9 A	2.0 A	—
+12 VDC	2.2 A	2.5 A	—
合計電力	32.7 W	36.6 W	—

## ソフトウェア

仕様	値	コメント
ドライバソフトウェア	NI-FGEN は、IVI 準拠ドライバで NI 5450 の構成、制御、および校正を可能にします。NI-FGEN は、多数の開発環境アプリケーションプログラミングインタフェースを提供します。	—
アプリケーションソフトウェア	NI-FGEN は、以下のアプリケーション開発環境のプログラミングインタフェースを提供します。 <ul style="list-style-type: none"> <li>• LabVIEW</li> <li>• LabWindows™/CVI™</li> <li>• Measurement Studio</li> <li>• Microsoft Visual C++ .NET</li> <li>• Microsoft Visual C/C++</li> <li>• Microsoft Visual Basic</li> </ul>	—
対話式の制御および構成ソフトウェア	FGEN ソフトフロントパネルは、NI 5450 の対話的制御をサポートしています。FGEN ソフトフロントパネルは NI-FGEN ドライバ CD に含まれています。  Measurement & Automation Explorer (MAX) で NI 5450 を対話式に構成、そしてテストすることができます。MAX も NI-FGEN CD に含まれています。  NI 5450 は、NI SignalExpress と併用可能です。	—

# 物理特性

## ハードウェアのフロントパネル

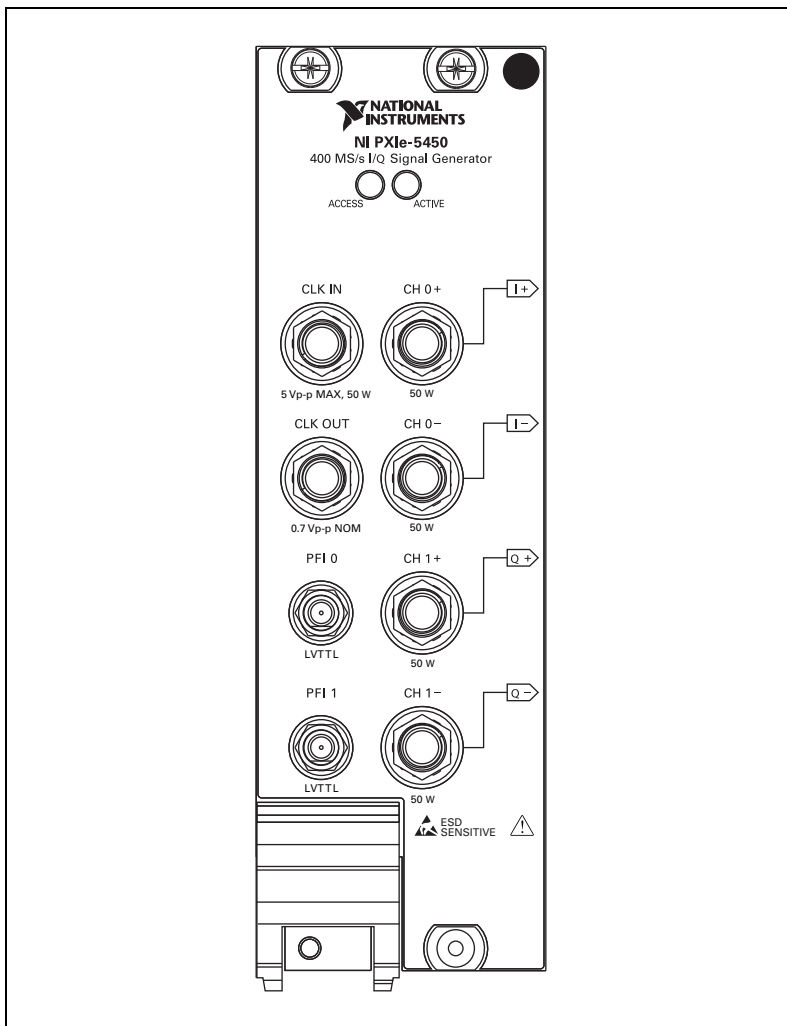


図 16 NI 5450 フロントパネル



仕様	値		コメント
外形寸法	3U、2 スロット、PXI Express モジュール 21.6 × 4.0 × 13.0 cm (8.5 × 1.6 × 5.1 in.)		—
重量	476 g (17 oz)		—
フロントパネルコネクタ			
ラベル	機能	コネクタタイプ	
CH 0+/I+	差動アナログ出力	SMA	—
CH 0-/I-	差動アナログ出力	SMA	
CH 1+/Q+	差動アナログ出力	SMA	
CH 1-/Q-	差動アナログ出力	SMA	
CLK IN	サンプルクロック、サン プルクロックタイムベース、 および基準クロック入力。	SMA	
CLK OUT	サンプルクロック、サン プルクロックタイムベース、 および基準クロック出力。	SMA	
PFI 0	マーカ出力、トリガ入力、 サンプルクロック出力、エ クスポートしたトリガ出力。	SMB	
PFI 1	マーカ出力、トリガ入力、 サンプルクロック出力、エ クスポートしたトリガ出力。	SMB	
フロントパネル LED インジケータ			
ラベル	機能		
ACCESS	ACCESS LED は、NI 5450 からコントローラのインタ フェースおよび PXI Express バスのステータスを示します。		フロントパネル LED の詳細につ いては、『NI 信号 発生器ヘルプ』 を参照してくだ さい。
ACTIVE	ACTIVE LED は、NI 5450 のオンボード生成ハードウェア のステータスを示します。		

# NI PXIe-5450 の環境



## メモ

NI PXIe-5450 を効果的に冷却するには、NI 5450 キットに含まれる『強制空冷の維持について』のガイドラインに従ってください。NI PXIe-5450 は、室内使用を意図して設計されています。

仕様	値	コメント
動作温度	0 ～ 55 °C（すべての NI 製 PXI Express シャーシで動作時） IEC 60068-2-1、IEC 60068-2-2 に準拠。 <b>メモ</b> ：10 °C 以下の周囲温度での PXI Express データ転送レート最大化の詳細については、 <a href="http://ni.com/jp">ni.com/jp</a> から技術サポートデータベースのドキュメント ID 「4AEB2ML1」を参照してください。	—
保管温度	–25 ～ +85 °C。IEC 60068-2-1、IEC 60068-2-2 に準拠。	—
動作時の相対湿度	10 ～ 90%（結露なきこと）。IEC 60068-2-56 に準拠。	—
保管時の相対湿度	5 ～ 95%（結露なきこと）。IEC 60068-2-56 に準拠。	—
動作衝撃	30 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。 MIL-PRF-28800F に準拠してテストプロファイルを確立。	スペクトルおよびジッタ仕様が低下する場合があります。
保管時衝撃	50 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。 MIL-PRF-28800F に準拠してテストプロファイルを確立。	—
動作振動	5 Hz ～ 500 Hz、0.31 $g_{rms}$ 。IEC 60068-2-64 に準拠。	スペクトルおよびジッタ仕様が低下する場合があります。
保管振動	5 Hz ～ 500 Hz、2.46 $g_{rms}$ 。IEC 60068-2-64 に準拠。テストプロファイルは、MIL-PRF-28800F、Class B の要件を上回る。	—
高度	最大 2,000 m（周囲温度 25 °C 時）	—
汚染度	2	—

## 安全性

---

この製品は、計測、制御、実験に使用される電気装置に関する以下の規格および安全性の必要条件を満たします。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA 61010-1



### メモ

UL およびその他の安全保証については、製品ラベルまたは「オンライン製品認証」セクションを参照してください。

## 電磁両立性

---

この製品は、計測、制御、実験に使用される電気装置に関する以下の EMC 規格の必要条件を満たします。

- EN 61326 (IEC 61326): Class A エミッション、基本イミュニティ
- EN 55011 (CISPR 11): Group 1、Class A エミッション
- AS/NZS CISPR 11: Group 1、Class A エミッション
- FCC 47 CFR Part 15B: Class A エミッション
- ICES-001: Class A エミッション



### メモ

製品の EMC 決定に適用する基準に関しては、「オンライン製品認証」セクションを参照してください。



### メモ

EMC に適合させるには、ドキュメントに従ってこのデバイスを使用してください。

## CE マーク準拠 (CE)

---

この製品は、該当する EC 理事会指令による基本的要件に適合しています。

- 2006/95/EC、低電圧指令（安全性）
- 2004/108/EC、電磁両立性指令（EMC）

## オンライン製品認証

---

この製品のその他の適合規格については、この製品の適合宣言（DoC）をご覧ください。この製品の製品認証および適合宣言を入手するには、[ni.com/certification](https://ni.com/certification) にアクセスして型番または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

ナショナルインスツルメンツは、環境に優しい製品の設計および製造に努めています。NI は、製品から特定の有害物質を除外することが、環境のみならず NI のお客様にとって有益であると考えています。

環境の詳細な情報については、[ni.com/environment](http://ni.com/environment)（英語）の NI and the Environment を参照してください。このページには、ナショナルインスツルメンツが準拠する環境規制および指令、およびこのドキュメントに含まれていないその他の環境に関する情報が記載されています。

## 廃電気電子機器（WEEE）



**欧州のお客様へ** 製品寿命を過ぎたすべての製品は、必ず WEEE リサイクルセンターへ送付してください。WEEE リサイクルセンターおよびナショナルインスツルメンツの WEEE への取り組み、および廃電気電子機器の WEEE 指令 2002/96/EC 準拠については、[ni.com/environment/weee](http://ni.com/environment/weee)（英語）を参照してください。

## 电子信息产品污染控制管理办法（中国 RoHS）



**中国客户** National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china)。(For information about China RoHS compliance, go to [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china).)

# サポート情報

---

技術サポートリソースの一覧は、ナショナルインスツルメンツのウェブサイトでご覧いただけます。[ni.com/jp/support](http://ni.com/jp/support) では、トラブルシューティングやアプリケーション開発のセルフヘルプリソースから、ナショナルインスツルメンツのアプリケーションエンジニアの E メール / 電話の連絡先まで、あらゆるリソースを参照することができます。

適合宣言 (Doc) とは、その会社の自己適合宣言を用いた、さまざまな欧州閣僚理事会指令への適合の宣言のことです。この制度により、電磁両立性 (EMC) に対するユーザ保護や製品の安全性に関する情報が提供されます。ご使用の製品の適合宣言は、[ni.com/certification](http://ni.com/certification) (英語) から入手できます。ご使用の製品でキャリブレーションがサポートされている場合、[ni.com/calibration](http://ni.com/calibration) からその製品の Calibration Certificate (英語) を入手してご利用になることもできます。

ナショナルインスツルメンツでは、米国本社 (11500 North Mopac Expressway, Austin, Texas, 78759-3504) および各国の現地オフィスにてお客様にサポート対応しています。日本国内での電話サポートについては、サービスリクエストを [ni.com/jp/support](http://ni.com/jp/support) で作成するか、0120-527196 (フリーダイヤル) または 03-5472-2970 (大代表) にお電話ください。日本国外での電話サポートについては、各国の営業所にご連絡ください。

イスラエル 972 3 6393737, イタリア 39 02 41309277,  
インド 91 80 41190000, 英国 44 (0) 1635 523545,  
オーストラリア 1800 300 800, オーストリア 43 662 457990-0,  
オランダ 31 (0) 348 433 466, カナダ 800 433 3488,  
韓国 82 02 3451 3400, シンガポール 1800 226 5886,  
スイス 41 56 2005151, スウェーデン 46 (0) 8 587 895 00,  
スペイン 34 91 640 0085, スロベニア 386 3 425 42 00, タ  
イ 662 278 6777, 台湾 886 02 2377 2222, チェコ 420 224 235 774,  
中国 86 21 5050 9800, デンマーク 45 45 76 26 00,  
ドイツ 49 89 7413130, トルコ 90 212 279 3031,  
ニュージーランド 0800 553 322, ノルウェー 47 (0) 66 90 76 60,  
フィンランド 358 (0) 9 725 72511, フランス 01 57 66 24 24,  
ブラジル 55 11 3262 3599, ベルギー 32 (0) 2 757 0020,  
ポーランド 48 22 328 90 10, ポルトガル 351 210 311 210,  
マレーシア 1800 887710, 南アフリカ 27 0 11 805 8197,  
メキシコ 01 800 010 0793, レバノン 961 (0) 1 33 28 28,  
ロシア 7 495 783 6851

CVI, National Instruments, NI, ni.com, および LabVIEW は National Instruments Corporation (米国ナショナルインスツルメンツ社) の商標です。National Instruments の商標の詳細については、[ni.com/legal](http://ni.com/legal) の「Terms of Use」セクションを参照してください。The mark LabWindows is used under a license from Microsoft Corporation. Windows is a registered trademark of Microsoft Corporation in the United States and other countries. Other product and company names mentioned herein are trademarks or trade names of their respective companies. 本文中に記載されたその他の製品名および企業名は、それぞれの企業の商標または商号です。National Instruments の製品 / 技術を保護する特許については、ソフトウェアで参照できる特許情報 (**ヘルプ>特許情報**)、メディアに含まれている patents.txt ファイル、または「National Instruments Patent Notice」([ni.com/patents](http://ni.com/patents)) のうち、該当するリソースから参照してください。