

## SPECIFICATIONS

# PXIe-5164

1 GS/s, 14-bit Reconfigurable Oscilloscope

## Contents

---

Definitions.....	2
Conditions.....	2
Vertical.....	3
Analog Input.....	3
Impedance and Coupling.....	3
Voltage Levels.....	4
Accuracy.....	5
Bandwidth and Transient Response.....	6
Spectral Characteristics.....	9
Skew.....	16
Horizontal.....	16
Sample Clock.....	16
Phase-Locked Loop (PLL) Reference Clock.....	17
External Sample Clock.....	17
External Reference Clock In.....	17
Reference Clock Out.....	18
Trigger.....	18
Analog Trigger.....	19
Digital Trigger.....	19
Programmable Function Interface.....	20
AUX 0 Connector Specifications.....	21
Waveform Specifications.....	21
Memory Sanitization.....	22
FPGA.....	22
Calibration.....	22
External Calibration.....	22
Self-Calibration.....	23
Calibration Specifications.....	23
Software.....	23
Driver Software.....	23
Application Software.....	23
Interactive Soft Front Panel and Configuration.....	24
TClk Specifications.....	24
Intermodule SMC Synchronization Using NI-TClk for Identical Modules.....	24
Bus Interface.....	25

Power.....	25
Physical.....	25
Environment.....	25
Operating Environment.....	25
Storage Environment.....	26
Shock and Vibration.....	26
Compliance and Certifications.....	26
Safety.....	26
Electromagnetic Compatibility.....	26
CE Compliance .....	27
Online Product Certification.....	27
Environmental Management.....	27

## Definitions

---

*Warranted* specifications describe the performance of a model under stated operating conditions and are covered by the model warranty.

The following characteristic specifications describe values that are relevant to the use of the model under stated operating conditions but are not covered by the model warranty.

- *Typical* specifications describe the performance met by a majority of models.
- *Nominal* specifications describe an attribute that is based on design, conformance testing, or supplemental testing.

Specifications are *Warranted* unless otherwise noted.

## Conditions

---

Specifications are valid under the following conditions unless otherwise noted.

- All vertical ranges
- All bandwidths and bandwidth limit filters
- Sample rate set to 1 GS/s
- Onboard Sample Clock locked to onboard Reference Clock
- Calibration IP is used properly when using LabVIEW Instrument Design Libraries for Reconfigurable Oscilloscopes (instrument design libraries) to create FPGA bitfiles. Refer to the *NI Reconfigurable Oscilloscopes Help* for more information about the calibration API.

Warranted specifications are valid under the following conditions unless otherwise noted.

- Ambient temperature range of 0 °C to 50 °C
- The PXIe-5164 is warmed up for 15 minutes at ambient temperature
- Calibration cycle is maintained
- The PXI Express chassis fan speed is set to HIGH, the foam fan filters are removed if present, and the empty slots contain PXI chassis slot blockers and filler panels. For more

information about cooling, refer to the *Maintain Forced-Air Cooling Note to Users* available at [ni.com/manuals](https://ni.com/manuals).

- External calibration performed at 23 °C ± 3 °C

Typical specifications are valid under the following conditions unless otherwise noted.

- Ambient temperature range of 0 °C to 50 °C with a 90% confidence level

# Vertical

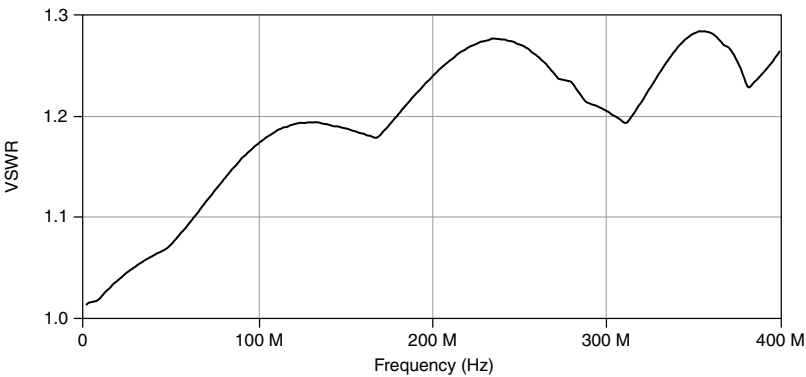
## Analog Input

Number of channels	Two (simultaneously sampled)
Input type	Referenced single-ended
Connectors	BNC, ground referenced

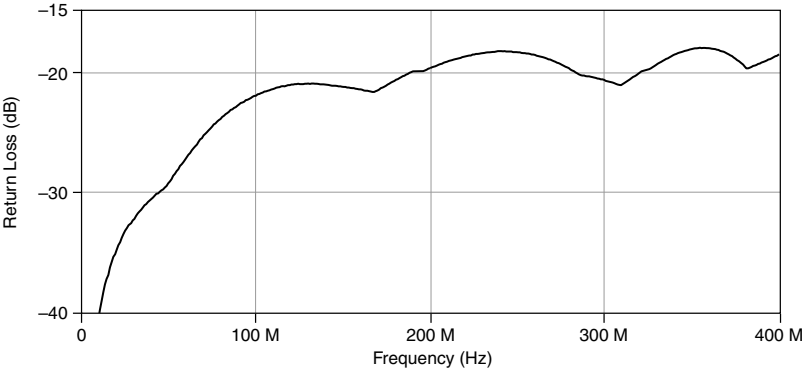
## Impedance and Coupling

Input impedance	50 Ω ± 1.25%, typical 1 MΩ ± 0.5%, typical
Input capacitance (1 MΩ)	20.2 pF ± 2.5 pF
Input coupling	AC, DC

**Figure 1.** 50 Ω Voltage Standing Wave Ratio (VSWR), Nominal



**Figure 2.** 50  $\Omega$  Input Return Loss, Nominal



Voltage Levels

50 $\Omega$ FS Input Range ( $V_{pk-pk}$ )	0.25 V
	0.5 V
	1 V
	2.5 V
	5 V

**Table 1.** 1 M $\Omega$  FS Input Range and Vertical Offset Range

Input Range ( $V_{pk-pk}$ )	Vertical Offset Range (V) <sup>1</sup>
0.25 V	$\pm 5$
0.5 V	$\pm 5$
1 V	$\pm 5$
2.5 V	$\pm 10$ or $\pm 248.75$
5 V	$\pm 10$ or $\pm 247.5$
10 V	$\pm 10$ or $\pm 245$
25 V	$\pm 50$ or $\pm 237.5$

<sup>1</sup> For input ranges between 2.5  $V_{pk-pk}$  and 100  $V_{pk-pk}$ , two offset ranges are possible. The driver software automatically picks the offset range that provides the highest resolution and accuracy.

**Table 1. 1 M $\Omega$  FS Input Range and Vertical Offset Range (Continued)**

Input Range (V <sub>pk-pk</sub> )	Vertical Offset Range (V) <sup>1</sup>
50 V	±50 or ±225
100 V	±50 or ±200

Maximum input overload<sup>2</sup>

50 $\Omega$	Peaks  ≤5 V, nominal
1 M $\Omega$ <sup>3</sup>	250 V <sub>rms</sub> , nominal

Measurement Category II is for measurements performed on circuits directly connected to the electrical distribution system. This category refers to local-level electrical distribution, such as that provided by a standard wall outlet, for example, 115 V for U.S. or 230 V for Europe.



**Caution** Do not connect the PXIe-5164 to signals or use for measurements within Measurement Categories III or IV.

## Accuracy



**Caution** The input terminals of this device are not protected for electromagnetic interference. As a result, this device may experience reduced measurement accuracy or other temporary performance degradation when connected cables are routed in an environment with electromagnetic interference. To limit the effects of this interference and to ensure that this device functions within specifications, take precautions when designing, selecting, and installing measurement probes and cables.

Resolution	14 bits
DC accuracy <sup>4,5</sup>	
50 $\Omega$	±[(0.5% ×  Reading ) + (0.2% of FS)]
1 M $\Omega$	±[(0.65% ×  Reading - Vertical Offset ) + (0.4% ×  Vertical Offset ) + (0.2% of FS) + 0.15 mV]
DC drift <sup>6</sup>	±[(0.015% ×  Reading - Vertical Offset ) + (0.001% ×  Vertical Offset ) + (0.009% of FS)] per °C, nominal
AC amplitude accuracy <sup>4</sup>	±0.2 dB at 50 kHz

<sup>2</sup> Signals exceeding the maximum input overload may cause damage to the device.

<sup>1</sup> For input ranges between 2.5 V<sub>pk-pk</sub> and 100 V<sub>pk-pk</sub>, two offset ranges are possible. The driver software automatically picks the offset range that provides the highest resolution and accuracy.

**Table 2.** Crosstalk 50  $\Omega$ , Nominal<sup>7</sup>

Frequency	Level
1 MHz	-100 dB
10 MHz	-100 dB
100 MHz	-85 dB
400 MHz	-65 dB

**Table 3.** Crosstalk 1 M $\Omega$ , Nominal<sup>7</sup>

Frequency	Level	
	0.25 V <sub>pk-pk</sub> to 10 V <sub>pk-pk</sub>	25 V <sub>pk-pk</sub> to 100 V <sub>pk-pk</sub>
1 MHz	-85 dB	-70 dB
10 MHz	-85 dB	-70 dB
100 MHz	-75 dB	-55 dB
300 MHz	-60 dB	-40 dB

## Bandwidth and Transient Response

Bandwidth (-3 dB)<sup>10</sup>

50 $\Omega$	400 MHz
1 M $\Omega$ <sup>8</sup>	300 MHz, nominal 285 MHz, warranted

<sup>1</sup> For input ranges between 2.5 V<sub>pk-pk</sub> and 100 V<sub>pk-pk</sub>, two offset ranges are possible. The driver software automatically picks the offset range that provides the highest resolution and accuracy.

<sup>3</sup> Derate above 500 kHz at 20 dB/dec until 5 MHz, then derate at 10 dB/dec.

<sup>4</sup> Within  $\pm 5$  °C of self-calibration temperature.

<sup>5</sup> Applies after averaging data for 8.5 ms

<sup>6</sup> Used to calculate errors when on board temperature changes more than  $\pm 5$  °C from the self-calibration temperature.

<sup>7</sup> Measured on one channel with test signal applied to another channel, with the same range setting on both channels.

<sup>8</sup> Verified using a 50  $\Omega$  source and 50  $\Omega$  feedthrough terminator.

Bandwidth-limiting filters<sup>10</sup>

Low-pass filters	20 MHz, nominal <sup>9</sup>
	30 MHz, nominal <sup>9</sup>
	150 MHz, nominal
High-pass filters <sup>9</sup>	90 Hz, nominal
	450 Hz, nominal

Passband amplitude flatness<sup>10</sup>

50 $\Omega$	$\pm 0.5$ dB from 50 kHz to 330 MHz
1 M $\Omega$ <sup>8</sup>	$\pm 0.7$ dB from 50 kHz to 200 MHz

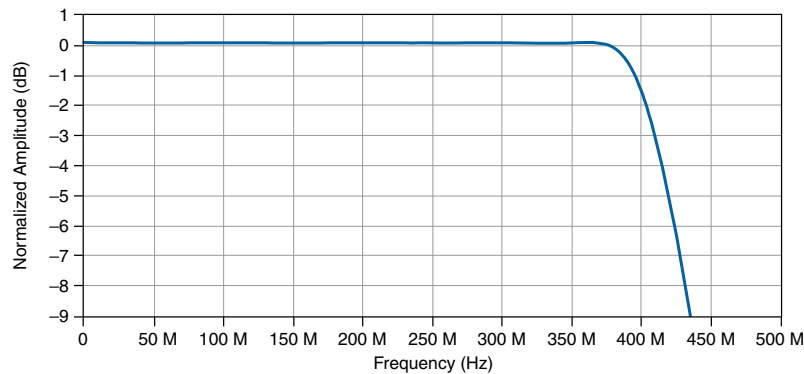
AC-coupling cutoff (-3 dB)<sup>11</sup>

50 $\Omega$	40 kHz, nominal
1 M $\Omega$ <sup>8</sup>	7.5 Hz, nominal

Rise/fall time<sup>12</sup>

50 $\Omega$	1 ns, nominal
1 M $\Omega$ <sup>8</sup>	1.5 ns, nominal

**Figure 3.** 50  $\Omega$  Full Bandwidth Frequency Response, 1 V<sub>pk-pk</sub>, Nominal



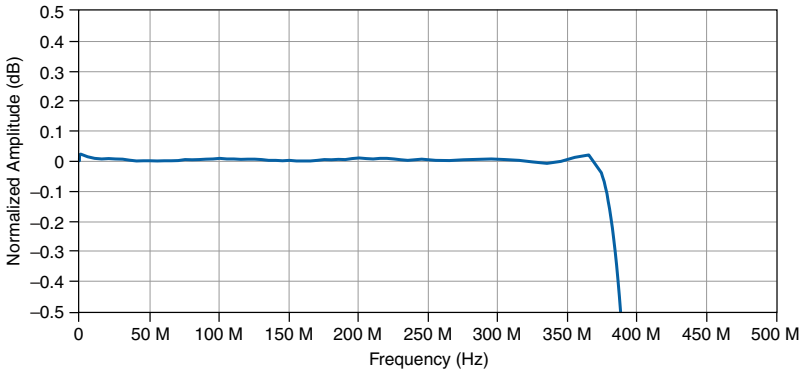
<sup>9</sup> Only available in NI-SCOPE.

<sup>10</sup> Normalized to 50 kHz.

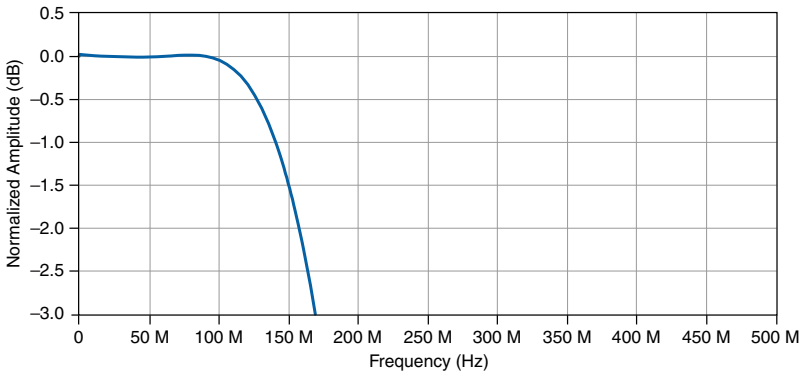
<sup>11</sup> Verified using a 50  $\Omega$  source.

<sup>12</sup> 50% FS input pulse.

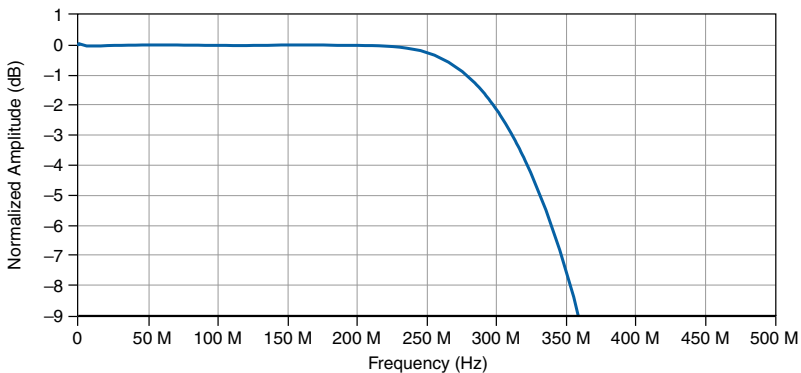
**Figure 4.** 50  $\Omega$  Full Bandwidth Frequency Response Zoomed, 1 V<sub>pk-pk</sub>, Nominal



**Figure 5.** 50  $\Omega$  150 MHz Bandwidth Frequency Response, 1 V<sub>pk-pk</sub>, Nominal

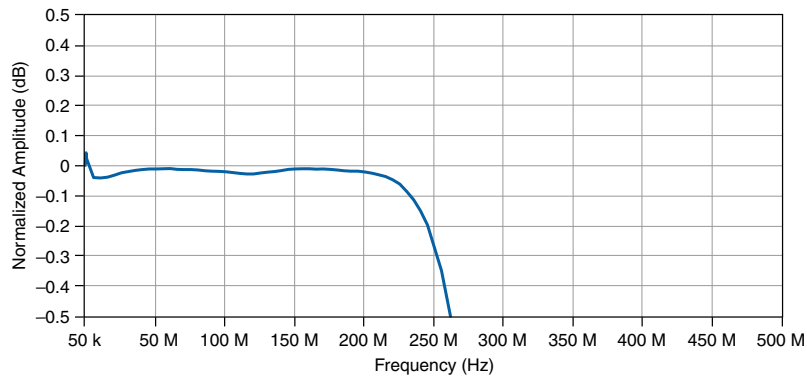


**Figure 6.** 1 M $\Omega$  Full Bandwidth Frequency Response, 1 V<sub>pk-pk</sub>, Nominal

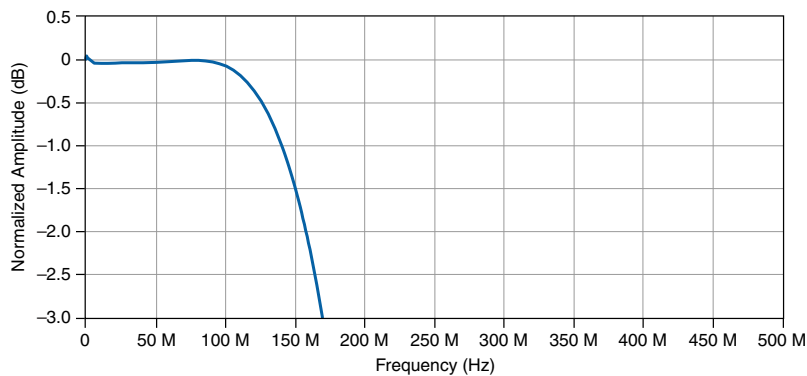




**Figure 7.** 1 M $\Omega$  Full Bandwidth Frequency Response Zoomed, 1 V<sub>pk-pk</sub>, Nominal



**Figure 8.** 1 M $\Omega$  150 MHz Bandwidth Frequency Response, 1 V<sub>pk-pk</sub>, Nominal



# Spectral Characteristics

## 50 $\Omega$ Spectral Characteristics<sup>16</sup>

**Table 4.** Spurious-Free Dynamic Range (SFDR), Nominal<sup>13</sup>

Input Range (V <sub>pk-pk</sub> )	<100 MHz, Full Bandwidth (dBc)	>100 MHz to <350 MHz, Full Bandwidth (dBc)
0.25 V	-70	-66
0.5 V	-73	-65
1 V	-74	-66

<sup>13</sup> -1 dBFS input signal corrected to FS. 1 kHz resolution bandwidth.

**Table 4.** Spurious-Free Dynamic Range (SFDR), Nominal<sup>13</sup> (Continued)

Input Range ( $V_{pk-pk}$ )	<100 MHz, Full Bandwidth (dBc)	>100 MHz to <350 MHz, Full Bandwidth (dBc)
2.5 V	-71	-63
5 V	-69	-60

**Table 5.** Total Harmonic Distortion (THD), Nominal<sup>14</sup>

Input Range ( $V_{pk-pk}$ )	<100 MHz, Full Bandwidth (dBc)	>100 MHz to <350 MHz, Full Bandwidth (dBc)
0.25 V	-70	-62
0.5 V	-73	-61
1 V	-73	-62
2.5 V	-70	-62
5 V	-70	-60

**Table 6.** Effective Number of Bits (ENOB), Nominal<sup>13</sup>

Input Range ( $V_{pk-pk}$ )	<350 MHz, Full Bandwidth	<100 MHz, 150 MHz Filter
0.25 V	9.4	10.7
0.5 V	9.5	10.9
1 V	9.5	11.0
2.5 V	9.6	11.1
5 V	9.5	11.0

<sup>13</sup> -1 dBFS input signal corrected to FS. 1 kHz resolution bandwidth.

<sup>14</sup> -1 dBFS input signal corrected to FS. Includes the second through the fifth harmonics.

**Table 7.** Spurious-Free Dynamic Range (SFDR), Nominal<sup>13</sup>

Input Range (V <sub>pk-pk</sub> )	<100 MHz, Full Bandwidth (dBc)	>100 MHz to <250 MHz, Full Bandwidth (dBc)
0.25 V	-61	-57
0.5 V	-56	-50
1 V	-49	-43
2.5 V	-59	-55
5 V	-53	-47

**Table 8.** Total Harmonic Distortion (THD), Nominal<sup>14</sup>

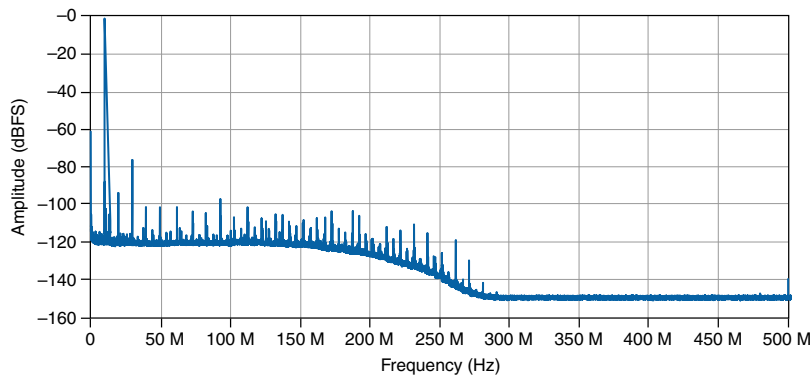
Input Range (V <sub>pk-pk</sub> )	<50 MHz, Full Bandwidth (dBc)	50 MHz to 250 MHz, Full Bandwidth (dBc)
0.25 V	-73	-58
0.5 V	-68	-50
1 V	-62	-43
2.5 V	-70	-56
5 V	-64	-48

**Table 9.** Effective Number of Bits (ENOB), Nominal<sup>13</sup>

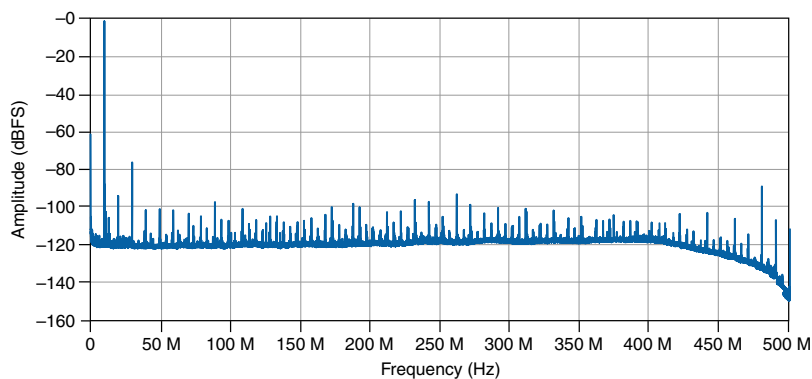
Input Range (V <sub>pk-pk</sub> )	<250 MHz, Full Bandwidth	<100 MHz, 150 MHz Filter
0.25 V	8.8	9.6
0.5 V	8.1	9.8
1 V	7.0	9.0
2.5 V	8.6	9.5
5 V	7.7	9.5

<sup>15</sup> Verified using a 50  $\Omega$  source and 50  $\Omega$  feedthrough terminator.<sup>16</sup> Excludes ADC Interleaving spurs.

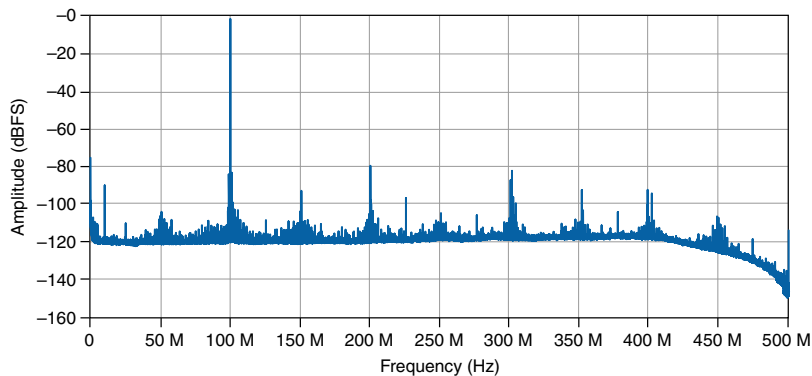
**Figure 9.** 50  $\Omega$  Single-Tone Spectrum, 1 V<sub>pk-pk</sub> Input Range, 150 MHz Filter, 9.9 MHz Input Tone at -1 dBFS, Nominal



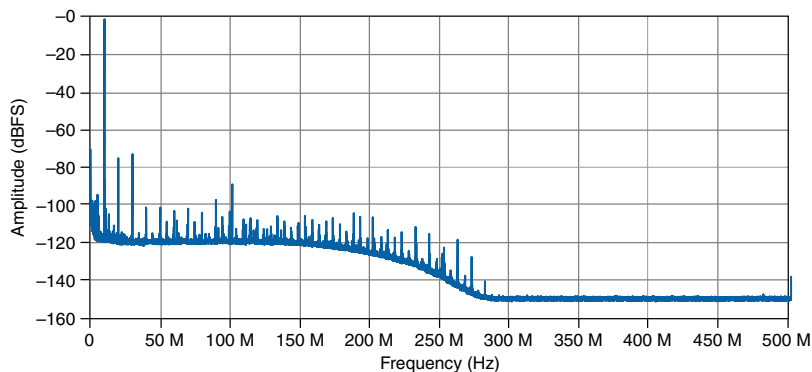
**Figure 10.** 50  $\Omega$  Single-Tone Spectrum, 1 V<sub>pk-pk</sub> Input Range, Full Bandwidth, 9.9 MHz Input Tone at -1 dBFS, Nominal



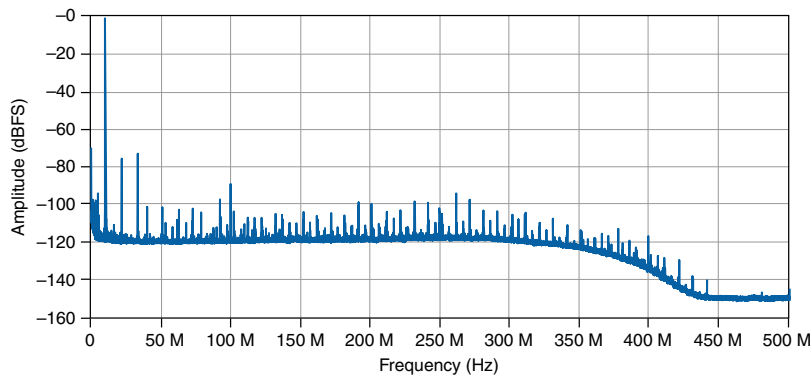
**Figure 11.** 50  $\Omega$  Single-Tone Spectrum, 1 V<sub>pk-pk</sub> Input Range, Full Bandwidth, 99.9 MHz Input Tone at -1 dBFS, Nominal



**Figure 12.** 1 M $\Omega$  Single-Tone Spectrum, 1 V<sub>pk-pk</sub> Input Range, 150 MHz Filter, 9.9 MHz Input Tone at -1 dBFS, Nominal



**Figure 13.** 1 M $\Omega$  Single-Tone Spectrum, 1 V<sub>pk-pk</sub> Input Range, Full Bandwidth, 9.9 MHz Input Tone at -1 dBFS, Nominal



### Noise<sup>17</sup>

50  $\Omega$  RMS Noise

**Table 10.** RMS Noise (Full Bandwidth)

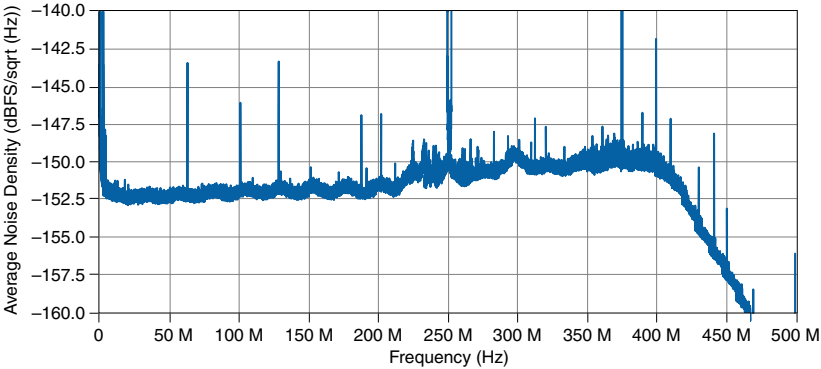
Input Range (V <sub>pk-pk</sub> )	RMS Noise (% of Full Scale)
0.25 V	0.045
0.5 V	0.040
1 V	0.035
2.5 V	0.030
5 V	0.030

**Table 11.** RMS Noise (150 MHz Filter), Typical

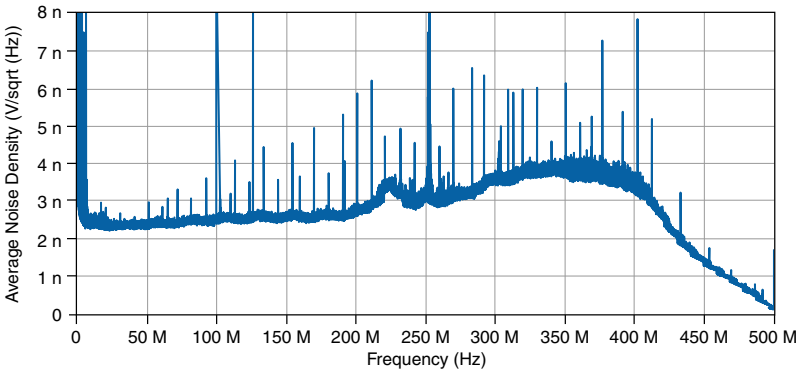
Input Range (V <sub>pk-pk</sub> )	RMS Noise (% of Full Scale)
0.25 V	0.018
0.5 V	0.018
1 V	0.017
2.5 V	0.017
5 V	0.014

<sup>17</sup> Verified with 50  $\Omega$  terminator connected directly to BNC input.

**Figure 14.** 50  $\Omega$  Channel 0 Average Noise Density, 1  $V_{pk-pk}$  Range, Nominal



**Figure 15.** 50  $\Omega$  Channel 0 Average Noise Density, 0.25  $V_{pk-pk}$  Range, Nominal



1  $M\Omega$  RMS Noise

**Table 12.** RMS Noise (Full Bandwidth)

Input Range ( $V_{pk-pk}$ )	RMS Noise (% of Full Scale)
0.25 V	0.110
0.5 V	0.060
1 V	0.050
2.5 V	0.100
5 V	0.060
10 V	0.050

**Table 12. RMS Noise (Full Bandwidth) (Continued)**

Input Range ( $V_{pk-pk}$ )	RMS Noise (% of Full Scale)
25 V	0.080
50 V	0.060
100 V	0.050

**Table 13. RMS Noise (150 MHz Filter), Typical**

Input Range ( $V_{pk-pk}$ )	RMS Noise (% of Full Scale)
0.25 V	0.070
0.5 V	0.050
1 V	0.030
2.5 V	0.100
5 V	0.050
10 V	0.030
25 V	0.060
50 V	0.040
100 V	0.030

## Skew

Channel-to-channel skew (full bandwidth)

50 $\Omega$	<100 ps, nominal
1 M $\Omega$	<150 ps, nominal

## Horizontal

## Sample Clock

Sources

Internal	Onboard clock (internal VCTCXO)
External	CLK IN (front panel SMB connector) PXIe-DSTAR_A (backplane connector)



Sample rate range, real-time <sup>18</sup>	15.259 kS/s to 1 GS/s
Timebase frequency	1.0 GHz
Timebase accuracy	
Phase-locked to Onboard clock	±5 ppm
Phase-locked to External clock	Equal to the External clock accuracy
Sample clock jitter <sup>19</sup>	500 fs <sub>rms</sub> , nominal

## Phase-Locked Loop (PLL) Reference Clock

Sources	
Internal	Onboard clock (internal VCTCXO) PXI_CLK10 (backplane connector)
External (10 MHz)	CLK IN (front panel SMB connector) AUX 0 CLK IN (front panel MHDMM connector)
Duty cycle tolerance	45% to 55%, typical

## External Sample Clock

Source	CLK IN (front panel SMB connector)
Impedance	50 Ω, nominal
Coupling	AC
Frequency	1.0 GHz
Input voltage range, when configured as a sample clock	632 mV <sub>pk-pk</sub> to 5 V <sub>pk-pk</sub> (0 dBm to 18 dBm), typical
Maximum input overload, when configured as a sample clock	6 V <sub>pk-pk</sub> , nominal
Duty cycle tolerance	45% to 55%, typical

## External Reference Clock In

Sources	CLK IN (front panel SMB connector) AUX 0 CLK IN (front panel MHDMM connector)
Impedance	50 Ω, nominal

<sup>18</sup> Divide by  $n$  decimation from 1.0 GS/s used for all rates less than 1.0 GS/s. For more information about the Sample clock and decimation, refer to the *NI High-Speed Digitizers Help*.

<sup>19</sup> Integrated from 100 Hz to 10 MHz. Includes the effects of the converter aperture uncertainty and the clock circuitry jitter. Excludes trigger jitter.

Coupling	AC
Frequency <sup>20</sup>	10 MHz
Input voltage range, when configured as a Reference clock	623 mV <sub>pk-pk</sub> to 5 V <sub>pk-pk</sub> (0 dBm to 18 dBm), typical
Maximum input overload, when configured as a Reference clock	6 V <sub>pk-pk</sub> , nominal

## Reference Clock Out

Source	PXI_CLK10 (backplane connector)
Destination	AUX 0 CLK OUT (front panel MHDMR connector)
Output impedance	50 $\Omega$ , nominal
Logic type	3.3 V CMOS
Maximum current drive	$\pm 12$ mA, nominal

## Trigger



**Note** The following characteristic behaviors are valid when using the device with NI-SCOPE API. When using instrument design libraries, these characteristics may not be valid.

Supported triggers	Reference (stop) trigger Reference (arm) trigger Start trigger Advance trigger
Trigger types	Edge Window Hysteresis Digital Immediate Software
Trigger sources	CH 0 CH 1 SMB PFI 0 AUX 0 PFI <0..7> PXI_Trig <0..6> Software

<sup>20</sup> The PLL Reference clock must be accurate to  $\pm 25$  ppm.

Dead time	40 ns
Trigger delay	from 0 ns to $2.25 \times 10^{15}$ ns $((2^{51}-1)*Sample\ clock\ period\ ns)$
Rearm time	496 ns
Hold off	From dead time to $1.84 \times 10^{19}$ ns $((2^{64}-1)*Sample\ clock\ period\ ns)$

## Analog Trigger

Sources	CH 0 CH 1
Time resolution with interpolator <sup>21</sup>	$Sample\ clock\ period/1024 = 0.977\ ps$
Time resolution without interpolator	Sample clock period (1 ns)
Trigger filters	
Low Frequency (LF) Reject	100 kHz
High Frequency (HF) Reject	100 kHz
Trigger accuracy <sup>22</sup>	0.5% of full scale, nominal
Trigger jitter <sup>22</sup>	15 ps <sub>rms</sub> , nominal
Minimum threshold duration <sup>23</sup>	Sample clock period

## Digital Trigger

Sources	PFI 0 (front panel SMB connector) AUX 0 PFI <0..7> (front panel MHDMM connector) PXI_Trig <0..6> (backplane connector)
Time resolution	8 ns

<sup>21</sup> Requires NI-SCOPE.

<sup>22</sup> Analog triggers. For input frequencies less than 250 MHz.

<sup>23</sup> Data must exceed each corresponding trigger threshold for at least the minimum duration to ensure analog triggering.

# Programmable Function Interface

Connectors	AUX 0 PFI <0..7> (front panel MHDMMR connector) PFI 0 (front panel SMB connector)
Direction	Bidirectional per channel
Direction control latency	125 ns
As an Input (Trigger)	
Destination	FPGA diagram Start trigger (acquisition arm) Reference (stop) trigger Arm Reference Trigger Advance trigger
Input impedance	49.9 k $\Omega$ , nominal
V <sub>IH</sub>	2 V, typical
V <sub>IL</sub>	0.8 V, typical
Recommended input range	3.3 V nominal
Maximum input overload	0 to 3.3 V nominal 5 V tolerant
Maximum frequency	50 MHz
Minimum pulse width	10 ns
As an Output (Event)	
Sources	FGPA diagram Ready for Start Start trigger (acquisition arm) Ready for Reference Reference (stop) trigger End of Record Ready for Advance Advance trigger Done (end of acquisition) Probe Compensation <sup>24</sup>
Output impedance	50 $\Omega$ , nominal
Logic type	3.3 V CMOS
Maximum current drive	12 mA, nominal

<sup>24</sup> 1 kHz, 50% duty cycle square wave, SMB PFI 0 only.

Maximum frequency	50 MHz
Minimum pulse width	10 ns

# AUX 0 Connector Specifications

Connector	MHDMR
Voltage output	3.3 V $\pm$ 10%, nominal
Maximum current drive on +3.3 V	200 mA, nominal
Output impedance on +3.3 V	<1 $\Omega$ , nominal

# Waveform Specifications

Onboard memory size <sup>25</sup>	1.5 GB
Minimum record length	1 sample
Number of pretrigger samples	Zero up to (record length - 1)
Number of posttrigger samples	Zero up to record length
Maximum number of records in onboard memory <sup>26</sup>	4,194,304 for 1.5 GB

**Table 14.** Examples of Allocated Onboard Memory Per Record (1.5 GB Onboard Memory)

Channels	Bytes Per Sample	Max Records Per Channel	Record Length	Allocated Onboard Memory Per Record
1	2	4,194,304	1	384
1	2	671,088	1,000	2,400
1	2	79,137	10,000	20,352
1	2	1	805,306,192	1,610,612,736
2	2	4,194,304	1	384
2	2	364,722	1,000	4,416

<sup>25</sup> Onboard memory is shared among all enabled channels.

<sup>26</sup> You can exceed these numbers if you fetch records while acquiring data. For more information, refer to the *NI High-Speed Digitizers Help*.

**Table 14.** Examples of Allocated Onboard Memory Per Record (1.5 GB Onboard Memory) (Continued)

Channels	Bytes Per Sample	Max Records Per Channel	Record Length	Allocated Onboard Memory Per Record
2	2	39,850	10,000	33,216
2	2	1	402,653,096	1,610,612,736

# Memory Sanitization

For information about memory sanitization, refer to the letter of volatility for your device, which is available at [ni.com/manuals](http://ni.com/manuals).

# FPGA

FPGA model Xilinx Kintex-7 XC7K410T FPGA

## Xilinx Kintex-7 XC7K410T FPGA Resources

Slice registers	508,400
Slice look-up tables (LUT)	254,200
DSPs	1,540
18 Kb block RAMs	1,590



**Note** Note that some of these resources are consumed by the logic necessary to operate the device and integrate with software, and are thus out of the control of users.

# Calibration

## External Calibration

External calibration yields the following benefits:

- Corrects for gain and offset errors of the onboard references used in self-calibration.
- Adjusts timebase accuracy.
- Compensates the 1 M $\Omega$  ranges.
- Corrects the frequency response for all ranges.

All calibration constants are stored in nonvolatile memory.

# Self-Calibration

Self-calibration is done on software command. The calibration corrects for the following aspects:

- Gain
- Offset
- Interleaving spurs
- Intermodule synchronization errors

Refer to the *NI High-Speed Digitizers Help* for information about when to self-calibrate the device.

## Calibration Specifications

Interval for external calibration	2 years
Warm-up time <sup>27</sup>	15 minutes

## Software

### Driver Software

This device was first supported in NI-SCOPE 16.1 and NI LabVIEW Instrument Design Libraries for Reconfigurable Oscilloscopes 16.1. NI LabVIEW Instrument Design Libraries for Reconfigurable Oscilloscopes is an IVI-compliant driver that allows you to configure, control, and calibrate the device. NI-SCOPE provides application programming interfaces for many development environments.

#### Related Information

*For more information about available software options, refer to the [PXIe-5164 Getting Started Guide](#).*

### Application Software

NI-SCOPE provides programming interfaces, documentation, and examples for the following application development environments:

- LabVIEW
- LabWindows™/CVI™
- Measurement Studio

<sup>27</sup> Warm-up begins after the chassis and controller or PC is powered. In some RIO applications, the power consumed by the module can be significantly higher than the default image for the module. In these cases, you can improve performance by loading your image and configuring the device before warm-up time begins. Self-calibration is recommended following the specified warm-up time.

- Microsoft Visual C/C++
- .NET (C# and VB.NET)

LabVIEW Instrument Design Libraries for Reconfigurable Oscilloscopes allows the use of the LabVIEW FPGA Module to customize the device FPGA to create application-specific instrument designs.

# Interactive Soft Front Panel and Configuration

The NI-SCOPE Soft Front Panel (SFP) allows interactive control of the PXIe-5164.

Interactive control of the PXIe-5164 was first available in NI-SCOPE SFP version 16.1. The NI-SCOPE SFP is included on the NI-SCOPE media.

NI Measurement Automation Explorer (MAX) also provides interactive configuration and test tools for the PXIe-5164. MAX is included on the NI-SCOPE and NI LabVIEW Instrument Design Libraries for Reconfigurable Oscilloscopes media.

# TClk Specifications

You can use the NI TClk synchronization method and the NI-TClk driver to align the Sample clocks on any number of supported devices, in one or more chassis. For more information about TClk synchronization, refer to the *NI-TClk Synchronization Help*, which is located within the *NI High-Speed Digitizers Help*. For other configurations, including multichassis systems, contact NI Technical Support at [ni.com/support](http://ni.com/support).

# Intermodule SMC Synchronization Using NI-TClk for Identical Modules

Synchronization specifications are valid under the following conditions:

- All modules are installed in one PXI Express chassis.
- The NI-TClk driver is used to align the Sample clocks of each module.
- All parameters are set to identical values for each module.
- Modules are synchronized without using an external Sample clock.
- Self-calibration is completed.



**Note** Although you can use NI-TClk to synchronize non-identical SMC-based modules, these specifications apply only to synchronizing identical modules.

Skew <sup>28</sup>	300 ps, nominal
Skew after manual adjustment	≤10 ps, nominal
Sample clock delay/adjustment resolution	3.5 ps

<sup>28</sup> Caused by clock and analog delay differences. No manual adjustment performed. Tested with a PXIe-1082 chassis with maximum slot to slot skew of 100 ps. Valid within ±1 °C of self-calibration.



# Bus Interface

Form factor	PXI Express (x8 Gen 2)
Slot compatibility	PXI Express or hybrid
DMA channels	32

# Power

+3.3 VDC	6.5 W, typical
+12 VDC	18.5 W, typical
Total power	25 W, typical
Total maximum power allowed	38.25 W, typical

# Physical

Dimensions	3U, one-slot, PXI Express Gen 2 x8 module 21.26 cm × 12.88 cm × 2.0 cm (8.37 in × 5.07 in × 0.787 in)
Weight	460 g (16.2 oz)

# Environment

Maximum altitude	4,600 m (570 mbar) (at 25 °C ambient temperature)
Measurement category	II
Pollution Degree	2

Indoor use only.

# Operating Environment

Ambient temperature range	0 °C to 50 °C (Tested in accordance with IEC 60068-2-1 and IEC 60068-2-2.)
Relative humidity range	10% to 90%, noncondensing (Tested in accordance with IEC 60068-2-56.)

# Storage Environment

Ambient temperature range	-40 °C to 71 °C (Tested in accordance with IEC 60068-2-1 and IEC 60068-2-2. Meets MIL-PRF-28800F Class 3 limits.)
Relative humidity range	5% to 95%, noncondensing (Tested in accordance with IEC 60068-2-56.)

# Shock and Vibration

Operating shock	30 g peak, half-sine, 11 ms pulse (Tested in accordance with IEC 60068-2-27. Meets MIL-PRF-28800F Class 2 limits.)
Random vibration	
Operating	5 Hz to 500 Hz, 0.3 g <sub>rms</sub> (Tested in accordance with IEC 60068-2-64.)
Nonoperating	5 Hz to 500 Hz, 2.4 g <sub>rms</sub> (Tested in accordance with IEC 60068-2-64. Test profile exceeds the requirements of MIL-PRF-28800F, Class 3.)

# Compliance and Certifications

## Safety

This product is designed to meet the requirements of the following electrical equipment safety standards for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA C22.2 No. 61010-1



**Note** For UL and other safety certifications, refer to the product label or the [Online Product Certification](#) section.

## Electromagnetic Compatibility

This product meets the requirements of the following EMC standards for electrical equipment for measurement, control, and laboratory use:

- EN 61000-6-1 (IEC 61000-6-1): Immunity
- EN 61000-6-3 (IEC 61000-6-3): Class A emissions
- EN 55011 (CISPR 11): Group 1, Class A emissions
- EN 55022 (CISPR 22): Class A emissions
- EN 55024 (CISPR 24): Immunity

- AS/NZS CISPR 11: Group 1, Class A emissions
- AS/NZS CISPR 22: Class A emissions
- FCC 47 CFR Part 15B: Class A emissions
- ICES-001: Class A emissions



**Note** In the United States (per FCC 47 CFR), Class A equipment is intended for use in commercial, light-industrial, and heavy-industrial locations. In Europe, Canada, Australia, and New Zealand (per CISPR 11), Class A equipment is intended for use only in heavy-industrial locations.



**Note** Group 1 equipment (per CISPR 11) is any industrial, scientific, or medical equipment that does not intentionally generate radio frequency energy for the treatment of material or inspection/analysis purposes.



**Note** For EMC declarations, certifications, and additional information, refer to the [Online Product Certification](#) section.

## CE Compliance

This product meets the essential requirements of applicable European Directives, as follows:

- 2014/35/EU; Low-Voltage Directive (safety)
- 2014/30/EU; Electromagnetic Compatibility Directive (EMC)

## Online Product Certification

Refer to the product Declaration of Conformity (DoC) for additional regulatory compliance information. To obtain product certifications and the DoC for this product, visit [ni.com/certification](https://ni.com/certification), search by model number or product line, and click the appropriate link in the Certification column.

## Environmental Management

NI is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial to the environment and to NI customers.

For additional environmental information, refer to the *Minimize Our Environmental Impact* web page at [ni.com/environment](https://ni.com/environment). This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

## Waste Electrical and Electronic Equipment (WEEE)



**EU Customers** At the end of the product life cycle, all NI products must be disposed of according to local laws and regulations. For more information about how to recycle NI products in your region, visit [ni.com/environment/weee](https://ni.com/environment/weee).

## 电子信息产品污染控制管理办法（中国 RoHS）



**中国客户** National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china)。(For information about China RoHS compliance, go to [ni.com/environment/rohs\\_china](http://ni.com/environment/rohs_china).)

Information is subject to change without notice. Refer to the *NI Trademarks and Logo Guidelines* at [ni.com/trademarks](http://ni.com/trademarks) for information on NI trademarks. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering NI products/technology, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your media, or the *National Instruments Patent Notice* at [ni.com/patents](http://ni.com/patents). You can find information about end-user license agreements (EULAs) and third-party legal notices in the `readme` file for your NI product. Refer to the *Export Compliance Information* at [ni.com/legal/export-compliance](http://ni.com/legal/export-compliance) for the NI global trade compliance policy and how to obtain relevant HTS codes, ECCNs, and other import/export data. NI MAKES NO EXPRESS OR IMPLIED WARRANTIES AS TO THE ACCURACY OF THE INFORMATION CONTAINED HEREIN AND SHALL NOT BE LIABLE FOR ANY ERRORS. U.S. Government Customers: The data contained in this manual was developed at private expense and is subject to the applicable limited rights and restricted data rights as set forth in FAR 52.227-14, DFAR 252.227-7014, and DFAR 252.227-7015.

© 2016—2017 National Instruments. All rights reserved.

375320E-01 December 12, 2017

仕様

# PXIe-5164

1 GS/s、14 ビット再構成可能オシロスコープ

## 目次

定義.....	2
条件.....	2
垂直.....	3
アナログ入力.....	3
インピーダンスおよびカプリング.....	3
電圧レベル.....	4
確度.....	5
帯域幅および過度応答.....	7
スペクトル特性.....	10
スキュー.....	16
水平軸.....	17
サンプリングクロック.....	17
位相ロックループ (PLL) 基準クロック.....	17
外部サンプリングクロック.....	17
外部基準クロック入力.....	18
基準クロック出力.....	18
トリガ.....	19
アナログトリガ.....	19
デジタルトリガ.....	20
プログラム可能な機能的インタフェース.....	20
AUX 0 コネクタの仕様.....	21
波形仕様.....	21
メモリのサニタイズ.....	22
FPGA.....	22
キャリブレーション.....	23
外部キャリブレーション.....	23
セルフキャリブレーション.....	23
キャリブレーション仕様.....	23
ソフトウェア.....	24
ドライバソフトウェア.....	24
アプリケーションソフトウェア.....	24
対話式ソフトフロントパネルおよび構成.....	24

TCik 仕様.....	24
NI-TCik を使用したモジュール間の SMC 同期 (同一モジュールを使用).....	25
バスインタフェース.....	25
電源.....	25
物理特性.....	26
環境.....	26
動作環境.....	26
保管環境.....	26
耐衝撃/振動.....	26
認可および準拠.....	27
安全性.....	27
電磁両立性.....	27
CE 適合.....	28
オンライン製品認証.....	28
環境管理.....	28

## 定義

保証仕様値は、記載された動作条件下における各モデルの性能を示すものであり、そのモデルの保証範囲内です。

以下の特性仕様値は、記載された動作条件下における各モデルの使用に関連する値で、そのモデルの保証範囲外であるものを示します。

- 標準仕様値は、大部分のモデルが満たす性能です。
- 公称仕様値は、設計、適合性試験、または補足試験に基づく属性を示します。

仕様は、特に記載がない限り保証値です。

## 条件

仕様は、特に注釈のない限り、以下の条件下において有効です。

- すべての垂直レンジ
- すべての帯域幅と帯域幅制限フィルタ
- サンプルレートは 1 GS/s に設定されている
- オンボードサンプルクロックはオンボード基準クロックにロック
- 再構成可能オシロスコープ用 LabVIEW 計測器設計ライブラリ (計測器設計ライブラリ) を使用して FPGA ビットファイルを作成する場合は、キャリブレーション IP が適切に使用されている。キャリブレーション API の詳細については、『NI 再構成可能オシロスコープヘルプ』を参照してください。

保証仕様は、特に注釈のない限り、以下の条件下において有効です。

- 周囲温度範囲が 0°C～50°Cである
- PXIe-5164 が、周囲温度で 15 分間ウォームアップされている
- キャリブレーションが定期的に行われている
- PXI Express シャーシのファン速度が HIGH に設定されており、フォームファンフィルタが取り外されており、空のスロットにはフィルターパネルが取り付けられている。冷却の詳細については、[ni.com/manuals](https://ni.com/manuals) から入手できる『強制空冷の維持について』を参照してください。
- 外部キャリブレーションが、23°C ± 3°Cで実行されている

標準仕様は、特に注釈がない限り、以下の条件下において有効です。

- 周囲温度範囲が 0°C～50°C (信頼水準 90%) である

## 垂直

---

### アナログ入力

チャンネル数	2 (同時サンプリング)
入力タイプ	基準化シングルエンド
コネクタ	BNC、グランド基準

### インピーダンスおよびカップリング

入力インピーダンス	50 Ω ± 1.25% (標準) 1 MΩ ± 0.5% (標準)
入力キャパシタンス (1 MΩ)	20.2 pF ± 2.5 pF
入力カップリング	AC、DC

図 1. 50  $\Omega$  電圧定在波比 (VSWR) (公称)

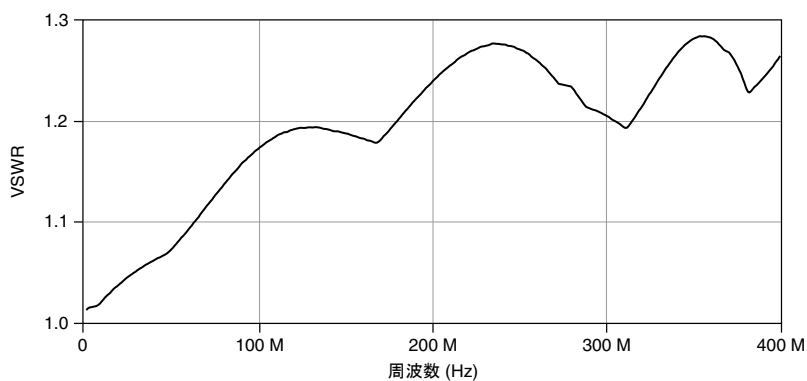
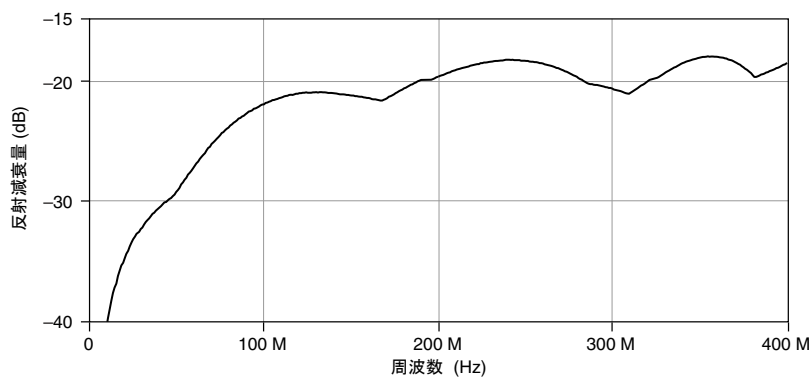


図 2. 50  $\Omega$  入力反射減衰量 (公称)



## 電圧レベル

50  $\Omega$  FS 入力レンジ ( $V_{pk-pk}$ )

0.25 V

0.5 V

1 V

2.5 V

5 V



表 1. 1 M $\Omega$  FS 入力レンジおよび垂直オフセットレンジ

入力レンジ (V <sub>pk-pk</sub> )	垂直オフセットレンジ (V) <sup>1</sup>
0.25 V	±5
0.5 V	±5
1 V	±5
2.5 V	±10 または±248.75
5 V	±10 または±247.5
10 V	±10 または±245
25 V	±50 または±237.5
50 V	±50 または±225
100 V	±50 または±200

最大入力過負荷<sup>2</sup>

50 $\Omega$	ピーク  ≤5 V (公称)
1 M $\Omega$ <sup>3</sup>	250 V <sub>rms</sub> (公称)

Measurement Category II は、配電システムに直接接続された回路上で実行される測定用です。このカテゴリは、標準の壁コンセント (たとえば、日本では 100 V、アメリカでは 115 V) から供給されるローカルレベルの配電に適用されます。



**注意** PXIe-5164 を Measurement Category III または IV の信号に接続したり、その測定に使用したりしないでください。

## 確度



**注意** このデバイスの端子は電磁妨害に対して保護されていません。その結果、接続されているケーブルが電磁妨害のある環境を通る場合、このデバイスの測定確度が低下したり、その他の性能が一時的に劣化することがあります。この妨害を制限し、このデバイスが仕様内で機能することを確認するに

<sup>1</sup> 2.5 V<sub>pk-pk</sub> ~ 100 V<sub>pk-pk</sub> の入力レンジでは、2 つのオフセットレンジが可能です。分解能と確度が最大になるオフセットレンジが、ドライバソフトウェアにより自動的に選択されます。

<sup>2</sup> 信号が最大入力過負荷を超えた場合、デバイスが破損する可能性があります。

<sup>3</sup> 500 kHz 超の場合は 5 MHz になるまで 20 dB/dec で低下し、それ以降は 10 dB/dec で低下します。

は、測定プローブとケーブルの設計、選択、および取り付けに注意する必要があります。

分解能	14 ビット
DC 確度 <sup>4, 5</sup>	
50 Ω	$\pm[(0.5\% \times  \text{読み取り値} ) + (\text{FS の } 0.2\%)]$
1 MΩ	$\pm[(0.65\% \times  \text{読み取り値} - \text{垂直オフセット} ) + (0.4\% \times  \text{垂直オフセット} ) + (\text{FS の } 0.2\%) + 0.15 \text{ mV}]$
DC ドリフト <sup>6</sup>	$\pm[(0.015\% \times  \text{読み取り値} - \text{垂直オフセット} ) + (0.001\% \times  \text{垂直オフセット} ) + (\text{FS の } 0.009\%)] / ^\circ\text{C (公称)}$
AC 振幅確度 <sup>4</sup>	$\pm 0.2\text{dB (50 kHz 時)}$

表 2. クロストーク 50 Ω (公称)<sup>7</sup>

周波数	レベル
1 MHz	-100 dB
10 MHz	-100 dB
100 MHz	-85 dB
400 MHz	-65 dB

表 3. クロストーク 1 MΩ (公称)<sup>7</sup>

周波数	レベル	
	0.25 V <sub>pk-pk</sub> ~ 10 V <sub>pk-pk</sub>	25 V <sub>pk-pk</sub> ~ 100 V <sub>pk-pk</sub>
1 MHz	-85 dB	-70 dB
10 MHz	-85 dB	-70 dB
100 MHz	-75 dB	-55 dB
300 MHz	-60 dB	-40 dB

<sup>4</sup> セルフキャリブレーション温度の±5°C以内です。  
<sup>5</sup> データを 8.5 ms 平均化した後に適用されます  
<sup>6</sup> オンボード温度がセルフキャリブレーション時の温度から±5°C以上、変動した場合の誤差計算に使用されます。  
<sup>7</sup> 両方のチャンネルの範囲設定を同じにして、一方のチャンネルに信号を接続し、もう一方のチャンネルで測定します。

## 帯域幅および過度応答

### 帯域幅 (-3 dB)<sup>10</sup>

50 $\Omega$	400 MHz
1 M $\Omega$ <sup>8</sup>	300 MHz (公称) 285 MHz (保証)

### 帯域幅制限フィルタ<sup>10</sup>

ローパスフィルタ	20 MHz (公称) <sup>9</sup> 30 MHz (公称) <sup>9</sup> 150 MHz (公称)
ハイパスフィルタ <sup>9</sup>	90 Hz (公称) 450 Hz (公称)

### パスバンド振幅フラットネス<sup>10</sup>

50 $\Omega$	$\pm 0.5$ dB (50 kHz～330 MHz)
1 M $\Omega$ <sup>8</sup>	$\pm 0.7$ dB (50 kHz～200 MHz)

### AC カプリングカットオフ (-3 dB)<sup>11</sup>

50 $\Omega$	40 kHz (公称)
1 M $\Omega$ <sup>8</sup>	7.5 Hz (公称)

### 立ち上がり/立ち下がり時間<sup>12</sup>

50 $\Omega$	1 ns (公称)
1 M $\Omega$ <sup>8</sup>	1.5 ns (公称)

<sup>8</sup> 50  $\Omega$  ソースおよび 50  $\Omega$  フィードスルー終端を使用して検証してあります。

<sup>9</sup> NI-SCOPE でのみ使用可能です。

<sup>10</sup> 50 kHz に正規化されています。

<sup>11</sup> 50  $\Omega$  ソースを使用して検証してあります。

<sup>12</sup> 50% FS 入力パルスです。

図 3. 50  $\Omega$  帯域幅全域周波数応答、1 V<sub>pk-pk</sub> (公称)

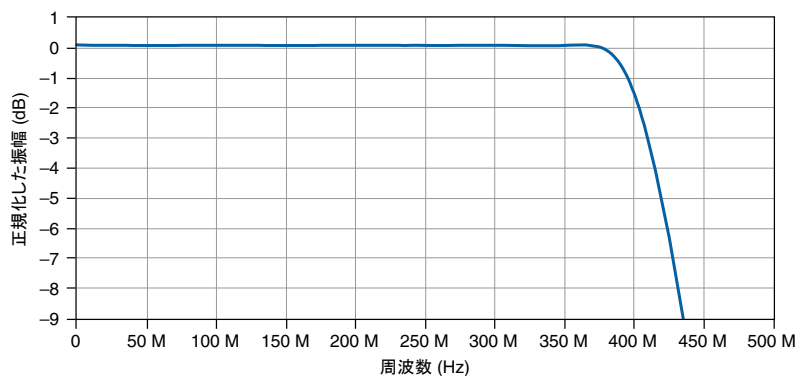


図 4. 50  $\Omega$  帯域幅全域周波数応答 (拡大)、1 V<sub>pk-pk</sub> (公称)

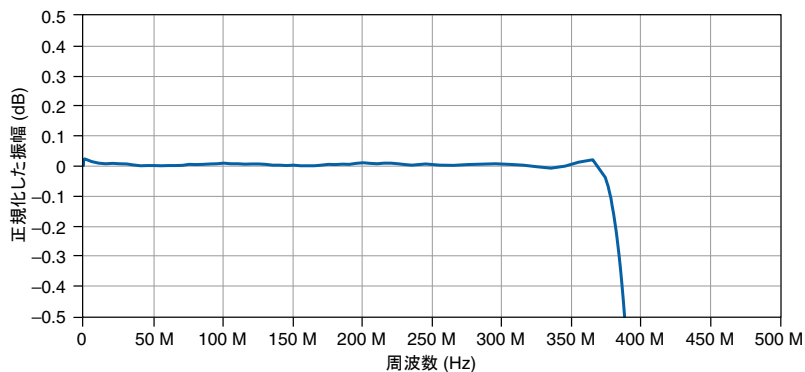


図 5. 50  $\Omega$  150 MHz 帯域幅周波数応答、1 V<sub>pk-pk</sub> (公称)

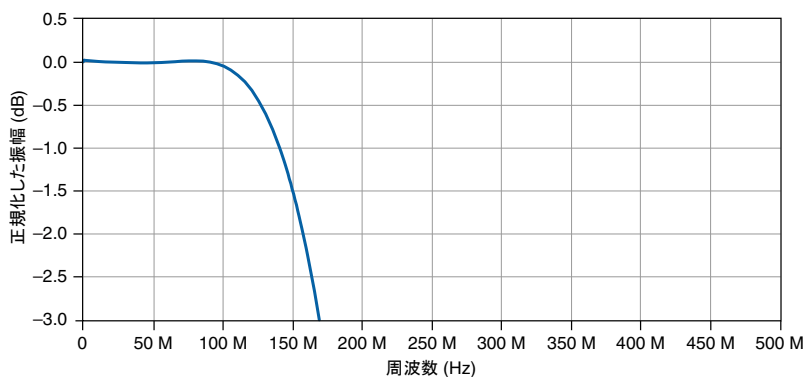


図 6. 1 M $\Omega$  帯域幅全域周波数応答、1 V<sub>pk-pk</sub> (公称)

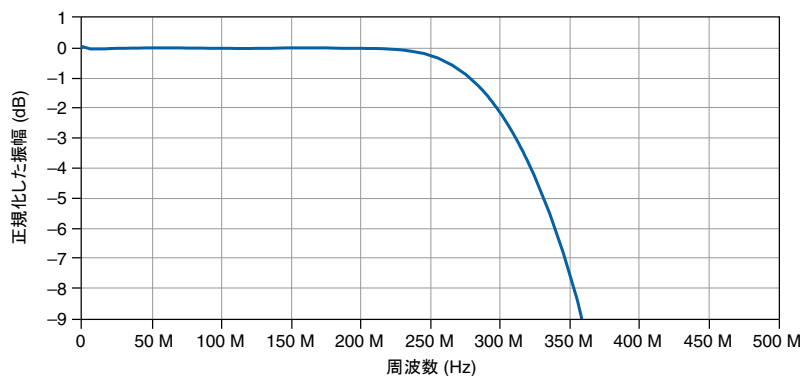


図 7. 1 M $\Omega$  帯域幅全域周波数応答 (拡大)、1 V<sub>pk-pk</sub> (公称)

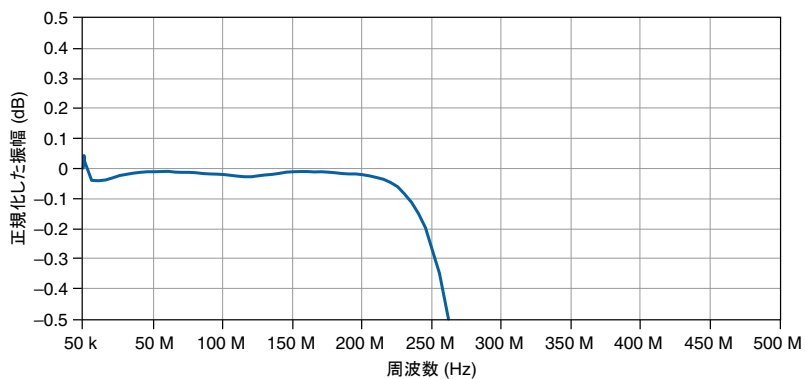
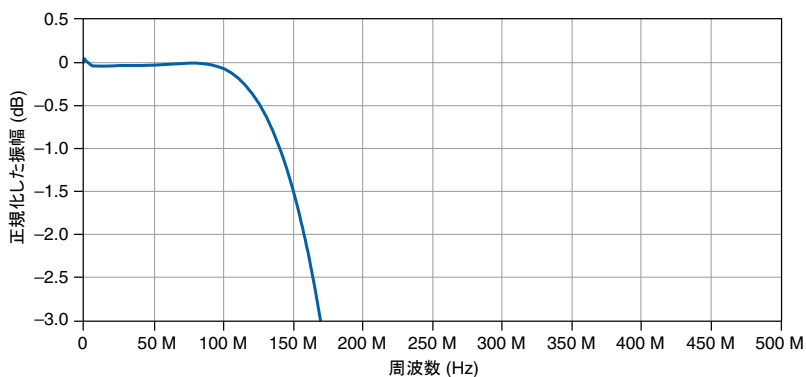


図 8. 1 M $\Omega$  150 MHz 帯域幅周波数応答、1 V<sub>pk-pk</sub> (公称)



# スペクトル特性

50 Ω スペクトル特性<sup>16</sup>

表 4. スプリアスフリーダイナミックレンジ (SFDR) (公称)<sup>13</sup>

入力レンジ ( $V_{pk-pk}$ )	<100 MHz、帯域幅全域 (dBc)	>100 MHz~<350 MHz、帯域幅全域 (dBc)
0.25 V	-70	-66
0.5 V	-73	-65
1 V	-74	-66
2.5 V	-71	-63
5 V	-69	-60

表 5. 全高調波歪み (THD) (公称)<sup>14</sup>

入力レンジ ( $V_{pk-pk}$ )	<100 MHz、帯域幅全域 (dBc)	>100 MHz~<350 MHz、帯域幅全域 (dBc)
0.25 V	-70	-62
0.5 V	-73	-61
1 V	-73	-62
2.5 V	-70	-62
5 V	-70	-60

表 6. 有効ビット数 (ENOB) (公称)<sup>13</sup>

入力レンジ ( $V_{pk-pk}$ )	<350 MHz、帯域幅全域	<100 MHz、150 MHz フィルタ
0.25 V	9.4	10.7
0.5 V	9.5	10.9
1 V	9.5	11.0
2.5 V	9.6	11.1
5 V	9.5	11.0

<sup>13</sup> -1 dB FS 入力信号を FS に補正してあります。1 kHz 分解能帯域幅です。

<sup>14</sup> -1 dB FS 入力信号を FS に補正してあります。第 2 高調波から第 5 高調波までが含まれています。

表 7. スプリアスフリーダイナミックレンジ (SFDR) (公称)<sup>13</sup>

入力レンジ ( $V_{pk-pk}$ )	<100 MHz、帯域幅全域 (dBc)	>100 MHz～<250 MHz、帯域幅全域 (dBc)
0.25 V	-61	-57
0.5 V	-56	-50
1 V	-49	-43
2.5 V	-59	-55
5 V	-53	-47

表 8. 全高調波歪み (THD) (公称)<sup>14</sup>

入力レンジ ( $V_{pk-pk}$ )	<50 MHz、帯域幅全域 (dBc)	50 MHz～250 MHz、帯域幅全域 (dBc)
0.25 V	-73	-58
0.5 V	-68	-50
1 V	-62	-43
2.5 V	-70	-56
5 V	-64	-48

表 9. 有効ビット数 (ENOB) (公称)<sup>13</sup>

入力レンジ ( $V_{pk-pk}$ )	<250 MHz、帯域幅全域	<100 MHz、150 MHz フィルタ
0.25 V	8.8	9.6
0.5 V	8.1	9.8
1 V	7.0	9.0
2.5 V	8.6	9.5
5 V	7.7	9.5

<sup>15</sup> 50  $\Omega$  ソースおよび 50  $\Omega$  フィードスルー終端を使用して検証してあります。

<sup>16</sup> ADC インタリープスプリアスは除きます。

図 9. 50  $\Omega$  シングルトーンスペクトル、1  $V_{pk-pk}$  入力レンジ、150 MHz フィルタ、9.9 MHz 入力トーン (-1 dBFS 時、公称)

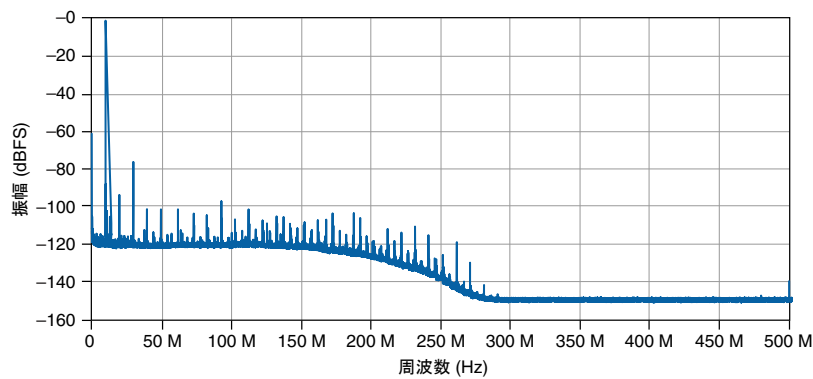


図 10. 50  $\Omega$  シングルトーンスペクトル、1  $V_{pk-pk}$  入力レンジ、全帯域幅、9.9 MHz 入力トーン (-1 dBFS 時、公称)

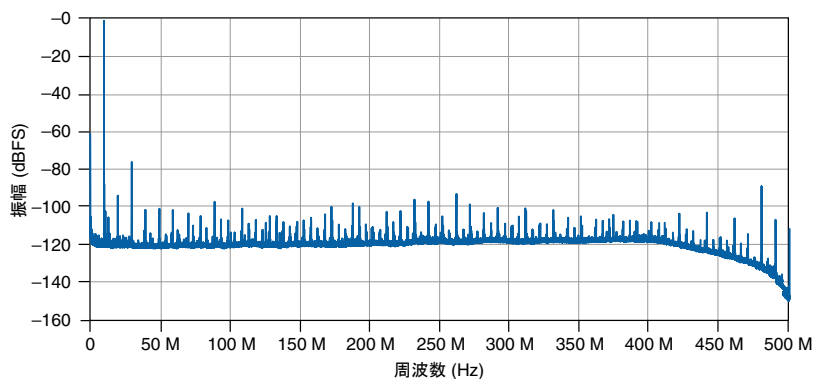




図 11. 50  $\Omega$  シングルトーンスペクトル、1 V<sub>pk-pk</sub> 入力レンジ、全帯域幅、99.9 MHz 入力  
トーン (-1 dBFS 時、公称)

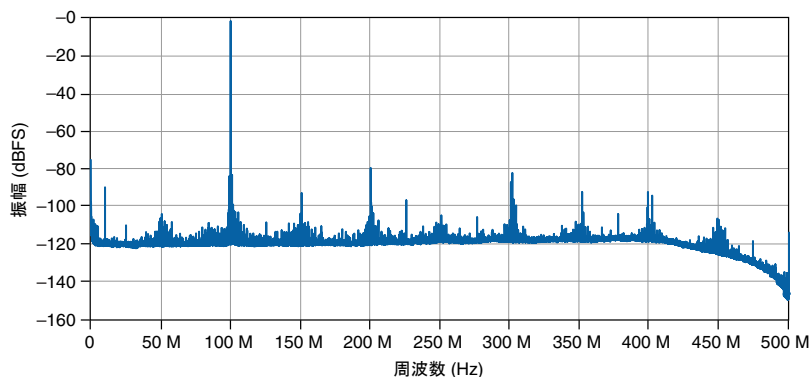


図 12. 1 M $\Omega$  シングル トーンスペクトル、1 V<sub>pk-pk</sub> 入力レンジ、150 MHz フィルタ、9.9 MHz  
入力トーン (-1 dBFS 時、公称)

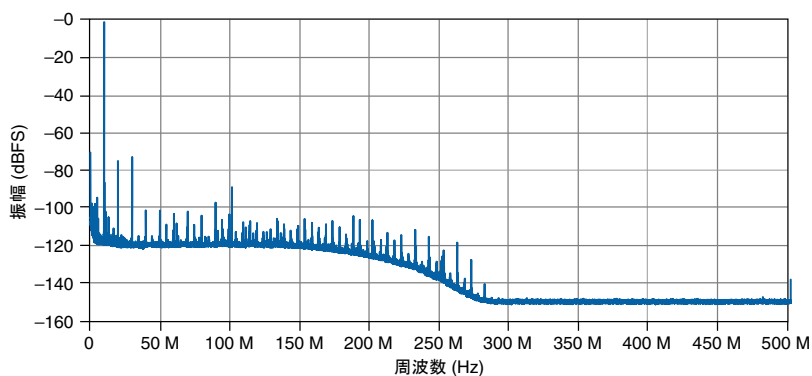
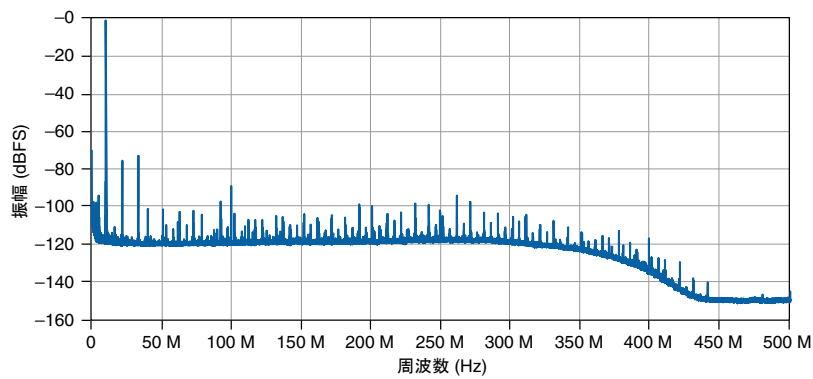


図 13. 1 M $\Omega$  シングルトーンスペクトル、1 V<sub>pk-pk</sub> 入力レンジ、全帯域幅、9.9 MHz 入力  
トーン (-1 dBFS 時、公称)



ノイズ<sup>17</sup>

50  $\Omega$  RMS ノイズ

表 10. RMS ノイズ (帯域幅全域)

入力レンジ (V <sub>pk-pk</sub> )	RMS ノイズ (フルスケールの%)
0.25 V	0.045
0.5 V	0.040
1 V	0.035
2.5 V	0.030
5 V	0.030

表 11. RMS ノイズ (150 MHz フィルタ) (標準)

入力レンジ (V <sub>pk-pk</sub> )	RMS ノイズ (フルスケールの%)
0.25 V	0.018
0.5 V	0.018
1 V	0.017

<sup>17</sup> 50  $\Omega$  終端を BNC 入力に直接接続した状態で検証済み。

表 11. RMS ノイズ (150 MHz フィルタ) (標準) (続き)

入力レンジ ( $V_{pk-pk}$ )	RMS ノイズ (フルスケールの%)
2.5 V	0.017
5 V	0.014

図 14. 50  $\Omega$  チャンネル 0 の平均ノイズ密度、1  $V_{pk-pk}$  レンジ (公称)

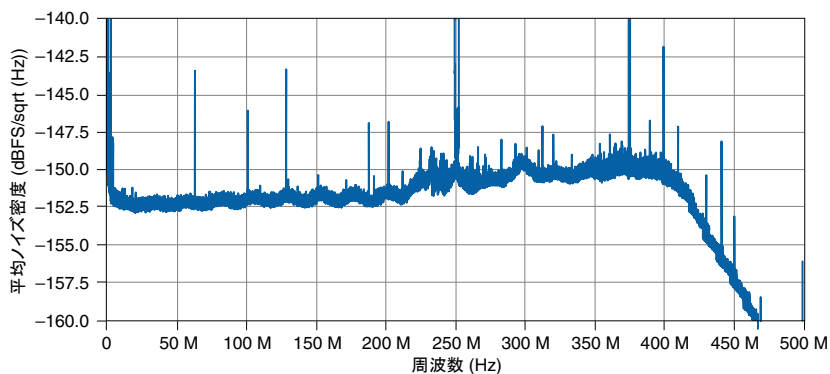


図 15. 50  $\Omega$  チャンネル 0 の平均ノイズ密度、0.25  $V_{pk-pk}$  レンジ (公称)

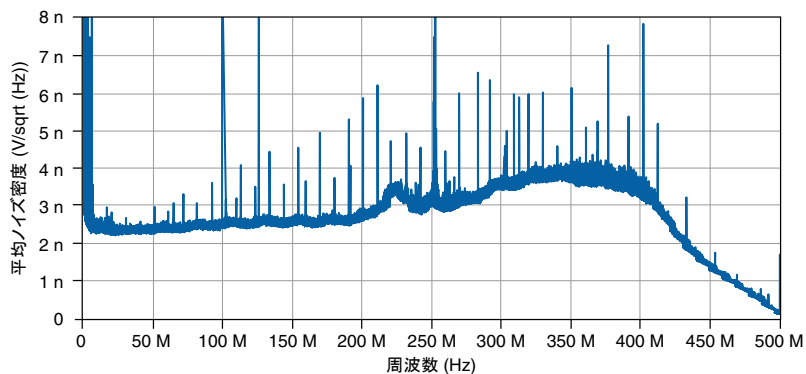


表 12. RMS ノイズ (帯域幅全域)

入カレンジ (V <sub>pk-pk</sub> )	RMS ノイズ (フルスケールの%)
0.25 V	0.110
0.5 V	0.060
1 V	0.050
2.5 V	0.100
5 V	0.060
10 V	0.050
25 V	0.080
50 V	0.060
100 V	0.050

表 13. RMS ノイズ (150 MHz フィルタ) (標準)

入カレンジ (V <sub>pk-pk</sub> )	RMS ノイズ (フルスケールの%)
0.25 V	0.070
0.5 V	0.050
1 V	0.030
2.5 V	0.100
5 V	0.050
10 V	0.030
25 V	0.060
50 V	0.040
100 V	0.030

## スキュー

チャンネル間スキュー (帯域幅全域)

50 Ω	<100 ps (公称)
1 MΩ	<150 ps (公称)

# 水平軸

## サンプルクロック

ソース	
内部	オンボードクロック (内部 VCTCXO)
外部	CLK IN (フロントパネル SMB コネクタ) PXIe-DSTAR_A (バックプレーンコネクタ)
サンプルレート範囲 (リアルタイム) <sup>18</sup>	15.259 kS/s～1 GS/s
タイムベース周波数	1.0 GHz
タイムベース確度	
位相をオンボードクロックにロックした場合	±5 ppm
位相を外部クロックにロックした場合	外部クロック確度と同等
サンプルクロックジッタ <sup>19</sup>	500 fs <sub>rms</sub> (公称)

## 位相ロックループ (PLL) 基準クロック

ソース	
内部	オンボードクロック (内部 VCTCXO) PXI_CLK10 (バックプレーンコネクタ)
外部 (10 MHz)	CLK IN (フロントパネル SMB コネクタ) AUX 0 CLK IN (フロントパネル MHDMMR コネクタ)
デューティサイクル許容範囲	45%～55% (標準)

## 外部サンプルクロック

ソース	CLK IN (フロントパネル SMB コネクタ)
インピーダンス	50 Ω (公称)
カプリング	AC

<sup>18</sup> 1.0 GS/s 未満のすべてのレートで、1.0 GS/s からの  $n$  デシメーションが使用されます。サンプルクロックおよびデシメーションの詳細については、『NI 高速デジタイザヘルプ』を参照してください。

<sup>19</sup> 100 Hz～10 MHz を統合したものです。変換器のアパーチャ不確定性およびクロック回路のジッタの影響が含まれます。トリガジッタを除きます。

周波数	1.0 GHz
入力電圧レンジ (サンプルクロックとして構成した場合)	632 mV <sub>pk-pk</sub> ~ 5 V <sub>pk-pk</sub> (0 dBm ~ 18 dBm) (標準)
最大入力過負荷 (サンプルクロックとして構成時)	6 V <sub>pk-pk</sub> (公称)
デューティサイクル許容範囲	45% ~ 55% (標準)

## 外部基準クロック入力

ソース	CLK IN (フロントパネル SMB コネクタ) AUX 0 CLK IN (フロントパネル MHDMMR コネクタ)
インピーダンス	50 Ω (公称)
カプリング	AC
周波数 <sup>20</sup>	10 MHz
入力電圧レンジ (基準クロックとして構成されている場合)	623 mV <sub>pk-pk</sub> ~ 5 V <sub>pk-pk</sub> (0 dBm ~ 18 dBm) (標準)
最大入力過負荷 (基準クロックとして構成されている場合)	6 V <sub>pk-pk</sub> (公称)

## 基準クロック出力

ソース	PXI_CLK10 (バックプレーンコネクタ)
出力先	AUX 0 CLK OUT (フロントパネル MHDMMR コネクタ)
出力インピーダンス	50 Ω (公称)
論理タイプ	3.3 V CMOS
最大駆動電流	±12 mA (公称)

<sup>20</sup> PLL 基準クロックは±25 ppm の確度が必要です。

# トリガ



**メモ** デバイスを NI-SCOPE API とともに使用している場合、次の特性動作は有効です。計測器設計ライブラリを使用している場合、次の特性は有効でない可能性があります。

サポートされているトリガ	基準 (停止) トリガ 基準 (アーム) トリガ 開始トリガ アドバンストリガ
トリガタイプ	エッジ ウィンドウ ヒステリシス デジタル 即時 ソフトウェア
トリガソース	CH 0 CH 1 SMB PFI 0 AUX 0 PFI <0..7> PXI_Trig <0..6> ソフトウェア
デッドタイム	40 ns
トリガ遅延	$0 \text{ ns} \sim 2.25 \times 10^{15} \text{ ns} ((2^{51}-1) * \text{サンプルクロック周期 ns})$
リアーム時間	496 ns
ホールドオフ	デッドタイム $\sim 1.84 \times 10^{19} \text{ ns} ((2^{64}-1) * \text{サンプルクロック周期 ns})$

## アナログトリガ

ソース	CH 0 CH 1
補間ありの時間分解能 <sup>21</sup>	サンプルクロック周期/1024 = 0.977 ps
時間分解能 (補間なし)	サンプルクロック周期 (1 ns)

<sup>21</sup> NI-SCOPE が必要です。

トリガフィルタ	
低周波数 (LF) 除去	100 kHz
高周波数 (HF) 除去	100 kHz
トリガ確度 <sup>22</sup>	フルスケールの $\pm 0.5\%$ (公称)
トリガジッタ <sup>22</sup>	15 ps <sub>rms</sub> (公称)
最小しきい値時間 <sup>23</sup>	サンプリングクロック周期

## デジタルトリガ

ソース	PFI 0 (フロントパネル SMB コネクタ) AUX 0 PFI <0..7> (フロントパネル MHDMMR コネクタ) PXL_Trig <0..6> (バックプレーンコネクタ)
時間分解能	8 ns

## プログラム可能な機能的インタフェース

コネクタ	AUX 0 PFI <0..7> (フロントパネル MHDMMR コネクタ) PFI 0 (フロントパネル SMB コネクタ)
方向	双方向/チャンネル
方向制御レイテンシ	125 ns
入力の場合 (トリガ)	
出力先	FPGA ダイアグラム 開始トリガ (集録アーム) 基準 (停止) トリガ アーム基準トリガ アドバンストリガ
入力インピーダンス	49.9 k $\Omega$ (公称)
V <sub>IH</sub>	2 V (標準)
V <sub>IL</sub>	0.8 V (標準)
推奨入力レンジ	3.3 V (公称)

<sup>22</sup> アナログトリガです。入力周波数が 250 MHz 未満の場合。

<sup>23</sup> アナログトリガが発生するためには、データが、対応する各トリガしきい値を少なくとも最小時間超える必要があります。



最大入力過負荷	0～3.3 V (公称) 許容限度 5 V
最大周波数	50 MHz
最小パルス幅	10 ns
出力の場合 (イベント)	
ソース	FGPA ダイアグラム 開始準備完了 開始トリガ (集録アーム) 基準準備完了 基準 (停止) トリガ レコード完了 アドバンス準備完了 アドバンストリガ 終了 (集録完了) プローブ補正 <sup>24</sup>
出力インピーダンス	50 Ω (公称)
論理タイプ	3.3 V CMOS
最大駆動電流	12 mA (公称)
最大周波数	50 MHz
最小パルス幅	10 ns

## AUX 0 コネクタの仕様

コネクタ	MHDMR
電圧出力	3.3 V ± 10% (公称)
++3.3 V での最大駆動電流 (特性)	200 mA (公称)
+3.3 V での出力インピーダンス	<1 Ω (公称)

## 波形仕様

オンボードメモリサイズ <sup>25</sup>	1.5 GB
最短レコード長	1 サンプル
プレトリガサンプル数	0～ (レコード長 - 1)

<sup>24</sup> 1 kHz、50%デューティサイクル方形波、SMB PFI 0 のみです。

<sup>25</sup> オンボードメモリは、すべての有効なチャンネル間で共有されます。

ポストトリガサンプル数	0～レコード長
オンボードメモリの最大レコード数 <sup>26</sup>	1.5 GB の場合、4,194,304 個

**表 14.** 各レコードに割り当てられるオンボードメモリの例 (1.5 GB オンボードメモリ)

チャンネル数	サンプルあたりのバイト数	チャンネルあたりの最大レコード数	レコード長	各レコード用に割り当てられるオンボードメモリ
1	2	4,194,304	1	384
1	2	671,088	1,000	2,400
1	2	79,137	10,000	20,352
1	2	1	805,306,192	1,610,612,736
2	2	4,194,304	1	384
2	2	364,722	1,000	4,416
2	2	39,850	10,000	33,216
2	2	1	402,653,096	1,610,612,736

## メモリのサニタイズ

メモリのサニタイズについては、[ni.com/manuals](https://ni.com/manuals) から入手できる使用デバイス用の『Letter of Volatility』を参照してください。

## FPGA

FPGA モデル	Xilinx Kintex-7 XC7K410T FPGA
Xilinx Kintex-7 XC7K410T FPGA リソース	
スライスレジスタ	508,400
スライスルックアップテーブル (LUT)	254,200

<sup>26</sup> データ収集中にレコードをフェッチすると、これらの数を超える場合があります。詳細については、『NI 高速デジタイザヘルプ』を参照してください。

DSP	1,540
18 Kb ブロック RAM	1,590



**メモ** これらのリソースの一部は、デバイスを動作させ、ソフトウェアと統合するために必要なロジックによって使用されるため、ユーザからは制御できないことに注意してください。

## キャリブレーション

### 外部キャリブレーション

外部キャリブレーションには、次の利点があります。

- セルフキャリブレーション実行時に使用されるオンボード基準のゲインおよびオフセット誤差を補正します。
- タイムベース確度を検証します。
- 1 MΩ レンジを補正します。
- すべてのレンジの周波数応答を補正します。

すべてのキャリブレーション定数は、不揮発性メモリに保管されます。

### セルフキャリブレーション

セルフキャリブレーションはソフトウェアコマンドで実行可能です。キャリブレーションは、以下の側面を補正します。

- ゲイン
- オフセット
- インタリーブスプリアス
- モジュール間同期エラー

セルフキャリブレーションを行うタイミングについては、『NI 高速デジタイザヘルプ』を参照してください。

### キャリブレーション仕様

外部キャリブレーション間隔	2 年
ウォームアップ時間 <sup>27</sup>	15 分

<sup>27</sup> ウォームアップは、シャースおよびコントローラまたは PC の電源が入ったときに開始されます。一部の RIO アプリケーションでは、モジュールの消費電力が、モジュールのデフォルトイメージよりも大幅に大きくなる場合があります。このような場合、ウォームアップ時間の開始前にイメージをロードして、デバイスを構成することで、パフォーマンスを向上させることができます。指定されたウォームアップ時間の経過後にセルフキャリブレーションを実行することを推奨します。

# ソフトウェア

---

## ドライバソフトウェア

このデバイスは、NI-SCOPE 16.1 および NI LabVIEW 計測器設計ライブラリ - 再構成可能オシロスコープ用 16.1 で初めてサポートされました。NI LabVIEW 計測器設計ライブラリ - 再構成可能オシロスコープ用は IMI 準拠ドライバであり、デバイスを構成、制御、および校正することができます。NI-SCOPE は、さまざまな開発環境のアプリケーションインタフェースを提供します。

### 関連リンク

利用可能なソフトウェアのオプションの詳細については、『PXIe-5164 スタートアップガイド』を参照してください。

## アプリケーションソフトウェア

NI-SCOPE には、以下のアプリケーション開発環境用のプログラミングインタフェース、ドキュメント、サンプルが含まれています。

- LabVIEW
- LabWindows™/CVI™
- Measurement Studio
- Microsoft Visual C/C++
- .NET (C#および VB.NET)

再構成可能なオシロスコープ用 LabVIEW 計測器設計ライブラリでは、LabVIEW FPGA モジュールを使用して FPGA デバイスをカスタマイズして、アプリケーション特有の計測器デザインを作成することができます。

## 対話式ソフトフロントパネルおよび構成

NI-SCOPE ソフトフロントパネル (SFP) を使用することにより、PXIe-5164 を対話的に制御することができます。

PXIe-5164 の対話的制御は、NI-SCOPE SFP バージョン 16.1 から使用できるようになりました。NI-SCOPE SFP は NI-SCOPE メディアに含まれています。

また、NI Measurement Automation Explorer (MAX) でも、PXIe-5164 を対話的に構成およびテストできます。MAX は、NI-SCOPE および再構成可能オシロスコープ用 NI LabVIEW 計測器設計ライブラリのメディアに含まれています。

## TCIκ 仕様

---

NI の TCIκ 同期方法と NI-TCIκ ドライバを使用することにより、1 つまたは複数のシャーシ内の任意数の対応デバイスのサンプルクロックを同期させることができます。TCIκ

同期の詳細については、『NI 高速デジタイザヘルプ』の中にある『NI-TCIκ 同期ヘルプ』を参照してください。マルチシャーシシステムなど、その他の構成については、ナショナルインスツルメンツの技術サポート ([ni.com/support](https://ni.com/support)) までお問い合わせください。

## NI-TCIκ を使用したモジュール間の SMC 同期 (同一モジュールを使用)

同期仕様値は、以下の条件下において有効です。

- すべてのモジュールが 1 台の PXI Express シャーシに装着されている。
- 各モジュールのサンプルクロックが NI-TCIκ ドライバを使用して同期されている。
- 各モジュールで、すべてのパラメータが同じ値に設定されている。
- モジュールが外部のサンプルクロックを使用しないで同期されている。
- セルフキャリブレーションが完了している。



**メモ** NI-TCIκ を使用して異なる SMC 対応モジュールを同期できますが、これらの仕様は同一のモジュールを使用した場合にのみ適用されます。

スキュー <sup>28</sup>	300 ps (公称)
手動で調整後のスキュー	≤10 ps (公称)
サンプルクロック遅延/調整分解能	3.5 ps

## バスインタフェース

フォームファクタ	PXI Express (x8 Gen 2)
スロット互換性	PXI Express またはハイブリッド
DMA チャンネル	32

## 電源

+3.3 VDC	6.5 W (標準)
+12 VDC	18.5 W (標準)
合計電力	25 W (標準)
許可される最大合計電力	38.25 W (標準)

<sup>28</sup> クロックおよびアナログでの遅延の差による。手動による調整は実行されていません。試験には、最大スロット間スキュー 100 ps の PXIe-1082 シャーシを使用しています。セルフキャリブレーション実行時の±1℃以内で有効です。

# 物理特性

外形寸法	3U、1 スロット、PXI Express Gen 2 x8 モジュール 21.26 cm × 12.88 cm × 2.0 cm (8.37 in × 5.07 in × 0.787 in)
重量	460 g (16.2 oz)

# 環境

最大使用高度	4,600 m (570 mbar) (周囲温度 25°C時)
Measurement Category	II
汚染度	2

室内使用のみ。

# 動作環境

周囲温度範囲	0°C～50°C (IEC 60068-2-1 および IEC 60068-2-2 に準拠して試験済み。)
相対湿度範囲	10%～90%、結露なきこと (IEC 60068-2-56 に基づいて試験済み。)

# 保管環境

周囲温度範囲	-40°C～71°C (IEC 60068-2-1 および IEC 60068-2-2 に基づいて試験済み。 MIL-PRF-28800F Class 3 制限値の範囲内。)
相対湿度範囲	5%～95%、結露なきこと (IEC 60068-2-56 に基づいて試験済み。)

# 耐衝撃/振動

動作時衝撃	最大 30 g (半正弦波)、11 ms パルス (IEC 60068-2-27 に基づいて試験済み。 MIL-PRF-28800F Class 2 制限に適合。)
-------	--

## ランダム振動

動作時	5 Hz～500 Hz、0.3 g <sub>rms</sub> (IEC 60068-2-64 に基づいて試験済み。)
非動作時	5 Hz～500 Hz、2.4 g <sub>rms</sub> (IEC 60068-2-64 に基づいて試験済み。テストプロファイルは、MIL-PRF-28800F、Class 3 の要件を上回る。)

## 認可および準拠

### 安全性

この製品は、計測、制御、実験に使用される電気装置に関する以下の安全規格要件を満たすように設計されています。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA C22.2 No. 61010-1



**メモ** UL およびその他の安全保証については、製品ラベルまたは「[オンライン製品認証](#)」セクションを参照してください。

### 電磁両立性

この製品は、計測、制御、実験に使用される電気装置に関する以下の EMC 規格の必要条件を満たします。

- EN 61000-6-1 (IEC 61000-6-1): イミューニティ
- EN 61000-6-3 (IEC 61000-6-3): Class A エミッション
- EN 55011 (CISPR 11): Group 1、Class A エミッション
- EN 55022 (CISPR 22): Class A エミッション
- EN 55024 (CISPR 24): イミューニティ
- AS/NZS CISPR 11: Group 1、Class A エミッション
- AS/NZS CISPR 22: Class A エミッション
- FCC 47 CFR Part 15B: Class A エミッション
- ICES-001: Class A エミッション



**メモ** 米国では (FCC 47 CFR に従って)、Class A 機器は商業、軽工業、および重工業の設備内での使用を目的としています。欧州、カナダ、オーストラリア、およびニュージーランドでは (CISPR 11 に従って)、Class A 機器は重工業の設備内のみでの使用を目的としています。



**メモ** Group 1 機器とは (CISPR 11 に従って) 材料の処理または検査/分析の目的で無線周波数エネルギーを意図的に生成しない工業用、科学、または医療向け機器のことです。



**メモ** EMC 宣言および認証については、「[オンライン製品認証](#)」セクションを参照してください。

## CE 適合

この製品は、該当する EC 理事会指令による基本的要件に適合しています。

- 2014/35/EU、低電圧指令（安全性）
- 2014/30/EU、電磁両立性指令（EMC）

## オンライン製品認証

この製品のその他の適合規格については、この製品の適合宣言（DoC）をご覧ください。この製品の製品認証および適合宣言を入手するには、[ni.com/certification](https://ni.com/certification) にアクセスして型番または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

## 環境管理

ナショナルインスツルメンツは、環境に優しい製品の設計および製造に努めています。NI は、製品から特定の有害物質を除外することが、環境および NI のお客様にとって有益であると考えています。

環境に関する詳細は、[ni.com/environment](https://ni.com/environment) からアクセス可能な「環境への取り組み」ページを参照してください。このページには、ナショナルインスツルメンツが準拠する環境規制および指令、およびこのドキュメントに含まれていないその他の環境に関する情報が記載されています。

## 廃電気電子機器（WEEE）



**欧州のお客様へ** 製品寿命を過ぎたすべての NI 製品は、お住まいの地域の規定および条例に従って廃棄処分してください。お住まいの地域における NI 製品のリサイクル方法の詳細については、[ni.com/environment/weee](https://ni.com/environment/weee)（英語）を参照してください。

## 电子信息产品污染控制管理办法（中国 RoHS）



**中国客户** National Instruments 符合中国电子信息产品中限制使用某些有害物质指令（RoHS）。关于 National Instruments 中国 RoHS 合规性信息，请登录 [ni.com/environment/rohs\\_china](https://ni.com/environment/rohs_china)。（For information about China RoHS compliance, go to [ni.com/environment/rohs\\_china](https://ni.com/environment/rohs_china)。）





情報は事前の通知なしに変更されることがあります。NI の商標の詳細については、[ni.com/trademarks](http://ni.com/trademarks) の NI Trademarks and Logo Guidelines (英語) を参照してください。本書中に記載されたその他の製品名及び企業名は、それぞれの企業の商標又は商号です。NI の製品及び技術を保護する特許については、ソフトウェアで参照できる特許情報 (ヘルプ→特許)、メディアに含まれている patents.txt ファイル、又は [ni.com/patents](http://ni.com/patents) からアクセスできる National Instruments Patent Notice のうち、該当するリソースから参照してください。エンドユーザ使用許諾契約 (EULA) 及び他社製品の法的注意事項はご使用の NI 製品の Readme ファイルにあります。NI の輸出関連法規遵守に対する方針について、また必要な HTS コード、ECCN (Export Control Classification Number)、その他の輸出入に関する情報の取得方法については、「輸出関連法規の遵守に関する情報」([ni.com/legal/ja/export-compliance](http://ni.com/legal/ja/export-compliance)) を参照してください。NI は、本書に記載の情報の正確性について、一切の明示又は黙示の保証を行わず、技術的な誤りについて一切の責任を負いません。米国政府のお客様へ: 本書に含まれているデータは、民間企業の費用により作成されており、民間機関用の連邦調達規則 52.227-14 と軍事機関用の国防省連邦調達規則補足 252.227-7014 および 252.227-7015 に基づく限定権利及び制約付データ権利の条項の適用を受けます。

© 2016—2017 National Instruments. All rights reserved.

375320E-0112 2017 年 12 月 13 日