## LAB 1

1. Please draw a schematic representing the logical blocks of both shiftA and shiftB in exercise 4.

## **Ans**



คำอธิบาย: r1 คือ register ที่เรียกใช้ module shiftA จะเห็นว่าเป็นแบบ blocking การใส่ค่า จะสนใจลำดับซึ่งในที่นี้เป็นการเรียงลำดับที่ผิดทำให้ทุกค่าใน r1 มีค่าเท่ากันหมดคือ d ส่วน r2 คือ register ที่เรียกใช้ module shiftB เป็นแบบ non-blocking ซึ่งไม่สนใจลำดับการ assign ค่า ทำให้ผลลัพธ์ถูกต้องคือแต่ละ bit ใน r2 ค่อยๆ shift ทุกครั้งที่เกิดสัญญาณ clock ขาขึ้น

2. What is the different between blocking and non-blocking assignment?

## **Ans**

จากข้อ 1 blocking เป็นการ assign ค่าที่สนใจลำดับในการ assign ส่วน non-blocking นั้น ไม่สนใจลำดับการ assign ค่า จากตัวอย่างข้อ 1 ถ้าเป็น blocking ค่า q[1] จะเท่ากับ q[0] เท่ากับ d แต่ถ้าเป็น non-blocking q[0] จะเท่ากับ d ส่วน q[1] จะเท่ากับค่าเดิมของ q[0] (มีค่าเป็น 0) แล้วค่าก็จะ shift ไปเรื่อย ๆ

3. Is it possible to apply parameters to the design in exercise 4 to create shiftRegister with any number of bits? If Yes, please explain how.

## Ans

ทำได้โดยการใช้ parameter เพื่อกำหนดค่าจำนวน bit ของ register (parameter WIDTH = N) โดย N เป็นจำนวน bit ที่เราต้องการ

```
43 module shiftN(output [WIDTH-1:0] q, input clock, d); //n-bit shifter
44
45
        parameter WIDTH = 8;
         reg [WIDTH-1:0] q;
46
47
48 🖨
        always @(posedge clock) begin
             for(integer i = 0; i < WIDTH; i = i+1) begin
49 🖯
50 🖨
                if (i==0) q[0] <=d;
51 🖨
                 else q[i] \ll q[i-1];
52 🖯
             end
53 🖒
        end
54
55 ⊝ endmodule // end module - n-bit shifter
```