

Министерство образования Республики Беларусь
Учреждение образования
БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ИНФОРМАТИКИ И РАДИОЭЛЕКТРОНИКИ

Факультет компьютерных систем и сетей
Кафедра программного обеспечения информационных технологий
Дисциплина: Архитектура компьютерной техники и операционных систем

ОТЧЕТ
по лабораторной работе №1

Выполнил
студент: гр. 151003

Барановский Р.А.

Проверил:

Леванцевич В.А.

Минск 2022

1 ДВУХРАЗРЯДНЫЙ ЦИФРОВОЙ КОМПАРАТОР (№3)

Таблица 1 – Таблица истинности двухразрядного компаратора

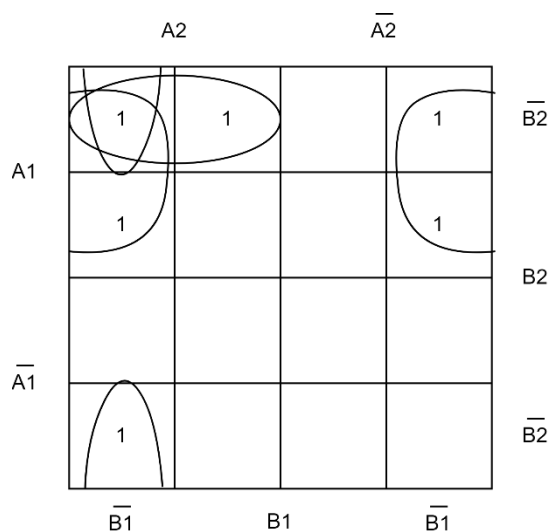
A1	A2	B1	B2	A > B	A = B	A < B
0	0	0	0	0	1	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	0	1	0
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	1	0
1	0	1	1	0	0	1
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	0	1	0

СДНФ:

$$F_{A>B} = \overline{A_1}A_2\overline{B_1}B_2 + A_1\overline{A_2}\overline{B_1}B_2 + A_1\overline{A_2}B_1\overline{B_2} + A_1A_2\overline{B_1}B_2 + A_1A_2\overline{B_1}\overline{B_2} + A_1A_2B_1\overline{B_2}$$

$$F_{A=B} = \overline{A_1}A_2\overline{B_1}B_2 + \overline{A_1}A_2\overline{B_1}\overline{B_2} + A_1\overline{A_2}B_1\overline{B_2} + A_1A_2B_1B_2$$

$$F_{A<B} = \overline{A_1}A_2\overline{B_1}B_2 + \overline{A_1}A_2B_1\overline{B_2} + \overline{A_1}A_2B_1B_2 + \overline{A_1}A_2\overline{B_1}\overline{B_2} + A_1\overline{A_2}B_1B_2 + A_1\overline{A_2}\overline{B_1}B_2$$



$$F_{A>B} = A_1\overline{B_1} + A_1A_2\overline{B_2} + A_2\overline{B_1}B_2$$

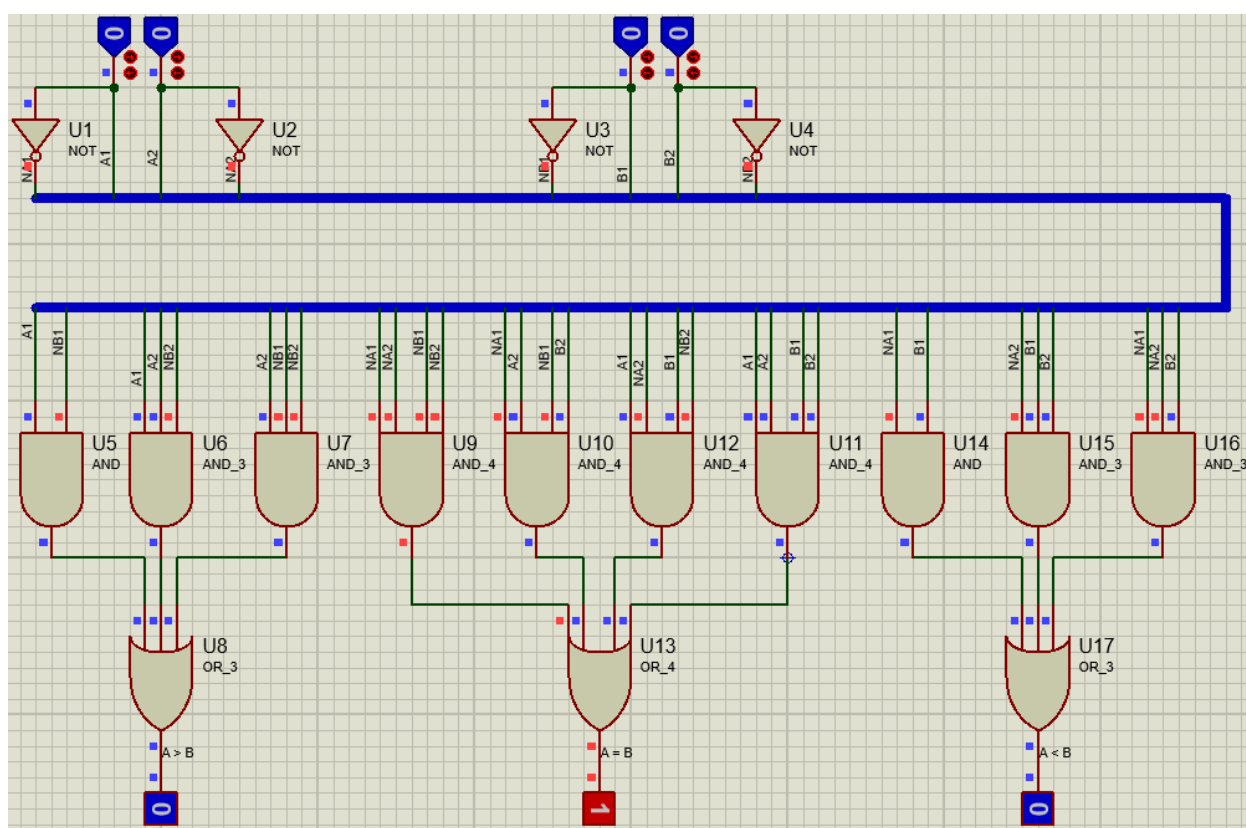
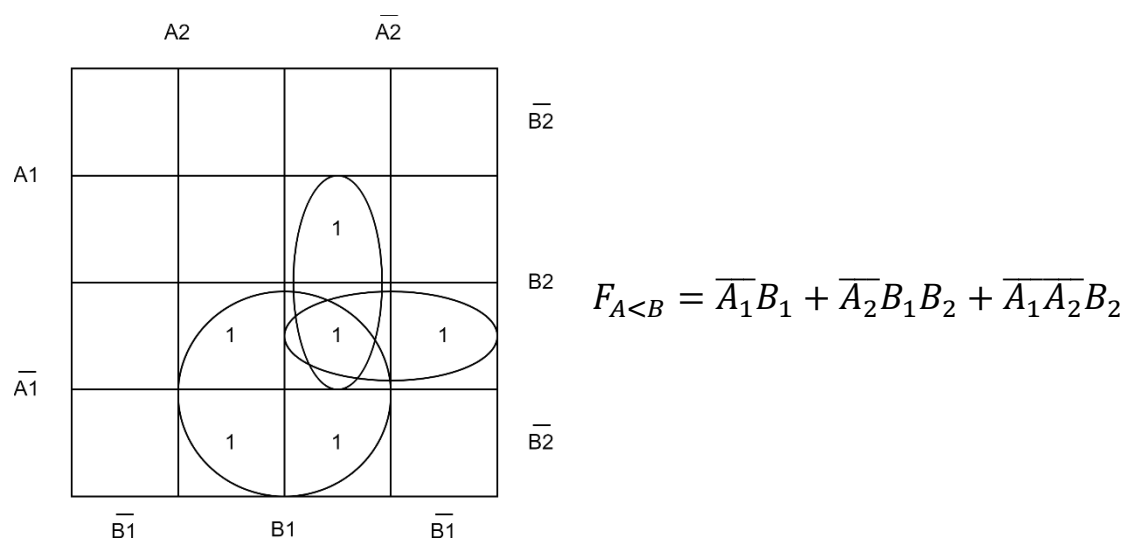


Рисунок 1 – Схема двухразрядного цифрового компаратора

2 АСИНХРОННЫЙ RS-ТРИГГЕР (№7)

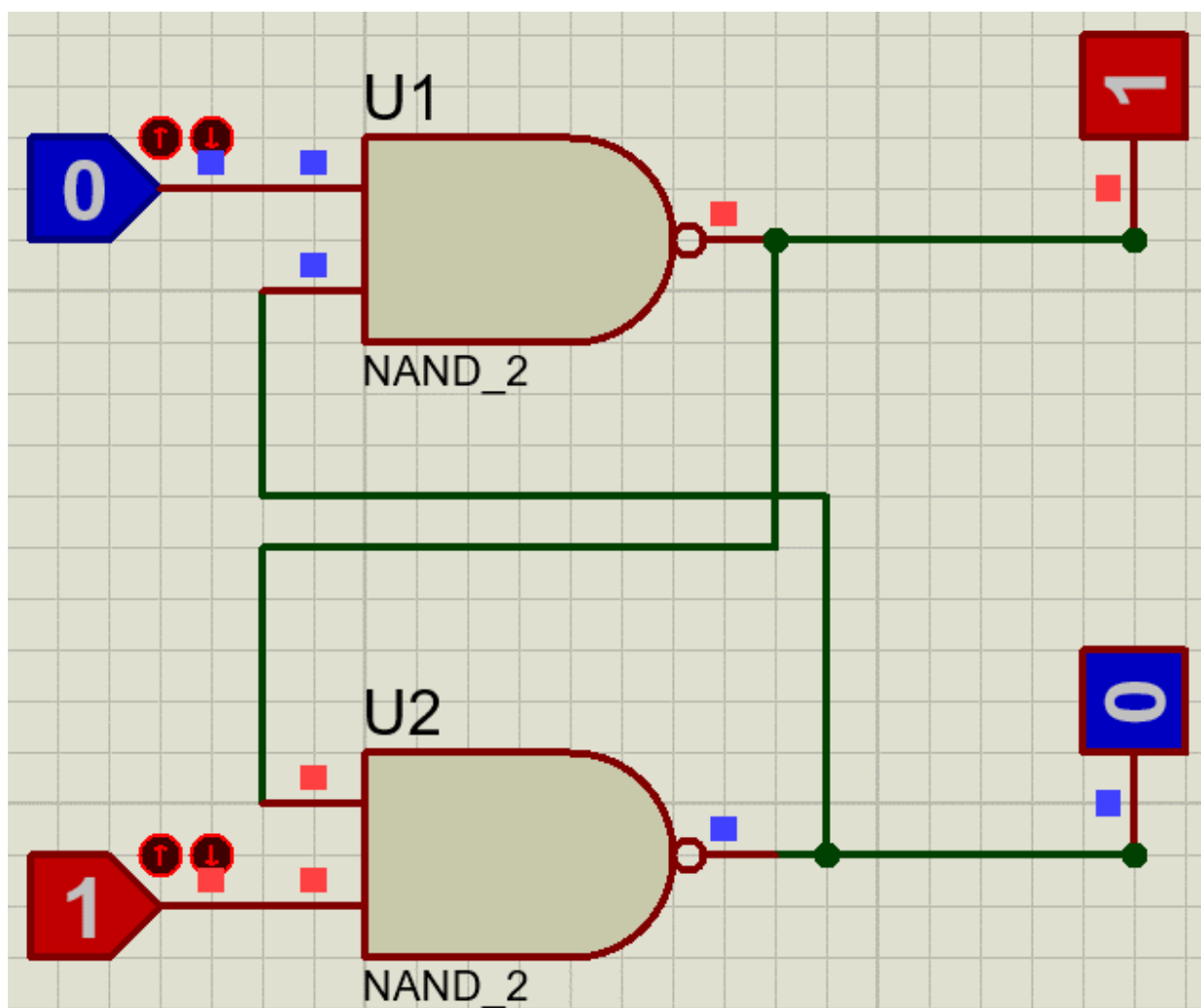


Рисунок 2 – Схема асинхронного RS-триггера

3 Т – ТРИГГЕР (№11)

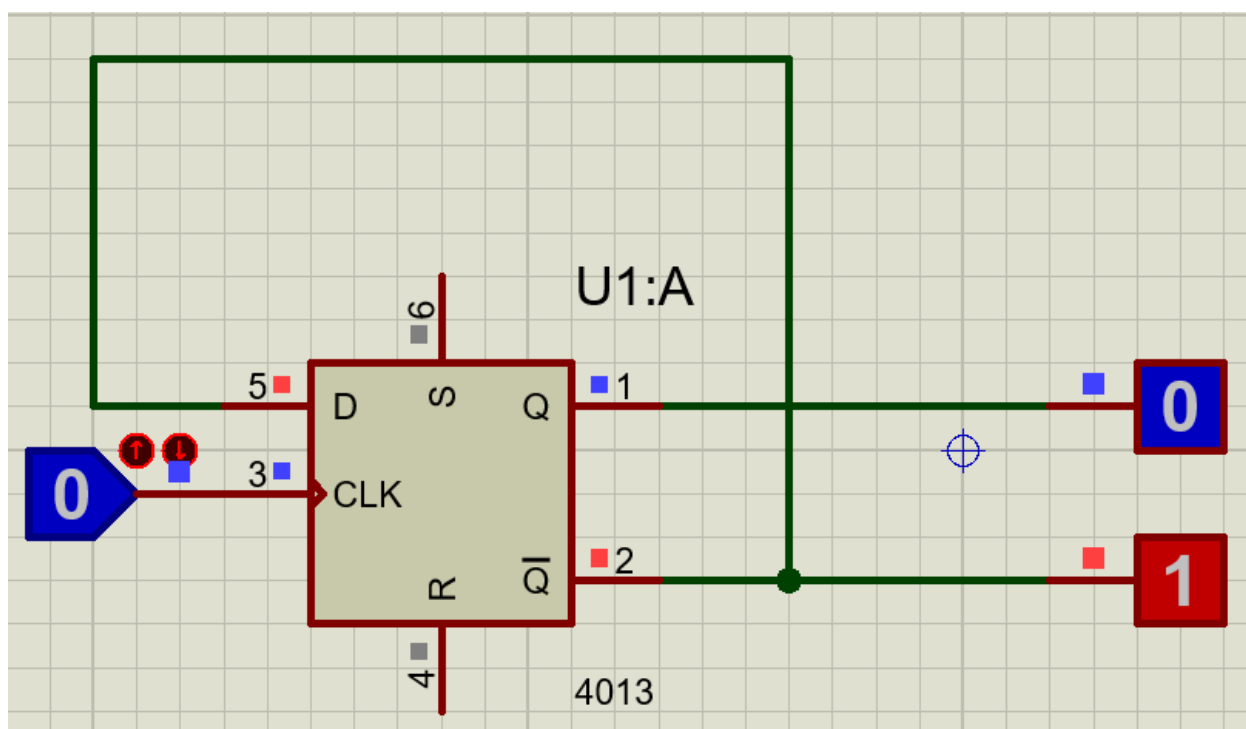


Рисунок 3 – Т-триггер

4 СУММИРУЮЩИЙ СЧЕТЧИК С КОЭФФИЦИЕНТОМ ПЕРЕСЧЕТА 16 (№15)

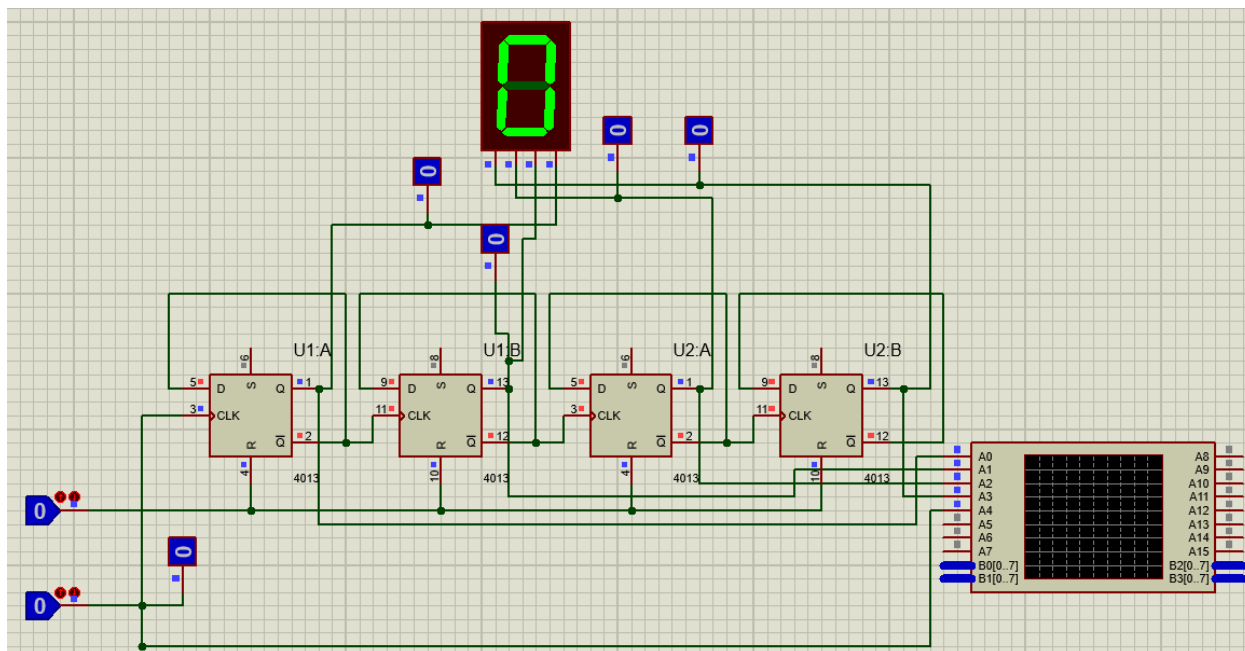


Рисунок 4 – Суммирующий счетчик с коэффициентом пересчета 16