Ejercicio 5

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	1	.0	11	12	13	1	4 1	L5	16	17	7 1	.8	19	20	21	. 2	2 :	23	24	25	5 2	26	27	28	29	3	0 3	31	32	33	3 3	4	35	36	37	38	3 3	9 4	10	41	4:	2	43	44	4	5	46	TR		7	TE	
P1	0		7 *	>1	2	3	4	5	6 7	7<																																																	╧				7		0
P2	0		15 *	>							1	2	3	<u>. </u>	4	5	6	7	<u>' </u>	8	9	10	1:	1 1	.2	13	14	15	<											\perp	\perp				\perp	\perp					\perp								\perp	\Box			22		7
Р3	0		12 *	>											\perp	\perp				\perp	\perp				\perp				\perp	1	2	3	4	1	5	6	7	8		9 :	10	11	12	<	\perp	\perp					\perp								\perp	\Box			34		22 34 38 20.2
P4	0		4 *	>																																									1	2	3	4<											\perp				38		34
P5	0		9 *	>											\perp	\perp				\perp	\perp			\perp	\perp				\perp		\perp									\perp	\perp				\perp	\perp			1		2	3	4		5	6	7		8 9) <			47		38
FCFS			Rqueue	1	2	3	4	5																																																			\perp			2	9.6		20.2
Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	1	.0	11	12	13	1	4 1	15	16	17	7 1	.8	19	20	21	. 2	2 :	23	24	25	5 2	26	27	28	29	3	0 3	31	32	33	3 3	4	35	36	37	38	3	9 4	10	41	4:	2	43	44	4	5	46	TR			TE	
P1	0		7 *	>				1	2	3	4	5	6	7<	<	\perp				\perp	\perp			\perp	\perp				\perp		\perp									\perp	\perp				\perp	\perp					\perp								\perp	\Box			11		4
P2	0		15 *	>						\perp					\perp	\perp				\perp	\perp			\perp	\perp				\perp	\perp	\perp									\perp	\perp	1	2	2	3	4	5	6	7	<u>'</u>	8	9	10	1	1	12	13	1	4 1	15<			47		32
Р3	0		12 *	>											\perp	\perp			\perp	\perp	\perp			\perp	\perp		1	2	<u> </u>	3	4	5	6	5	7	8	9	10	1	1 1	2<				\perp						\perp								\perp	\Box			32		20
P4	0		4 *	>1	2	3 4	1<								\perp	\perp			\perp	\perp	\perp			\perp	\perp				\perp	\perp	\perp								\perp	\perp	\perp				\perp						\perp								\perp	\Box			4		0
P5	0		9 *	>											\perp	1	2	3	3 .	4	5	6	7	7	8 9)<			\perp	\perp	\perp								\perp	\perp	\perp				\perp						\perp								\perp	\Box			20		11
SJF			Rqueue	1	2	3	4	5							\perp	\perp			\perp	\perp	\perp			\perp	\perp				\perp	\perp	\perp																												\perp			2	2.8		13.4
															\perp	\perp			\perp																																														
				_	$\overline{}$																_		_	_	_	$\overline{}$		_	_	_	$\overline{}$			_	_																														
Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	1	.0	11	12	13	1	4 1	15	16	17	7 1	.8	19	20				23	24	25	5 2	26	27	28	29	3	0 3	31	32	33	3 3	4 :	35	36	37	38	3	9 4	10	41	4:	2	43	44	4	5	46	TR		-	TE	
Proceso P1	Llegada 0		7 *	0 >1	-	3	3					8	9	1	.0 :	11	12	13	1	4 1	15	16	17	7 1	8	19	20 5		2		23	24	25	5 2	26	27	28	29	3	0 3	31	32	33	3	4 :	35	36	37	38	3	9 4								\perp		TR		23	TE_	16
	Llegada 0 0			0 >1 >	-	-	4			3		8	9	1	.0 :	11	12	13	3 1	4 1	15	16	17	7 1	.8	19					23 5	24			26	27	28	29	3	0 3	31	32 6			8	\Box													\perp	46 15<	TR		-	<u>TE</u>	16 32
P1	0		7 *	 	-	-	4					1	2		3	4	12	13	3 1	4 1	15	16	17	7 1	.8	19						5	25			27	28	29	3	0 3	31				\perp	\Box		10											\perp		TR		23	<u>TE</u>	32 28
P1 P2	0		7 * 15 *	 	-	-	4					1				4	12			3 4		16	17	7 1	.8	19											28	29	3	0 3	31				\perp	\Box													\perp		TR		23 47	<u>TE</u>	32 28 11
P1 P2 P3	0		7 * 15 *	> >	-	-	4					1				4						16				19											5				8				\perp	\Box													\perp		TR		23 47 40	<u>TE</u> —— ——	32 28
P1 P2 P3 P4	0 0 0		7 * 15 * 12 * 4 *	> > >	-	-	4					1				4																													\perp	\Box					2<								\perp		TR		23 47 40 15		32 28 11
P1 P2 P3 P4 P5	0 0 0		7 * 15 * 12 * 4 *	> > >	-	-	4					1				4																													\perp	\Box					2<								\perp		TR		23 47 40 15 41		32 28 11 32
P1 P2 P3 P4 P5	0 0 0		7 * 15 * 12 * 4 *	> > >	2	-	4	1				1 8	2			4	1	2		3 4	<	1		2		4	5	6	7<		5	5	6	5		8	5	6		7	8	6	7	7	8	9	9	10	11	. 12	9	<	10	1:	1	12	13	1	4 1	15<	TR	3.	23 47 40 15 41 3.2		32 28 11 32
P1 P2 P3 P4 P5 RR Q=4 TI	0 0 0 0		7 * 15 * 12 * 4 * 9 *	> > >	1	3	4	1	2	3		1	2		3	4	1	2		3 4	<	1		2	3	4	5	21	7<	2 2	5	5	6	5	7	8	5	6		7	8	6	7	7	8	9	9	10	11	. 12	9	<	10	1:	1	12	13	1	4 1	15<		3.	23 47 40 15 41 3.2		32 28 11 32 23.8
P1 P2 P3 P4 P5 RR Q=4 TI	0 0 0 0	CPU	7 * 15 * 12 * 4 * 9 * Prioridad	> > > > > > > > > > > > > > > > > > > >	1	2	3 4	1 4	5	6	7	1	2		3	4	1	2		3 4	<	1		2	3	4	20	21	2	22 :	5	5	25	5 2	7	8	5	6		7	8	6	7	7	8	9	9	37	38	3 3	9	<	10	1:	1	12	13	1	.4 1	15<		3.	23 47 40 15 41 3.2		32 28 11 32 23.8
P1 P2 P3 P4 P5 RR Q=4 TI Proceso P1 P2	0 0 0 0	CPU	7 * 15 * 12 * 4 * 9 * Prioridad 7 *	> > > > > > > > > > > > > > > > > > > >	1	2	3 4	1 4	5	6	7	1	2) 1	3	4	1	2		3 4	<	1		2	3	4	20	21	2	22 :	5	24	25	5 2	7	8	5	29	3	7	8	6	7	7	8	9	9	10	38	3 3	9	<	10	4.	2	12	13	1	.4 1	15< 46		3.	23 47 40 15 41 3.2		32 28 11 32 23.8
P1 P2 P3 P4 P5 RR Q=4 TI Proceso P1 P2 P3	0 0 0 0 0 Llegada 0	CPU	7 * 15 * 12 * 4 * 9 * Prioridad 7 * 15 *	> > > > > > > > > > > > > > > > > > > >	1	2	3 4	1 4	5	6	7	1	9) 1	3	4	1 12	13	3 1	3 4	<	1		2	3	4	20	21	2	22 :	5	24	25	5 2	7	8	5 28	29	3	7	8	6	7	7	8	9	9	37	38	3 3	9	<	10	4.	2	12	13	1	.4 1	15< 46		3	23 47 40 15 41 3.2 7 23 47 43		32 28 11 32 23.8 16 32 31
P1 P2 P3 P4 P5 RR Q=4 TI Proceso P1 P2 P3 P4	0 0 0 0 0 Llegada 0	CPU	7 * 15 * 12 * 4 * 9 * Prioridad 7 * 15 * 12 * 4 *	> > > > > > > > > > > > > > > > > > > >	1	2	3 4	1 4	5	6	7	1	9) 1	3	4	1 12	13	3 1	3 4	<	1 16	17	7 1	3	4 19	20	21	2	22 :	5	24	25	5 2	7	8	5 28	29	3	7 0 3	8	32	333	3 3	8	9	9	37	38	3 3	9	<	10	4.	2	43	13	1	.4 1	15< 46		3	23 47 40 15 41 3.2 16 16 16 17 17 17 18 16 17 17 18 18 18 18 18 18	TE	32 28 11 32 23.8 16 32 31 12
P1 P2 P3 P4 P5 RR Q=4 TI Proceso P1 P2 P3	0 0 0 0 0 0 Llegada 0 0	CPU	7 * 15 * 12 * 4 * 9 * Prioridad 7 * 15 *	0 >1 >	1	2	3 4	1 4	5	6	7	1	9) 1	3	4	1 12	13	3 1	3 4	<	1	17	7 1	3	4	20	21	2	22 :	5	24	25	5 2	7	8	5 28	29	3	7 0 3	8	32	333	3 3	8	9	9	37	38	3 3	9	<	10	4.	2	43	13	1	.4 1	15< 46		3	23 47 40 15 41 3.2 7 23 47 43	TE	32 28 11 32 23.8 16 32 31

Ejercicio 6

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	*	>1	2	3	4<																		4	0
P2	2	6	*			>		1	2	3	4	5	6<												8	2
Р3	3	4	*				>							1	2	3	4<								11	7
P4	6	5	*							>								1	2	3	4	5<			13	8
P5	8	2	*									>											1	2<	13	11
FCFS			Rqueue	1	2	3	4	5																	9.8	5.6
Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	*	>1	2	3	4<																		4	0
P2	2	6	*			>													1	2	3	4	5	6<	19	13
Р3	3		*				>	1	2	3	4<														5	1
P4	6	5	*							>				1	2	3	4	5<							9	4
P5	8	2	*									>1	2<												2	0
SJF			Rqueue	1	2	3	4	5																	7.8	3.6
Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
	Lichada	Ci U	THOTIGGG																							
P1	0	4		>1	2	3		4<																	7	3
					2	3 >	1	4<		2			3				4				5		6<		7 18	3 12
P1 P2 P3	0	4	*		2		1 >	4<	1	2		2	3			3	4			4<	5		6<			
P1 P2 P3 P4	0 2 3 6	4 6 4 5	* * * *		2			4<	1	>	1	2	3	2		3	4	3		4<	5	4	6<	5<	18	12
P1 P2 P3 P4 P5	0 2 3 6 8	4 6 4	* * * *	>1		>	>	4<	1	>		>			1			3	2<	4<	5		6<	5<	18 12 15 8	12 8 10 6
P1 P2 P3 P4	0 2 3 6 8	4 6 4 5	* * * *				>	4<	1				3	2	1 4	3	4	3		4<	5	4 2	6<	5<	18 12 15	12 8 10
P1 P2 P3 P4 P5 RR Q=1 TV	0 2 3 6 8	4 6 4 5	* * * *	>1		>	> 1,3		1	>	2	> 4,5	3	2		5	3	2	2< 4			2	4		18 12 15 8	12 8 10 6
P1 P2 P3 P4 P5 RR Q=1 TV	0 2 3 6 8	4 6 4 5	* * * *	>1 1 0	1	> 1,2	> 1,3		1 5	>		> 4,5		2	4	5	3		2<	16	17			5<	18 12 15 8	12 8 10 6 7.8
P1 P2 P3 P4 P5 RR Q=1 TV Proceso P1	0 2 3 6 8 /	4 6 4 5 2 CPU	* * * Rqueue Prioridad *	>1	1	> 1,2	> 1,3	2	5	> 4,3	2	> 4,5	3	2	4	5	3	2	2< 4			2	4		18 12 15 8 12 TR 4	12 8 10 6 7.8 TE 0
P1 P2 P3 P4 P5 RR Q=1 TV Proceso P1 P2	0 2 3 6 8 / Llegada 0 2	4 6 4 5 2 CPU 4	* * * Rqueue Prioridad *	>1 1 0	1	> 1,2	> 1,3	2		> 4 ,3	2	> 4,5	3	10	11	5	3	2	2< 4			2	4		18 12 15 8 12 TR 4 8	12 8 10 6 7.8 TE 0 2
P1 P2 P3 P4 P5 RR Q=1 TV Proceso P1 P2 P3	0 2 3 6 8 / Llegada 0 2	4 6 4 CPU 4 6 4	* * * Rqueue Prioridad * *	>1 1 0	1	> 1,2 2 3	> 1,3	2	5	> 4,3	2	> 4,5	3	2	4	5	3	2	2< 4	16	17	18	4		18 12 15 8 12 TR 4 8 11	12 8 10 6 7.8 TE 0 2 7
P1 P2 P3 P4 P5 RR Q=1 TV Proceso P1 P2 P3 P4	0 2 3 6 8 / Llegada 0 2 3 6	4 6 4 6 4 5	* * * Rqueue Prioridad * *	>1 1 0	1	> 1,2 2 3	> 1,3 3 4<	2	5	> 4,3	2	> 4,5	3	10	11	5	3	2	2< 4		17	2	19	20	18 12 15 8 12 TR 4 8 11 13	12 8 10 6 7.8 TE 0 2 7 8
P1 P2 P3 P4 P5 RR Q=1 TV Proceso P1 P2 P3 P4 P5	0 2 3 6 8 / Llegada 0 2 3 6	4 6 4 6 4 5	* * * * Rqueue Prioridad * * *	3 1 0 >1	1 2	2 3 >	> 1,3 3 4<	4	5	> 4,3 6	2	> 4,5	3	10	11	5	3	14	2< 4 15	16	17	18	19		18 12 15 8 12 TR 4 8 11 13 13	12 8 10 6 7.8 TE 0 2 7 8 11
P1 P2 P3 P4 P5 RR Q=1 TV Proceso P1 P2 P3 P4	0 2 3 6 8 / Llegada 0 2 3 6	4 6 4 6 4 5	* * * Rqueue Prioridad * *	>1 1 0	1	> 1,2 2 3	> 1,3 3 4<	2	5	> 4,3 6	2	> 4,5 8	3	10	11	5	3	14	2< 4 15	16	17	18	19	20	18 12 15 8 12 TR 4 8 11 13	12 8 10 6 7.8 TE 0 2 7 8

Ejercicio 7

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	*	>1	2	3	4<																		4	0
P2	2	6	*			>													1	2	3	4	5	6<	19	13
Р3	3	4	*				>	1	2	3	4<														5	1
P4	6	5	*							>				1	2	3	4	5<							9	4
P5	8	2	*									>1	2<												2	0
SRTF			Rqueue	1	2	3	4	5													·				7.8	3.6

Ejercicio 8

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	3	>1	2	3	4<																		4	0
P2	2	6	4			>													1	2	3	4	5	6<	19	13
Р3	3	4	2				^	1	2	3	4<														5	1
P4	6	5	1							^		1	2	3	4	5<									7	2
P5	8	2	2									>					1	2<							7	5
Prioridade	es- No apro	piativo																							8.4	4.2

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	3	>1	2	3												4<							15	11
P2	2	6	4			>													1	2	3	4	5	6<	19	13
Р3	3	4	2				>1	2	3						4<										9	5
P4	6	5	1							>1	2	3	4	5<											5	0
P5	8	2	2									>				1	2<								6	4
Prioridade	es- Apropia	tivo																							10.8	6.6

Ejercicio 10a

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	TR	TE
P1	0	4	*	>1	2	1			3	4<																7	3
P2	2	6	*			>1	2	3	1						4	5	1	2		6<						15	9
Р3	3	4	*				>				1	2	3	4<												8	4

	Job	I/O (rec,ins,dur)
	1	(R1,2,1)
	2	(R2,3,1)(R2,5,2)
	4	(R3,1,2)(R3,3,1)

P4	6	5	*					>				1	1	2		2	3	1	4	5<	16	11
P5	8	2	*						>				1	2<							8	6
FCFS			Rqueue	1	2	1,3		2,4	5					2	4				4		10.8	6.6

Proceso	Llegada	СРИ	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	*	>1	2	1		3	4<																6	2
P2	2	6	*			>1	2					3	1					4	5	1	2	6<			17	11
Р3	3	4	*				>			1	2			3	4<										9	5
P4	6	5	*							>			1	1	2					2	3	1	4	5<	15	10
P5	8	2	*									>				1	2<								6	4
RR Q=2 TV	/		Rqueue	1		2	1,3	2		4		3,5		2		4						2	4		10.6	6.4

Ejercicio 10b

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	*	>1	2	1	2	3			3	1	2			4<									13	9
P2	2	6	*			>1	2	3	1	2			4	5	6<										10	4
Р3	3	4	*				>		1	2	1	2	3						3	4<					14	10
P4	6	5	*							>		1		1	2						2	3	4	5<	15	10
P5	8	2	*									>					1	2<							7	5
FCFS			Rqueue	1		2	3		1	4	2	5		1,3		4									11.8	7.6

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	*	>1	2	1	2	3			3	1	2				4<								14	10
P2	2	6	*			>1	2			3			1	2				4	5			6<			17	11
Р3	3	4	*				>	1	2	1	2	3			3	4<									10	6
P4	6	5	*							>		1		1	2					2	3		4	5<	15	10
P5	8	2	*					·			·	>	1	2<											3	1
RR Q=2 T\	1		Rqueue	1		2	3	2	1	4	·	5	3	1	2	4			2		4				11.8	7.6

Ejercicio 12b

				_																									
Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	TR	TE	1

Job	I/O (rec,ins,dur)
1	(R1,2,3)(R1,3,2)
2	(R2,3,2)
2	(D2 2 2)

R1 R2

(R2,3,2) (R2,2,3)(R1,1,2)

I/O (rec,ins,dur)

P1	0	4	*	>1	2	1		3	4<																			10	6
P2	2	6	*			>1	2			3	1		4	5	1	2	6<											17	11
Р3	3	4	*				>				1	2			3	4<												9	5
P4	6	5	*							^								1	1	2	2	3	1		5	6		15	10
P5	8	2	*									^							1	2			3	4			5	10	8
VRR Q=2 1	ΓV		Rqueue	1		2	3	2		4		5						2		4								12.2	8
			Aqueue						1				1,3		2,4														

R	
R	
R	

1	(R1,2,1)
2	(R2,3,1)(R2,5,2)
4	(R3,1,2)(R3,3,1)

Ejercicio 16a

Job	Llegada	CPU	I/O (rec,ins,dur)	Prioridad	0	1	2	3	4	5	6	7 8	8 9	10	11	12	13	14	15	16	17 1	.8 19	9 20	21	22	23	24	25	26	27	28	29	30	31	TR	TE
1	0	9	(R1,4,2)(R2,6,3)(R1,8,3)	1	>1	2	3	4	1	2			5	5 (5 1	. 2	3	7	8	1	2	3		9<											22	13
2	1	5	(R3,3,2)(R3,4,2)	2		>			1	2	3	1 :	2							4	1	2			5<										22	17
3	2	5	(R1,4,1)	3			>																				1	2	3			4	1 5	<	30	25
4	3	7	(R2,1,2)(R2,5,3)	2				>							1			1	2			2	3 4	ļ		5	1	2	3	6	7<				26	19
5	5	5	(R1,2,3)(R3,4,3)	1					>			1 :	2 1		2 3	3	4	1	2	3	5<														13	8
				Rqueue																															22.0	16.4
•				R1Queue					1				5	;																						
				R2Queue											1	4																				
	3 colas de	procesos li	stos según 3 prioridades	R3Queue								2						5			2															
	Cada cola	de proceso	s listo>Round Robin con Q=3 TV	P1Queue	1				1	5 5,	1	1				5		1			5		1													
	Cada co	ola de dispo	sitivo>FCFS	P2Queue		2		4					2	2						4			2	4				T	T	4						
	Priorida	ades para ad	dministrar entre colas	P3Queue			3																					T	T	3						

Eiercicio 16b

Job	Llegada	CPU	I/O (rec,ins,dur)	Prioridad	0	1	2	3	4	5 (6 7	8	9	10	11	12	13	14	15	16	L7 :	18 1	.9 2	0 2:	1 22	23	24	25	26	27	28	29	30	31	TR	TE
1	0	9	(R1,4,2)(R2,6,3)(R1,8,3)	1	>1	2	3	4	1	2	5	6	1	2	3	7	8	1	2	3 9	<															
2	1	5	(R3,3,2)(R3,4,2)	2		>			1									2				3	1	2	4	1	2	5<								
3	2	5	(R1,4,1)	3			>																			1	2				3	4	1	5		
4	3	7	(R2,1,2)(R2,5,3)	2				>					1			1	2			2			3	4 !	5 1	. 2	3		6	7<						
5	5	5	(R1,2,3)(R3,4,3)	1					>1	. 7	2 1	2	3	3	4	1	2	3	5<																	
				Rqueue																																
	-			R1Queue					1		5							1																		

3 colas de procesos listos según 3 prioridades Cada cola de procesos listo-->Round Robin con Q=3 TV Cada cola de dispositivo-->FCFS Prioridades para administrar entre colas

R2Queue									1	4										4						
R3Queue												5						2								
P1Queue	1				1	1,5	1		5	5	1			5		1										
P2Queue		2		4		2							4		2		4		2		2,4					
P3Queue			3																							

Fiercicio 17a

Ejercicio .	17 a																																				
Job	Llegada	CPU	I/O (rec,ins,dur)	Prioridad	0	1	2	3	4	5	6	7	8	9	10 13	12	13	14	15	16	17	18	19	20	21	22	23 2	24 2	5 2	26 2	27 2	28 2	29 3	30 3	1	TR	TE
1	0	9	(R1,4,2)(R2,6,3)(R1,8,3)	1	>1	2	3	4	1	2				5	6	L 2	3	3				7	8	1	2	3			9	<							
2	1	5	(R3,3,2)(R3,4,2)	2		>			1	2	3	1	2						4	1	2						5<										
3	2	5	(R1,4,1)	3			>									1	. 2	2 3										4	1		5	<					
4	3	7	(R2,1,2)(R2,5,3)	2				>										1	2					2	3	4					5	1	2	3	6 7<		
5	5	5	(R1,2,3)(R3,4,3)	1					>			1	2	1	2 3	3				3	4	1	2	3				5<									
				Rqueue																																	
-				R1Queue					1					5																							
				R2Queue												4																					
	3 colas de	procesos lis	stos según 3 prioridades	R3Queue								2						5			2																
	Cada cola	de proceso	s listo>Round Robin con Q=3 TV	P1Queue	1			1		5 1,	4			3		2,5		1			5				2,3,5		1										
	Cada co	ola de dispos	sitivo>FCFS	P2Queue		2		4		3				2						4		2,3					4										
	Priorida	ades para ac	dministrar entre colas	P3Queue			3												3																		

Eiercicio 17b

Envejecimiento de 4 unidades

Ljercicio	17.0				_	_															_			_							—							
Job	Llegada	CPU	I/O (rec,ins,dur)	Prioridad	0) 1	2	3	4	5	6	7	8	9	10	11	12	13	14	15 1	.6 :	17 :	18 1	19	20	21	22	23	24 2	5 2	6 27	7 28	3 29	30	31		TR	TE
1	0	9	(R1,4,2)(R2,6,3)(R1,8,3)	1	>1	2	3	4	1	2		5	6	1	2	3						7	8	1	2	3		9	 									<u> </u>
2	1	5	(R3,3,2)(R3,4,2)	2		>			1						2	3	1	2						4	1	2				5<								
3	2	5	(R1,4,1)	3			>										1	2	3											4	1	5<						
4	3	7	(R2,1,2)(R2,5,3)	2				^						1			1	2							2	3	4				Ē	5	1 2	3	6	7<		
5	5	5	(R1,2,3)(R3,4,3)	1						>1	2	1	2	3						3	4	1	2	3			5	i <										
				Rqueue																																		
•	-			R1Queue					1			5																			3							
				R2Queue										1	4		4							1									4					

3 colas de procesos listos según 3 prioridades Cada cola de procesos listo-->Round Robin con Q=3 TV Cada cola de dispositivo-->FCFS Prioridades para administrar entre colas

R3Queue										2			5			2								
P1Queue	1				5	1	. 4	1 /	3,5	1				2,4		5	1	3						
P2Queue		2		4	2	3					2,4				3		2	4						
P3Queue			3									3								3				

Ejercicio 25a

Proceso	Llegada	CPU	Afinidad	0	1	2	3	4	5	6	7	8	g	10	11	12	13	14	15	16	17	18	19	20		TR	TE
1100030	Licgada				 					-		-		10		12	13	17	13	10	1	10	13	20	-	111	16
1	0	4	CPU0	>1	2	3	4<																			4	0
2	2	6	CPU0			>		1	2	3	4	5	6<													8	2
3	3	4	CPU1				>1	2	3	4<																4	0
4	6	5	CPU1							>	1	2	3	4	5<											6	1
5	8	2	CPU0									^		1	2<											4	2
FCFS			Rqueue	1		2	3			4		5														5.2	1

Ejercicio 25b

Proceso	Llegada	CPU	Afinidad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
1	0	4	CPU0	>1	2	3	4<																		4	0
2	2	6	CPU0			>1	2	3	4	5	6<														6	0
3	3	4	CPU1				>	1	2	3	4<														5	1
4	6	5	CPU1							^		1	2	3	4	5<									7	2
5	8	2	CPU0									>1	2<												2	0
FCFS			Rqueue	1		2	3			4		5													4.8	0.6