

Ejercicio 5

[illegible][illegible][illegible][illegible]

Ejercicio 6

[illegible][illegible]

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20		TR	TE
P1	0	4	*	>1	2	3		4<																		7	3
P2	2	6	*			>	1			2			3				4				5		6<			18	12
P3	3	4	*				>		1			2				3				4<						12	8
P4	6	5	*							>	1			2				3				4		5<		15	10
P5	8	2	*									>			1				2<							8	6
RR Q=1 TV			Rqueue	1	1	1,2	1,3	2		4,3	2	4,5	3	2	4	5	3	2	4			2	4			12	7.8

[illegible]

Ejercicio 7

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20		TR	TE
P1	0	4	*	>1	2	3	4<																			4	0
P2	2	6	*			>													1	2	3	4	5	6<		19	13
P3	3	4	*				>	1	2	3	4<															5	1
P4	6	5	*							>				1	2	3	4	5<								9	4
P5	8	2	*									>1	2<													2	0
SRTF			Rqueue	1	2	3	4	5																		7.8	3.6

Ejercicio 8

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20		TR	TE
P1	0	4	3	>1	2	3	4<																			4	0
P2	2	6	4			>													1	2	3	4	5	6<		19	13
P3	3	4	2				>	1	2	3	4<															5	1
P4	6	5	1							>		1	2	3	4	5<										7	2
P5	8	2	2									>					1	2<								7	5
Prioridades- No apropiativo																										8.4	4.2

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20		TR	TE
P1	0	4	3	>1	2	3												4<								15	11
P2	2	6	4			>													1	2	3	4	5	6<		19	13
P3	3	4	2				>1	2	3						4<											9	5
P4	6	5	1							>1	2	3	4	5<												5	0
P5	8	2	2									>				1	2<									6	4
Prioridades- Apropiativo																										10.8	6.6

Ejercicio 10a

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	TR	TE
P1	0	4	*	>1	2	1			3	4<																7	3
P2	2	6	*			>1	2	3	1						4	5	1	2		6<						15	9
P3	3	4	*				>				1	2	3	4<												8	4

R1
R2
R3

Job	I/O (rec,ins,dur)
1	(R1,2,1)
2	(R2,3,1)(R2,5,2)
4	(R3,1,2)(R3,3,1)

P4	6	5	*							>						1	1	2		2	3	1	4	5<	16	11
P5	8	2	*								>						1	2<							8	6
FCFS			Rqueue	1		2	1,3			2,4		5						2	4				4		10.8	6.6

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20		TR	TE
P1	0	4	*	>1	2	1		3	4<																	6	2
P2	2	6	*			>1	2					3	1					4	5	1	2	6<				17	11
P3	3	4	*				>			1	2			3	4<											9	5
P4	6	5	*							>			1	1	2					2	3	1	4	5<		15	10
P5	8	2	*								>					1	2<									6	4
RR Q=2 TV			Rqueue	1		2	1,3	2		4		3,5		2		4						2	4			10.6	6.4

Ejercicio 10b

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20		TR	TE
P1	0	4	*	>1	2	1	2	3			3	1	2			4<										13	9
P2	2	6	*			>1	2	3	1	2			4	5	6<											10	4
P3	3	4	*				>		1	2	1	2	3						3	4<						14	10
P4	6	5	*							>		1		1	2						2	3	4	5<		15	10
P5	8	2	*								>						1	2<								7	5
FCFS			Rqueue	1		2	3		1	4	2	5		1,3		4										11.8	7.6

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20		TR	TE
P1	0	4	*	>1	2	1	2	3			3	1	2				4<									14	10
P2	2	6	*			>1	2			3			1	2				4	5			6<				17	11
P3	3	4	*				>	1	2	1	2	3			3	4<										10	6
P4	6	5	*							>		1		1	2					2	3		4	5<		15	10
P5	8	2	*								>		1	2<												3	1
RR Q=2 TV			Rqueue	1		2	3	2	1	4		5	3	1	2	4			2		4					11.8	7.6

Ejercicio 12b

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22		TR	TE
---------	---------	-----	-----------	---	---	---	---	---	---	---	---	---	---	----	----	----	----	----	----	----	----	----	----	----	----	----	--	----	----

Job	I/O (rec,ins,dur)
-----	-------------------

R1
R2

Job	I/O (rec,ins,dur)
1	(R1,2,3)(R1,3,2)
2	(R2,3,2)
3	(R2,2,3)
4	(R1,1,2)

3 colas de procesos listos según 3 prioridades Cada cola de procesos listo-->Round Robin con Q=3 TV Cada cola de dispositivo-->FCFS Prioridades para administrar entre colas	R2Queue										1	4										4												
	R3Queue													5						2														
	P1Queue	1				1	1,5	1			5	5	1			5		1																
	P2Queue		2		4		2								4		2		4			2			2,4									
	P3Queue			3																														

Ejercicio 17a

Job	Llegada	CPU	I/O (rec,ins,dur)	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	TR	TE		
1	0	9	(R1,4,2)(R2,6,3)(R1,8,3)	1	>1	2	3	4	1	2				5	6	1	2	3					7	8	1	2	3				9<									
2	1	5	(R3,3,2)(R3,4,2)	2		>			1	2	3	1	2							4	1	2						5<												
3	2	5	(R1,4,1)	3			>										1	2	3									4	1			5<								
4	3	7	(R2,1,2)(R2,5,3)	2				>								1			1	2					2	3	4					5	1	2	3	6	7<			
5	5	5	(R1,2,3)(R3,4,3)	1						>		1	2	1	2	3					3	4	1	2	3				5<											
3 colas de procesos listos según 3 prioridades Cada cola de procesos listo-->Round Robin con Q=3 TV Cada cola de dispositivo-->FCFS Prioridades para administrar entre colas Envejecimiento de 4 unidades				Rqueue																																				
				R1Queue					1						5																									
				R2Queue													1	4																						
				R3Queue									2								5			2																
				P1Queue	1			1		5	1,4				3			2,5		1			5					2,3,5	1											
				P2Queue		2		4		3					2								4		2,3					4										
				P3Queue			3																3																	

R1

R2

R3

R1
R2
R3

Ejercicio 17b

Job	Llegada	CPU	I/O (rec,ins,dur)	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31		TR	TE
1	0	9	(R1,4,2)(R2,6,3)(R1,8,3)	1	>1	2	3	4	1	2		5	6	1	2	3						7	8	1	2	3			9<										
2	1	5	(R3,3,2)(R3,4,2)	2		>			1						2	3	1	2						4	1	2					5<								
3	2	5	(R1,4,1)	3			>										1	2	3										4	1			5<						
4	3	7	(R2,1,2)(R2,5,3)	2				>					1				1	2							2	3	4					5	1	2	3	6	7<		
5	5	5	(R1,2,3)(R3,4,3)	1						>1	2	1	2	3						3	4	1	2	3				5<											
				Rqueue																																			
				R1Queue					1			5																			3								
				R2Queue										1	4		4							1									4						

R1

R2

R3

R1
R2
R3

Prioridades para administrar entre colas

[illegible][illegible][illegible]