

《FPGA 应用开发和仿真》第一版第一次印刷勘误（20201022）

勘误说明：一方面，原稿我非常尽力地想做到无误，但也难免笔误；另一方面，从原稿到印刷出书，出版社和印刷厂的编辑们还要重新编辑很多内容（特别是图和表），也难免会有疏漏。请大家谅解！

| 位置 | 原文 | 修正 | | | | | | | | |
|---------------------|-----------------------------------|--|---|---|---|---|---|---|---|---|
| P27, 图 1-66 | “A[3:0]” | “A[3:2]” | | | | | | | | |
| P31, 图 1-77 | 下方 “1 0 0” | “0 1 1” | | | | | | | | |
| P50, 表 1-31 | 类型一列中，括号内的英文全称印刷错乱，请忽略。 | | | | | | | | | |
| P52, 图 1-150 | 最左侧三态门输出引脚 | 应增加代表取反的小圆圈 | | | | | | | | |
| P53, 图 1-154 | 左侧数据不对齐 | <table><tr><td>6</td><td>7</td><td>8</td><td>9</td><td>a</td><td>b</td><td>c</td><td>d</td></tr></table> | 6 | 7 | 8 | 9 | a | b | c | d |
| 6 | 7 | 8 | 9 | a | b | c | d | | | |
| P68, 中间的语法规则 | 第一对方括号不应加粗 | | | | | | | | | |
| P82, “后两种……”一段 | “但任何数组或数组中……” | “对任何数组或数组中……” | | | | | | | | |
| P125, 代码 3-12 第 5 行 | “forever clk = ~clk;” | “forever #2.5 clk = ~clk;” | | | | | | | | |
| P129, 第 4 行 | “相当于线性差值” | “相当于线性插值” | | | | | | | | |
| P138, 倒数第 4 行 | “但图 4-6 所示电路” | “但图 4-5 所示电路” | | | | | | | | |
| P162, 图 4-31 | 部分表达低电平的细线错印成了粗线，表达高电平的粗线错印成了细线 | | | | | | | | | |
| P163, 表 4-3 | “不同形式下的占空比计算” | “不同形式下的各相占空比计算” | | | | | | | | |
| P168, 第 2 自然段第 3 行 | “由第 34 行开始的” | “由第 43 行开始的” | | | | | | | | |
| P177, 图 4-41 | 左下方数值比较器中 “LT”>=” | “LT”<” | | | | | | | | |
| P186, 第 1 行 | “不但不快” | “不大不快” | | | | | | | | |
| P194, 图 5-21 | 左侧 “txd” | “rxd” | | | | | | | | |
| P197, 倒数第二自然段 | “最高可达” | “一般可达” | | | | | | | | |
| P203, 图 5-30 | 标签与波形未对齐，最下方 4 个波形对应的标签为两行，请自行辨别。 | | | | | | | | | |
| P209, 图 5-39 上方自然段 | 第二行中 “即表达” | “可以表达” | | | | | | | | |
| P235, 第 1 自然段 | “代码 6-2” | “图 6-3” | | | | | | | | |
| P247, 最后 1 自然段 | “为时钟频率的 14” | “为时钟频率的 1/4” | | | | | | | | |
| P251, 倒数第 2 行 | “必须在数据阶段握手之后” | “必须在数据阶段和地址阶段均发生握手之后” | | | | | | | | |
| P277, 图 7-9 | 对齐错乱 | <div><div>res: 1, 1, 0, 1</div><div>res': 1 10,10,11,10 :num</div><div>res':1,01 1,10 :num</div><div>res':11,01 1,11 :num</div><div>res':110,01 1,11,10 :num</div><div>1,01 :num</div></div> <p>图 7-9 二进制笔算开平方</p> | | | | | | | | |
| P286, 图 7-20 | 单向箭头错印成了双向箭头 | <div></div> <p>图 7-20 使用式 7-24 逼近 60° 的示例</p> | | | | | | | | |
| P288, 文字第 1 行 | “成为一个完成的 CORDIC” | “成为一个完整的 CORDIC” | | | | | | | | |
| P305, 表 7-5 | 倒数第 2 行第 4 列的 “4” | “3” | | | | | | | | |

| | | |
|----------------|-----------------------|-----------------------------------|
| P308, 式 7-39 | 求和符号上方 “N” | “N-1” |
| P310, IDFT 定义式 | 求和符号上方 “N” | “N-1” |
| P310, 式 7-43 | 求和符号上方 “N” | “N-1” |
| P313, 表 7-6 | 所有求和符号上方 “N” | “N-1” |
| P320, 图 7-59 | 最左边受控蝶形单元缺少方框 | |
| P326, 图 7-64 | 两个传函中 “H(s)” 和 “H(z)” | “ $H_{LC}(s)$ ”, “ $H_{IIR}(z)$ ” |
| P352, 中央公式中 | 书名号 “《” | 应为远小于 “ \ll ” |

书中源码以及持续更新的勘误表:

- <https://github.com/loykylewong/FPGA-Application-Development-and-Simulation.git>
- https://pan.baidu.com/s/1BxX7jAM9Kt2LHth67-wn_A