ГУАП

КАФЕДРА № 44

ОТЧЕТ ЗАЩИЩЕН С ОЦЕНКОЙ ПРЕПОДАВАТЕЛЬ	İ					
пгинодаватель						
доц., канд. техн. наук,			О.О.Жаринов			
должность, уч. степень, зв	ание	подпись, дата	инициалы, фамилия			
•	ОТЧЕТ О ЛА	ЛБОРАТОРНОЙ РА	БОТЕ			
Разработка преобразователей кодов на основе типовых функциональных узлов комбинационной логики с использованием языков описания аппаратуры						
по курсу: СХЕМОТЕХНИКА						
РАБОТУ ВЫПОЛНИЛ						
СТУДЕНТ ГР. №	4143	подпись, дата	А. М. Гридин инициалы, фамилия			
			, , 			

1. Цель работы

Изучить принципы работы типовых функциональных узлов комбинационной логики: шифраторов, дешифраторов, мультиплексоров. Разработать проект преобразователя кодов на их основе, с использованием языков описания аппаратуры. Основной целью работы является формирование навыков использования модулей на языке описания аппаратуры.

2. Заданная таблица истинности

Вариант 16

Состояния входных сигналов			Состояния выходных сигналов	
x2	x1	x0	y1	y0
0	0	0	1	0
0	0	1	0	0
0	1	0	0	1
0	1	1	1	0
1	0	0	1	0
1	0	1	0	1
1	1	0	1	0
1	1	1	0	1

Таблица 1 – Вариант работы

3. Листинги программных модулей, используемых для реализации заданной по варианту функциональности устройства в среде Quartus, в соответствии с двумя предложенными в теоретической части архитектурами построения устройства.

Программные модули для устройства на основе пары «дешифратор-шифратор». Модули «decoder3_8» и «encoder» используются в модуле «lr2_1» module decoder3_8(input logic [2:0] x, output logic [7:0] a); always comb

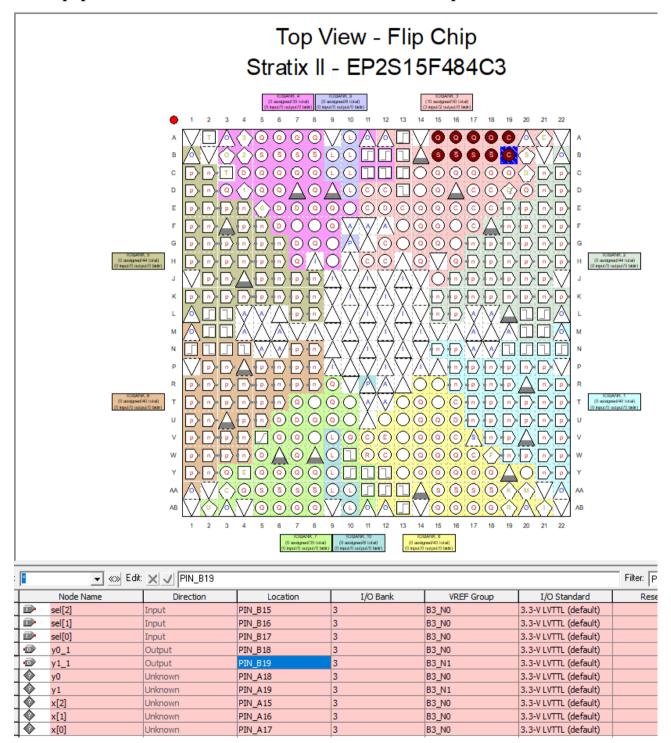
case (x)

```
3'b000: a = 8'b00000001;
      3'b001: a = 8'b00000010;
      3'b010: a = 8'b00000100;
      3'b011: a = 8'b00001000;
      3'b100: a = 8'b00010000;
      3'b101: a = 8'b00100000;
      3'b110: a = 8'b01000000;
      3'b111: a = 8'b10000000;
      default: a = 8bxxxxxxxx;
      endcase
endmodule
module encoder(input logic [7:0] a, output logic y0,y1);
or(y0,a[1],a[3],a[4],a[6],a[7]);
or(y1,a[0],a[2],a[5],a[6]);
endmodule
module lr2 1sv(input logic [2:0]x, output logic y0,y1);
      logic [7:0] a;
decoder3 8 decode(x,a);
encoder encode(a,y0,y1);
endmodule
      Программные модули для устройства на основе мультиплексоров. Модули
«MultiplexerY0» и «MultiplexerY1» используются в модуле «lr2 2»
module MultiplexerY0(sel,out);
input [2:0] sel;
output reg out;
always@(sel)
case(sel)
```

```
3'b000:out=1'b0;
3'b001:out=1'b1;
3'b010:out=1'b0;
3'b011:out=1'b1;
3'b100:out=1'b1;
3'b101:out=1'b0;
3'b110:out=1'b1;
3'b111:out=1'b1;
endcase
endmodule
module MultiplexerY1(sel,out);
input [2:0] sel;
output reg out;
always@(sel)
case(sel)
3'b000:out=1'b1;
3'b001:out=1'b0;
3'b010:out=1'b1;
3'b011:out=1'b0;
3'b100:out=1'b0;
3'b101:out=1'b1;
3'b110:out=1'b1;
3'b111:out=1'b0;
endcase
endmodule
module lr2 2(sel,y0,y1);
input [2:0] sel;
output y0,y1;
```

MultiplexerY0 mul_y0(sel,y0); MultiplexerY1 mul_y1(sel,y1); endmodule

4. Информация о назначении выводов ПЛИС для проекта



5. Временные диаграммы работы обеих разработанных схем в среде Quartus.

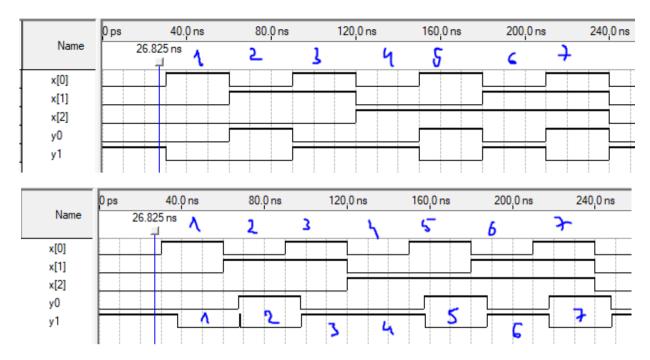


Рисунок 4 — Функциональная и временная симуляция схемы на основе пары «дешифратор-шифратор»

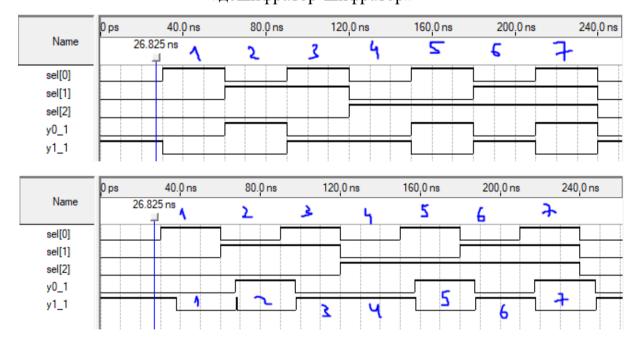


Рисунок 5 — Временная диаграмма схемы на основе мультиплексоров с разным временем сигнала

6. Выводы.

Были изучены принципы работы типовых функциональных узлов комбинационной логики: шифраторов, дешифраторов, мультиплексоров. Был разработан проект преобразователя кодов на их основе, с использованием языков

описания аппаратуры. Были сформированы навыки использования модулей на языке описания аппаратуры.

7. Список используемых источников.

- 1. Методические указания по ЛР№2 [Электронный ресурс], URL https://pro.guap.ru/inside/student/tasks/6dfad9405e595153a12329bceb01021c/downl oad
- 2. Лекция по схемотехнике от 12 февраля 2024г. [Электронный ресурс], URL https://bbb2.guap.ru/playback/presentation/2.3/0c511effd8fec2dd6f8a947bf00f2a85c a6ca5be-1707738545376