

## ZIMBRU GRIGORE ALIN

**OBIECTIV** Student in anul III la specializarea de Electronica Aplicata îmi caut o oportunitate de dezvoltare profesionala pentru perioada verii.

### EXPERIENȚĂ

#### APLOGIC , TEHNICIAN ELECTRONIST

Octombrie 2023 – Mai 2024

Responsabilitățile principale constau in depanarea , curățarea si repararea/modernizarea echipamentelor electronice industriale , precum si întocmirea de rapoarte privind procedeele parcurse

#### LOGISCOOL , INSTRUCTOR DE PROGRAMARE

Octombrie 2024 - Prezent

Rolul principal este de a preda concepte de programare si competente digitale copiilor cu vârste cuprinse între 8 si 16 ani . Limbajele de programare predate sunt Scratch si Python.

### EDUCAȚIE

#### UNIVERSITATEA TEHNICA DIN CLUJ-NAPOCA

Facultatea de electronica , telecomunicații si tehnologia informației  
2022-2026

### ACTIVITATI EXTRACURICULARE

#### CURS FACULTATIV

Sisteme cu circuite integrate analogic pentru industria auto

Octombrie 2024 – Ianuarie 2025

Pe parcursul cursului am acumulat cunoștințe despre :

Etapele si procesele necesare dezvoltării unui circuit integrat .

Dezvoltarea si simularea circuitelor in cadrul Cadence Virtuoso dar si LTSpice.

Evaluarea finala a cursului a fost făcută pe baza de proiect care a constat in dimensionarea unei referințe de tensiune de tip bandgap conform unor specificații individuale .

### PROIECTE PERSONALE

#### DESCRIEREA HARDWARE A UNUI PROCESOR PE 32 DE BITI

După stabilirea arhitecturii si a altor detalii esențiale in dezvoltarea unui CPU , descrierea a fost realizata in limbajul HDL Verilog .

Design-ul final include componente precum : Registru de uz general , unitate aritmetica-logica , memorii specializate dar si alte circuite secundare pentru procesarea datelor .

Scopul final al proiectului a fost dobândirea unei mai bune înțelegeri asupra funcționării procesoarelor dar și extinderea cunoștințelor în limbajul Verilog. [GitHub](#)

#### **DESCRIEREA HARDWARE A ARHITECTURII SAP-1**

Descrierea arhitecturii SAP-1 propusa de Albert Paul Malvino a fost facuta in libajul HDL Verilog .

Design-ul final urmărește crearea unei mașini de calcul simplificata , formata din registrii și memorii specifice, unitate aritmetica-logica, și unitate de control .

Scopul proiectului a fost de a-mi extinde cunoștințele deja dobândite despre arhitectura sistemelor de calcul in cadrul primului proiect.

[GitHub](#)

---

#### **COMPETENȚE ȘI CAPACITĂȚI**

- Competente in utilizarea echipamentelor de laborator precum : stații de lipit cu letcon , osciloscoape , multimetre și surse de tensiune/curent.
  - Cunoștințe solide in utilizarea aplicațiilor de dezvoltare și simulare a circuitelor electrice precum LTSpice și Cadence OrCadX.
  - Cunoștințe solide de electronica .
  - O buna înțelegere a funcționării circuitelor electronice digitale .
  - Cunoștințe medii de programare .
-