

UNIVERSIDAD NACIONAL DEL ALTIPLANO

Facultad de Ingenieria Estadística e Informatica



COMPUTACIÓN PARALELA

TEMA: TAXONOMÍA DE DUNCAN

Presentado por:

Grylia Yaneth Chata Iscarra

Código: 190496

Semestre: VIII - Unit II

Email: gchatai@est.unap.edu.pe

Docente: Ing:

TORRES CRUZ FRED

27 de octubre de 2022

Índice

1. TAXONOMÍA DE DUNCAN	3
1.1. DEFINICIÓN	3
1.2. CARACTERÍSTICAS	3
1.3. DIAGRAMA	4

xcolor

TEMA: TAXONOMIA DE DUNCAN

1. TAXONOMÍA DE DUNCAN

1.1. DEFINICIÓN

Es una clasificación de arquitecturas informáticas, propuesta por Ralph Duncan en 1990.

Duncan propuso modificaciones a la taxonomía de Flynn para incluir procesos de vectores segmentados.

La taxonomía se desarrolló durante 1988-1990 y se publicó por primera vez en 1990. Sus categorías originales se indican a continuación.

Esta categoría incluye todas las arquitecturas paralelas que coordinan la ejecución concurrente de forma sincronizada y lo hacen a través de mecanismos como relojes globales, unidades de control central o controladores de unidades vectoriales.

La subdivisión adicional de esta categoría se realiza principalmente sobre la base del mecanismo de sincronización.

1.2. CARACTERÍSTICAS

Los procesadores de vectores canalizados se caracterizan por unidades funcionales canalizadas que aceptan un flujo secuencial de elementos vectoriales o de matriz, de modo que las diferentes etapas de una canalización completa procesan diferentes elementos del vector en un momento dado.

El paralelismo lo proporciona tanto la canalización en las unidades funcionales individuales descritas anteriormente, como también el funcionamiento de

múltiples unidades de este tipo en paralelo y el encadenamiento de la salida de una unidad en otra unidad como entrada.

Las arquitecturas vectoriales que transmiten elementos vectoriales a unidades funcionales desde registros vectoriales especiales se denominan arquitecturas de registro a registro , mientras que las que alimentan unidades funcionales desde búferes de memoria especiales se denominan arquitecturas de memoria a memoria.

Los primeros ejemplos de arquitecturas de registro a registro de la década de 1960 y principios de la de 1970 incluyen Cray-1 y Fujitsu VP-200, mientras que Control Data Corporation STAR-100 , CDC 205 y Texas Instruments Advanced Scientific Computer son ejemplos tempranos de arquitecturas vectoriales de memoria a memoria.

1.3. DIAGRAMA

Diagrama de bloques de una computadora básica con CPU monoprocesador.

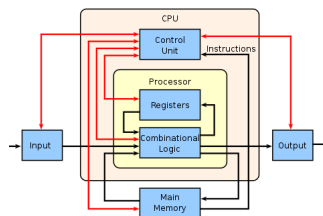


Figura 1: Diagrama de bloques

Las líneas negras indican el flujo de datos, mientras que las líneas rojas indican el flujo de control. Las flechas indican la dirección del flujo.