

- 1. Describir detalladamente los pasos que se deben seguir para implementar una memoria de mayor capacidad, tomando en consideración entre otras cosas: ¿Con qué tipo de circuitos integrados de memoria se cuenta para realizar la práctica?, ¿Cuál es su capacidad y organización?, etc. (2 puntos) IMPORTANTE: Presentar la hoja de especificaciones de la SRAM adquirida para conocer su tiempo de acceso, así como la configuración de terminales del mismo.**

Para implementar una memoria de mayor capacidad se deben considerar los siguientes pasos:

1. Definir la organización de la memoria a implementar.
2. Definir con qué tipo de circuitos integrados se cuenta.
3. Definir las restricciones del material disponible (precio, consumo de corriente, tiempo de acceso, número máximo de circuitos integrados, etc.)
4. Definir el número de circuitos integrados que se necesitan para alcanzar la capacidad deseada. (número de palabras x bits por palabra)
5. Definir el número de líneas de direccionamiento que se requieren.
6. Definir el número de líneas de entrada y salida de datos.
7. Definir las líneas de habilitación y de control.
8. Definir la circuitería adicional necesaria para el correcto funcionamiento.

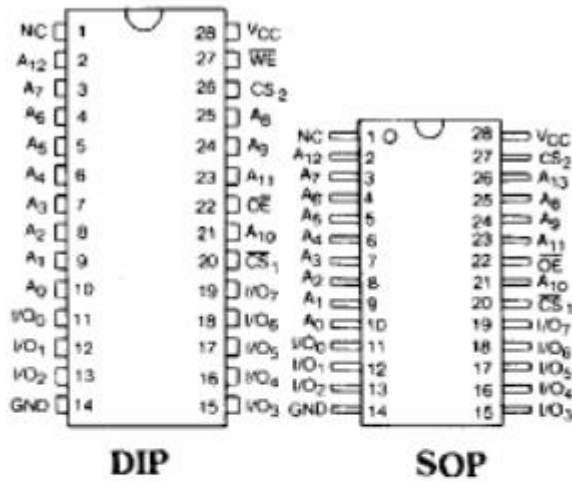
Para la práctica se cuenta con la memoria de propósito general CMOS SRAM HM3-6116L-5 de TEMIC cuya organización es de 8k x 8.

Sus características principales se muestran a continuación:

- Tiempo de acceso:
 - Comercial: 150ns (máx.)
 - Industrial: 150ns (máx.)
 - Militar: 150ns (máx.)
- Consumo de potencia:
 - Activo: 240mW (típico)
 - Espera: 20μW (típico)
 - Retención de datos: 4μW (típico)
- Entradas y salidas
 - Compatibilidad con tecnologías TTL
- Asíncrono
- Voltaje de operación: 5V
- Mismo tiempo de acceso para ciclo de lectura y escritura
- Bus de datos común (Entrada/Salida)
- Rango de temperatura de operación: 0 a 70 °C

La configuración de terminales del CI se muestra en el siguiente diagrama: Se utiliza una memoria de 8 bits y sus especificaciones son la siguiente

PIN CONNECTIONS



La memoria para hacer su expansión se tiene que conectar todas las salidas a la salida de la otra memoria, además de hacer agregar una C.I 7404 para poder hacer la habilitación y deshabilitación de esta expansión.

PIN NAMES

A_0 - A_{12}	ADDRESS INPUT
I/O_0 - I/O_7	DATA INPUT/OUTPUT
\overline{CS}_1	CHIP SELECT ONE
CS_2	CHIP SELECT TWO
\overline{WE}	WRITE ENABLE
\overline{OE}	OUTPUT ENABLE
V_{CC}	POWER
GND	GROUND

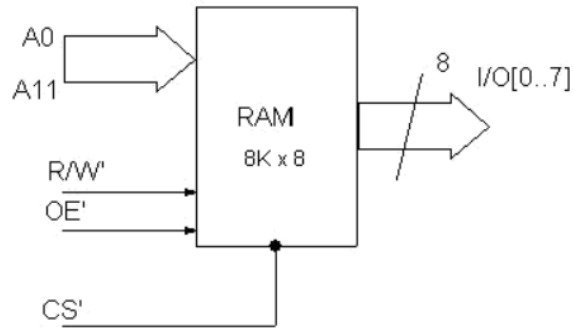
TRUTH TABLE

MODE	WE	\overline{CS}_1	CS_2	OE	I/O OPERATION	V_{CC} CURRENT	NOTE
Not Selected (Power Down)	X	H	X	X	High-Z	I_{SB}, I_{SB1}	
	X	X	L	X	High-Z	I_{SB}, I_{SB2}	
Output Disabled	H	L	H	H	High-Z	I_{CC}, I_{CC1}	
Read	H	L	H	L	D_{OUT}	I_{CC}, I_{CC1}	
Write	L	L	H	H	D_{IN}	I_{CC}, I_{CC1}	Write Cycle 1
	L	L	H	L	D_{IN}	I_{CC}, I_{CC1}	Write Cycle 2

2. Dibujar detalladamente el diagrama eléctrico de los arreglos de memoria de los puntos 1 y 2 del desarrollo de la práctica, tomando como circuito integrado de memoria original el adquirido, es decir, con el que se desarrollará la práctica. (4 puntos).

La organización de la memoria RAM es de 8k x 8 (65536 palabras)

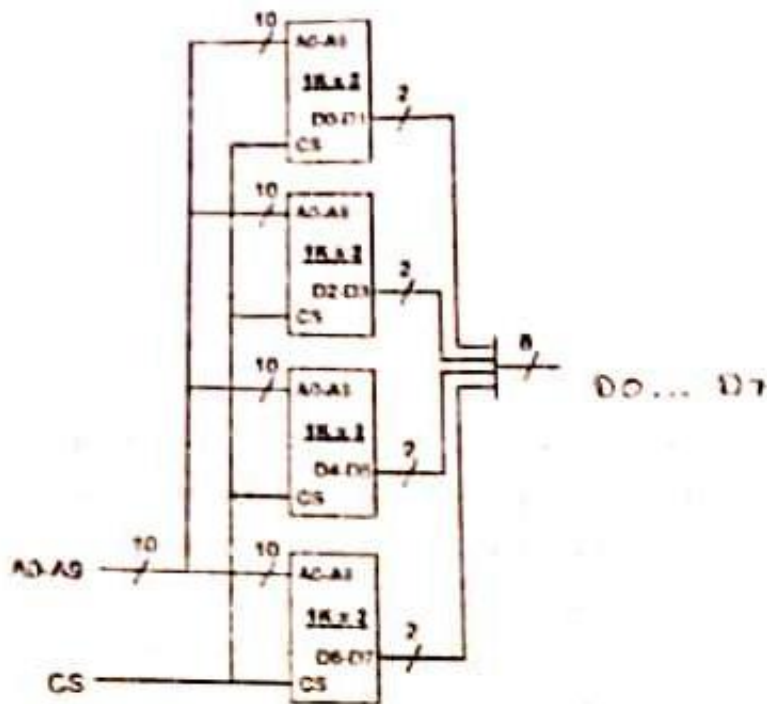
Diagrama de bloques es el siguiente:



3. Mencione las diferencias principales entre una RAM estática y una RAM dinámica. (1.5 puntos).

SRAM	DRAM
No necesita refrescar periódicamente.	Necesita que se le suministre energía para refrescar periódicamente.
El acceso a la información es de forma directa.	La velocidad de acceso depende del reloj.
Puede empaquetar decenas de megabits en un chip.	Puede empaquetar varios gigabits en un chip.
El consumo es estable.	El consumo es mayor por los ciclos de refresco.
Es más cara debido a su mayor velocidad.	Es más barata.

4. Dibuje detalladamente la implementación de una memoria RAM dinámica que usted elija, en donde se incremente al doble el número de bits por palabra). Ejemplo; (si la DRAM es de 1K x 8, la implementación deberá quedar de 1K x 16). (1.5 puntos).



Expansion

1K x 2

\Rightarrow

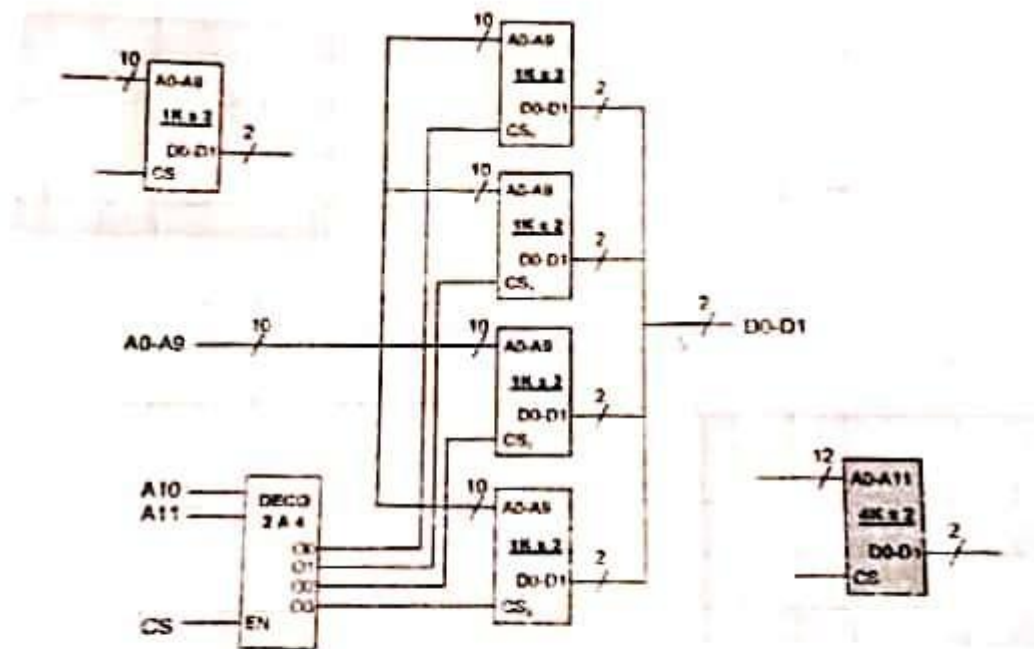
1K x 8

5. Dibuje detalladamente la implementación de una memoria RAM dinámica que usted elija, en donde se incremente al doble la capacidad de almacenamiento. Ejemplo; (si es de 1K x 8, deberá quedar de 2K x 8). (1 punto).

Para cada implementación (inciso 4 y 5) dibujar:

- Número de líneas de direccionamiento que se requieren
- Número de líneas de entrada/salida.
- Líneas de habilitación y control
- Circuitería adicional para que funcione completamente la implementación.

Entregar las hojas de especificaciones de las DRAMs empleadas.



Expansion de memoria

$$1K \times 2 \Rightarrow 4K \times 2$$