

1. Buscar en un manual de memorias algunos circuitos integrados de este tipo de memorias y que se puedan conseguir en el mercado nacional, analizando las características, las capacidades, las organizaciones, los diagramas de bloques y los patigramas de los mismos, comprobando el número de líneas de direccionamiento, entrada/salida, señales de control, tamaño de la matriz de almacenamiento, etc. En el Laboratorio se les prestará el circuito integrado DS1230.

Del manual de Dallas Semiconductor, el circuito integrado DS 1230, el cual es una memoria RAM no volátil con una capacidad de 256 K celdas y una organización de 32 K x 8 ó el circuito integrado DS 1225, el cual es una memoria RAM no volátil de 64 K celdas y una organización de 8 K x 8.



DS1230Y/AB 256k Nonvolatile SRAM

www.dalsemi.com

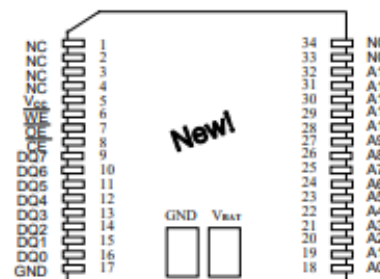
FEATURES

- 10 years minimum data retention in the absence of external power
- Data is automatically protected during power loss
- Replaces 32k x 8 volatile static RAM, EEPROM or Flash memory
- Unlimited write cycles
- Low-power CMOS
- Read and write access times as fast as 70 ns
- Lithium energy source is electrically disconnected to retain freshness until power is applied for the first time
- Full $\pm 10\%$ V_{CC} operating range (DS1230Y)
- Optional $\pm 5\%$ V_{CC} operating range (DS1230AB)
- Optional industrial temperature range of -40°C to $+85^{\circ}\text{C}$, designated IND
- JEDEC standard 28-pin DIP package
- New PowerCap Module (PCM) package
 - Directly surface-mountable module
 - Replaceable snap-on PowerCap provides lithium backup battery
 - Standardized pinout for all nonvolatile SRAM products
 - Detachment feature on PowerCap allows easy removal using a regular screwdriver

PIN ASSIGNMENT

A14	1	28	V_{CC}
A12	2	27	WE
A7	3	26	A13
A6	4	25	A8
A5	5	24	A9
A4	6	23	A11
A3	7	22	OE
A2	8	21	A10
A1	9	20	CE
A0	10	19	DQ7
DQ0	11	18	DQ6
DQ1	12	17	DQ5
DQ2	13	16	DQ4
GND	14	15	DQ3

28-Pin ENCAPSULATED PACKAGE
740-mil EXTENDED



34-Pin POWERCAP MODULE (PCM)
(USES DS9034PC POWERCAP)

PIN DESCRIPTION

A0 - A14	- Address Inputs
DQ0 - DQ7	- Data In/Data Out
CE	- Chip Enable
WE	- Write Enable
OE	- Output Enable
V_{CC}	- Power (+5V)
GND	- Ground
NC	- No Connect

- **2. Explique el funcionamiento de la memoria RAM no volátil.**

Estas memorias funcionan como memorias de RAM y cuando se detecta una baja en el voltaje de la alimentación, guardan la información en una memoria EEPROM, con lo cual se logra la no volatilidad de estas, posteriormente cuando se reestablece el voltaje de alimentación, la información que está guardada en la subcelda EEPROM es pasada a la subcelda RAM.

- **3. Explique los principales bloques que la integran.**

-

- El diagrama de bloques de una memoria RAM no volátil, está constituido por un bloque de direccionamiento, un bloque de entrada/salida de información, el bloque de control y el bloque de almacenamiento, este último se pudiera decir que está integrado por dos matrices de almacenamiento, la correspondiente a la memoria RAM, donde se están efectuando las operaciones de lectura-escritura en un uso normal y la matriz de almacenamiento de la memoria EEPROM, la cual se utiliza solamente cuando se detecta una baja en el voltaje de alimentación, de esta manera en un solo instante se guarda toda la información que está en la matriz de trabajo RAM a la matriz de almacenamiento no volátil EEPROM y posteriormente cuando se reestablece la fuente de alimentación se realice el proceso contrario, con lo cual la información que está guardada en la matriz de almacenamiento EEPROM es pasada a la matriz RAM, continuándose con el proceso de funcionamiento de la memoria.

