

UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

DIVISIÓN DE INGENIERÍA ELÉCTRICA

Lab. Dispositivos de Almacenamiento y de E/S.

PRÁCTICA °N: 6

“Implementación de memorias de mayor capacidad.”

30/Mayo/2020

Grupo: 3



Moreno Madrid María Guadalupe

PRÁCTICA °N: 6

“Implementación de memorias de mayor capacidad.”

Introducción:

Las memorias de sólo lectura y las memorias de lectura-escritura, son construidas con diferentes capacidades y organizaciones, sin embargo, hay ocasiones en que se requiere memorias de mayor capacidad, ya sea que se necesite una palabra de memoria con mayor número de bits o que se requiera una mayor capacidad en cuanto al número de palabras o ambas.

Para llevar a cabo una implementación es necesario tener claro lo que queremos, saber con qué recursos contamos, así como nuestras limitaciones que tenemos, por lo tanto, es indispensable preguntarnos lo siguiente:

- ¿Qué organización tendrá la memoria a implementar?
- ¿Con qué tipos de circuitos integrados de memorias se cuenta?
- Otras restricciones, tales como precio, consumo de corriente, tiempo de acceso, número máximo de circuitos integrados, etc.

Una vez contestadas las anteriores preguntas se procederá a implementar la memoria con el circuito integrado seleccionado tomando en cuenta:

- Número de circuitos integrados que se necesitan para alcanzar la capacidad deseada, tanto en el número de palabras como en el número de bits por palabra.
- Número de líneas de direccionamiento que se requieren.
- Número de líneas de entrada salida.
- Líneas de habilitación y de control.
- Circuitería adicional para que funcione correctamente la implementación, etc.

Objetivos:

1. Que el alumno sea capaz de implementar memorias de mayor capacidad, ya sea en cuanto al número de palabras y/o al número de bits por palabra.

Material:

- 2 C.I. RAM estática (dependerá de la memoria que el alumno seleccione) Se recomienda: CMOS Static RAM 6116 (2K x 8 bits)
- 2 Display de 7 segmentos, cátodo común.
- Circuitos integrados que se requieran de acuerdo a su implementación.
- Hojas de especificaciones de los circuitos integrados que se utilizarán.

Desarrollo:

1. Implemente y alambra una memoria RAM estática la cual tenga lo doble de capacidad en cuanto al número de palabras original. El tamaño de la palabra de memoria debe seguir igual y deberá ser al menos de 8 bits, (por ejemplo; si la memoria seleccionada es de 2K x 8, la implementación deberá ser de 4K x 8). En caso necesario realice la circuitería necesaria para que funcione correctamente, debiendo tener el número de líneas de direccionamiento apropiado, entrada y salidas de datos, líneas de control y de habilitación.

Compruebe el correcto funcionamiento escribiendo y leyendo la información mostrada y solicitada en la tabla 1. Al concluir llame al instructor para su verificación.

Carácter	H	O	L	A	2	0	2	0
D0	0	1	0	1	1	1	1	1
D1	1	1	0	1	1	1	1	1
D2	1	1	0	1	0	1	0	1
D3	0	1	1	0	1	1	1	1
D4	1	1	1	1	1	1	1	1
D5	1	1	1	1	0	1	0	1
D6	0	0	0	1	1	0	1	0
D7	0	0	0	0	0	0	0	0
A11	0	0	0	0	0	0	0	0
A10	0	0	0	0	0	0	0	0
A9	0	0	0	0	0	0	0	0
A8	0	0	0	0	0	0	0	0
A7	0	0	0	0	0	0	0	0
A6	0	0	0	0	0	0	0	0
A5	0	0	0	0	0	0	0	0
A4	0	0	0	0	0	0	0	0
A3	0	0	0	0	0	0	0	0
A2	0	0	0	0	1	1	1	1
A1	0	0	1	1	0	0	1	1
A0	0	1	0	1	0	1	0	1

2. Implemente y alambra ahora una memoria RAM estática la cual tenga el doble de la capacidad en cuanto al número de bits por palabras, la capacidad en cuanto al número de palabras no varía con respecto al original, (por ejemplo; si su memoria es de 2K x 8, el resultado será una memoria de 2K x 16).

Compruebe el correcto funcionamiento escribiendo y leyendo la información mostrada y solicitada en la tabla 2. Al concluir llame al instructor para su verificación.

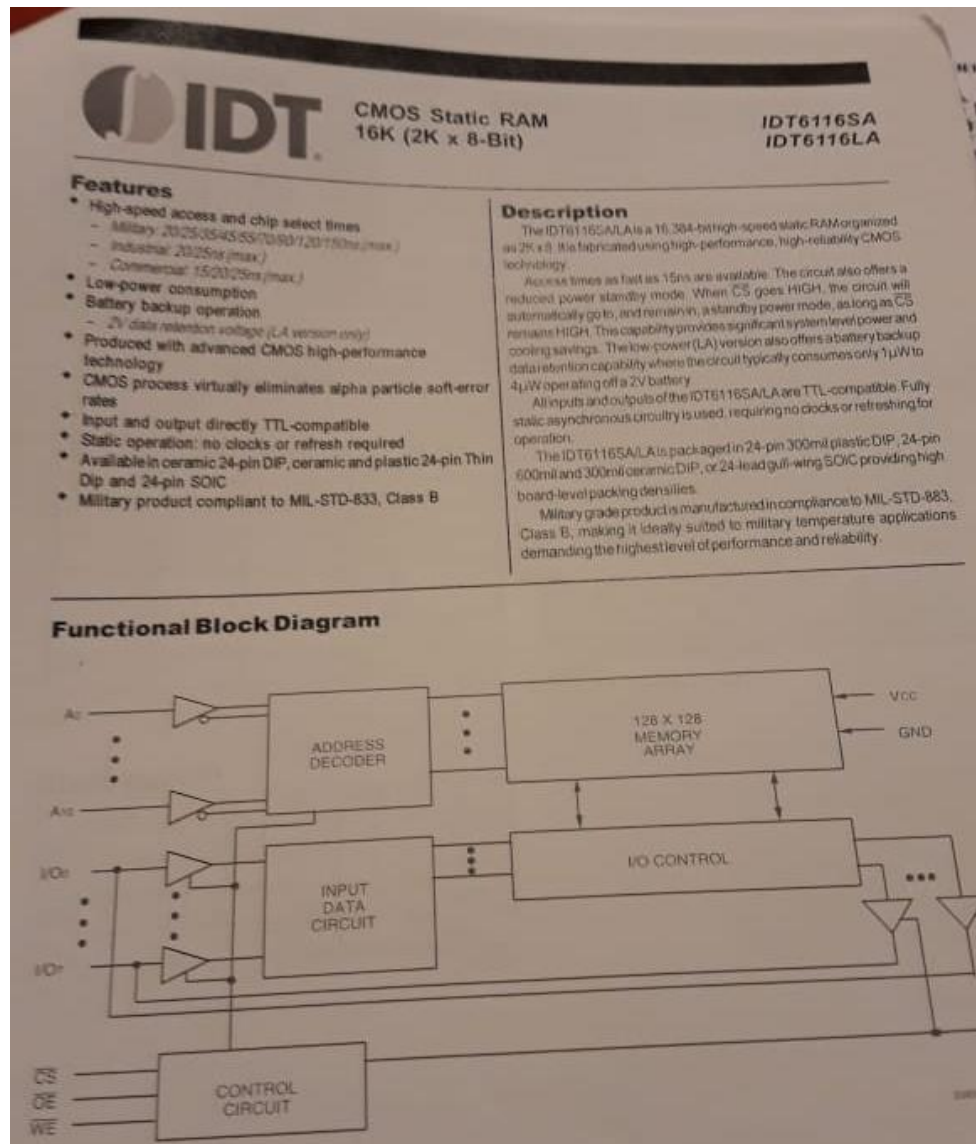
Carácter	HO	LA	20	20
D0	0	0	1	1
D1	1	0	1	1
D2	1	0	0	0
D3	0	1	1	1
D4	1	1	1	1
D5	1	1	0	0
D6	0	0	1	1
D7	0	0	0	0
D8	1	1	1	1
D9	1	1	1	1
D10	1	1	1	1
D11	1	0	1	1
D12	1	1	1	1
D13	1	1	1	1
D14	0	1	0	0
D15	0	0	0	0
A11	0	0	0	0
A10	0	0	0	0
A9	0	0	0	0
A8	0	0	0	0
A7	0	0	0	0
A6	0	0	0	0
A5	0	0	0	0
A4	0	0	0	0
A3	0	0	0	0
A2	0	0	0	0
A1	0	0	1	1
A0	0	1	0	1

3. Estime de acuerdo a la hoja de especificación el tiempo de retraso que tendría la memoria utilizada.

El simulador hace que el tiempo de retardo sea de 1 milisegundo, algo imperceptible.

4. Seleccione de un Manual de memorias, un circuito integrado de una memoria RAM dinámica e implemente el diseño (en papel) de una memoria que presente tres veces el número de bits de la palabra original, (el número de palabras no se modifica).

No se puede implementar, ya que esta memoria RAM dinámica no tiene CS, con lo cual no podemos informarles cual de las memorias debe funcionar a cada momento.



5. Utilizando el circuito integrado seleccionado del inciso anterior (RAM dinámica), ahora implemente el diseño (en papel) de una memoria que presente lo doble de su capacidad original en palabras, (el número de bits por palabra no se modifica). Explique a que problema se enfrentó.

¿Qué diferencias hay con respecto a la implementación de la RAMs estáticas, explique a detalle cada una de ellas.

Las memorias RAM estáticas basan su funcionamiento en el uso de flip – flop. Mientras que las memorias RAM dinámicas usan las capacitancias parasitas de los capacitores, por lo cual se tendrá que agregar la habilidad de poder refrescar la información para no tener perdida de esta.

Conclusiones:

Si se desea modificar la extensión de palabra de una memoria y se cuenta con otra igual, esto puede ser posible, siempre y cuando se cuente con un CS, ya que sin él no se podría informar cual de las memorias debe funcionar a cada momento.

Referencias:

- CMOS Static RAM 16K (2K x 8-Bit)
“<http://ee-classes.usc.edu/ee459/library/datasheets/6116SA.pdf>”.