# INSTITUTO FEDERAL CATARINENSE – CAMPUS CAMBORIÚ

Disciplina: Arquitetura de Computadores

Professor: Alexandre A. Amaral Lista de exercícios: Individual. Data de entrega: Até 30/09/2019

É OBRIGATÓRIO MOSTRAR O DESENVOLVIMENTO NOS EXERCÍCIOS QUE CONTÊM CÁLCULOS. NÃO SERÃO ACEITOS AQUELES COM APENAS A RESPOSTA FINAL.

#### **Exercícios**

- 1. Qual é, em termos gerais, a distinção entre a organização e a arquitetura do computador?
- 2. Qual é, em termos gerais, a distinção entre a estrutura e a função do computador?
- 3. Quais são as quatro funções principais de um computador?
- 4. Qual a razão para termos diferentes tipos de memórias nos computadores atuais?
- 5. Defina o conceito de volatilidade e temporariedade de memórias.
- **6.** Um computador possui uma memória principal cujo endereço de sua última célula é (131071)<sub>10</sub> e possui células com capacidade para 8 bits. Qual a capacidade da Memória Principal em bits? Qual o tamanho mínimo do RDM e do REM?
- 7. Um processador possui um RDM com capacidade de armazenar 32 bits e um REM com capacidade de 24 bits. Sabendo-se que em cada acesso são lidas duas células da MP e que o barramento de dados (BD) tem tamanho igual a palavra. Pergunta-se:
  - a. Qual é a capacidade máxima de endereçamento?
  - **b.** Qual é o total máximo de bits que pode ser armazenado na MP?
  - **c.** Qual é o tamanho da palavra desse computador e o tamanho de cada célula da memória?
- **8.** Um computador possui uma memória capaz de armazenar um total de 1 Gbits. Cada célula é capaz de armazenar números com 8 bits. O RDM deste computador tem capacidade para 32 bits. Responda:
  - a. Qual o tamanho mínimo do REM?
  - **b**. Quantas células são lidas em uma única operação de leitura?
- 9. Quais são as diferenças entre acesso sequencial, acesso direto e acesso aleatório?
- 10. Como o princípio da localidade se relaciona com o uso de múltiplos níveis de memória?
- **11.** Quais são as diferenças entre mapeamento direto, mapeamento associativo e mapeamento associativo por conjunto?
- **12.** Por que não é necessário um algoritmo de substituição em memórias cache utilizando o mapeamento direto?
- **13.** Quais é a diferença, em termos de endereço, capacidade e total de bits, entre as seguintes organizações de MP?
  - a. Memória A: 32K células de 8 bits cada;
  - b. Memória B: 16K células de 16 bits cada; e
  - c. Memória C: 16K células de 8 bits cada?
- **14.** Um computador possui uma de memória principal com 32K células, cada uma capaz de armazenar uma palavra de 8 bits. Pergunta-se:
  - a. Qual o maior endereço de memória?
  - b. Qual o tamanho do barramento de endereços deste sistema?
  - c. Qual é o total de bits que podem ser armazenados nesta memória?
- **15.** Considere um computador que possui uma memória principal com capacidade de endereçamento de 64K células. Para criar um sistema de controle e funcionamento da cache, a memória principal é constituída de blocos de 8 palavras cada. A memória é do tipo *mapemento direto*, contendo 32 linhas. Pergunta-se:
  - a. Como seria organizado o endereço da MP em termos de tag, número da linha e palavra?

- **b.** Em que linha estaria contido a palavra armazenada no endereço  $0001 \ 0001 \ 0001$  1011?
- **16.** Considere um computador com memória cache de 128KB de capacidade, constituída de linhas com 8 bytes de largura. A MP possui capacidade de 64MB. Calcule a quantidade de bits necessária para implementação da cache com *mapeamento associativo*.
- 17. Seja uma MP constituída de blocos com largura de 32 bytes, associada a uma cache de 64 KB usando o mapeamento associativo por conjunto de 4. Em dado instante o processador realizar um acesso, colocando o endereço 0011 1111 1100 1001 0010 1011 0110 no BD (barramento de endereço). Determine qual será o valor binário do campo conjunto e da palavra que será localizado pelo sistema de controle da cache.
- 18. Considere um sistema que utiliza mapeamento direto na sua cache e o formato dos endereços é:

Tag	Linha	Palavra
8 bits	12 bits	4 bits

## Pergunta-se:

- a. Qual a capacidade da MP, em bytes?
- **b.** Quantas linhas possui a memória cache?
- c. Quantas células possui cada bloco/linha?
- **19.** Uma cache *associativa por conjunto* consiste em 64 linhas divididas em conjuntos de 4 linhas. A memória principal contém 4K blocos de 128 palavras cada. Mostre o formato dos endereços da memória principal.
- **20.** Uma cache *associativa por conjunto* (2 linhas por conjunto) possui linhas de 16 bytes e um tamanho total de 8 KBytes. A memória principal é 64 MBytes é endereçável por byte. Mostre o formato dos endereços da memória principal.
- 21. Faça um comparativo dos algoritmos de substituição de dados na cache FIFO, LRU, LFU e aleatório.
- **22.** Um computador tem uma memória cache de 64KB de capacidade, constituída de linhas com 16 bytes de largura e conjunto de 8 linhas. A MP possui capacidade de 256MB. Calcule a quantidade de bits necessárias para implementação da cache com *mapeamento associativo por conjunto*.
- **23.** Considere um sistema de armazenamento constituído de uma memória principal, que é endereçada por byte e que tem uma capacidade de 256 MB, sendo organizada em blocos de 16 bytes de largura. Considerando que se usa neste sistema o método de *mapeamento direto* para uma cache constituída de 128 linhas, pergunta-se:
  - **a.** Qual deverá ser o formato do endereço a ser interpretado pelo sistema de controle da cache, indicando a largura de cada campo?
  - **b.** Em que linhas deverão ser armazenados os bytes que possuam os seguintes endereços:
    - 1011 1110 0010 1001 1101 0000 1100?
    - 0001 1010 0011 0001 0111 1000 1111?
  - c. Qual deverá ser o total de bits consumido nessa cache?
  - **d.** Qual deverá ser o endereço do bloco que contém um byte com o seguinte endereço:

0010 1110 1001 0001 1110 0011 1110?

**24.** Supondo o um sistema utilize o método de *mapeamento associativo por conjunto* de 4 linhas e que o formato do endereço de cache é:

Tag	Conjunto	Palavra
8 bits	8 bits	4 bits

### Pergunta-se:

- a. Qual a capacidade, em bytes, de armazenamento da MP?
- **b.** Quantas linhas possui a memória cache?
- **c.** Quantos conjuntos possui a memória cache?
- d. Quantas células possui cada bloco/linha?
- 25. Quais as principais diferenças entre EPROM, EEPROM e memória flash?

# Formato para entrega

• Arquivo: *lista\_2.pdf*;

• Via SIGAA;

Valor: 2,0 pontos.

Bom estudos!