

# SISTEMAS DIGITAIS

PARTE 3

OPERAÇÕES LÓGICAS BINÁRIAS



UNIVERSIDADE MUNICIPAL  
DE SÃO CAETANO DO SUL



# Transistor



Julius Edgar Lilienfeld

Patenteou o transistor de efeito de campo em 1926.



# Transistor



Em 1947, John Bardeen e Walter Brattain da Bell Labs da AT&T conseguiram implementar o primeiro transistor, ganharam o Nobel de Física (em 1956).

William Shockley (sentado, era líder de inovação da Bell Labs)



A decorative graphic consisting of thin, grey circuit lines with small circles at the ends, extending horizontally from the left and right sides of the central black box.

# OPERAÇÕES LÓGICAS BINÁRIAS

ELEMENTOS DIGITAIS FUNDAMENTAIS PARA A LÓGICA  
EMBARCADA NO HARDWARE



# OPERAÇÕES LÓGICAS BINÁRIAS

**NOT**



“Negação” – inverte o valor binário 1 (verdadeiro) passa a ser 0 (falso) e 0 (falso) passa a ser 1 (verdadeiro).

Tabela verdade

ENTRAD A	SAÍDA
A	Z
0	1
1	0

**A = 0**

**Z = (NOT A)**

**Z = 1**

**A = 1**

**Z = (NOT A)**

**Z = 0**

# OPERAÇÕES LÓGICAS BINÁRIAS

**AND**



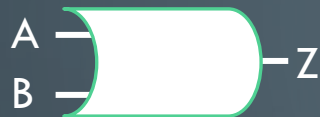
“E” – A resposta é 1 (verdadeiro) apenas quando todas as entradas são 1(verdadeiras).

**Tabela verdade**

ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1

# OPERAÇÕES LÓGICAS BINÁRIAS

OR



“OU” – A resposta é 1 (verdadeiro) sempre que alguma entrada seja 1(verdadeira).

Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1

# NAND



Charles Sanders Peirce



NAND = Conectivo de Sheffer

Em 1886, ele viu que operações lógicas poderiam ser realizadas por circuitos elétricos de comutação; a mesma ideia foi usada décadas depois para produzir computadores digitais.

Descobriu (1882) que todos os operadores comuns da lógica proposicional (não (not), e (and), ou (or), implicação, e os demais), podem ser expressos em termos do NAND



# NAND



Henry Maurice Sheffer

Matemático especializado em lógica



NAND = Conectivo de Sheffer

Documentou (1913) que todos os operadores comuns da lógica proposicional (não (not), e (and), ou (or), implicação, e os demais), podem ser expressos em termos do NAND

# OPERAÇÕES LÓGICAS BINÁRIAS

**NAND**



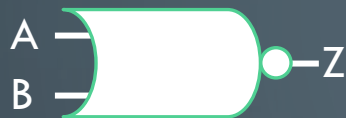
“NÃO E” – A resposta é 0 (falsa) apenas quando todas as entradas são 1(verdadeiras).

**Tabela verdade**

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

# OPERAÇÕES LÓGICAS BINÁRIAS

**NOR**



“NÃO OU” – A resposta é 1 (verdadeira) apenas quando todas as entradas são 0 (falsas).

Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

A decorative graphic consisting of thin, grey, stylized circuit traces with small circular nodes at various points, extending horizontally from the left and right sides of the central text box.

# COMPONENTES LÓGICOS DE MAIOR COMPLEXIDADE

OUTROS ELEMENTOS DIGITAIS PARA A LÓGICA EMBARCADA  
NO HARDWARE

# OPERAÇÕES LÓGICAS BINÁRIAS

**XOR**



“OU Exclusivo” – A resposta é 0 (falsa) sempre quando as entradas são todas iguais entre si.

Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	1
1	0	1
1	1	0



# OPERAÇÕES LÓGICAS BINÁRIAS

**NXOR**



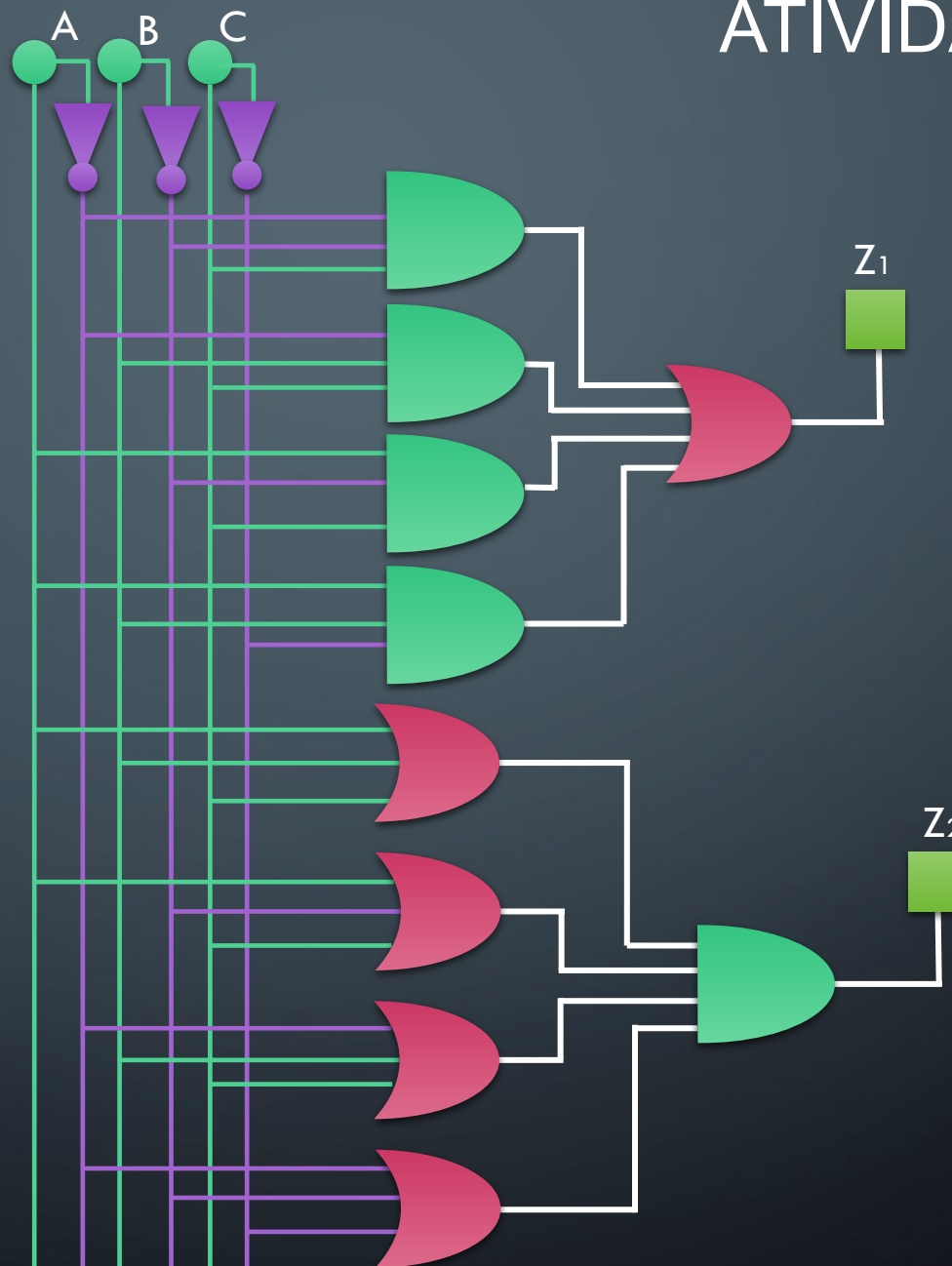
“Coincidência” – A resposta é 1 (verdadeira) sempre que as entradas são todas iguais entre si.

Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	0
1	0	0
1	1	1

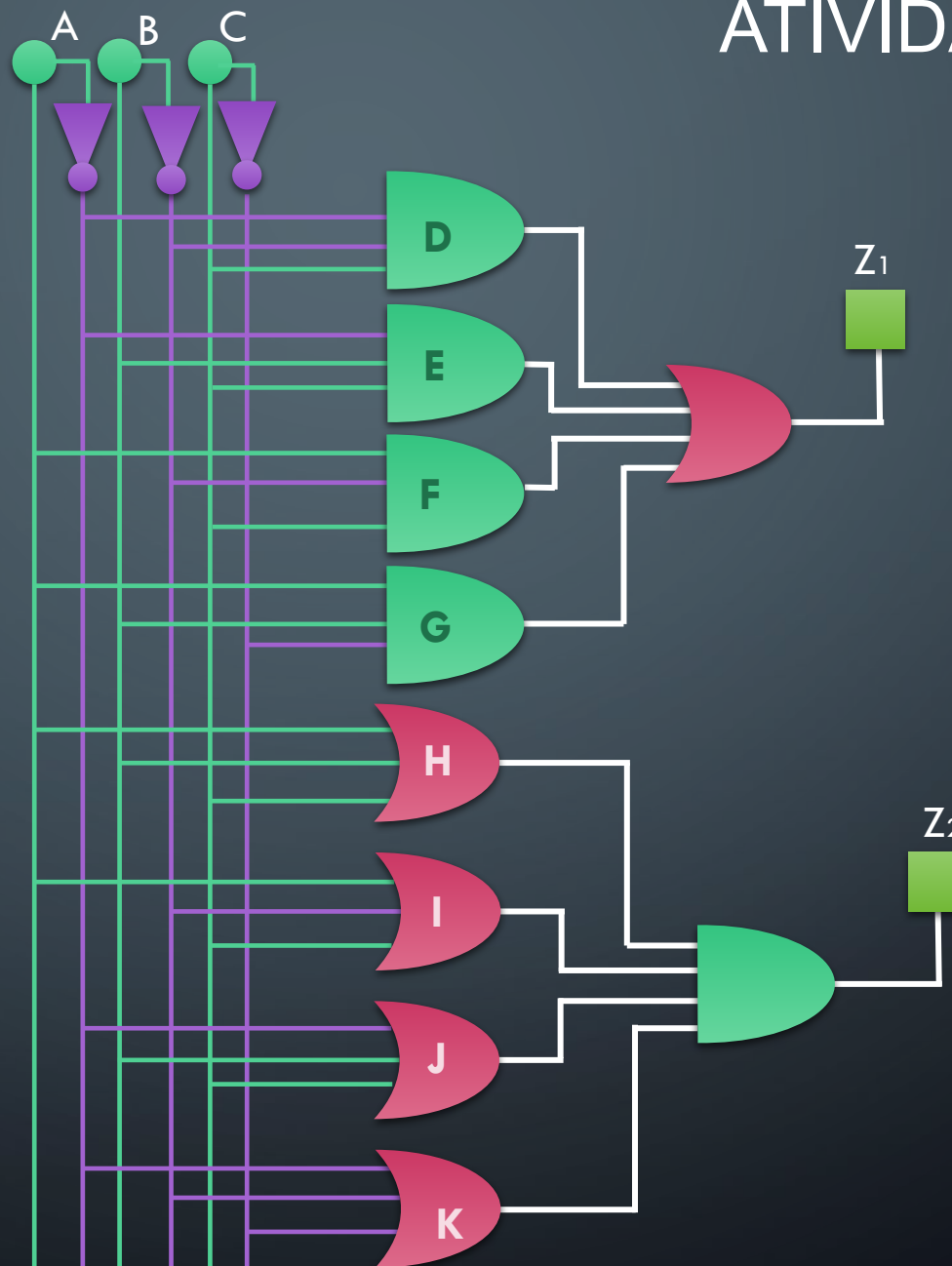
- Monte a tabela verdade para o circuito:

## ATIVIDADE



- Monte a tabela verdade para o circuito:

# ATIVIDADE



# ATIVIDADE

- Complete a tabela verdade para o circuito:

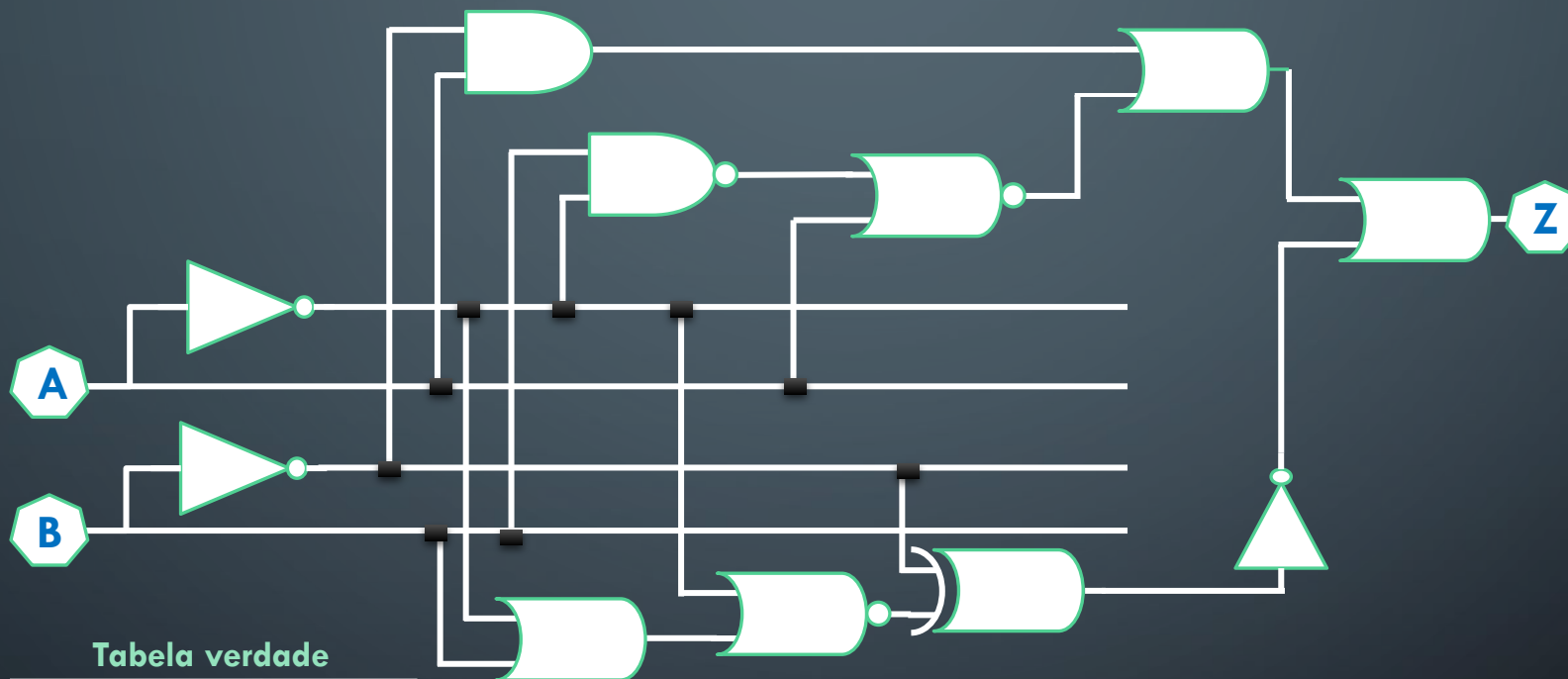


Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	
0	1	
1	0	
1	1	

# ATIVIDADE

- Complete a tabela verdade para o circuito:

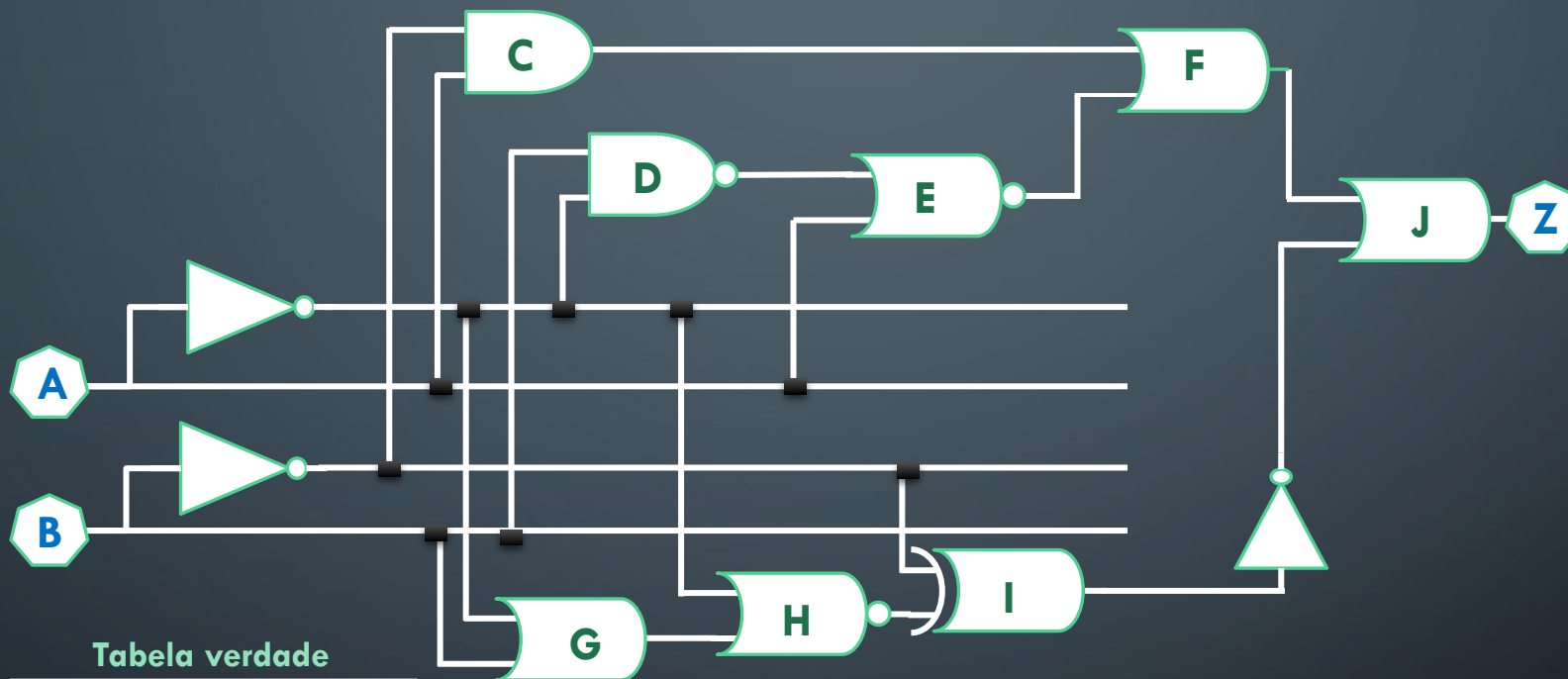


Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	
0	1	
1	0	
1	1	



# ATIVIDADE

- Complete a tabela verdade para o circuito:

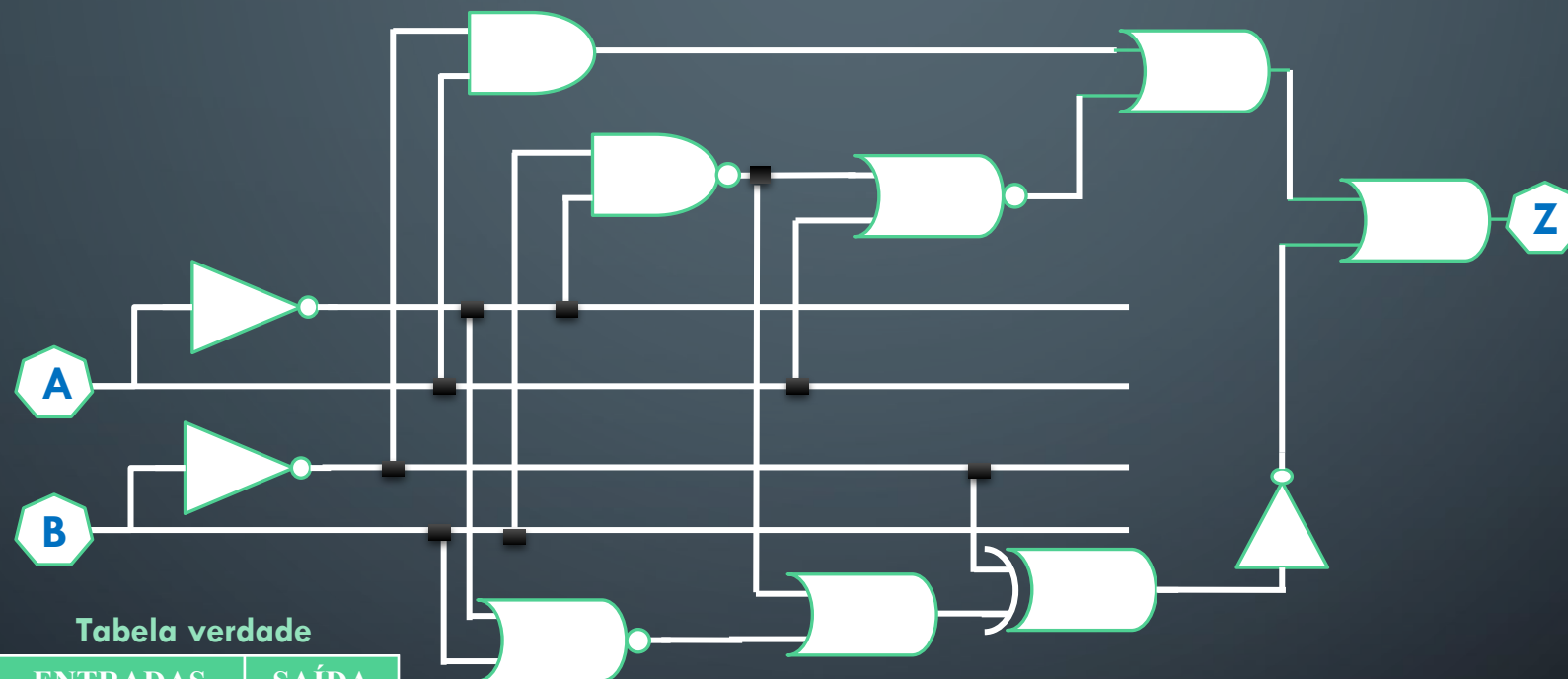
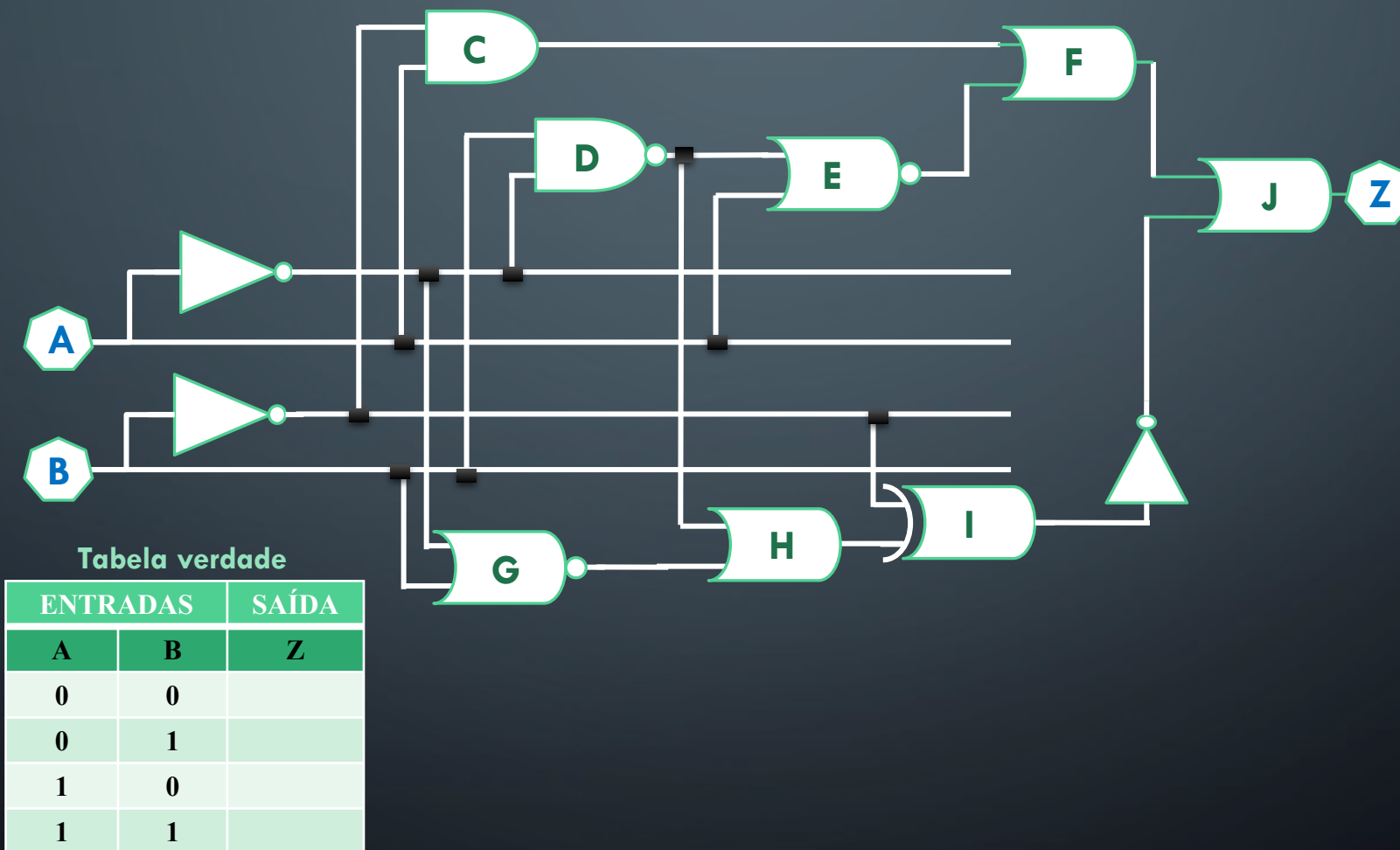


Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	
0	1	
1	0	
1	1	

# ATIVIDADE

- Complete a tabela verdade para o circuito:



# ATIVIDADE

- Complete a tabela verdade para o circuito:

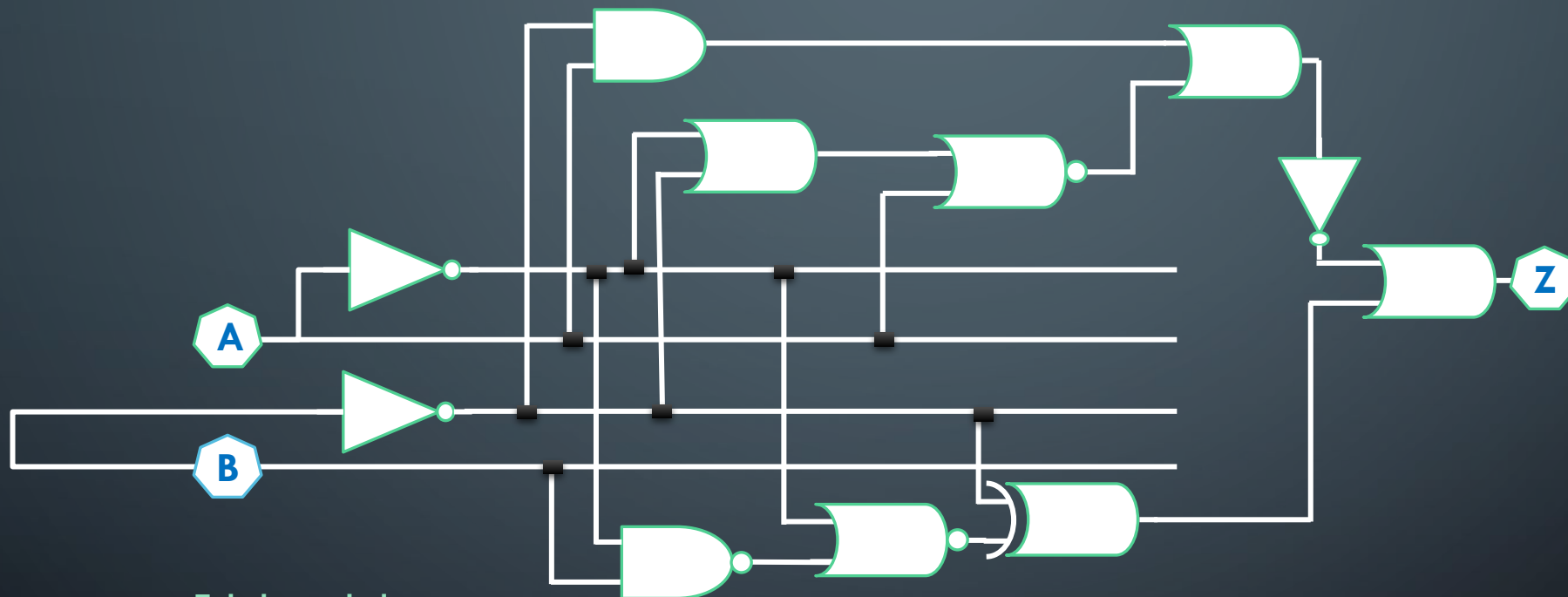


Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	
0	1	
1	0	
1	1	

# ATIVIDADE

- Complete a tabela verdade para o circuito:

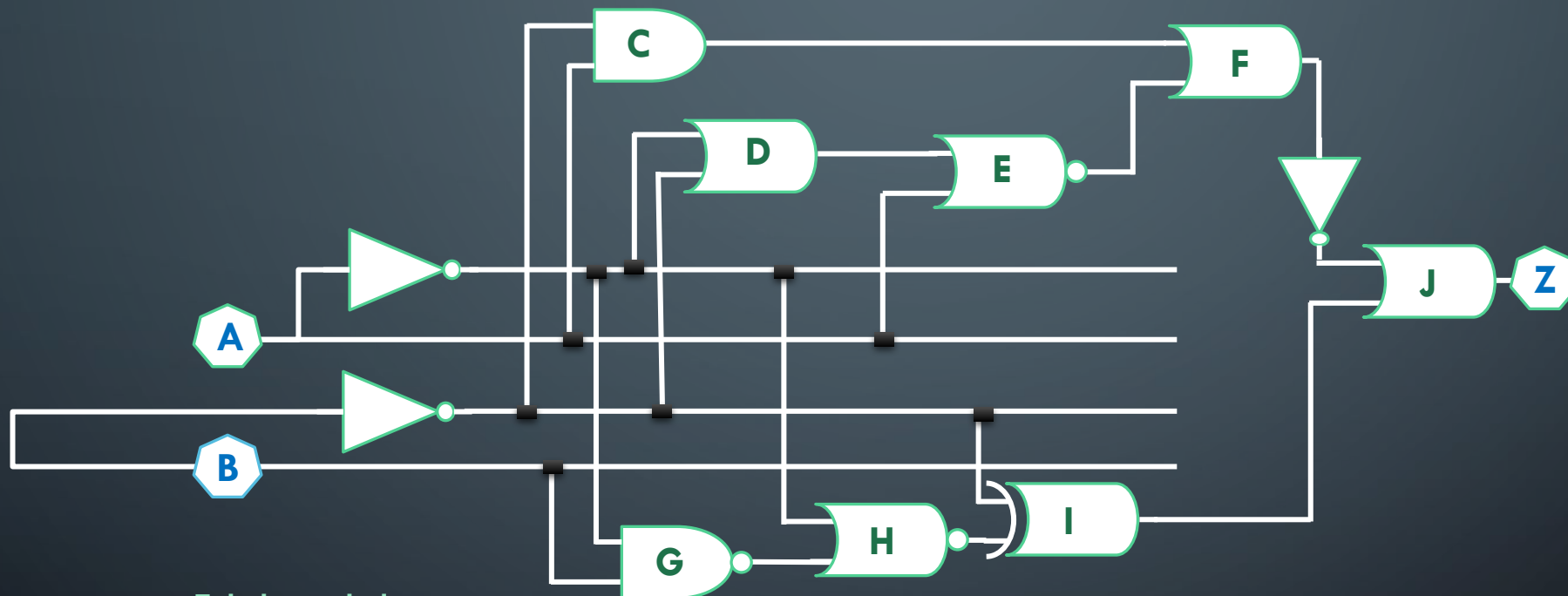
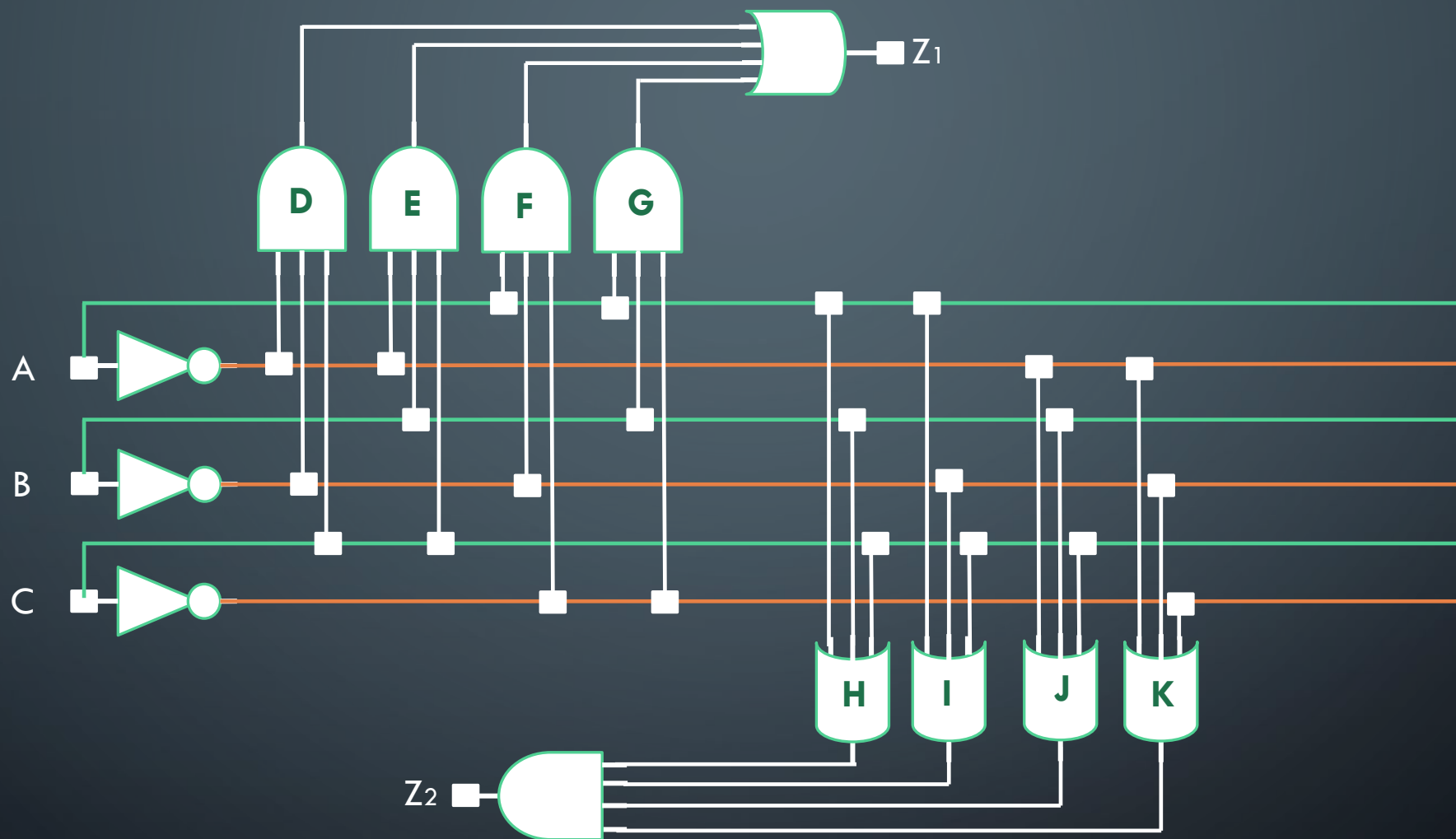


Tabela verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	
0	1	
1	0	
1	1	





# ATIVIDADE

- Desenhe os circuitos para as tabelas-verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

CIRC\_001

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

CIRC\_002

ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	0
1	0	1
1	1	1

CIRC\_003

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	0
1	0	0
1	1	1

CIRC\_004

ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	0
1	0	1
1	1	0

CIRC\_005

# ATIVIDADE

- Desenhe os circuitos para as tabelas-verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

CIRC\_001

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

CIRC\_002

ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	0
1	0	1
1	1	1

CIRC\_003

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	0
1	0	0
1	1	1

CIRC\_004

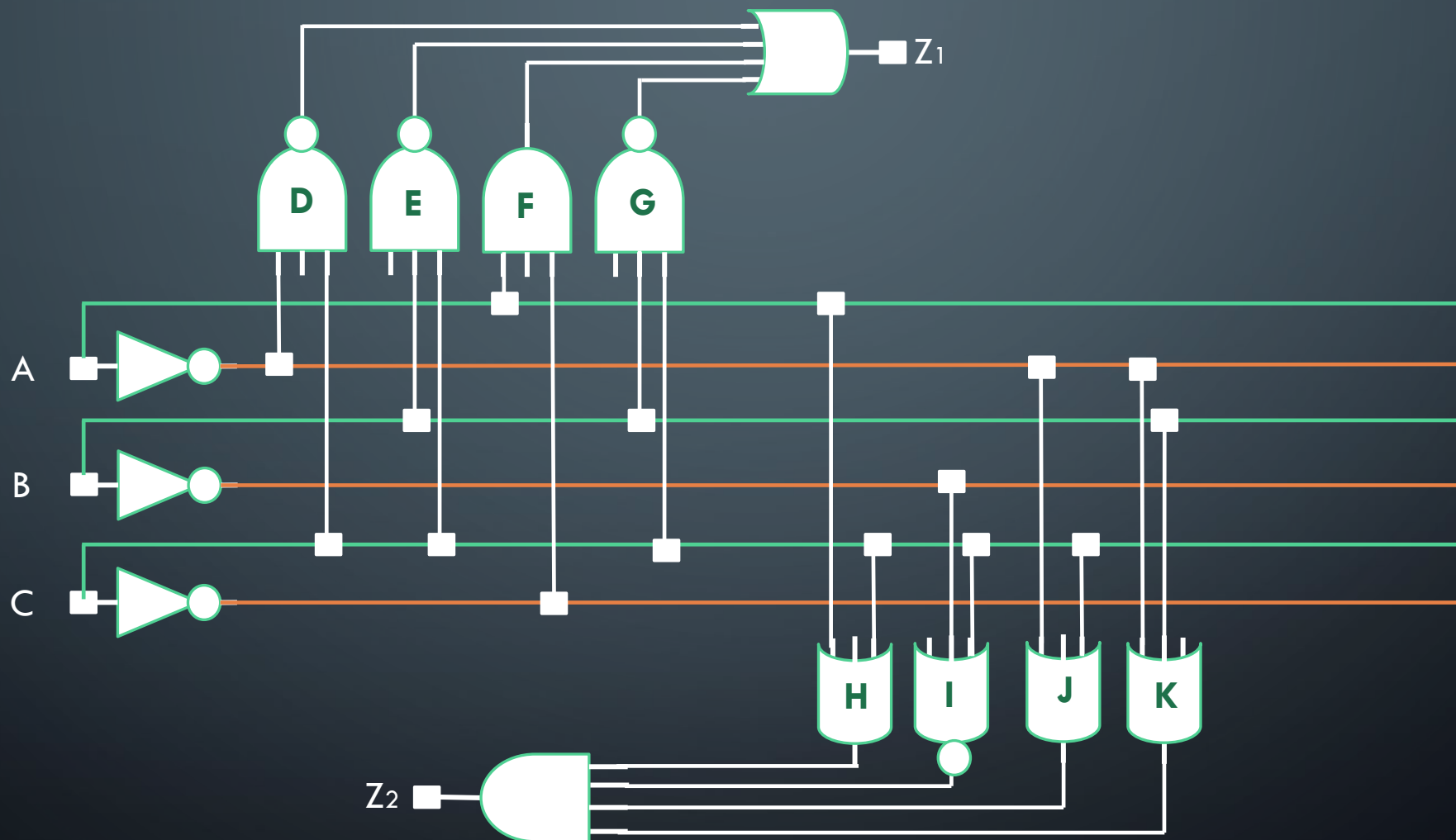
ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	0
1	0	1
1	1	0

CIRC\_005



# ATIVIDADE

- Componha a tabela verdade para o circuito a seguir



# ATIVIDADE

- Desenhe os circuitos para as tabelas-verdade

ENTRADAS		SAÍDA
A	B	Z
0	0	1
0	1	0
1	0	1
1	1	1

CIRC\_006

ENTRADAS		SAÍDA
A	B	Z
0	0	0
0	1	1
1	0	0
1	1	0

CIRC\_007



UNIVERSIDADE MUNICIPAL  
DE SÃO CAETANO DO SUL





UNIVERSIDADE MUNICIPAL  
DE SÃO CAETANO DO SUL

