

Arquitetura e Organização de Computadores

Guilherme Henrique de Souza Nakahata

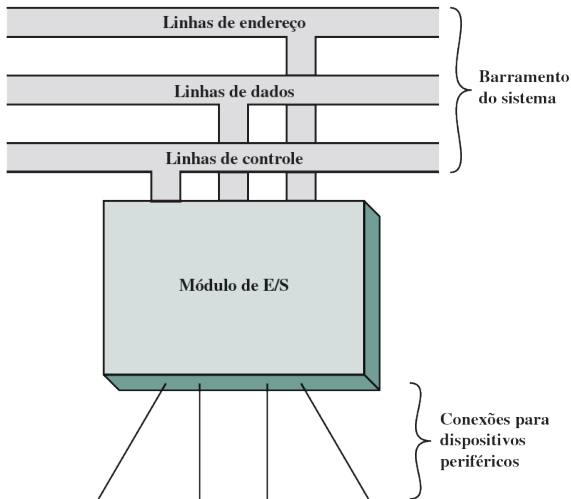
Universidade Estadual do Paraná - Unespar

02 de Julho de 2024

- As operações de E/S são realizadas por meio de uma grande variedade de dispositivos externos.
- Um dispositivo externo conecta-se ao computador por uma conexão com um módulo de E/S.
- Podemos classificar os dispositivos externos em geral em três categorias:
 - Inteligíveis ao ser humano
 - Inteligíveis à máquina
 - Comunicação

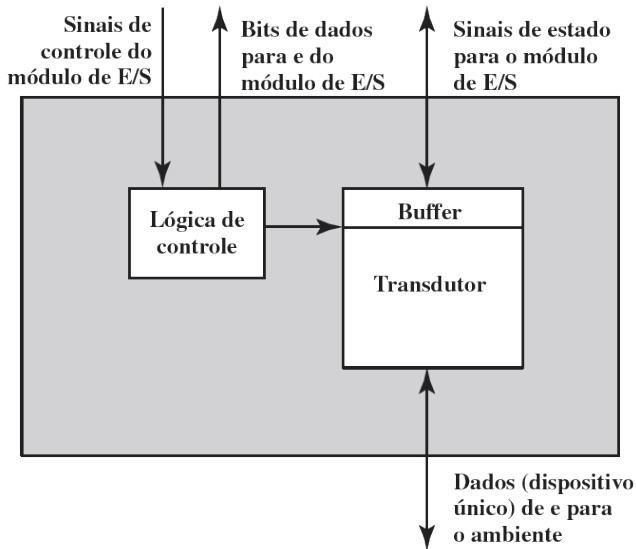
Dispositivos externos

- Modelo genérico de um módulo de E/S:



Dispositivos externos

- Diagrama em blocos de um dispositivo externo:



- O meio mais comum de interação entre computador/usuário é o conjunto teclado/monitor.
- O usuário fornece entrada pelo teclado.
- A unidade de troca básica é o caractere.
- Associado a cada caractere existe um código, em geral com tamanho de 7 ou 8 bits.
- Quando o usuário pressiona uma tecla, isso gera um sinal eletrônico que é interpretado pelo transdutor no teclado.
- Traduzido para o padrão de bits do código correspondente.

- Esse padrão de bits é, então, transmitido ao módulo de E/S no computador, onde o texto pode ser armazenado no mesmo código.
- Na saída, os caracteres do código são transmitidos para um dispositivo externo do módulo de E/S.
- O transdutor no dispositivo interpreta esse código e envia os sinais eletrônicos exigidos ao dispositivo de saída.
- Exibe o caractere indicado, ou realiza a função de controle solicitada.

- Uma unidade de disco contém a eletrônica para trocar sinais de dados, controle e estado com um módulo de E/S.
- Mais a eletrônica para controlar os mecanismos de leitura/gravação de disco.
- Em um disco de cabeça fixa, o transdutor é capaz de converter os padrões magnéticos na superfície do disco móvel em bits no buffer do dispositivo.
- Um disco com cabeça móvel também deve ser capaz de fazer o braço do disco se mover radialmente para dentro e fora pela superfície do disco.

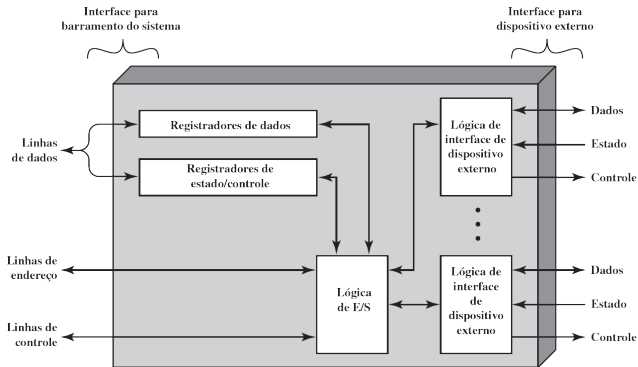
- As principais funções ou requisitos para um módulo de E/S encontram-se nas seguintes categorias:
 - Controle e temporização
 - Comunicação com o processador
 - Comunicação com o dispositivo
 - Buffering de dados
 - Detecção de erro

- A função de E/S inclui um requisito de **controle e temporização** para coordenar o fluxo de tráfego entre os recursos internos e dispositivos externos.
- A **comunicação do processador** envolve o seguinte:
 - Decodificação de comando
 - Dados
 - Informação de estado
 - Reconhecimento de endereço

- O módulo de E/S também deve ser capaz de realizar **comunicação com o dispositivo**.
- Ela envolve comandos, informação de estado e dados.
- Uma tarefa essencial de um módulo de E/S é o **buffering de dados**.
- Os dados são mantidos em um buffer no módulo de E/S e depois enviados ao dispositivo periférico em sua taxa de dados.
- Por fim, um módulo de E/S é responsável pela detecção de erro e, subsequentemente, por relatar erros ao processador.

Estrutura do módulo de E/S

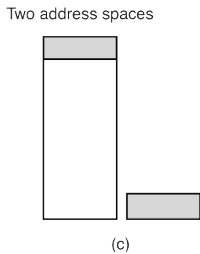
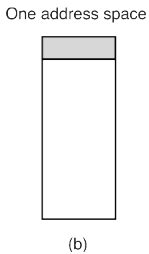
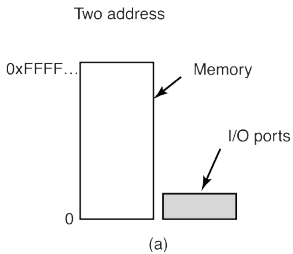
- Diagrama do bloco de um módulo de E/S:



- Existem quatro tipos de comandos de E/S:
 - **Controle:** usado para ativar um periférico e dizer-lhe o que fazer.
 - **Teste:** usado para testar diversas condições de estado associadas a um módulo de E/S e seus periféricos.
 - **Leitura:** faz com que o módulo de E/S obtenha um item de dados do periférico e o coloque em um buffer interno.
 - **Escrita:** faz com que o módulo de E/S apanhe um item de dado do barramento de dados e depois transmita-o ao periférico.

- Com a **E/S mapeada na memória**, existe um único espaço de endereço para locais de memória e dispositivos de E/S.
- O processador trata os registradores de estado e dados dos módulos de E/S como locais de memória e usa as mesmas instruções de máquina para acessar a memória e os dispositivos de E/S.
- Quando o espaço de endereço para E/S é independente do espaço da memória, é chamado de **E/S independente**.

E/S mapeada na memória



- Três técnicas são possíveis para operações de E/S:

	Sem interrupções	Uso de interrupções
Transferência de E/S para memória via processador	E/S programada	E/S controlada por interrupção
Transferência direta de E/S para memória		Acesso direto à memória (DMA)

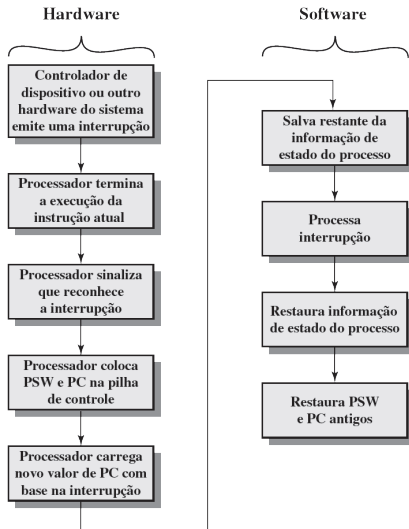
- Três técnicas são possíveis para operações de E/S:
 - **1º:** E/S programada, na qual a CPU principal envia ou recebe cada byte ou palavra e aguarda em um laço estreito esperando até que possa receber ou enviar o próximo byte ou palavra.
 - **2º:** E/S orientada à interrupção, na qual a CPU inicia uma transferência de E/S para um caractere ou palavra e vai fazer outra coisa até a interrupção chegar sinalizando a conclusão da E/S.
 - **3º:** DMA, no qual um chip separado gerencia a transferência completa de um bloco de dados, gerando uma interrupção somente quando o bloco inteiro foi transferido.

E/S controlada por interrupção

- O problema com a E/S programada é que o processador tem de esperar muito tempo para que o módulo de E/S de interesse esteja pronto para recepção ou transmissão de dados.
- Uma alternativa é que o processador envie um comando de E/S para um módulo e depois continue realizando algum outro trabalho útil.
- O módulo interromperá o processador para solicitar atendimento quando estiver pronto para trocar dados com o processador.
- O processador, então, executará a transferência de dados, como antes, e depois retomará seu processamento anterior.

E/S controlada por interrupção

- Processamento de interrupção simples:

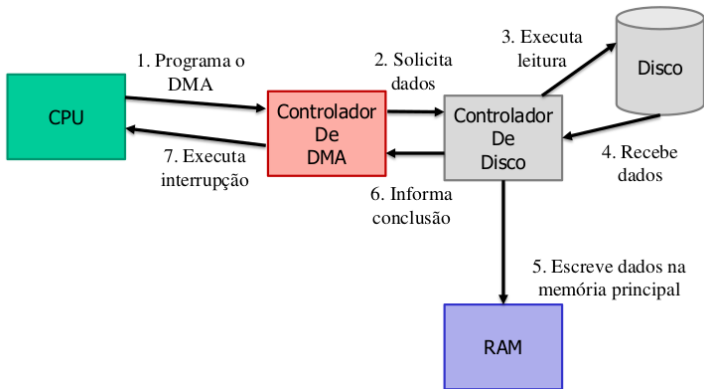


- Dois aspectos de projeto surgem na implementação da E/S por interrupção:
 - Considerando que quase sempre haverá vários módulos de E/S, como o processador determina qual dispositivo emitiu a interrupção?
 - Se houver várias interrupções, como o processador decide qual deverá processar?
- A técnica mais simples para o problema é oferecer **múltiplas linhas de interrupção** entre o processador e os módulos de E/S.

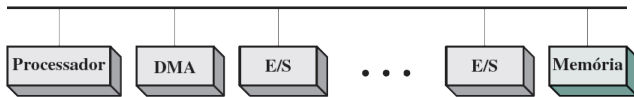
- Uma alternativa é a **verificação por software**.
- A desvantagem da verificação por software é que ele é demorado.
- Uma técnica mais eficiente é usar uma configuração **daisy chain**, que oferece uma verificação por hardware.
 - Cada dispositivo é conectado ao dispositivo anterior e posterior, formando uma única linha de comunicação.

- Desvantagens da E/S programada e controlada por interrupção:
- A taxa de transferência de E/S é limitada pela velocidade com a qual o processador pode testar e atender a um dispositivo.
- O processador fica ocupado no gerenciamento de uma transferência de E/S.
- Diversas instruções precisam ser executadas para cada transferência de E/S.
- O DMA envolve um módulo adicional no barramento do sistema.

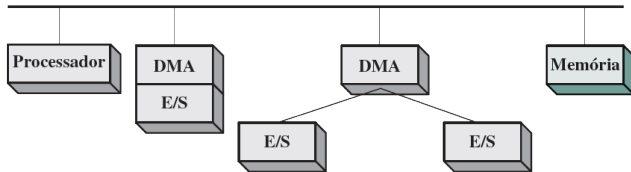
DMA



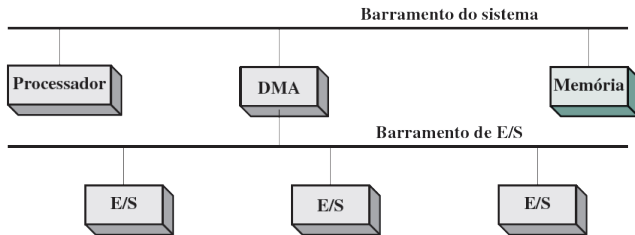
- Configurações de DMA alternativas:



- Configurações de DMA alternativas:



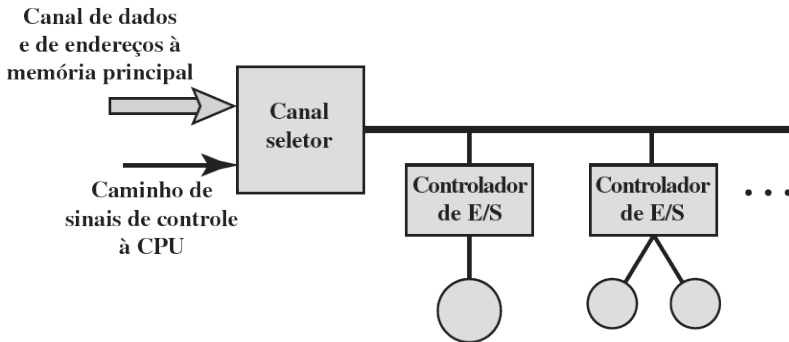
- Configurações de DMA alternativas:



- Enquanto se prossegue no caminho de evolução, cada vez mais a função de E/S é realizada sem envolvimento da CPU.
- A CPU fica cada vez mais livre das tarefas relacionadas a E/S, melhorando o desempenho.
- Ocorre uma grande mudança com a introdução do conceito de um módulo de E/S capaz de executar um programa.
- O módulo de E/S em geral é conhecido como um canal de E/S.

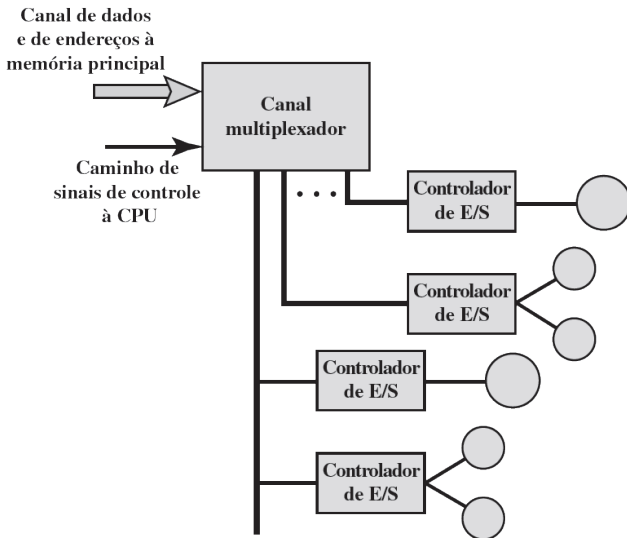
Características dos canais de E/S

- Um **canal seletor** controla diversos dispositivos de alta velocidade e, a qualquer momento, é dedicado à transferência de dados com um desses dispositivos:



Características dos canais de E/S

- Um **canal multiplexador** pode tratar da E/S com vários dispositivos ao mesmo tempo:



- O **USB** é bastante usado para conexões periféricas.
- É a interface padrão para dispositivos de velocidade mais lenta, como teclado e dispositivos apontadores.
- Também é comumente usada para E/S de alta velocidade, incluindo impressoras, drives de disco e adaptadores de rede.
- Ele vem de várias gerações.
- O sistema USB é controlado por um controlador host central, que é conectado aos dispositivos para criar uma rede local com uma topologia hierárquica em árvore.

- O **FireWire** foi desenvolvido como uma alternativa para a interface SCSI.
- O FireWire usa uma configuração daisy-chain, com até 63 dispositivos conectados em uma única porta.
- Até 1.022 barramentos FireWire podem ser interconectados usando pontes.
- O FireWire permite o que é conhecido como conexão a quente (hot plugging), que significa que é possível conectar e desconectar periféricos sem ter que desligar o sistema de computação ou reconfigurar o sistema.

- A interface **SCSI** é um padrão comum para conectar dispositivos periféricos (discos, modems, impressoras etc.) a computadores pequenos e médios.
- A organização física da SCSI é um barramento compartilhado, que pode suportar até 16 ou 32 dispositivos, dependendo da geração do padrão.
- A velocidade varia de 5 Mbps na especificação original de SCSI-1 a 160 Mbps na SCSI-3 U3.

- A mais recente, e uma das mais rápidas, tecnologia de conexão de periféricos a se tornar disponível para uso de propósito geral é o **Thunderbolt**;
- Desenvolvido pela Intel em colaboração com a Apple.
- A tecnologia combina dados, vídeos, áudios e energia em uma única conexão de alta velocidade para periféricos;

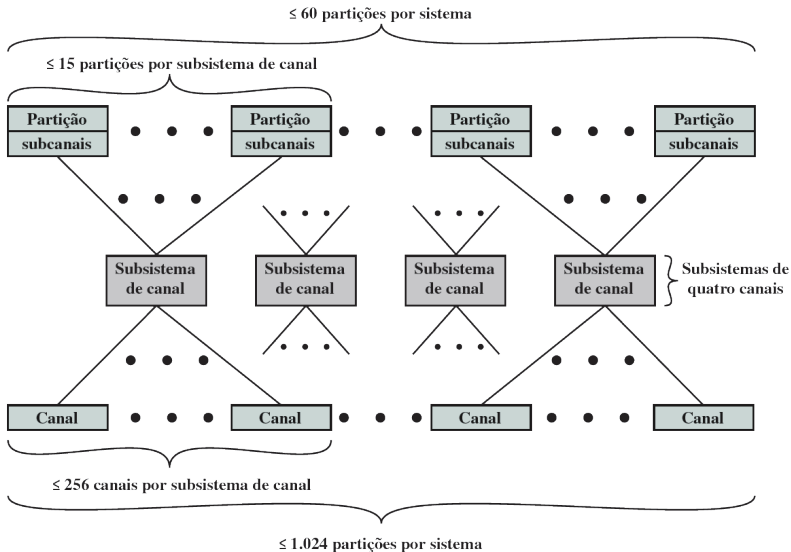
- **InfiniBand** é uma especificação de E/S, voltada para o mercado de servidores de ponta.
- O **PCI Express** é um sistema de barramento de alta velocidade que conecta periféricos de uma grande variedade de tipos e velocidades.
- **Serial ATA** é uma interface para sistemas de armazenamento de disco.
- **Ethernet** é uma tecnologia de rede predominantemente com fios, usada em casas, escritórios, centros de dados, empresas e redes de área ampla.

- O **Wi-Fi** é uma tecnologia de acesso à internet predominantemente sem fio, usado em casas, escritórios e espaços públicos.
- O Wi-Fi em casa agora conecta computadores, tablets, smartphones e hosts de dispositivos eletrônicos.
- O Wi-Fi nas empresas tem se tornado um meio essencial para aumentar a produtividade dos colaboradores.

Estrutura de E/S do zEnterprise EC12 da IBM

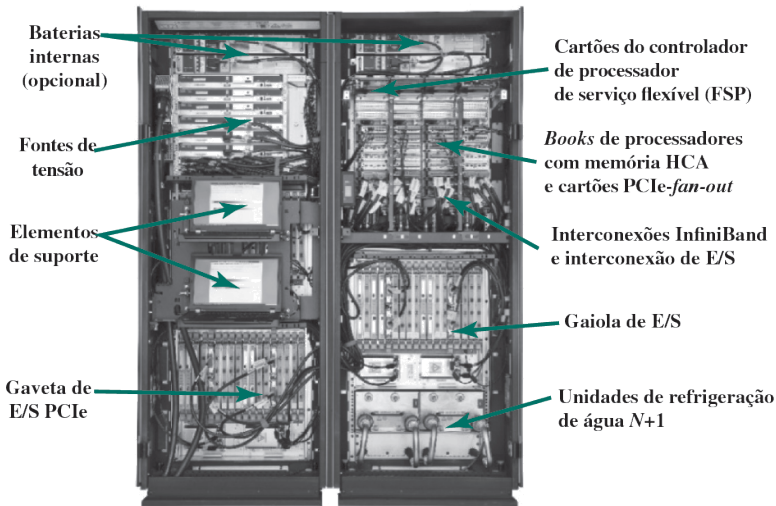
- O zEnterprise EC12 é um computador mainframe da IBM.
- O sistema é baseado no uso do chip de processador zEC12, que é um chip multicore de 5,5-GHz com seis cores.
- A arquitetura do zEC12 pode ter um máximo de 101 chips de processador para um total de 606 cores.

Estrutura de E/S do zEnterprise EC12 da IBM



Estrutura de E/S do zEnterprise EC12 da IBM

- Frames de E/S do zEC12 da IBM — vista frontal:



Estrutura de E/S do zEnterprise EC12 da IBM

- O sistema consiste em dois compartimentos, chamados de frames.
- Um frame A do lado direito inclui duas grandes gaiolas, mais espaço para cabos e outros componentes.
- O frame Z, do lado esquerdo, contém baterias internas e fontes de tensão e espaço para um ou mais elementos de suporte, que são usados por um gerenciador de sistema para gerenciamento da plataforma.
- Uma gaveta de E/S contém componentes similares aos da gaiola de E/S.

- STALLINGS, W. **Arquitetura e Organização de Computadores**. 10 ed. São Paulo: Pearson, 2017;
- TANENBAUM, A. S. **Organização Estruturada de Computadores**. 5 ed. Pearson 2007;
- HENNESY, J. PATTERSON, D. **Organização e Projeto de Computadores**. 3 ed. Editora Campus, 2005.

Obrigado! Dúvidas?

Guilherme Henrique de Souza Nakahata

guilhermenakahata@gmail.com

<https://github.com/GuilhermeNakahata/UNESPAR-2024>