

**CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA DE MINAS GERAIS –  
CEFET/MG**

**DIOGO EMANUEL  
GUILHERME AUGUSTO  
LUIZ EDUARDO**

## **Indicador de Farol**

Relatório 1

**BELO HORIZONTE  
2021**

## **Sumário**

<b>Objetivos</b>	<b>2</b>
<b>Desenvolvimento</b>	<b>2</b>
Simulação do circuito no ModelSim:	4
<b>Análise dos resultados</b>	<b>4</b>

## Objetivos

O objetivo principal deste relatório é apresentar uma visão inicial dos softwares Quartus e Modelsim Altera, através do desenvolvimento de um pequeno módulo capaz de identificar se um carro está com o farol aceso de forma desnecessária (quando não há ninguém dirigindo o veículo).

## Desenvolvimento

Tabela Verdade

Farol	Chave	Porta	Sinalizador
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Este circuito digital aciona um sinalizador sempre que o farol do carro estiver aceso desnecessariamente, quando:

- 1) a porta estiver aberta e/ou;
- 2) a chave não estiver na ignição.

A expressão booleana foi obtida através da análise da tabela verdade criada. Para isso, verificamos como criar uma situação em que as três condições de ativação do sinalizador poderiam acontecer.

Assim, a expressão booleana é dada por:

$$S = (farol \& \sim porta \& \sim chave) \mid (farol \& \sim porta \& chave) \mid (farol \& porta \& \sim chave)$$

Segue a descrição do circuito em Verilog HDL:

```
indicadorFarol.v
1  /**
2  Projeto: Indicador de Farol
3  Nomes: Diogo Emanuel, Guilherme Augusto, Luiz Eduardo
4  Data: 11/11/2021
5  **/
6  module indicadorFarol(farol, porta, chave, sinalizador);
7
8  input farol, porta, chave;
9  //Farol: 0 - Desligado, 1 - Ligado
10 //Porta: 0 - Aberta, 1 - Fechada
11 //Chave: 0 - Fora da ignição, 1 - Na ignição
12 output sinalizador;
13
14 assign sinalizador = (farol & ~porta & ~chave) | (farol & ~porta & chave) | (farol & porta & ~chave);
15
16 endmodule
```

Imagem 01: descrição do circuito em Verilog HDL

Agora, o esquemático obtido por meio da visualização RTL:

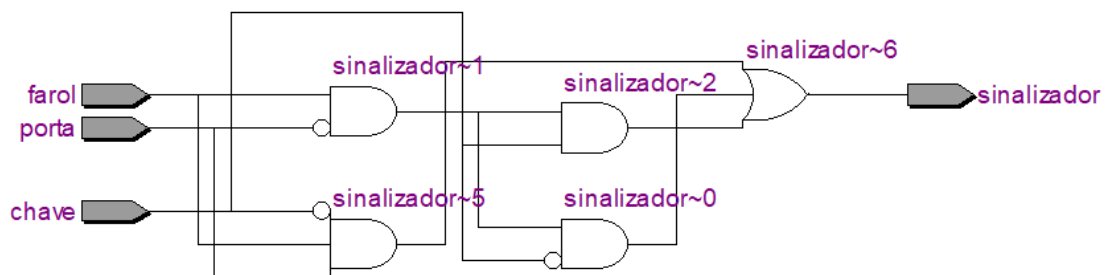


Imagem 02: esquemático RTL

Descrição do circuito lógico:

- Na porta AND sinalizador~1 temos como mostrado na imagem acima tem como entrada o farol e a porta barrada(~porta)
- Na porta AND sinalizador~5 temos como entrada o farol, a porta e a chave barrada(~chave)
- Na porta AND sinalizador~2 temos como entrada o resultado proveniente da porta sinalizador~1 e a chave
- Na porta AND sinalizador~0 temos como entrada a saída proveniente da porta sinalizador~1 e a chave barrada(~chave)

- Na porta OR sinalizador~6 temos como entrada os resultados provenientes das portas sinalizador~5, sinalizador~0, sinalizador~2 e como saída o resultado correspondente ao sinalizador

### Simulação do circuito no ModelSim:

Seguem os sinais de onda gerados no software:

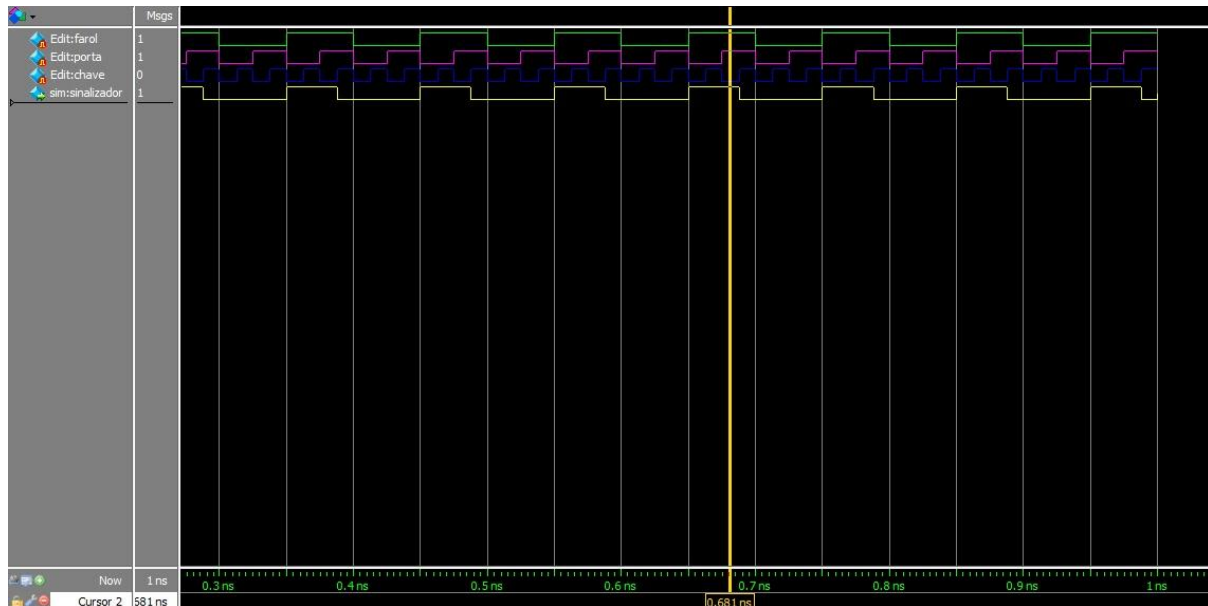


Imagem 03: sinais de onda no Modelsim Altera

Na figura há as entradas do farol, da porta e da chave. Como saída tem-se o sinalizador.

Os sinais de onda gerados nas entradas anteriormente especificadas foram necessários para que fosse possível testar todas as opções de resultados da tabela verdade, por meio da representação binária. Para realizar essas ondas foi utilizada a ferramenta do Altera para modificar as entradas e aplicar uma onda relógio, que variava o seu período de 0 a 100ps.

### Análise dos resultados

Após a análise do circuito, é perceptível os resultados do sinalizador do farol, que é acionado sempre que o farol está aceso e a porta aberta ou a chave fora da ignição. Esse foi o resultado da expressão booleana feita após a análise da tabela verdade, e está demonstrada na simulação no ModelSim em que é perceptível o resultado dessa expressão a cada momento nessa simulação, em que pelos sinais de onda amarela podemos perceber se o sinalizador foi acionado ou não.