



Universidade Federal de Sergipe

Centro de Ciências Exatas e Tecnologia

Departamento de Engenharia Elétrica

Disciplina: Circuitos Digitais

ELET0076

Período: 2022.2

Carga horária: 90h

Créditos: 6

Professor: Carlos Alberto

Dupla: Guilherme Franco e Raissa Mello

Relatório Experimento 04

1. Tabela verdade da saída do sistema.

a_1	a_0	b_1	b_0	y_3	y_2	y_1	y_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0
0	0	1	0	0	0	0	0
0	0	1	1	0	0	0	0
0	1	0	0	0	0	0	0
0	1	0	1	0	0	0	1
0	1	1	0	0	0	1	0
0	1	1	1	0	0	1	1
1	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0
1	0	1	0	0	1	0	0
1	0	1	1	0	1	1	0
1	1	0	0	0	0	0	0
1	1	0	1	0	0	1	1
1	1	1	0	0	1	1	0
1	1	1	1	1	0	0	1

2. Simplificação das expressões.

→ Saída do Circuito y_0

Expressão: A_0B_0

0	0	0	0
2	1	1	0
10	1	1	0
8	0	0	0

→ Saída do Circuito y_1

Expressão: $A_1!B_1B_0 + A_0B_1!B_0 + A_1!A_0B_0 + !A_1A_0B_1$

0	0	0	0
2	0	1	1
10	1	0	1
8	0	1	0

→ Saída do Circuito y_2

Expressão: $A_1B_1(!A_0 + !B_0)$

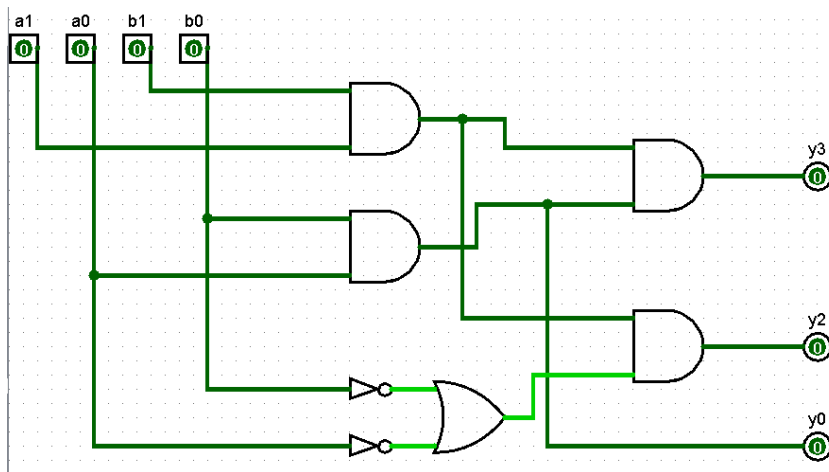
0	0	0	0
2	0	0	0
10	0	0	1
8	0	1	1

→ Saídas do Circuito y_3

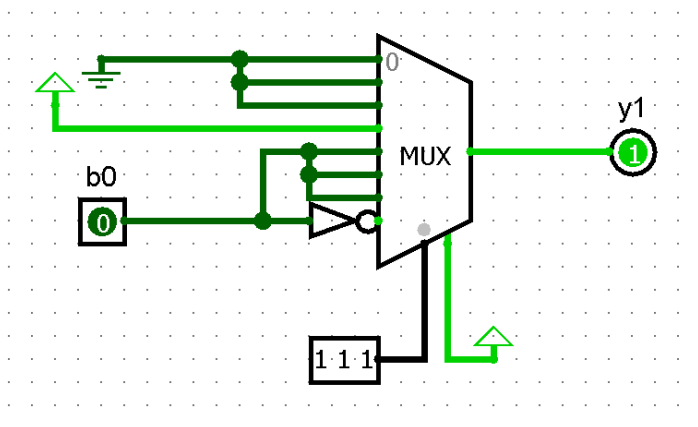
Expressão: $A_0B_0A_1B_1$

0	0	0	0
2	0	0	0
10	0	1	0
8	0	0	0

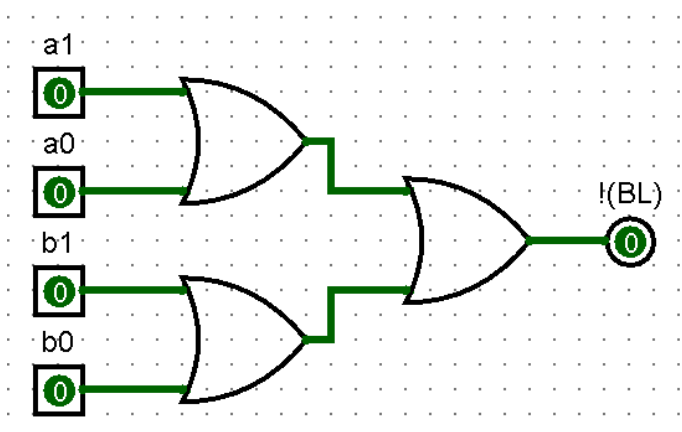
3. Diagrama das saídas y_3 , y_2 , y_0



3.1 Diagrama do MUX



3.2 Diagrama do desligamento



4. Tabela de componentes.

Quantidade de portas	Quantidade de CI's	Tipo das portas
2	1	CD 4069 NOT
4	1	CD 4071 OR
4	1	CD 4081 AND
—	1	CD 4051 MUX/DEMUX
—	1	CD 4511