

Fiche 5 : Unité de Contrôle



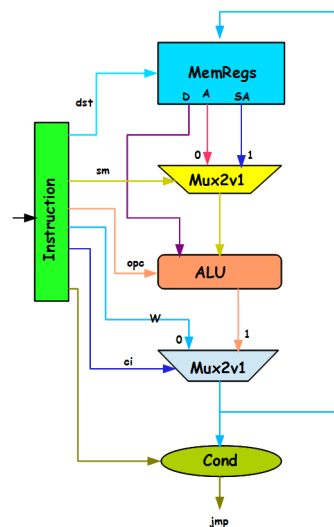
Romain Kamdem

EXERCICE 1 (UnitCont)

On se propose dans cet exercice de construire le circuit dont le chemin de données est décrit par la figure 1, qui représente une unité de contrôle qui prend en entrée une instruction, la traite et sort une condition *J* suivant le resultat du traitement.

1. Définir en VHDL l'entité de ce circuit
2. Construire en VHDL l'architecture structurelle de ce circuit
3. Construire un testbench en utilisant le circuit de l'exercice PGCounter (on connectera les deux composants ensemble).
4. Chaque binôme pourra construire son propre programme.

Figure 1: Chemin de données



NB : Le circuit pourra être validé en utilisant le programme suivant à mettre dans un fichier (juste les valeurs décimales):

	Asm	Hexa	decimale	effet
0	--> D	ea10	-5616	Mettre 0 dans D
5	--> A	0005	5	Mettre 5 dans A
D	--> SA	e308	-7416	Copie le contenu de D en memoire
10	--> A	0010	10	Mettre 10 dans A
A	--> D	ec10	-5104	Copie A dans D
4	--> A	0004	4	

D	--> SA	e308	-7416	
5	--> A	0005	5	
D+SA	--> D	f090	-3952	D + memoire dans D
D	--> SA	e308	-7416	
4	--> A	0004	4	
SA	--> D	fc10	-1008	copie de la memoire dans D
D-1	--> D	e390	-7280	Decremente D
D	--> SA	e308	-7416	
7	--> A	0007	7	
D;JGT		e301	-7423	Saut a l'instruction 7 si D > 0
5	--> A	0005	5	
SA	--> D	fc10	-1008	
D	--> A	e2a0	-7520	copie de D dans A

Un autre programme à vous de trouver ce qu'il fait

0	--> D	ea10	-5616
7	--> A	0007	7
D	--> SA	e308	-7416
10	--> A	0010	10
A	--> D	ec10	-5104
6	--> A	0006	6
D	--> SA	e308	-7416
4	--> A	0004	4
A	--> D	ec10	-5104
5	--> A	0005	5
D	--> SA	e308	-7416
5	--> A	0005	5
SA	--> D	fc10	-1008
7	--> A	0007	7
D+SA	--> D	f090	-3952
D	--> SA	e308	-7416
6	--> A	0006	6
SA	--> D	fc10	-1008
D-1	--> D	e390	-7280
D	--> SA	e308	-7416
11	--> A	0011	11
D;JGT		e301	-7423
24	--> A	0024	24
D;JEQ		e302	-7422
7	--> A	0007	7
SA	--> D	fc10	-1008
D	--> A	e2a0	-7520