



# 曳影 1520 视频编解码

## 用户手册

文档版本	1.0.0
保密等级	保密
发布日期	2023-08-26

**Copyright © 2022 T-HEAD (Shanghai) Semiconductor Co., Ltd. All rights reserved.**

This document is the property of T-HEAD (Shanghai) Semiconductor Co., Ltd. This document may only be distributed to: (i) a T-HEAD party having a legitimate business need for the information contained herein, or (ii) a non-T-HEAD party having a legitimate business need for the information contained herein. No license, expressed or implied, under any patent, copyright or trade secret right is granted or implied by the conveyance of this document. No part of this document may be reproduced, transmitted, transcribed, stored in a retrieval system, translated into any language or computer language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual, or otherwise without the prior written permission of T-HEAD (Shanghai) Semiconductor Co., Ltd.

**Trademarks and Permissions**

The T-HEAD Logo and all other trademarks indicated as such herein are trademarks of T-HEAD (Shanghai) Semiconductor Co., Ltd. All other products or service names are the property of their respective owners.

**Notice**

The purchased products, services and features are stipulated by the contract made between T-HEAD and the customer. All or part of the products, services and features described in this document may not be within the purchase scope or the usage scope. Unless otherwise specified in the contract, all statements, information, and recommendations in this document are provided "AS IS" without warranties, guarantees or representations of any kind, either express or implied.

The information in this document is subject to change without notice. Every effort has been made in the preparation of this document to ensure accuracy of the contents, but all statements, information, and recommendations in this document do not constitute a warranty of any kind, express or implied.

**平头哥（上海）半导体技术有限公司 T-HEAD (Shanghai) Semiconductor Co., LTD**

Address: 5th Floor Number 2 Chuan He Road 55, Number 366 Shang Ke Road, Shanghai free trade area, China  
Website: [www.t-head.cn](http://www.t-head.cn)

**Copyright © 2022 平头哥（上海）半导体技术有限公司，保留所有权利。**

本文档的所有权及知识产权归属于平头哥（上海）半导体技术有限公司及其关联公司(下称“平头哥”)。本文档仅能分派给：(i) 拥有合法雇佣关系，并需要本文档的信息的平头哥员工，或(ii)非平头哥组织但拥有合法合作关系，并且其需要本文档的信息的合作方。对于本文档，未经平头哥（上海）半导体技术有限公司明示同意，则不能使用该文档。在未经平头哥（上海）半导体技术有限公司的书面许可的情形下，不得复制本文档的任何部分，传播、转录、储存在检索系统中或翻译成任何语言或计算机语言。

**商标申明**

平头哥的 LOGO 和其它所有商标归平头哥（上海）半导体技术有限公司及其关联公司所有，未经平头哥（上海）半导体技术有限公司的书面同意，任何法律实体不得使用平头哥的商标或者商业标识。

**注意**

您购买的产品、服务或特性等应受平头哥商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，平头哥对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。平头哥（上海）半导体技术有限公司不对任何第三方使用本文档产生的损失承担任何法律责任。

**平头哥（上海）半导体技术有限公司 T-HEAD (Shanghai) Semiconductor Co., LTD**

地址：中国（上海）自由贸易试验区上科路 366 号、川和路 55 弄 2 号 5 层  
网址： [www.t-head.cn](http://www.t-head.cn)

## 版本历史

版本	说明	作者	日期
V1.0.0	初始版本	平头哥	2023-08-26

# 目录

---

版本历史.....	I
目录.....	II
图表目录.....	III
术语与缩略语.....	IV
1 VENC.....	1
1.1 概述.....	1
1.2 主要特性.....	1
1.3 功能描述.....	2
1.4 使用.....	3
2 VDEC.....	4
2.1 概述.....	4
2.2 主要特性.....	5
2.3 功能描述.....	8

## 图表目录

---

图表 1-1 VENC 框图 .....	1
图表 1-2 H.265 数据流 .....	3
图表 2-1 VDEC 功能框图 .....	4

## 术语与缩略语

缩略语	英文全名	中文解释
MMU	Memory Management Unit	内存管理单元
NAL	Network Abstract Layer	网络抽象层
PPS	Picture Parameter Set	图像参数集
SEI	Supplemental Enhancement Information	补充增强信息
SPS	Sequence Parameter Set	序列参数集
VPS	Video Parameter Set	视频参数集

# 1 VENC

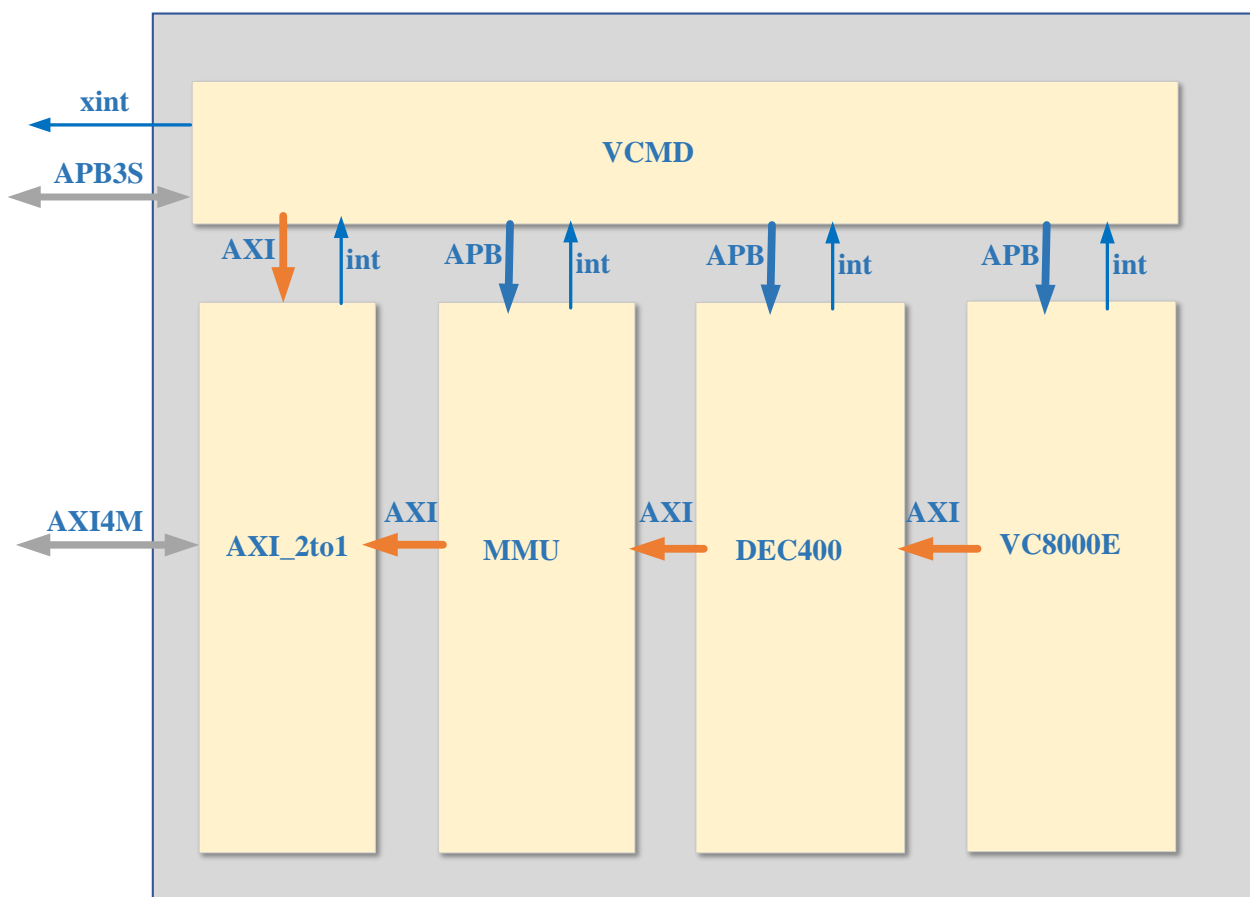
## 1.1 概述

VNEC 模块采用硬件单核编码方案，在最小主机 CPU 交互负载的前提下，实现 H.265 和 H.264 最大吞吐量为 3840\*2160@40fps 的硬件编码。

VENC 模块还集成了 JPEG 编码功能，可以同时为 JPEG 和 H.26x 进行编码。

### 1.1.1 框图

VENC 模块框图如下：



图表 1-1 VENC 框图

## 1.2 主要特性

VENC 的主要特性：

- VENC 模块集成 MMU 子模块，实现内存管理功能。

- VENC 模块集成了加速引擎 VCMD 子模块和寄存器配置。VCMD 还完成了 VENC 模块内部各个子模块的中断管理，向模块外部输出中断信号。
- VENC 模块集成的 DEC400 子模块，实现输入无损压缩视频数据的解压功能。搭配 VENC 的上行模块，集成的 DEC400 解压功能可以达到节省带宽的目的。
- VENC 内部集成的 VC8000E 子模块是 VENC 模块的主要编码硬件加速器。整体功能：在最小化主机 CPU 交互负载的前提下，通过硬件单核编码方案，实现 H.26x 编码最大 3840\*2160@40fps 的硬件。
- VC8000E 子模块还集成 JPEG 编码功能，可以同时编码 JPEG 和 H.26x，支持 4K、1080P、VGA 等多种视频格式同时编码。
- VC8000E 子模块支持最大 TU32\*32 帧间转换单元，支持 CTB/MB 级别码率控制，支持多区域 OSD 叠加，区域>=2。

## 1.3 功能描述

### 1.3.1 MMU 子模块功能

VENC 模块集成 MMU 子模块，实现内存管理功能。

### 1.3.2 DEC400 子模块功能

VENC 模块集成的 DEC400 子模块实现输入无损压缩视频数据的解压功能。搭配 VENC 的上行模块，集成的 DEC400 解压功能可以达到节省带宽的目的。

### 1.3.3 VCMD 子模块功能

VENC 模块集成了用于加速的引擎 VCMD 子模块和寄存器配置。VCMD 还完成了 VENC 模块内部各个子模块中断的管理，向模块外部输出中断信号。

### 1.3.4 VC8000E 子模块功能

VENC 内部集成的 VC8000E 子模块是 VENC 模块的主要编码硬件加速器。整体功能：在最小主机 CPU 交互负载的前提下，通过硬件单核编码方案，实现 H.26x 编码最大 3840\*2160@40fps 的硬件。

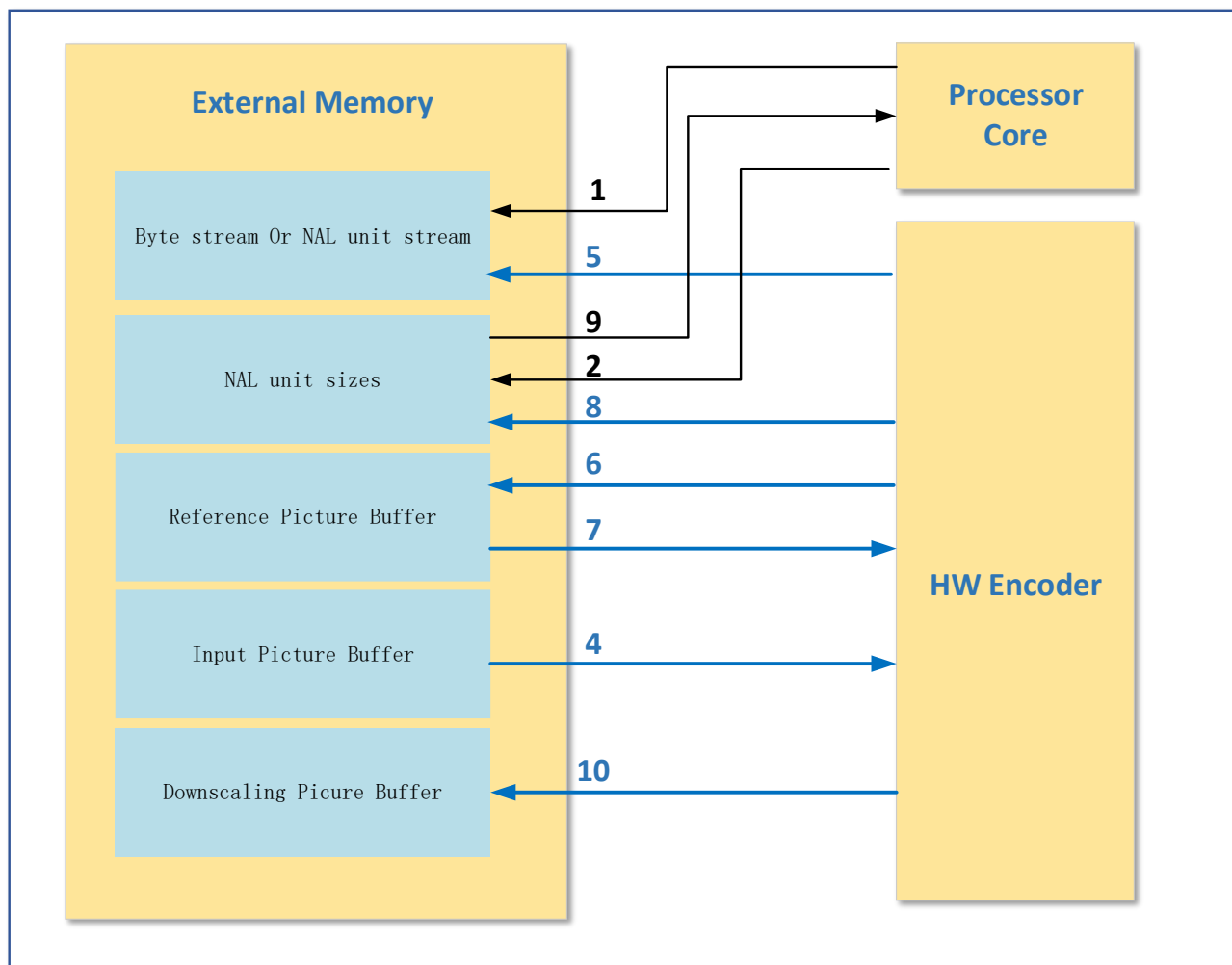
VC8000E 子模块还集成 JPEG 编码功能，可以同时编码 JPEG 和 H.26x，支持 4K、1080P、VGA 等多种视频格式同时编码。

VC8000E 子模块支持最大 TU32\*32 帧间转换单元，支持 CTB/MB 级别码率控制，支持多区域 OSD 叠加，区域>=2。



## 1.4 使用

图表 1-2 中显示的数字代表以下事务：



图表 1-2 H.265 数据流

1. 写入视频参数集（VPS）、序列参数集（SPS）、图像参数集（PPS）和补充增强信息（SEI）（通过软件）。
2. 写入 VPS、SPS、PPS 网络抽象层（NAL）单元大小（通过软件）。
3. 通过内存映射寄存器初始化编码器硬件（通过软件）。
4. 读取要编码的输入图片。
5. 写入编码比特流。
6. 为下一张图片编码写参考图片。
7. 读取当前图片编码的参考图片。
8. 写入 NAL 单元大小信息。
9. 读取 NAL 单元大小信息（通过软件）。
10. 写下缩放后的图片（可选）。

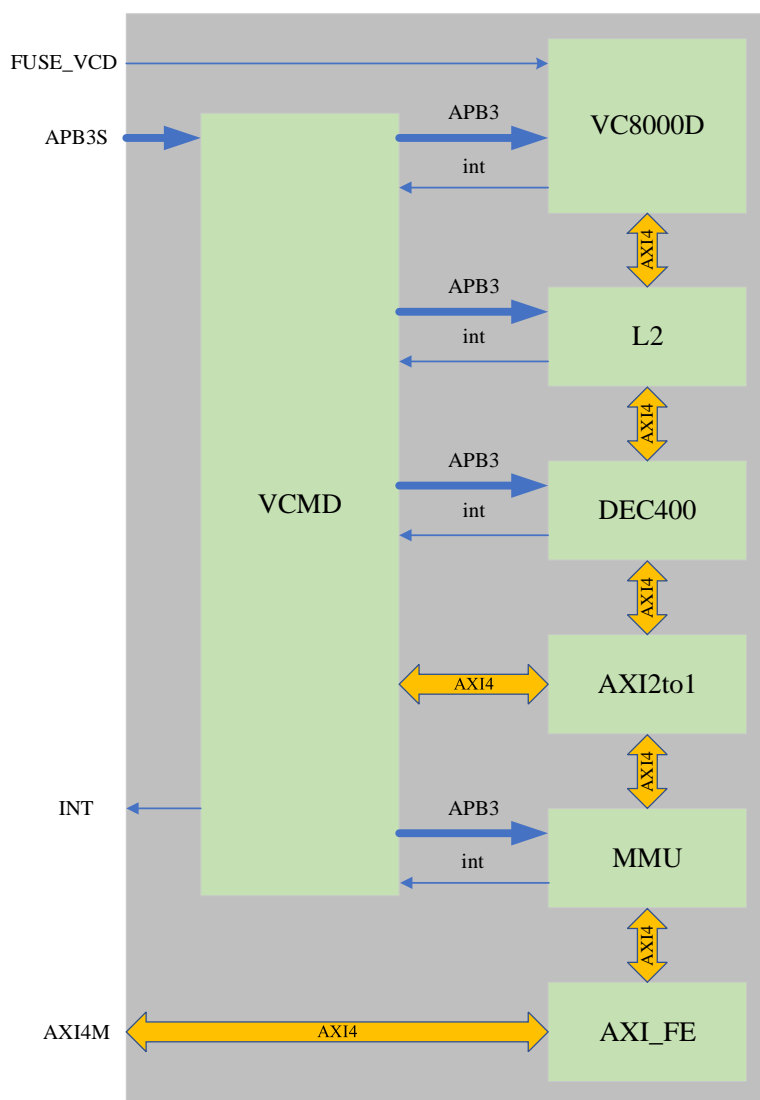
## 2 VDEC

### 2.1 概述

VDEC 模块是一款单核解决方案，可为 HEVC、H.264、VP9、AVS 等格式提供 4K 解码。它是最小的多格式视频解码器模块解决方案之一，功耗低，主机 CPU 负载可忽略不计。

#### 2.1.1 框图

VDEC 的框图如下：



图表 2-1 VDEC 功能框图

## 2.2 主要特性

### 2.2.1 HEVC (H.265) 解码特性

- 输入流格式支持
  - 字节流
  - NAL 单元流
- 输出图片格式支持
  - YCbCr420 半平面
  - DEC400 兼容的压缩格式
- Main10 Profile 画质
- 5.1 级

### 2.2.2 VP9 解码特性

- 输入流格式支持
  - VP9 原始比特流
  - IVF
- 输出图片格式支持
  - YcbCr420 半平面
  - DEC400 兼容的压缩格式
- Profile 2 (10 位) 画质

### 2.2.3 AVC (H.264)/MVC/SVC 解码特性

- 输入流格式支持
  - AVC (H.264) 流
  - 字节流
  - NAL 单元流
  - MVC 流
  - SVC 流
- 输出图片格式支持
  - YCbCr4:2:0 半平面
  - 为无交错序列存储的帧
  - 为交错序列存储的字段
  - YCbCr4:0:0 单色

- DEC400 兼容的压缩格式
- 高级画质
- H.264 HP 5 级

## 2.2.4 MPEG-4/H.263 解码特性

- 输入流格式支持
  - MPEG-4 基本视频流
  - H.263 基本视频流
- 输出图片格式支持
  - YCbCr4:2:0 半平面
  - 为无交错序列存储的帧
  - 为交错序列存储的字段
  - DEC400 兼容的压缩格式
- MPEG-4 ASP 5 级

## 2.2.5 VC-1 解码特性

- 输入流格式支持
  - VC-1 流
- 输出图片格式支持
  - YCbCr4:2:0 半平面
  - 为无交错序列存储的帧
  - 为交错序列存储的字段
  - DEC400 兼容的压缩格式
- VC-1 AP 3 级 (45Mbps/s)

## 2.2.6 JPEG 解码特性

- 输入流格式支持
  - JFIF 文件格式 1.02
  - YCbCr 4:0:0、4:2:0、4:2:2、4:4:0、4:1:1 和 4:4:4 采样格式
- 输出图片格式支持
  - YCbCr4:2:0 半平面光栅扫描
  - YCbCr4:0:0 半平面光栅扫描

## 2.2.7 VP8 解码特性

- 输入流格式支持
  - VP8 流
- 输出图片格式支持
  - YCbCr4:2:0 半平面
  - DEC400 兼容的压缩格式

## 2.2.8 VP7 解码特性

- 输入流格式支持
  - VP7 流
- 输出图片格式支持
  - YCbCr4:2:0 半平面
  - DEC400 兼容的压缩格式

## 2.2.9 VP6 解码特性

- 输入流格式支持
  - VP6.0、6.1 或 6.2 流
- 输出图片格式支持
  - YCbCr4:2:0 半平面
  - DEC400 兼容的压缩格式

## 2.2.10 AVS/AVS+解码特性

- 输入流格式支持
  - AVS 或 AVS+流
- 输出图片格式支持
  - YCbCr4:2:0 半平面
  - DEC400 兼容的压缩格式

## 2.2.11 AVS2

- 输入流格式支持
  - 字节流
  - NAL 单元流
- 输出图片格式支持

- YCbCr4:2:0 半平面
- DEC400 兼容的压缩格式
- 10bit 主档次

## 2.2.12 后处理输出帧压缩（DEC400）

- 剪裁
- 仅缩小

## 2.2.13 最大图片尺寸

- HEVC/VP9/无交错 H.264/AVS2/VP8: 4096 x 4096
- JPEG: 32768 x 32768
- 其他: 1920 x 1920

## 2.3 功能描述

### 2.3.1 MMU 子模块功能

VDEC 模块集成了内存管理单元（Memory Management Unit, MMU）子模块来实现内存管理功能，MMU 实现虚拟/物理地址到 40 位地址空间的映射，并执行内存访问和安全策略。

### 2.3.2 DEC400 子模块功能

VDEC 模块的集成 DEC400 可以为 SoC 提供统一的无损像素压缩和解压基础设施。与 VC8000D 配合使用，可以进一步压缩后处理器输出以节省带宽。

### 2.3.3 VCMD 子模块功能

VDEC 模块中集成的 VCMD 是一个灵活的命令缓冲区执行引擎。VCMD 旨在通过使用 AXI 总线获取命令缓冲区（存储在 DDR 中）并通过命令缓冲区队列减少中断数量来加速 VDEC swreg 编程。它还支持一组命令缓冲区，这些缓冲区与 JMP 命令链接在一起，以减少 CPU 负载。

### 2.3.4 L2Cache

集成在 VDEC 模块中的 L2Cache 为 VDEC 提供了有效的额外带宽节省，通过给定的对齐来塑造来自 VDEC 的读取和写入 AXI 突发，以最大限度地提高 DDR 效率。L2Cache 有两部分：只读缓存和写入突发整形器。只读缓存可以缓存指定地址范围内的读取数据，以减少 DDR 访问。写入突发整形器可以将指定地址范围内的写入 AXI 事务整形为与给定对齐方式对齐。突发对齐是 128 字节对齐。

### 2.3.5 VC8000D 子模块功能

VDEC 模块中集成的 VC8000D 是主要的解码硬件加速器。支持 HEVC、H.264、VP9、AVS2、VP8、VP7、VP6 等格式解码。

### 2.3.6 AXI\_FE

VDEC 模块中集成的 AXI\_FE 提供了允许一个模块（子系统）的 AXI 端口直接与 SoC 系统连接的能力。AXI\_FE 功能包括按给定对齐方式拆分 AXI 突发、生成唯一 AXI ID（支持乱序/重新排序）以及生成 AxUSER 和 AxPROT。对于需要唯一 AXI ID 的系统，建议使用 AXI\_FE 模块。