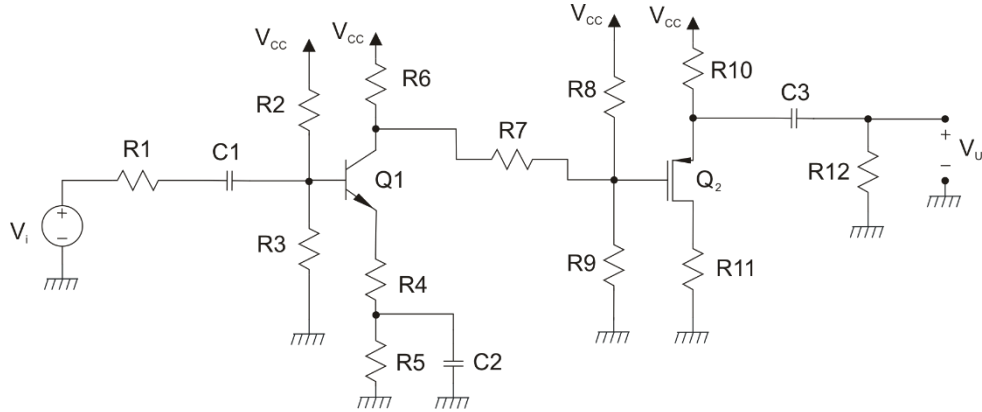


ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 10 gennaio 2025

Esercizio A



$R1 = 200 \, \Omega$	$R2 = 665 \, \text{k}\Omega$	$R4 = 50 \, \Omega$	$R5 = 1950 \, \Omega$	$R6 = 9 \, \text{k}\Omega$	$R7 = 1 \, \text{k}\Omega$
$R8 = 4 \, \text{k}\Omega$	$R9 = 10 \, \text{k}\Omega$	$R10 = 2.5 \, \text{k}\Omega$	$R11 = 4 \, \text{k}\Omega$	$R12 = 30 \, \text{k}\Omega$	$V_{cc} = 18 \, \text{V}$

Q1 è un transistor BJT BC109B resistivo con $h_{re} = h_{oe} = 0$; Q2 è un transistor MOS a canale p resistivo con $V_T = -1 \, \text{V}$ e la corrente di drain in saturazione data da $I_D = k(V_{GS} - V_T)^2$ con $k = 0.5 \, \text{mA/V}^2$.

Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R3 in modo che, in condizioni di riposo, la tensione sul gate di Q2 sia 10 V. Determinare, inoltre, il punto di riposo dei due transistori e verificare la saturazione di Q2.
- 2) Determinare l'espressione e il valore di V_U/V_i alle frequenze per le quali i condensatori riportati nel circuito in figura possono essere considerati dei corto circuiti.

Esercizio B

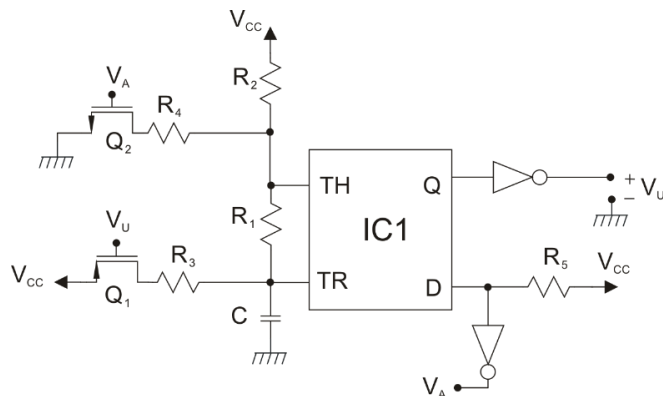
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = A(BC + \bar{C}D) + \bar{B}\bar{D}$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento dei transistori.

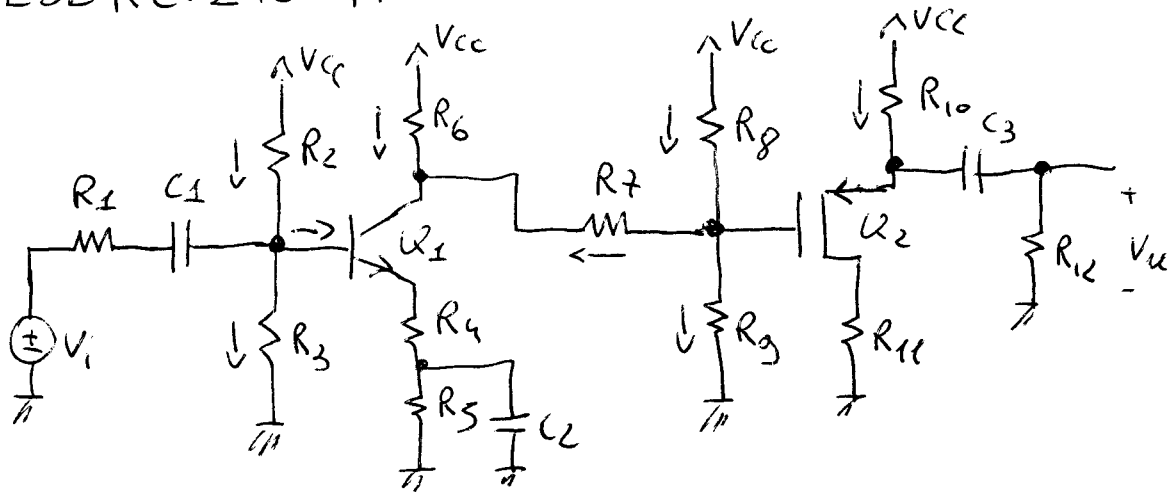
Esercizio C

$R_1 = 2 \, \text{k}\Omega$	$R_5 = 100 \, \text{k}\Omega$
$R_2 = 10 \, \text{k}\Omega$	$C = 200 \, \text{nF}$
$R_4 = 2.5 \, \text{k}\Omega$	$V_{CC} = 6 \, \text{V}$



Il circuito IC1 è un NE555 alimentato a $V_{CC} = 6 \, \text{V}$; Q1 ha $R_{on} = 0$ e $V_{Tp} = -1 \, \text{V}$; Q2 ha $R_{on} = 0$ e $V_{Tn} = 1 \, \text{V}$. Gli inverter sono ideali e alimentati a V_{CC} . (i) Determinare il valore di R_3 affinché il circuito si comporti come un multivibratore astabile con duty cycle del 50 %; (ii) determinare la frequenza del segnale di uscita, V_U , a regime.

ESERCIZIO A



$$R_1 = 200 \Omega$$

$$R_2 = 665 \text{ k}\Omega$$

$$R_4 = 50 \Omega$$

$$R_5 = 1950 \Omega$$

$$R_6 = 9 \text{ k}\Omega$$

$$R_7 = 1 \text{ k}\Omega$$

$$R_8 = 4 \text{ k}\Omega$$

$$R_9 = 10 \text{ k}\Omega$$

$$R_{10} = 2.5 \text{ k}\Omega$$

$$R_{11} = 4 \text{ k}\Omega$$

$$R_{12} = 30 \text{ k}\Omega$$

$$V_{CC} = 18 \text{ V}$$

1) DETERMINARE R_3 PER $V_G = 10 \text{ V}$

$I_G = 0$ PERCHÉ Q_2 È UN MOSFET $\Rightarrow I_D = I_S$

$$I_{R8} = \frac{V_{CC} - V_G}{R_8} = 2 \text{ mA}$$

$$I_{R9} = \frac{V_G}{R_9} = 1 \text{ mA}$$

$$I_{R7} = I_{R8} - I_{R9} = 1 \text{ mA}$$

$$V_C = V_G - R_7 I_{R7} = 9 \text{ V}$$

$$I_{R6} = \frac{V_{CC} - V_C}{R_6} = 1 \text{ mA}$$

$$I_C = I_{R6} + I_{R7} = 2 \text{ mA}$$

h_F : BJT IN ZONA ATTIVA DIRETTA $\Rightarrow I_B \ll I_C \Rightarrow I_E \approx I_C$

$$V_E = (R_4 + R_5) I_E = 4 \text{ V}$$

$$V_{CE} = V_C - V_E = 5 \text{ V}$$

VERIFICA IPOTESI : $V_{CE} \stackrel{?}{>} V_{CE\text{SAT}}$ (~~5V > 0.2V~~)

$5 \text{ V} > 0.2 \text{ V} \Rightarrow$ ~~VERIFICA~~ ~~OK~~ IPOTESI VERIFICATA

PER $I_C = 2 \text{ mA}$ E $V_{CE} = 5 \text{ V}$ IL COSTRUTTORE FORNISCE I PARAMETRI:

$$h_{ie} = 4800 \Omega \quad h_{FE} = 230 \quad h_{fe} = 300$$

$$V_B = V_E + V_{BE} = 4.2V$$

$$I_{R2} = \frac{V_{CC} - V_B}{R_2} = 20 \mu A$$

$$I_{R3} = I_{R2} - I_B$$

$$I_B = \frac{I_C}{h_{FE}} = \frac{2 \times 10^{-3}}{290} = 6.89655 \mu A$$

$$Q_1: \begin{cases} I_C = 2 mA \\ V_{CE} = 5V \\ h_{ie} = 4800 \Omega \\ h_{fe} = 300 \\ h_{FE} = 290 \end{cases}$$

$$I_{R3} = 13.10345 \mu A$$

$$R_3 = \frac{V_B}{I_{R3}} = 358684.16 \Omega$$

$$hp: MOS IN SATURAZIONE \Rightarrow I_D = K (V_{GS} - V_T)^2$$

$$V_S = V_{CC} - R_{10} I_D$$

$$I_D = K (V_G - V_S - V_T)^2 = K (V_G - V_{CC} + R_{10} I_D - V_T)^2 = K (-7 + R_{10} I_D)^2$$

$$= K (49 + 6.25 \times 10^6 I_D^2 - 35 \times 10^3 I_D) =$$

$$= 24.5 \times 10^{-3} + 3.125 \times 10^3 I_D^2 - 17.5 I_D$$

$$3.125 \times 10^3 I_D^2 - 18.5 I_D + 24.5 \times 10^{-3} = 0$$

$$I_D = \frac{18.5 \pm \sqrt{342.25 - 306.25}}{6.25 \times 10^3} = \frac{18.5 \pm 6}{6.25 \times 10^3} = \begin{cases} I_{D1} = 3.92 mA \\ I_{D2} = 2 mA \end{cases}$$

$$Se I_D = I_{D1} = 3.92 mA \Rightarrow V_S = 8.2V \Rightarrow V_{GS} = 1.8V > V_T = -1V \Rightarrow \text{SOLUZIONE NON ACCETTABILE}$$

$$I_D = I_{D2} = 2 mA$$

$$V_S = 13V$$

$$V_{GS} = -3V < V_T = -1V \Rightarrow MOS CONDUCE (SOL. ACCETTABILE)$$

$$V_D = R_{11} I_D = 8V$$

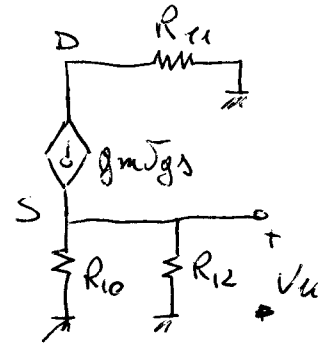
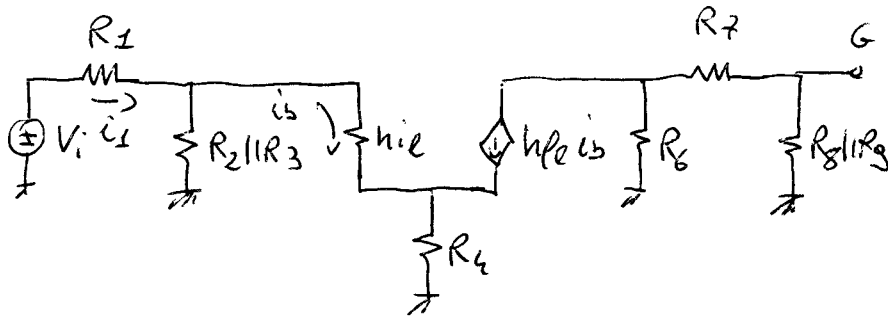
$$V_{DS} = -5V \quad \text{VERIFICA hp: } V_{DS} < (V_{GS} - V_T) \\ -5V < (-3V - (-1)) = -2V \quad \underline{OK}$$

$$g_m = 2K |V_{GS} - V_T| = 2 \times 10^{-3} A/V$$

$$Q_1: \begin{cases} I_C = 2 \text{ mA} \\ V_{CE} = 5 \text{ V} \\ h_{ie} = 4800 \Omega \\ h_{fe} = 300 \\ h_{FE} = 290 \end{cases}$$

$$Q_2: \begin{cases} I_D = 2 \text{ mA} \\ V_{DS} = -5 \text{ V} \\ V_{GS} = -3 \text{ V} \\ g_m = 2 \times 10^{-3} \text{ A/V} \end{cases}$$

2) DETERMINARE $\frac{V_u}{V_i}$ PER C₁ CORTOCIRCUITATI



$$V_{ce} = (g_m V_{gs})(R_{S0} \parallel R_{L2}) = V_S$$

$$V_{GS} = V_G - V_S = V_G - g_m V_{gs}(R_{S0} \parallel R_{L2}) \Rightarrow V_{GS} = \frac{V_G}{1 + g_m(R_{S0} \parallel R_{L2})}$$

$$V_G = (-h_{fe} i_b) \frac{R_6}{R_6 + R_7 + (R_8 \parallel R_9)}$$

$$i_b = i_1 \frac{R_2 \parallel R_3}{(R_2 \parallel R_3) + h_{ie} + R_4(h_{fe} + 1)}$$

$$R_v = h_{ie} + R_4(h_{fe} + 1) = 19850 \Omega$$

$$i_1 = \frac{V_i}{R_1 + R_2 \parallel R_3 \parallel [h_{ie} + R_4(h_{fe} + 1)]}$$

$$\frac{V_u}{V_i} = g_m (R_{S0} \parallel R_{L2}) \frac{1}{1 + g_m(R_{S0} \parallel R_{L2})} (-h_{fe}) \frac{R_6}{R_6 + R_7 + (R_8 \parallel R_9)}$$

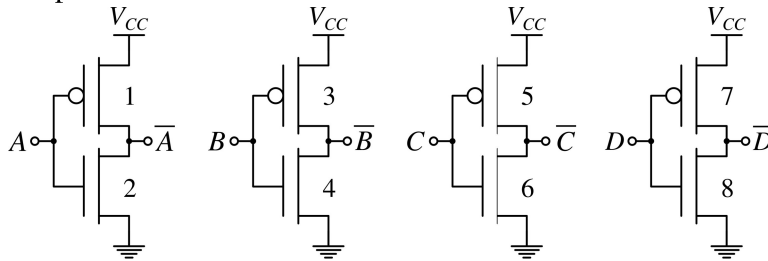
$$\frac{0.3215}{(R_2 \parallel R_3) + h_{ie} + R_4(h_{fe} + 1)} \cdot \frac{1}{R_1 + R_2 \parallel R_3 \parallel [h_{ie} + R_4(h_{fe} + 1)]} = -24.57$$

Esercizio B – svolgimento

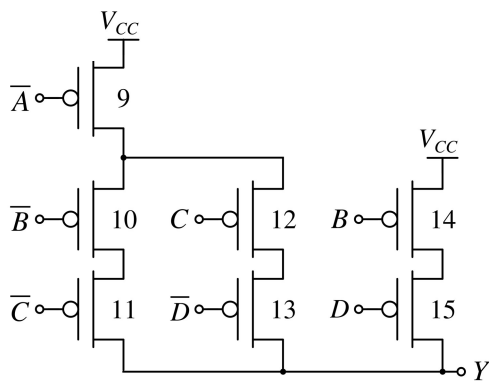
$$Y = A \cdot (B \cdot C + \bar{C} \cdot D) + \bar{B} \cdot \bar{D}$$

Numero di MOS: $(7 + 4) \times 2 = 22$

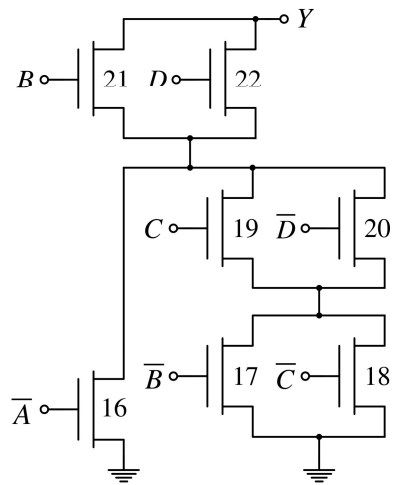
Schema completo:



PUN:



PDN:



Dimensionamento della PUN, assumendo $(W/L)_p = p = 5$:

- $(W/L)_{1,3,5,7} = p = 5$
- Percorsi con 3 MOS in serie: (9-10-11, 9-12-13).

$$(W/L)_{9,10,11,12,13} = x; \quad 3 \times \frac{1}{x} = \frac{1}{p} \implies x = 3p = 15$$
- Percorsi con 2 MOS in serie: (14-15):

$$(W/L)_{14,15} = y; \quad 2 \times \frac{1}{y} = \frac{1}{p} \implies y = 2p = 10$$

Dimensionamento della PDN, assumendo $(W/L)_n = n = 2$:

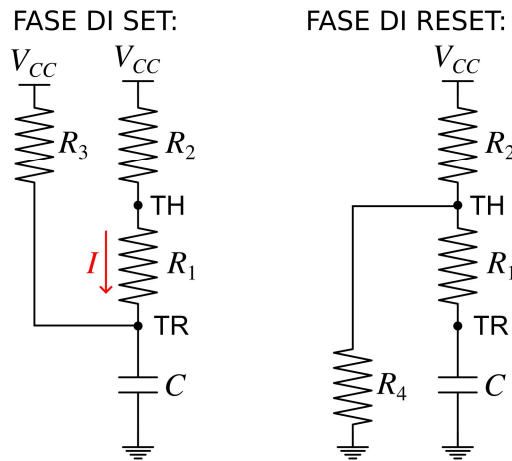
- $(W/L)_{2,4,6,8} = n = 2$
- Percorsi con 3 MOS in serie:
 - (17-19-21), impossibile dovuto a B e \bar{B} .
 - (17-19-22), possibile.
 - (17-20-21), impossibile dovuto a B e \bar{B} .
 - (17-20-22), impossibile dovuto a D e \bar{D} .
 - (18-19-21), impossibile dovuto a C e \bar{C} .
 - (18-19-22), impossibile dovuto a C e \bar{C} .
 - (18-20-21), possibile.
 - (18-20-22), impossibile dovuto a D e \bar{D} .

$$(W/L)_{17,18,19,20,21,22} = z; \quad 3 \times \frac{1}{z} = \frac{1}{n} \implies z = 3n = 6.$$

- Percorsi con 2 MOS in serie: (16-21), (16-22) tutti possibili. Q21 e Q22 sono già dimensionati.

$$(W/L)_{16} = w; \quad \frac{1}{w} + \frac{1}{z} = \frac{1}{n} \implies w = \frac{3n}{2} = 3.$$

Esercizio C – svolgimento



Fase di SET: $Q=1$, $D=HI$;

$V_{G1} = V_U = 0 \text{ V}$, $V_{S1} = V_{CC} = 6 \text{ V}$, $V_{GS1} = -6 \text{ V} < V_{Tp} \Rightarrow Q1$ acceso.

R_5 è un resistore di pull-up, quindi $V_A = 0$: $V_{G2} = V_A = 0$, $V_{S2} = 0$, $V_{GS2} = 0$. Siccome $V_{GS2} < V_{Tn}$, $Q2$ è spento.

All'inizio della fase di SET: $V_{TR} = V_{CC}/3 = 2 \text{ V}$, che è anche la tensione iniziale sul condensatore C , V_{i1} .

In assenza di commutazioni, la tensione finale, V_{f1} , risulterebbe V_{CC} .

La tensione di commutazione, V_{com1} , che insiste sul condensatore, determinata dalla condizione $V_{TH} = (2/3) \cdot V_{CC} = 4 \text{ V}$, si trova calcolando I :

$$I = \frac{V_{CC} - V_{TH}}{R_2} = 0.2 \text{ mA}. \quad \Rightarrow \quad V_{com1} = V_{TH} - R_1 I = 3.6 \text{ V}.$$

È verificata la condizione $V_{i1} < V_{com1} < V_{f1}$, infatti abbiamo: $2 \text{ V} < 3.6 \text{ V} < 6 \text{ V}$. La condizione è necessaria per rendere il circuito astabile.

La costante di tempo caratteristica, τ_1 , della carica di C durante la fase di SET, è:

$$\tau_1 = R_{V1} C; \quad \text{dove} \quad R_{V1} = (R_1 + R_2) || R_3 = \frac{(R_1 + R_2) \cdot R_3}{R_1 + R_2 + R_3}.$$

di cui è incognita R_3 . La durata della fase di SET, T_1 , si calcola come:

$$T_1 = \tau_1 \ln \left(\frac{V_{f1} - V_{i1}}{V_{f1} - V_{com1}} \right) \approx R_{V1} C \cdot 0.510826.$$

Fase di RESET: $Q=0$, $D=0$;

$V_{G1} = V_U = V_{CC} = 6 \text{ V}$, $V_{S1} = 0 \text{ V} > V_{Tp} \Rightarrow Q1$ spento.

$V_{G2} = V_A = V_{CC} \Rightarrow V_{GS2} > V_{Tn}$: $Q2$ acceso.

Dal circuito risulta:

$$V_{f2} = \frac{R_4}{R_4 + R_2} V_{CC} = 1.2 \text{ V}.$$

Tra l'altro $V_{i2} = V_{com1} = 3.6 \text{ V}$.

La tensione di commutazione per la fase 2, $V_{com2} = V_{CC}/3 = 2 \text{ V}$.

È verificata la condizione: $V_{i2} > V_{com2} > V_{f2}$, infatti abbiamo: $3.6 \text{ V} > 2 \text{ V} > 1.2 \text{ V}$. La condizione è necessaria per rendere il circuito astabile.

La costante di tempo caratteristica, τ_2 , della scarica di C durante la fase di RESET, è:

$$\tau_2 = R_{V2}C; \quad \text{dove} \quad R_{V2} = R_1 + (R_2 || R_4) = 4 \text{ k}\Omega \quad \text{da cui} \quad \tau_2 = 0.8 \text{ ms.}$$

La durata della fase di SET, T_2 , si calcola come:

$$T_2 = \tau_2 \ln \left(\frac{V_{f2} - V_{i2}}{V_{f2} - V_{com2}} \right) \approx 878.890 \mu\text{s.}$$

$T_1 = T_2$ per avere il duty cycle pari al 50%, quindi dall'espressione di T_1 :

$$R_{V1} = \frac{T_2}{C \cdot 0.510826} = 8.603 \text{ k}\Omega.$$

Invertendo l'espressione di R_{V1} , ricaviamo R_3 :

$$R_3 = \frac{(R_1 + R_2)R_{V1}}{R_1 + R_2 - R_{V1}} = 30.386 \text{ k}\Omega.$$

La frequenza di oscillazione dell'astabile è $f = \frac{1}{T_1 + T_2} = 568.9 \text{ Hz}$.