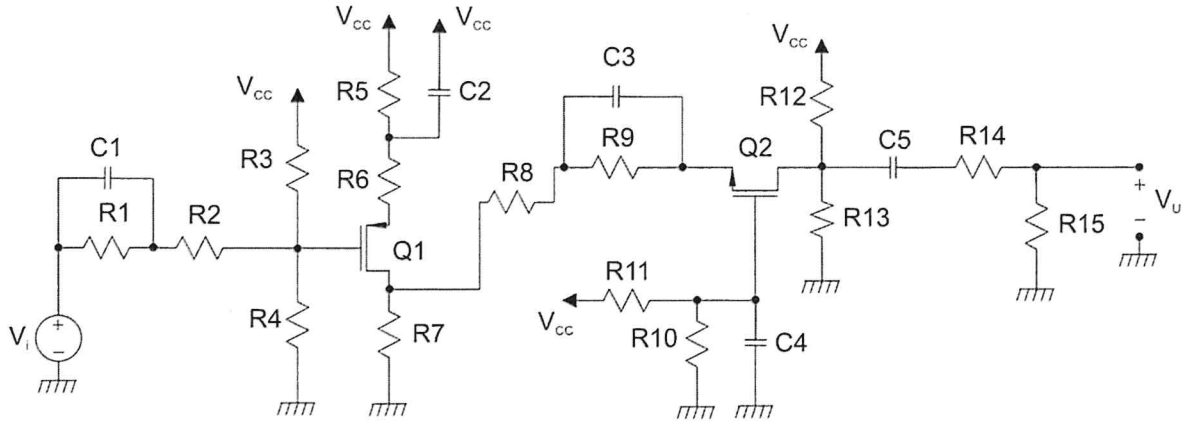


ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 6 giugno 2024

Esercizio A



R1 = 990 Ω	R2 = 10 Ω	R3 = 1.6 k Ω	R4 = 4 k Ω	R6 = 20 Ω	R7 = 2 k Ω	R8 = 100 Ω	R9 = 400 Ω
R10 = 50 k Ω	R11 = 50 k Ω	R12 = 2 k Ω	R13 = 12 k Ω	R14 = 50 Ω	R15 = 100 k Ω	Vcc = 18 V	

Q1 è un transistor MOS a canale p resistivo con $V_T = -1$ V; Q2 è un transistor MOS a canale n resistivo con $V_T = 1$ V; per entrambi i transistori la corrente di drain in saturazione è data da $I_D = k(V_{GS} - V_T)^2$ con $k = 0.5$ mA/V².

Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R5 in modo che, in condizioni di riposo, la tensione sul drain di Q2 sia 12 V. Determinare, inoltre, il punto di riposo dei due transistori e verificarne la saturazione.
- 2) Determinare l'espressione e il valore di V_U/V_i alle frequenze per le quali i condensatori riportati nel circuito in figura possono essere considerati dei corto circuiti.

Esercizio B

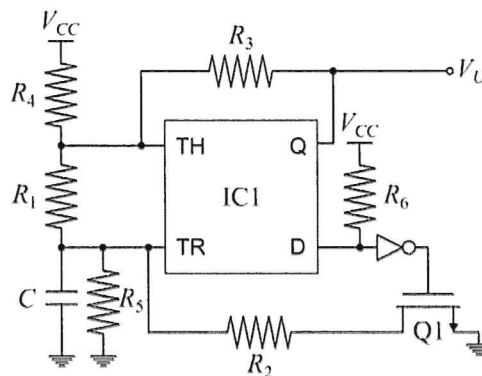
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = \bar{A} \cdot (\bar{B} \cdot \bar{C} + \bar{D}) + A \cdot C \cdot D$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento dei transistori.

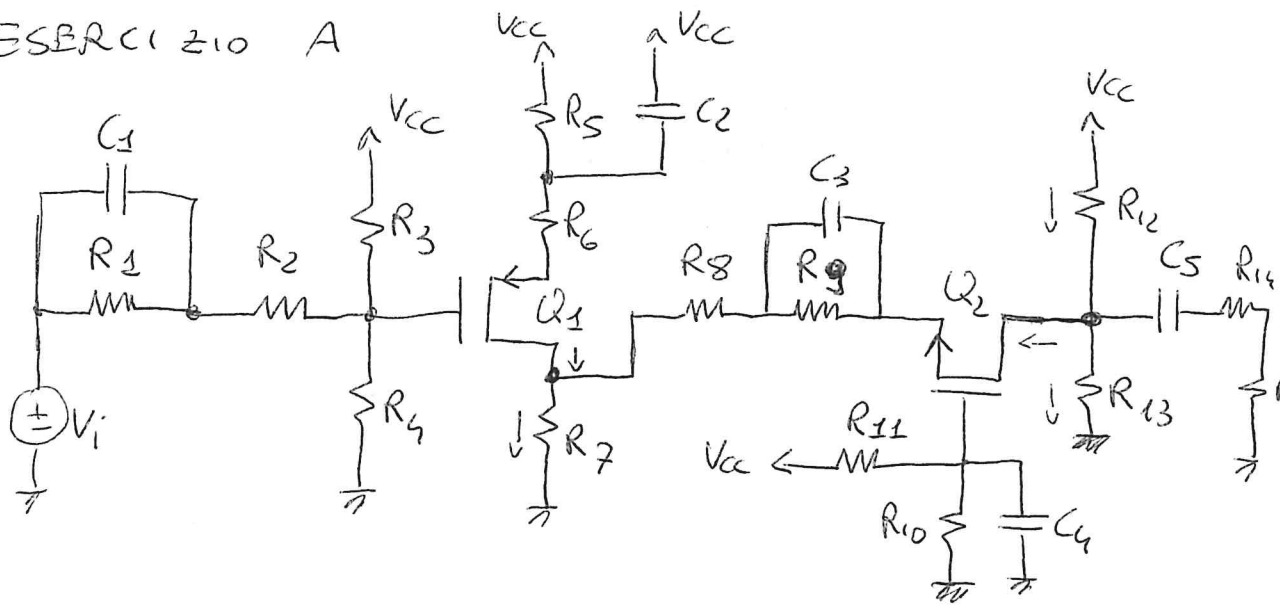
Esercizio C

R1 = 250 Ω	R5 = 1.5 k Ω
R2 = 3 k Ω	R6 = 10 k Ω
R3 = 1 k Ω	C = 470 nF
R4 = 1 k Ω	Vcc = 6 V



Il circuito IC₁ è un NE555 alimentato a V_{CC} = 6 V; Q1 ha R_{on} = 0 e V_{Tn} = 1 V. L'inverter è ideale ed è anch'esso alimentato a V_{CC} = 6 V. Verificare che il circuito si comporta come un multivibratore astabile e determinare la frequenza del segnale di uscita.

ESERCIZIO A



- $R_1 = 990 \Omega$
- $R_2 = 10 \Omega$
- $R_3 = 1.6 K \Omega$
- $R_4 = 4 K \Omega$
- $R_5 = 20 \Omega$
- $R_6 = 2 K \Omega$
- $R_7 = 100 \Omega$
- $R_8 = 400 \Omega$
- $R_9 = 50 K \Omega$
- $R_{10} = 50 K \Omega$
- $R_{11} = 2 K \Omega$
- $R_{12} = 12 K \Omega$
- $R_{13} = 50 \Omega$
- $R_{14} = 100 K \Omega$
- $R_{15} = 18 V$

c) CALCOLARE R_5 PER $V_{D2} = 12 V$

$$I_{12} = \frac{V_{CC} - V_{D2}}{R_{12}} = 3 \text{ mA}$$

$$I_{13} = \frac{V_{D2}}{R_{13}} = 1 \text{ mA}$$

$$I_{D2} = I_{12} - I_{13} = 2 \text{ mA}$$

$$I_G = 0 \Rightarrow \begin{cases} I_{S2} = I_{D2} \\ V_{G2} = V_{CC} \frac{R_{10}}{R_{10} + R_{11}} = 9 V \end{cases}$$

hp: Q_2 SATURO $\Rightarrow I_{D2} = k(V_{GS2} - V_{T2})^2$

$$V_{GS2} = V_{T2} \pm \sqrt{\frac{I_{D2}}{k}}$$

POICHE' Q_2 E' UN NMOS, SCELGO LA SOLUZIONE CON IL SEGNO "+" IN QUANTO Q_2 CONDUCE PER $V_{GS2} \geq V_{T2}$

$$V_{GS2} = V_{T2} + \sqrt{\frac{I_{D2}}{k}} = 1 + 2 = 3 V$$

$$V_{S2} = V_{G2} - V_{GS2} = 9 - 3 = 6 V$$

$$V_{DS2} = V_{D2} - V_{S2} = 12 - 6 = 6 V$$

VERIFICA SATURAZIONE: $V_{DS2} \stackrel{?}{\geq} V_{GS2} - V_{T2}$

$$6 V > 3 - 1 = 2 V \quad \text{VERIFICA OK}$$

$$g_{m2} = 2k(V_{GS2} - V_{T2}) = 2 \times 10^{-3} \text{ A/V}$$

$$Q_2: \begin{cases} I_{D2} = 2 \text{ mA} \\ V_{DS2} = 6 V \\ V_{GS2} = 3 V \\ g_{m2} = 2 \times 10^{-3} \text{ A/V} \end{cases}$$

$$V_{D1} = V_{S2} - (R_8 + R_9) I_{S2} = 5V$$

$$I_7 = \frac{V_{D1}}{R_7} = 2.5 \text{ mA}$$

$$I_{D1} = \cancel{I_{S1}} I_7 - I_{S2} = 0.5 \text{ mA}$$

$$I_{G1} = 0 \Rightarrow \begin{cases} I_{S1} = I_{D1} \\ V_{GS} = V_{CC} \frac{(R_1 + R_2) \parallel R_4}{\cancel{R_3 + [(R_1 + R_2) \parallel R_4]}} = 6V \end{cases}$$

$$\text{hp: } Q_1 \text{ SATURO} \Rightarrow I_{D1} = K (V_{GS1} - V_{T1})^2$$

$$V_{GS1} = V_{T1} \pm \sqrt{\frac{I_{D1}}{K}} \quad \text{SCELGO LA SOLUZIONE CON IL SEGNO "-" IN QUANTO } Q_1 \text{ E' UN PMOS E CONDUCE PER } V_{GS1} \leq V_{T1}$$

$$V_{GS1} = V_{T1} - \sqrt{\frac{I_{D1}}{K}} = -1 - 1 = -2V$$

$$V_{S1} = V_{G1} - V_{GS1} = 6 - (-2) = 8V$$

$$V_{DS1} = V_{D1} - V_{S1} = 5 - 8 = -3V$$

$$\text{VERIFICA SATURAZIONE: } V_{DS1} \stackrel{?}{\leq} (V_{GS1} - V_{T1})$$

$$-3V < [-2 - (-1)] = -1 \quad \text{VERIFICA OK}$$

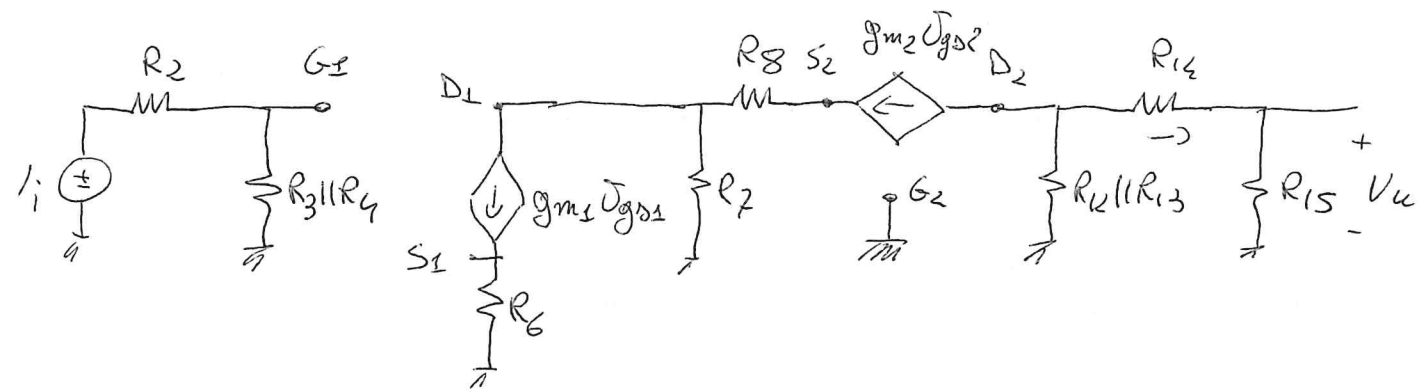
$$g_{m1} = 2K |V_{GS1} - V_{T1}| = 1 \times 10^{-3} \text{ A/V}$$

$$\underline{\underline{R_S = \frac{V_{CC} - V_{S1}}{I_{S1}} - R_6 = 19980 \Omega}}}$$

$$Q_1: \begin{cases} I_{D1} = 0.5 \text{ mA} \\ V_{DS1} = -3V \\ V_{GS1} = -2V \\ g_{m1} = 1 \times 10^{-3} \text{ A/V} \end{cases}$$

$$Q_2: \begin{cases} I_{D2} = 2 \text{ mA} \\ V_{DS2} = 6V \\ V_{GS2} = 3V \\ g_{m2} = 2 \times 10^{-3} \text{ A/V} \end{cases}$$

2) DETERMINARE ESPRESSIONE E VALORE DI V_u/V_i PER C_i IN CORTO CIRCUITO (3)



$$V_u = R_{15} i_{15}$$

$$i_{15} = (-g_{m2} V_{gs2}) \frac{R_{12} || R_{13}}{(R_{12} || R_{13}) + R_{14} + R_{15}} \Rightarrow i_{15} = g_{m2} V_{gs2} \frac{R_{12} || R_{13}}{(R_{12} || R_{13}) + R_{14} + R_{15}}$$

$$V_{gs2} = \phi$$

$$V_{gs2} = (-g_{m1} V_{gs1}) \frac{R_7}{R_7 + R_8 + \frac{1}{g_{m2}}} \frac{1}{g_{m2}} =$$

$$= (-g_{m1} V_{gs1}) \frac{R_7}{g_{m2} (R_7 + R_8) + 1}$$

$$V_{gs1} = (g_{m1} V_{gs1}) R_6 \Rightarrow V_{gs1} = V_{gs1} - g_{m1} R_6 V_{gs1}$$

$$V_{gs1} = V_{gs1} - V_{gs1} \Rightarrow V_{gs1} = \frac{V_{gs1}}{1 + g_{m1} R_6}$$

$$V_{gs2} = V_i \frac{R_3 || R_4}{R_2 + R_3 || R_4}$$

$$\frac{V_u}{V_i} = R_{15} g_{m2} \frac{R_{12} || R_{13}}{(R_{12} || R_{13}) + R_{14} + R_{15}} (-g_{m1}) \frac{R_7}{(R_7 + R_8) g_{m2} + 1} \frac{1}{1 + g_{m1} R_6} \frac{R_3 || R_4}{R_2 + R_3 || R_4} =$$

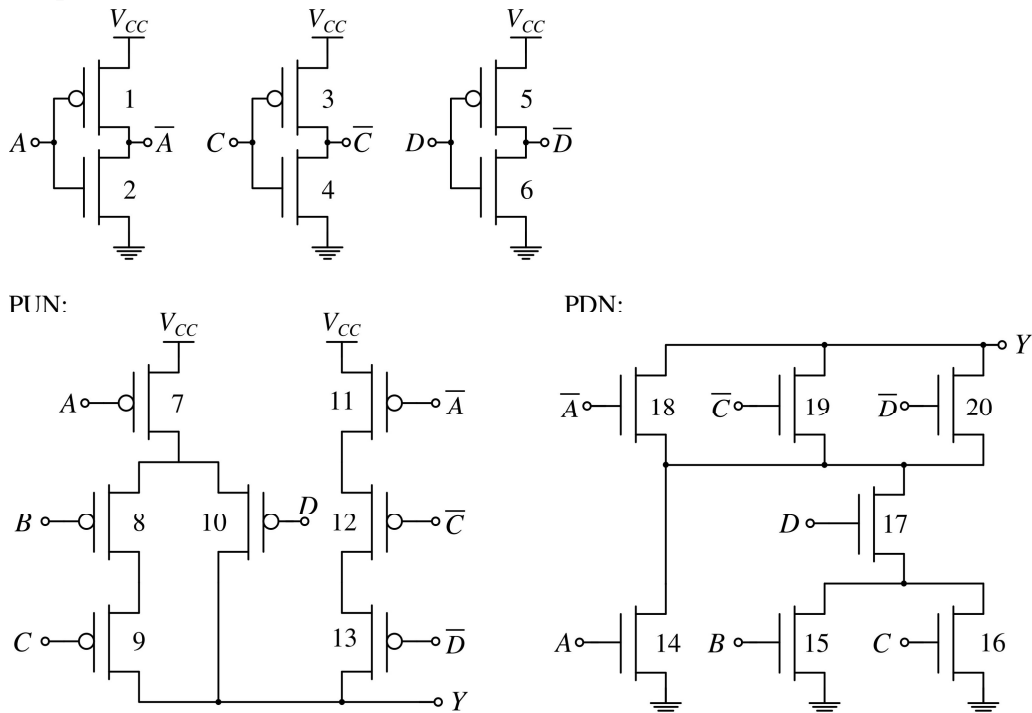
$$= -1.26$$

Esercizio B – svolgimento

$$Y = \overline{A} \cdot (\overline{B} \cdot \overline{C} + \overline{D}) + A \cdot C \cdot D$$

Numero di MOS: $(7 + 3) \times 2 = 20$

Schema completo:



Dimensionamento della PUN, assumendo $(W/L)_p = p = 5$:

- $(W/L)_{1,3,5} = p = 5$
- Percorsi con 3 MOS in serie: (Q7-Q8-Q9), (Q11-Q12-Q13) entrambi possibili.
 $(W/L)_{7,8,9,11,12,13} = x; \quad 3 \times \frac{1}{x} = \frac{1}{p} \implies x = 3p = 15.$
- Percorsi con 2 MOS in serie: (Q7, Q10), possibile con Q7 già dimensionato.
 $(W/L)_{10} = y; \quad \frac{1}{x} + \frac{1}{y} = \frac{1}{p} \implies y = \frac{3}{2}p = 7.5.$

Dimensionamento della PDN, assumendo $(W/L)_n = n = 2$:

- $(W/L)_{2,4,6} = n = 2$
- Percorsi con 3 MOS in serie:
 - (Q15, Q17, Q18) possibile
 - (Q15, Q17, Q19) possibile
 - (Q15, Q17, Q20) impossibile: D e \overline{D}
 - (Q16, Q17, Q18) possibile
 - (Q16, Q17, Q19) impossibile: C e \overline{C}
 - (Q16, Q17, Q20) impossibile: D e \overline{D}

$$(W/L)_{15,16,17,18,19} = z; \quad 3 \times \frac{1}{z} = \frac{1}{n} \implies z = 3n = 6.$$

- Percorsi con 2 MOS in serie:
 - (Q14, Q18) impossibile: A e \overline{A}
 - (Q14, Q19) possibile, con Q19 già dimensionato
 - (Q14, Q20) possibile, con Q14 e Q20 da dimensionare

Opzione A: dimensiono Q14 e Q20, verificando Q19 a posteriori.

$$(W/L)_{14,20} = t; \quad 2 \times \frac{1}{t} = \frac{1}{n} \implies t = 2n = 4.$$

Verifica del percorso (Q14, Q19):

$$\frac{1}{t} + \frac{1}{z} = \frac{5}{6n} < \frac{1}{n}, \text{ quindi il dimensionamento è valido.}$$

Opzione B: dimensiono il percorso Q14 e Q19 per prima, e successivamente il percorso Q14 e Q20.

$$(W/L)_{14} = u; \quad \frac{1}{u} + \frac{1}{z} = \frac{1}{n} \implies u = \frac{zn}{z-n} = \frac{3}{2}n = 3.$$

$$(W/L)_{20} = v; \quad \frac{1}{u} + \frac{1}{v} = \frac{1}{n} \implies v = \frac{un}{u-n} = 3n = 6.$$

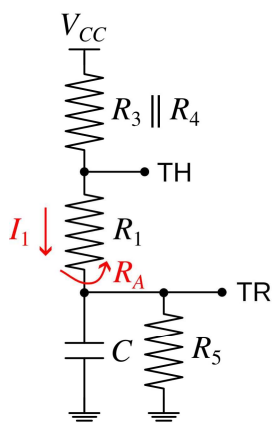
Ottimizzazione d'area:

	Opzione A	Opzione B
Q14	$2n$	$(3/2)n$
Q20	$2n$	$3n$
Totale	$4n = 8$	$4.5n = 9$

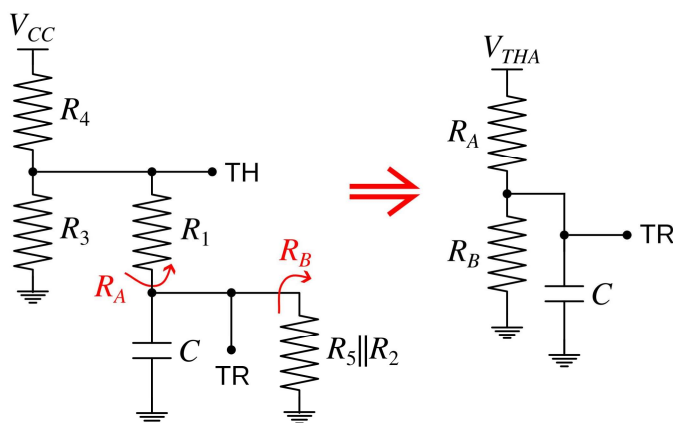
L'opzione A è da preferire in quanto ottimizza l'area totale.

Esercizio C – svolgimento

FASE DI SET:



FASE DI RESET:



Fase di SET: $Q=1$, $D=HI$; $I_6 = 0$ A: la tensione all'ingresso dell'inverter pari a $V_{CC} = 6$ V e quindi la sua uscita sarà a 0 V: $V_{G1} = 0$ V, $V_{S1} = 0$ V, $V_{GS1} = 0$ V $< V_{Tn} \implies Q1$ spento. Quindi $I_2 = 0$ A.

All'inizio della fase di SET consideriamo lo schema riportato in figura, dove $R_A = R_1 + R_3 || R_4 = 750 \Omega$:

- $V_{i1} = V_{CC}/3 = 2$ V;
- $V_{f1} = V_{CC} \frac{R_5}{R_5 + R_A} = 4$ V;
- $V_{com1} = V_{TH} - R_1 I_1$, dove $V_{TH} = (2/3)V_{CC} = 4$ V, $I_1 = \frac{V_{CC} - V_{TH}}{R_3 || R_4} = 4$ mA. Da cui: $V_{com1} = 3$ V.

Si verifica quindi la condizione per la commutazione: $V_{i1} < V_{com1} < V_{f1}$: 2 V < 3 V < 4 V.

La resistenza vista da C durante la fase di SET: $R_{v1} = R_5 || R_A = 500 \Omega$.

La costante di tempo caratteristica, τ_1 , della carica di C durante la fase di SET, è:

$$\tau_1 = R_{v1} C = 235 \mu s.$$

La durata della fase di SET, T_1 , si calcola come:

$$T_1 = \tau_1 \ln \left(\frac{V_{f1} - V_{i1}}{V_{f1} - V_{com1}} \right) = 162.890 \mu s.$$

Fase di RESET: $Q=0$, $D=0$; la tensione all'uscita dell'inverter pari a $V_{CC} = 6$ V. $V_{G1} = V_{CC} = 6$ V, $V_{S1} = 0$ V $V_{GS1} = 6$ V $> V_{Tn} \implies Q1$ acceso.

Consideriamo quindi il circuito in figura, relativo alla fase di RESET:

- $V_{i2} = V_{com1} = 3$ V;
- $V_{f2} = V_{THA} \frac{R_B}{R_B + R_A}$, dove $V_{THA} = V_{CC} \frac{R_3}{R_3 + R_4} = 3$ V, $R_B = R_5 || R_2 = 1$ k Ω . Quindi $V_{f2} = 1.714$ V;
- $V_{com2} = V_{i1} = 2$ V.

Si verifica quindi la condizione di commutazione: $V_{i2} > V_{com2} > V_{f2}$: 3 V > 2 V > 1.714 V.

La resistenza vista da C durante la fase di RESET: $R_{v2} = R_A || R_B = 428.571 \Omega$.

La costante di tempo caratteristica, τ_2 , della scarica di C durante la fase di RESET, è:

$$\tau_2 = R_{v2}C = 201.429 \mu\text{s}.$$

La durata della fase di RESET, T_2 , si calcola come:

$$T_2 = \tau_2 \ln \left(\frac{V_{f2} - V_{i2}}{V_{f2} - V_{com2}} \right) = 302.964 \mu\text{s}.$$

La frequenza di oscillazione dell'astabile è $f = \frac{1}{T_1 + T_2} = 2146.595 \text{ Hz}.$