Raccolta domande per orale Reti Logiche da 2023/24

Esame 1

1. Dato un numero X ad n cifre, in base 8, realizzare un circuito che lo converte in base 2. Esemplificare con n=2, X = $(66)_{b8}$

2.

- a. Esprimere i seguenti numeri naturali in base eta su n cifre: $rac{eta^n}{2}-1; \qquad rac{eta^n}{2}+rac{eta^n}{2}$
- b. Calcolare la rappresentazione in complemento alla radice in base β su n cifre dei seguenti numeri interi ed esprimerla in cifre in base β : -1; $-\frac{\beta^n}{2}$
- 3. **Descrivere** (tramite diagramma di flusso) una rete sequenziale sincronizzata di Moore con 2 ingressi ed un'uscita, che al reset ha l'uscita a zero. La rete riconosce la sequenza di stati di ingresso 01, 10, ciascuno dei quali può permanere per un numero arbitrario di clock. La rete riporta l'uscita a zero solo dopo aver ricevuto in ingresso la sequenza 00, 11. Anche in questo caso ciascuno dei due stati di ingresso può durare un numero arbitrario di clock.
- 4. Sintesi a costo minimo a porte NAND della seguente mappa di Karnaugh

1	0	1	-
0	0	1	1
1	-	0	-
_	0	0	1

5. Si supponga di dotare il processore visto a lezione di una nuova modalità di indirizzamento dell'operando sorgente, i.e. "di memoria con offset e registro di modifica", come da esempio sottostante:

OPCODE indirizzo(%DP), %AL

- a. descrivere la fase di fetch del nuovo formato;
- b. descrivere la fase di esecuzione dell'istruzione MOV indirizzo (%DP), %AL.

Esame 2

- 1. fase di reset del calcolatore
- 2. calcolo dell' opposto in base B + disegno del circuito in base 2
- 3. sintesi di un registro multifunzionale che conserva un numero, che lo moltiplica per 2, che fa il quadrato di quel numero
- definire la fase di esecuzione dell' istruzione di SETcond al, SETcond indirizzo, SETcond (DP)
- 5. sintetizzare una rete di moore sintesi a porte NOR

Esame 3

- collegare una rete che utilizza handshake soc-eoc con una rete che utilizza handshake /dav-rfd ma non ricordo quale era produttore e consumatore, né il testo preciso, per il resto al massimo la mappa di karnaugh forse era un minimo diversa ma non penso sia un problema visto che chiede solo le sintesi.
- 2. Dimostare che $\forall k \geq 0, \exists |10^k|_3 = 1$
- 3. Costruire un Flip Flop Toggle
- 4. Fase di esecuzione della ret
- 5. sintesti a porte NAND e a porte NOR della mappa

1	1	0	0
0	_	_	1
0	_	_	1
0	0	1	1

Esame 4

- 1. Latch sr: sintesi, reset iniziale, transizioni multiple
- 2. Fase di esecuzione della call
- 3. interfacci seriale, descrizione trasmettitore
- 4. sintesi porte nand di una mappa di karnaugh
- 5. divisione tra interi e disegno del circuito di fattibilità

Esame 5

- 1. D flip-flop. Stuttura partendo da un d-latch. Temporizzazioni. Struttura masterslave. Definizione di rete non trasparente e perché un D flip-flop lo è.
- 2. Modello strutturale di Moore e temporizzazioni nel formato T>...
- Disegnare il circuito che implementa: reg A,B; always @(reset_==0) begin A<=0; B<=1; end

always @(posedge clock) if (reset_==1) #3 ...

- 4. Divisione tra naturali. Fattibilità. Scomposizione. Divisore elementare in base 2.
- 5. Fase di fetch dell'istruzione movb \$operando, indirizzo e disegno del relativo spazio di memoria.

Esame 6

- 1. Si supponga di voler fornire al programmatore un registro AX = {AH, AL} e voler mettere a disposizione le istruzioni INC %AX, SHL %AX, SHR %AX, SAR %AX. Si discuta la fase di fetch, introducendo un nuovo formato se necessario o riconducendo a un formato esistente (motivare la risposta). Descriverne inoltre la fase di esecuzione.
- Descrivere una rete combinatoria che raddoppia una cifra naturale in base 7, compresa di C_in riporto entrante e C_out riporto uscente. Fare la sintesi a porte NOR dell'uscita C_out
- 3. Sintetizzare la parte operativa relativa al registro MJR e la parte di controllo a partire da questa descrizione e disegnare gli schemi di entrambe. Scrivere la ROM della parte di controllo.

```
reg A, X;
...

casex (STAR)

S0: begin ... STAR <= (A == 0) ? S2 : S1; end

S1: begin ... STAR <= S3; end

S2: begin ... STAR <= (X == A) ? S4 : S2; end

S3: begin ... STAR <= (X == 1) ? S6 : S5; end

S4: begin ... STAR <= S5; end

S5: begin ... MJR <= (X == 1) ? S1 : (A == 0) ? S3 : S4; end

S6: begin ... STAR <= MJR; end
```

(questa descrizione ovviamente non e' esattamente quella del compito, ma per esercizio la si puo' considerare a tutti gli effetti identica)

- 1. Dato A naturale di n cifre in base β , dimostrare che $|A|_m=0$ se e solo se $|A0|_m=0$, con m = $\alpha*\beta$ ($\alpha>=1$, $\beta>=1$)
- 2. Montare due chip di ram 128k x 8 bit in modo che rispondano agli indirizzi piu' alti di un calcolatore con spazio di indirizzamento di 2^{20} locazioni