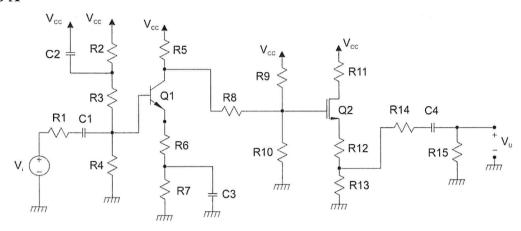
ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 12 settembre 2024

Esercizio A



$R1 = 200 \Omega$	$R3 = 370 \text{ k}\Omega$	$R4 = 370 \text{ k}\Omega$	$R5 = 25 \text{ k}\Omega$	$R6 = 100 \Omega$	$R7 = 1.4 \text{ k}\Omega$	$R8 = 625 \Omega$	$R9 = 4.5 \text{ k}\Omega$
$R10 = 22.5 \text{ k}\Omega$	$R11 = 1 k\Omega$	$R12 = 100 \Omega$	$R13 = 400 \Omega$	$R14 = 500 \Omega$	$R15 = 10 \text{ k}\Omega$	Vcc = 18 V	

Q1 è un transistore BJT BC109B resistivo con $h_{re} = h_{oe} = 0$; Q2 è un transistore MOS a canale n resistivo con $V_T = 1$ V e la corrente di drain in saturazione data da $I_D = k(V_{GS} - V_T)^2$ con k = 0.5 mA/V². Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R2 in modo che, in condizioni di riposo, la tensione sul drain di Q2 sia 10 V. Determinare, inoltre, il punto di riposo dei due transistori e verificare la saturazione di Q2.
- 2) Determinare l'espressione e il valore di V_U/V_i alle frequenze per le quali i condensatori riportati nel circuito in figura possono essere considerati dei corto circuiti.

Esercizio B

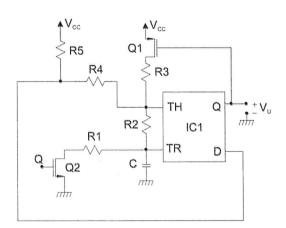
Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = \overline{A} \cdot \left(\overline{B} + \overline{C}\right) + C \cdot \overline{D} + A \cdot \left(\overline{D} + \overline{E}\right)$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento dei transistori.

Esercizio C

R1= 15 kΩ	R5 = 500 Ω
R2 = 500 Ω	C = 22 nF
$R3 = 6 \text{ k}\Omega$	V _{CC} = 6 V
$R4 = 2 k\Omega$	



Il circuito IC1 è un NE555 alimentato a $V_{CC} = 6$ V; Q1 ha $R_{on} = 0$ e $V_{Tp} = -1$ V; Q2 ha $R_{on} = 0$ e $V_{Tn} = 1$ V. Verificare che il circuito si comporta come un multivibratore astabile e determinare la frequenza del segnale di uscita.

APPELLO 12/09/2024



R=2002

R3 = 370K/2

Ry = 370Kl

R5=25K2

R= 100 12

R7= 1.4KZ

R8=625 R

Rg= 4.5K2

R10= 22.5K2

Ru= 1KZ

R12= 100 1

R13 = 400 /2

R14 = 500 R

RSS=10K2

Vcc = 18V

1) CALCOLARE RZ PER VD = 10 V

In= Vcc - VD = 8 mA

I6=0 => ID= Is

Vs = (R12+ R13) Is = 4V

VDS = VD - VS = 6V

hp: Q2 SATURO => ID = K (VGS-VT)2

VGS = VT I VID POICHE NOOS CONDUCE PER VGS > VT SCECGO LA SOLUTIONE COM AUSZINE POSITIVA

V65= VT +) ID = 5V

VERIFICA SATURAZIONE: VOS = (VOS - VT)

(S-1)=4V => VERIFICA OK

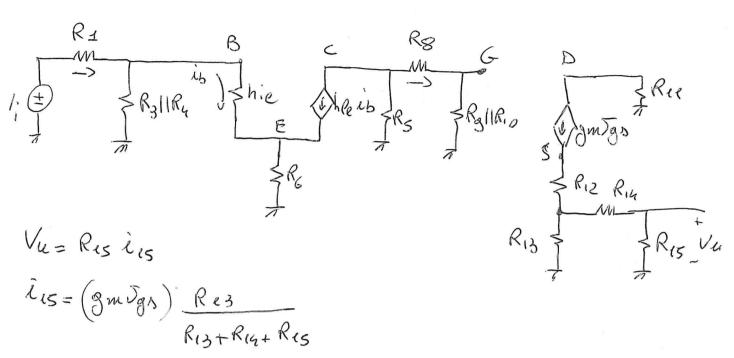
gm = 2k (VGS-VT) = 4×10-3 A/V

V6= V65+ V5= 5+4= 9V

Ig = Vcc - VG = 2mA

II0 = VG = 0.4 mA

2) Det. Vu per C; corto circuitati



=)
$$Vg_s = \frac{J_9}{1 + gm Rvs}$$
 Deve $Rv_s = Riz + [Riz | 1](Riz + Ris)] = 485.32 R$

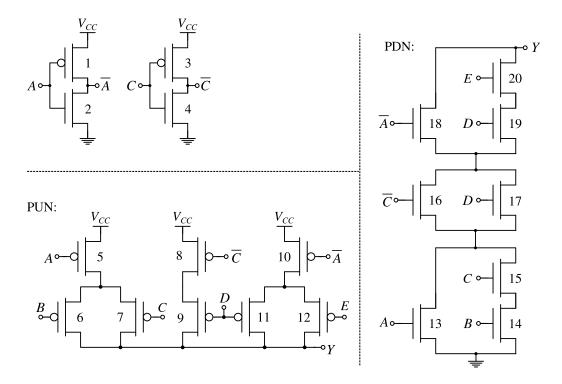
$$\frac{J_{4}}{J_{4}} = R_{15} \frac{3.6637 \times 10^{-2}}{R_{13} + R_{14} + R_{15}} \frac{0.339387}{1 + 9m \left\{ R_{12} + \left[R_{13} \right] \left(R_{14} + R_{15} \right) \right\}} \frac{3.6637 \times 10^{-2}}{(-h e)} \frac{3.6637 \times 10^{-2}}{(-h e)} \frac{3.6637 \times 10^{-2}}{(-h e)} \frac{1}{(-h e)} \frac{R_{3} + R_{14} + R_{15}}{R_{5} + R_{8} + (R_{3} || R_{10})} \frac{R_{5}}{R_{5} + R_{8} + (R_{3} || R_{10})}$$

$$\frac{R_{3}|R_{4}|}{(R_{3}|R_{4}) + hie + R_{6}(hpe+1)} = -13.6$$

3.)

Esercizio B – svolgimento

$$Y = \overline{A} \cdot (\overline{B} + \overline{C}) + C \cdot \overline{D} + A \cdot (\overline{D} + \overline{E});$$
 Numero di MOS: $(8 + 2) \times 2 = 20$



Dimensionamento della PUN, assumendo $(W/L)_p = p = 5$:

- $(W/L)_{1,3} = p = 5$
- Percorsi con 2 MOS in serie:
 - Q5-Q6, Q5-Q7, Q8-Q9, Q10-Q11, Q10-Q12: tutti possibili.

$$(W/L)_{5,6,7,8,9,10,11,12} = x;$$
 $2 \times \frac{1}{x} = \frac{1}{p} \implies x = 2p = 10.$

Dimensionamento della PDN, assumendo $(W/L)_n = n = 2$:

- $(W/L)_{2,4} = n = 2$
- Percorsi con 5 MOS in serie:
 - Q14-Q15-Q16-Q19-Q20 impossibile: $C \in \overline{C}$
 - Q14-Q15-Q17-Q19-Q20 possibile

$$(W/L)_{14,15,17,19,20} = y;$$
 $5 \times \frac{1}{y} = \frac{1}{n} \implies y = 5n = 10.$

- Percorsi con 4 MOS in serie:
 - Q13-Q16-Q19-Q20 possibile, con Q19 e Q20 già dimensionati
 - Q13-Q17-Q19-Q20 possibile, con Q17, Q19 e Q20 già dimensionati
 - Q14-Q15-Q16-Q18 impossibile: $C \in \overline{C}$
 - Q14-Q15-Q17-Q18 possibile, con Q14, Q15, Q17 già dimensionati

Partendo da quest'ultimo percorso, per quanto riguarda Q18:

$$(W/L)_{18} = w;$$
 $\frac{1}{w} + \frac{3}{y} = \frac{1}{n} \implies w = \frac{5}{2}n = 5.$

Per quanto riguarda, invece, Q13 e Q16, abbiamo due opzioni:

Opzione A: dimensiono Q13 e Q16, verificando il percorso Q13-Q17-Q19-Q20 a posteriori.

$$\overline{(W/L)_{13,16}} = t;$$
 $\frac{2}{t} + \frac{2}{y} = \frac{1}{n} \implies t = \frac{10}{3} n = \frac{20}{3}.$

Verifica del percorso Q13-Q17-Q19-Q20: $\frac{1}{t} + \frac{3}{v} = \frac{3}{5n} < \frac{1}{n}$, quindi il dimensionamento è valido.

Opzione B: dimensiono Q13 nel osservando il percorso Q13-Q17-Q19-Q20, e successivamente dimentsiono Q16 osservando il persorso Q13-Q16-Q19-Q20.

$$(W/L)_{13} = u;$$
 $\frac{1}{u} + \frac{3}{y} = \frac{1}{n} \implies u = \frac{yn}{y-3n} = \frac{5}{2} n = 5.$

$$(W/L)_{16} = v;$$
 $\frac{1}{u} + \frac{1}{v} + \frac{2}{y} = \frac{1}{n} \implies v = \frac{nyu}{yu - 2nu - ny} = 5n = 10.$

Ottimizzazione d'area:

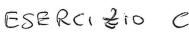
	Opzione A	Opzione B
Q13	(10/3)n	(5/2)n
Q16	(10/3)n	5 <i>n</i>
Totale	(20/3)n = 40/3	(15/2)n = 15

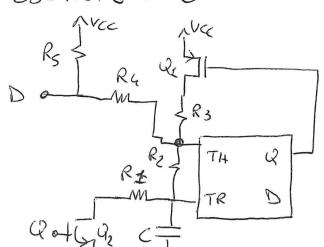
L'opzione A è da preferire in quanto ottimizza l'area totale.

Rimangono da verificare i percorsi con 3 MOS in serie:

• Q13-Q16-Q18 impossibile: $A \in \overline{A}$

• Q13-Q17-Q18 impossibile: $A \in \overline{A}$





$$\begin{cases} Q = 1 \\ D = HI \end{cases} V_{G1} = 6V V_{S2} = 6V \Rightarrow V_{G31} = 9V \Rightarrow V_{TP} = -1V \Rightarrow Q_{1} \text{ OFF}$$

$$V_{13} = \frac{1}{3}V_{Cc} = 2V$$

$$V_{13} = \frac{1}{3}V_{Cc} = 2V$$

$$V_{14} = V_{Cc} \frac{R_1}{R_{1+}R_{5+}R_{5+}}$$

$$V_{15} = \frac{1}{3}V_{Cc} = 2V$$

$$V_{15} = \frac{1}{3}V_{Cc} = 2V$$

$$V_{15} = V_{15} = V_{15}$$

VERIFICA CERRUTA ZIONE:

$$\begin{cases} Q = \phi & V_{G1} = \phi V & V_{S1} = 6V = 0 & V_{GS_{1}} = -6V < V_{TP} = -1V = 0 & V_{1} = 0 & V_{2} =$$

$$V_{i2} = V_{con1} = 3.6V$$

 $V_{con2} = V_{i1} = 2V$

$$V_{f2} = V_{CC} \frac{R_4}{R_{3+}R_4} = 1.5V$$

36V > 2V > 1.5V