

ELETTRONICA DIGITALE

Donazioni sempre ben accette ❤
<https://www.paypal.me/mgiannini01>

NOTA INTRODUTTIVA

Proba hiluente avrai riconosciuto questa scrittura. Se hai mai donato sul link sopra ti ringrazio. Se non lo hai fatto ti ringrazio lo stesso per pensaci, un aiuto non facile e niente.

Se stai leggendo questa nota e non è la prima volta che apri i miei appunti forse ti starai domandando il perché lo sto scrivendo.

Poco impossibile ma questo è l'ultimo corso che mi era rimasto da seguire e quindi questi appunti saranno il mio ultimo contributo a questo GitHub. Ringrazio perciò tutte le persone che negli anni hanno gestito e tenuto ordinata la repository perché è stata per me un tesoro.

Per tutti vorrei aggiungere un pensiero. È stato per me un piacere essere di aiuto e mi hanno scaldato il cuore tutti coloro che mi hanno scritto per ringraziarmi o che mi hanno fatto in altri modi. Vorrei incoraggiare tutti coloro che stanno leggendo questa nota a condividere il proprio materiale in quanto una fonte in più è sempre utile. Ingegneria è e "dove avere difficile" ed aiutarsi nelle difficoltà permette a tutti una vita più serena.

In ultimo ma non per importanza vorrei ringraziare tutti quelli che in questi anni mi hanno dato una mano, in particolare modo il mio gruppo di amici "Domenica In".

Se mai vi arriverà questa nota, siete speciali.

Vorrei infine augurare a tutti, me stesso compreso, un buon studio di questa e di tutte le altre materie.

Ringrazio di nuovo di cuore tutti e mi auguro che l'attività di condivisione venga portata sempre avanti.

Baci e abbracci a tutti,

Matteo Giannini

Diedi

o MODELLI ATOMICI

Atomo → Modello di Rutherford: nucleo piccolo positivo con elettroni che girano intorno. Bohr perfezionò il modello dicendo che gli elettroni possono compiere solo alcune orbite circolari ed in questo caso la situazione è stationaria, ovvero gli elettroni non irradiano energia → Non collassano: n stati
 ↓ Perfezionamento

Introdotti altri numeri: $n = 1, 2, 3, \dots$

$$\begin{aligned} l &= 1, 2, 3, \dots (n-1) : \text{angolare} \\ m_l &= 0, \pm 1, \pm 2, \dots, \pm l : \text{magnetico} \\ s &= \pm 1/2 : \text{spin} \end{aligned}$$

} Modello perfezionato con l'introduzione degli orbitelli: Zone di spazio dove è probabile che si trovino gli elettroni. Le caratteristiche degli atomi dipendono dall'orbitale più esterno: creano i legami
 ↓

Scopo dei legami: raggiungere la configurazione di energia minima (più stabile). Si utilizza la regola dell'ottetto: otto elementi nel guscio più esterno
 ↓ 3 tipi di legami

Ionico: 2 atomi, uno con guscio pieno ed uno vuoto: cessione elettroni e formazione legame tra ione+ e -

Covalente: Ogni atomo partecipa con atomi vicini per formare ottetto → Silicio

Metallico: Elettrone si può muovere tra atomi ed altro liberamente

o TIPOLOGIE DI MATERIALI

Proprietà fondamentale: resistenza

↓ Materiali

$$R = \rho \cdot \frac{L}{S}$$

(lunghezza)
(sezione)

ove $\rho = \text{resistività}$ →

$$S = \frac{1}{\rho} = \text{conduttività}$$

$[\Omega \cdot \text{m}^{-1}]$

Isolanti: da corrente scorre difficilmente, $\rho > 10^5 \Omega \cdot \text{cm}$

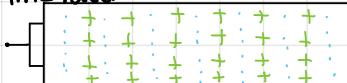
Conduttori: $\rho < 10^{-2} \Omega \cdot \text{cm}$

Disponibilità di cariche libere che si possono muovere: differenza nel tipo di legame → i metalli sono dei buoni conduttori, gli isolanti presentano legami ionici o covalenti

Semiconduttori: $10^{-3} < \rho < 10^5$ → Silicio: 4 elettroni nel guscio esterno, legami covalenti. Se ρ può essere variaata con l'operazione di drogaggio. Posso infine ottenere l'ossido di silicio tramite ossidazione, perfettamente isolante (SiO_2)

o MECCANISMI DI CONDUZIONE

metalli



$$\rightarrow \text{Legge di Ohm: } V = R \cdot I$$

Perché applicando un ΔV il metallo conduce corrente? Nel metallo abbiamo cariche positive e ioni negativi liberi di muoversi. Se non viene applicato nessun ΔV non si misura corrente ma gli e- si muovono a causa della temperatura

$$\curvearrowleft V_t = 10^7 \text{ cm/s}: \text{velocità termica a temperatura ambiente}$$

Gli elettroni si muovono a caso e quindi non generano corrente: il movimento casuale produce movimenti opposti lungo una sezione che annullano la generazione della corrente ($I = Q/t$ o $Q = I \cdot t$). Se $V_t = 0$ allora $\langle V_{elettrica} \rangle = 0$. Gli elettroni urtano contro gli ioni fissi (urti anelastici) e vengono deviati. Se però applico un campo elettrico l'elettrone si muove circa per urto una nella direzione opposta al campo elettrico. Si avrà quindi $\langle V_{elettrica} + V_t \rangle \neq 0$. Se applichiamo un campo costante l'elettrone dovrebbe decelerare linearmente ma a causa degli urti anelastici ad un certo punto la velocità diventa costante.

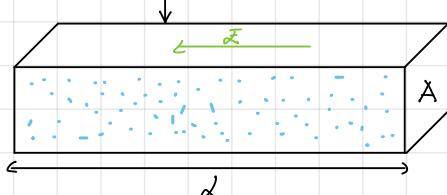
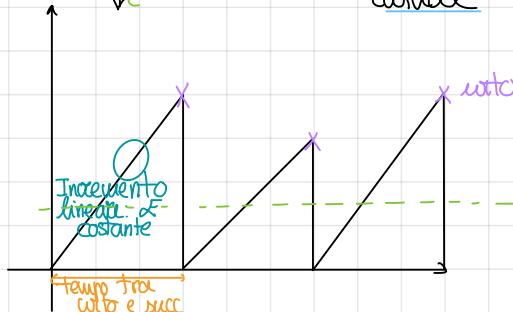
↓ Modello DRIBÉ

Parliamo di gas di elettroni: avicche intorno come molecole di gas che si muovono

Ipotesi semplificative: 1. Negli urti ha effetto solo la

forza del campo elettrico

2. L'urto è perfettamente anelastico: dopo l'urto l'e- si muove in direzione carica



Value medio v_d : velocità di drift → Imposta da E e si aggiunge a velocità termica

Costante e proporzionale ad E : $v_d = M_e \mu E$ → Media + elettrone mobilità: legata alle proprietà del materiale

N : numero di elettroni nel filo
 T : tempo impiegato da un elettrone e^- a percorrere la distanza l

$$v_d = \frac{l}{T} \text{ da cui } T = \frac{l}{v_d}$$

Ricordiamo $I = \frac{Q}{t} = \frac{N \cdot q}{T} = \frac{N \cdot q}{\frac{l}{v_d}} = N \cdot q \cdot v_d$ dove $q = e^- = 1,6 \cdot 10^{-19} C$

$$J = \frac{I}{A} = \frac{N \cdot q}{T \cdot A} = \frac{N \cdot q}{\frac{l}{v_d} \cdot A} = \frac{N \cdot q \cdot v_d}{V(\text{volume})}$$

↓ Concentrazione

$$n = \frac{N}{\text{Volume}} \text{ cm}^{-3}$$

$$\text{conduttilità} \quad \sigma = n \cdot q \cdot \mu_n$$

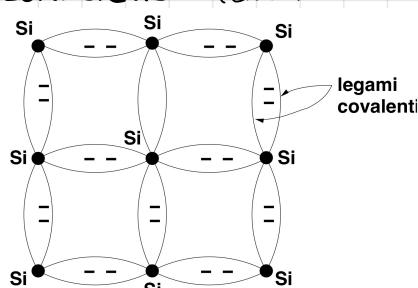
Ricapitolando, ottieniamo $J = n \cdot q \cdot v_d = n \cdot q \cdot \mu_n \cdot E$ Legge umbracopica di Ohm

↓ Ragioniamo sul verso

$$J = \sigma \cdot E : \text{densità proporzionale al campo elettrico}$$

stesso verso di E : $J = n \cdot (-q) \cdot (\mu_n \cdot E) = n \cdot q \cdot \mu_n \cdot E$ caso tipico $n = 10^{21} \text{ cm}^{-3}$ $\sigma = 10^3 (\Omega \cdot \text{cm})^{-1}$
 $\mu_n = 500 \text{ V.s}$ $p = 10^{-5} \Omega \cdot \text{cm}$

semiconduttori (silicio)



Caso 1: $T = 0 K$ → situazione ideale vista di fianco: tutti gli elettroni sono impegnati in legami e quindi stazionari in una zona → Nessun è libero da cui $n = 0$ e quindi $\sigma = 0$

Caso 2: T ambiente ($25^\circ C$) → Alcuni e dei legami hanno energia termica sufficiente per liberarsi dai legami. Si avrà quindi $n \neq 0$

Indichiamo con n_i la concentrazione di e- liberi in un semiconduttore intrinseco

$$Si \text{ avrà } n_i^2 = B \cdot T^3 e^{-\frac{E_g}{k_B T}}$$

tutti gli atomi di silicio: circa 100%

E_g = energia di gap per rompere legame covalente
= 1.12 eV

k_B = costante di Boltzmann = $8.62 \cdot 10^{-5} \text{ eV/K}$

Ottieniamo $n_i = 10^{10} \text{ cm}^{-3}$: aumenta con T

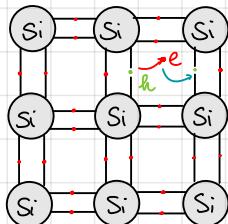
Esempio: N atomi = $5 \cdot 10^{22} \text{ cm}^{-3}$
 Silicio
 N legami = $2 \cdot 10^{23} \text{ cm}^{-3}$ (4 per atomo) $\longrightarrow \frac{10^{20}}{10^{23}} = 10^{-3}$: un legame rotto
 $N_i = 10^{10} \text{ cm}^{-3}$
 ogni 10^{13}

A elettrone libero ha un buco. Gli elettroni liberi possono occupare i buchi creando legami. Abbiamo quindi 2 meccanismi di spostamento: 1. e- liberi sono spinti da e+ per occupare buchi
 2. altri e- saltano da legame ad altro per cedere il buco

Guardiamo il buco: Si sposta nel verso di e+, quindi si comporta come una carica positiva ^{nuova} particella **lacuna**: spiccola fissata con carica uguale ed opposta all'elettrone

\downarrow +q e mobilità U_h ($+U_n$) tale che $U_n > U_h$ in quanto $U_n \approx 2.5 U_p$ (lacuna si muove in modo "vincolato")

Coppia e- - lacuna: identifichiamo con e: elettrone e h: lacuna nei semiconduttori della rottura di un legame



particelle
 e-: $m_e, \mu_n, m_n^*, (-q)$
 h: $q, U_h, m_h^*, +q$

Avevamo quindi $n = p = N_i = 10^{10} \text{ cm}^{-3}$

concentrazione delle lacune

Può avvenire **xicombinazione**: scampare una coppia e-h (solo con $T=0 \text{ K}$). Si può dimostrare che la concentrazione di elettroni è pari a quella di lacune e non dipende dalla temperatura.

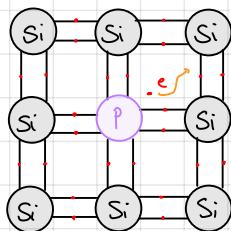
↓ Legge di azione di uscita

$n \cdot p = n_i^2$ valida all'equilibrio termodinamico anche per conduttori non intrinseci

Calcoliamo la d del silicio: Avendo che $d = \frac{n_i q}{\mu_n + \mu_p} = \frac{3 \cdot 10^6 \text{ e-} \cdot \text{cm}}{400 \text{ eV} \cdot 1.5 \text{ eV}} = 3 \cdot 10^3 \text{ e-} \cdot \text{cm}$ da cui $p = 3 \cdot 10^3 \text{ e-} \cdot \text{cm}$. Ciò che accade è che il silicio intrinseco è quasi un isolante

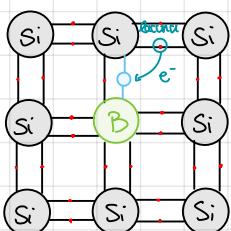
• SEMICONDUTTORI DOPATI [$10^{15}, 10^{21} \text{ cm}^{-3}$]

Alcuni atomi di silicio sono sostituiti con atomi diversi. Consideriamo sempre il silicio come portatore dopaggio con **fosforo (P)** - Gruppo V



A temperatura ambiente l'elettrone libero va a giro: servono 0.05 eV per rompere il legame. A temperatura ambiente il fosforo ha donato un elettrone al reticollo. Tutti gli atomi che hanno questo comportamento si chiamano **atomi donatori**. Non aumentano le lacune in quanto non è stato rotto nessun legame covalente \longrightarrow introduco artificiosamente e- in più. Avendo quindi $n > p$. L'atomo di fosforo dopo aver perso l'e- assume carica positiva. \longrightarrow **Dopaggio n**

dopaggio con boro (B) - Gruppo III



Il boro ha 3 elettroni e quindi si forma un legame mancato. \longrightarrow È probabile che gli e- vicini, a T ambiente, colmino la lacuna. L'atomo di boro ha quindi **accettato** un elettrone creando una lacuna. Gli atomi del gruppo 3 vengono detti **accettori** e diventano ioni negativi. Aumentiamo quindi artificiosamente il numero di lacune. **Dopaggio p**

Come possiamo determinare n e p?

n_d = concentrazione di donatori [cm^{-3}] : + sono ionizzati
 n_a = concentrazione di accettori [cm^{-3}] : - sono ionizzati
 $n =$ concentrazione e- liberi
 $p =$ concentrazione lacune libere

AT ambiente tutti ionizzati

+ sono ionizzati

- sono ionizzati

\downarrow 2 equazioni in 2 incognite

- Il materiale complessivo è neutro: carica complessiva = 0 $\longrightarrow (-q)n + (-q) \cdot n_a^- + q \cdot p + q \cdot n_d^+ = 0$
- Legge dell'azione di uscita $\longrightarrow n \cdot p = n_i^2$

Note

Note

Esempio: prendiamo un semiconduttore di tipo n

$\chi_A = 0$. Faccendo i conti si ottiene $n \approx N_D$. Si otterrà quindi $p \approx n_i^2 / N_D$

↓ Numericamente, per il silicio

$$N_D = 10^{19} [\text{cm}^{-3}] \quad n_i^2 = 10^{20} [\text{cm}^{-3}] \rightarrow n \approx N_D = 10^{19} [\text{cm}^{-3}] \text{ e quindi } p = \frac{n_i^2}{N_D} = 10^2 = 100 [\text{cm}^{-3}]$$

Vediamo quindi che il numero di e^- vince di molto su quello di p . Questo perché gli elettroni inseriti vanno ad occupare le lacune presenti. Gli elettroni diventano quindi maggioranza mentre le lacune diventano minoranza. Se gli elettroni sono maggioranza il semiconduttore viene detto di tipo n

se prendessimo un semiconduttore di tipo p accettabile è opposto: $p \approx \chi_A$ (maggioranza) e $n \approx \frac{n_i^2}{\chi_A}$ (minoranza)

Esempio: Supponiamo $N_D = 10^{15} \text{ cm}^{-3}$, $n = 10^{15} \text{ cm}^{-3}$ da cui $p = 10^5 \text{ cm}^{-3}$. Le mobilità sono date da $\mu_n = 1320 \text{ cm}^2/\text{V.s}$ e $\mu_p = 460 \text{ cm}^2/\text{V.s}$. Si ottiene $\sigma = n\mu_n + p\mu_p = 0.2 [\Omega \cdot \text{cm}]^{-1}$ da cui $\rho = 4.7 \Omega \cdot \text{cm}$. Notiamo che la resistività è diminuita di 5 ordini inserendo 10^{15} atomi. Ricordiamo che gli atomi di silicio sono $5 \cdot 10^{22}$ e quindi ho sostituito un atomo di silicio ogni 10^7 . Il drogaggio ha quindi un effetto molto potente sulla resistività. Sostituendo 10^{11} atomi si ottiene praticamente un conduttore.

↓ Cosa succede se varia la temperatura?

$\sigma = n \cdot q \cdot \mu_n + p \cdot q \cdot \mu_p = f(T)$ → è in movimento nel materiale facendo moto. Aumentando T gli atomi oscillano di più aumentando la probabilità di urtare gli altri atomi. Aumenta quindi la frequenza degli urti e^- -atomii e quindi μ_p e μ_n diminuiscono: ci mettono di più per fare la stessa strada. L'andamento è di $T^{-3/2}$

Vince l'esponente di σ aumenta con T

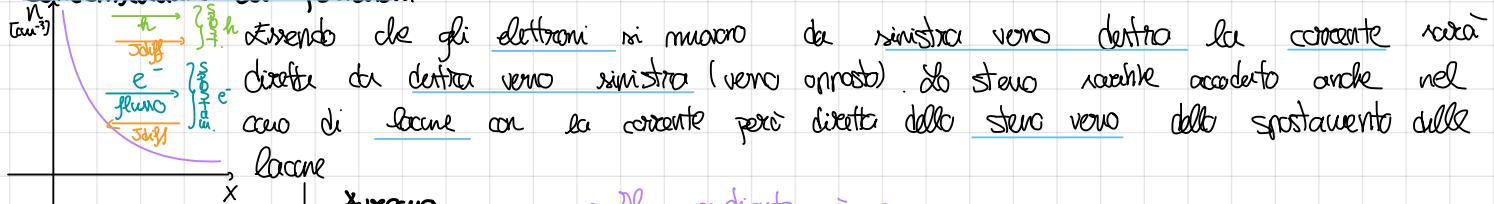
Caso drogato

Affinché $n+p$ ed in particolare supponiamo il semiconduttore di tipo p. In questo caso $p = \chi_A$, $n = n_i^2 / \chi_A$ costante con aumento

d'aumento di n è però troppo piccola per produrre effetti su σ : tranne l'aumento della concentrazione dei minoritari. σ diminuisce quindi con T a causa della diminuzione della mobilità.

• CORRENTE DI DIFFUSIONE

Presente in vari materiali, facile da vedere nei semi conduttori. Posso avere un movimento naturale, se $T \neq 0$, delle correnti da zero di concentrazione > a zero di concentrazione <: gradiente di concentrazione dei portatori.



$$J_{N,DIFF} = (-q) \cdot D_N \cdot \left(\frac{-dn}{dx} \right) = q \cdot D_N \frac{dn}{dx} \quad : \text{corrente negativa}$$

$$J_{P,DIFF} = (+q) \cdot D_P \cdot \left(\frac{-dp}{dx} \right) = -q \cdot D_P \frac{dp}{dx} \quad : \text{corrente positiva}$$

$$\overrightarrow{J}_{DIFF} = \left[q \frac{D_N}{dx} \frac{dn}{dx} - q \frac{D_P}{dx} \frac{dp}{dx} \right] \hat{i}_x \quad \text{avendo}$$

typ: $34 \text{ cm}^2/\text{s}$

typ: $12 \text{ cm}^2/\text{s}$

relazione di Einstein

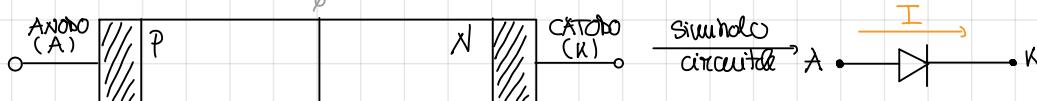
$$\frac{D_N}{\mu_n} = \frac{D_P}{\mu_p} = \frac{k_B T}{q}$$

$$\frac{k_B T}{q} = V_T = \text{tensione termica}$$

$$T = 300 \text{ K} = 0.025075 \text{ V} \approx 26 \text{ mV}$$

Giunzione P-N

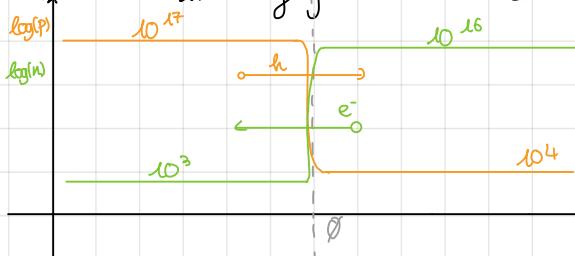
Dispositivo in cui uniamo un semiconduttore P ed uno N: **diodo**



Supponiamo, per ipotesi, che la concentrazione di lacune nella zona P sia pari a $N_A = P_p = 10^{17} \text{ cm}^{-3}$. In questa zona la concentrazione di elettroni sarà pari a $N_i^2 / N_A = n_p = 10^3 \text{ cm}^{-3}$.

Per la zona N supponiamo invece $N_n = 10^{16} \text{ cm}^{-3} = N_D$ e $p_n = 10^4 \text{ cm}^{-3} = N_i^2 / N_D$

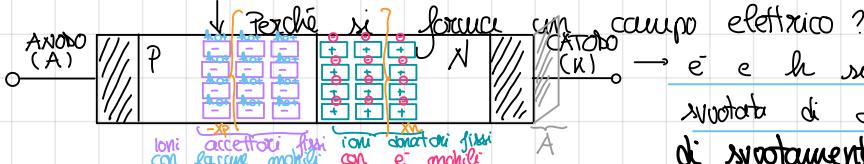
Facciamo un grafico con lo O sulla giunzione metallurgica



Caratteristica 1: Se al diodo non si applicano sollecitazioni esterne (ΔV) nel diodo non scorre corrente.

Avendo unito silicio n e p le lacune si muovono nella direzione \rightarrow a causa del gradiente di concentrazione generando una $J_{P\text{diff}} = q \cdot D_p \frac{dp}{dx}$ in direzione \rightarrow . Gli elettroni vice-versa si muovono nel verso \leftarrow generando una $J_{N\text{diff}} = q \cdot D_n \frac{dn}{dx}$ nel verso \leftarrow . Le correnti scorrono quindi in verso concorde da cui si conclude che $\vec{J} = \vec{J}_{N\text{diff}} + \vec{J}_{P\text{diff}} = 0$.

Affiamo però che $\vec{J}_T = \vec{J}_{\text{diff}} + \vec{J}_{\text{drift}}$ il che vuol dire che deve esistere una corrente di drift che cancella la corrente di diffusione. Il campo E che genera la corrente di drift è generato dalla ricombinazione tra e- e lacune nella zona della giunzione.



è e li si ricombinano e quindi la zona si è svuotata di cariche lineari: all'interfaccia si crea la **zona di svuotamento**. Nel caso ideale la zona di svuotamento è priva di cariche elettriche. Dalla parte P si crea una corica netta - mentre nella parte N si crea una corica netta + generando un campo elettrico.

$$\text{Avremo che } Q^- = (q \chi_p) \cdot A \cdot N_A \quad \left. \begin{array}{l} \text{acciai} \\ \text{leggi} \end{array} \right\} Q^+ = Q^-$$

$$Q^+ = (q \chi_n) \cdot A \cdot N_D$$

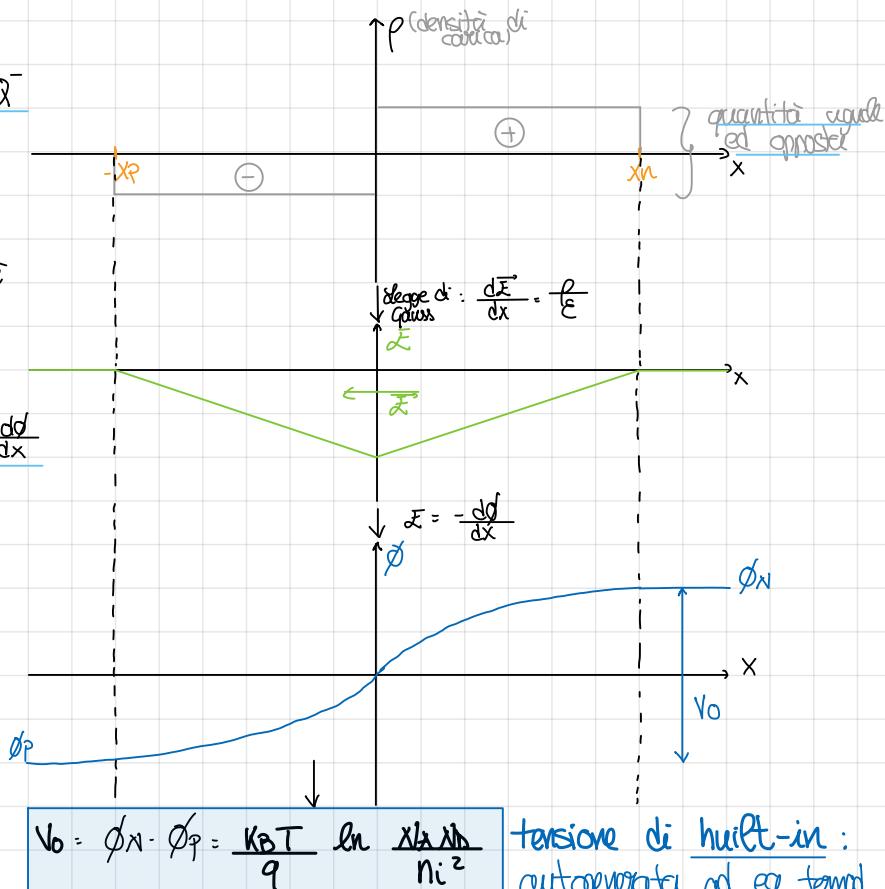
Esiste quindi una zona (il largo della della zona di svuotamento) in cui c'è un campo elettrico diretto nella direzione da coriche + a coriche -

da ciò ne consegue che avremo una differenza di potenziale in quanto $\phi = -\frac{dE}{dx}$

$$\text{possiamo quindi calcolare } J_{P\text{drift}} = q \cdot u_p E \quad \left. \begin{array}{l} \vec{J}_{P\text{drift}} \\ \vec{J}_{N\text{drift}} = q \cdot u_n E \end{array} \right.$$

$$\text{Avremo che: } \vec{J}_{P\text{drift}} + \vec{J}_{P\text{diff}} = 0 \quad \left. \begin{array}{l} \vec{J}_T = 0 \\ \vec{J}_{N\text{drift}} + \vec{J}_{N\text{diff}} = 0 \end{array} \right.$$

In realtà histerisie che si cancellano complessivamente. Si può dimostrare che questo non è vero in quanto fisicamente devono compensarsi le correnti dei singoli portatori



$$V_0 = \phi_N - \phi_P = \frac{k_B T}{q} \ln \frac{N_D N_A}{N_i^2}$$

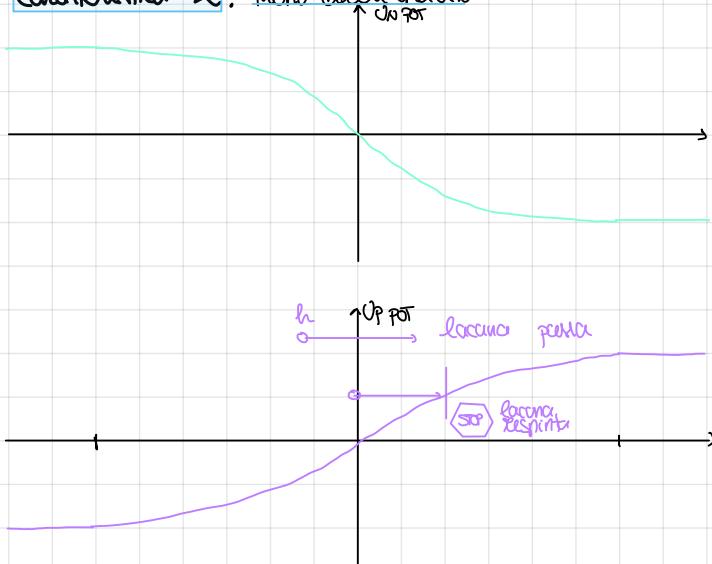
[0.6V, 0.8V]

tensione di **built-in**: autogenerata ad eq. term.



Ma come mai non si misura una ΔV esterna al diodo quando è scollato? Io mi è venuto a mente del fatto che ho messo dei materiali diversi. Allora poi fatto altre due giustificazioni per redire i contatti. Facciamo le opportune dimostrazioni si vede che $V + V_{0,12} = 0$.

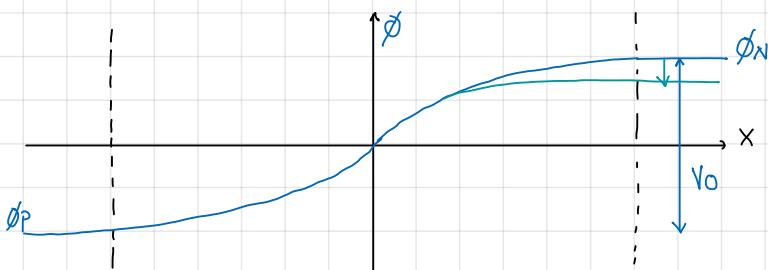
Caratteristica 2: Mono direzionalità



$$\begin{aligned} \text{Δφ: potenziale} \\ \text{V: energia potenziale} \end{aligned} \quad \Rightarrow \quad V = \Delta\phi \cdot q$$

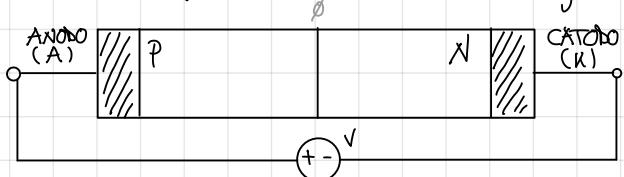
S'genera una barriera di potenziale: una barriera che vuole attrarre cioè avere un'energia tale da vincere il campo elettrico che la risalta. Lo stesso vale anche per gli elettroni. A regime quindi le correnti di diffusione sono piccole. Posso avere una corrente di drift? Posso avere lavoro da N verso P (J_{NDRIFT}) che sono minoritarie. Lo stesso vale per gli elettroni da P verso N. La corrente di diffusione è quindi legata ai minoritari ed è piccola a causa del blocco dato da V mentre la corrente di drift è piccola in quanto è legata ai minoritari nelle vicinanze della area di sottrazione.

Cosa succede se applico un potenziale? (abbiamo la barriera)



J_{NDRIFT} aumenta in quanto abbiamo la barriera in quanto le cariche che possono fluire aumentano esponenzialmente.

E la corrente di drift abbiano $J = pqM\vec{E}$. La corrente però non cambia in quanto la formula è valida se la corrente non è limitata dal numero di portatori. Si osserva però che polarizzazioni.



La corrente di drift rimane costante a causa della recchezza di portatori. Viceversa per la corrente di diffusione ne dato la barriera.

a. Polarizzazione diretta: $V > 0$ → La barriera di potenziale si abbassa di V

J_{NDRIFT}, J_{NDIFF} : aumentano in modo esponenzialmente con V

J_{PDRIFT}, J_{PDIFF} : piccole e rimangono tali

Quindi:

la corrente totale aumenta esponenzialmente

b. Polarizzazione inversa: $V < 0$ → La barriera di potenziale si alza di $|V|$

J_{NDRIFT}, J_{NDIFF} : diminuiscono esponenzialmente con $|V|$

J_{PDRIFT}, J_{PDIFF} : piccole e rimangono tali

J_T nel verso delle correnti di drift (e di I) quindi da N verso P.

Corrente dovuta solo al drift

Ma cosa succede alla zona di sottrazione w ?

↓ Concludiamo

MODELLO DI SHOCKLEY: $I_{AK} = I_s [\exp(\frac{V_{AK}}{V_T}) - 1]$

dai anodo al catodo

Tensione anodo - tensione catodo

fattore di idealtà $[1,2]$, solitamente

Corrente inversa di saturazione $[10^{-18}, 10^{-14}] A$

$$w = \sqrt{\frac{2q}{9} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) (V_0 - V)}$$

$V_T \approx 26 mV$

9

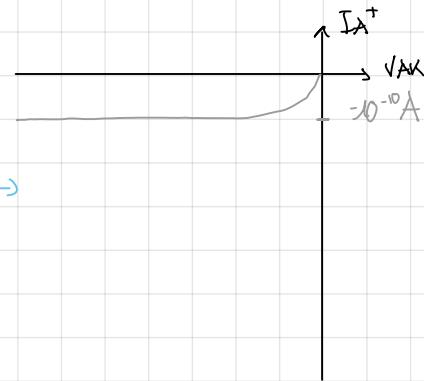
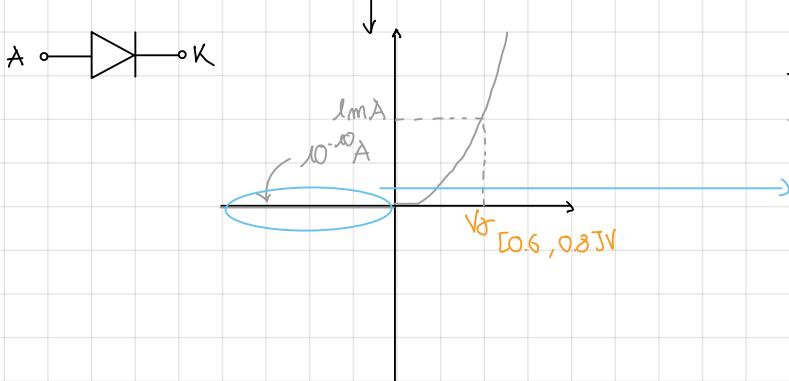
1

2

1 per diodi intercati

e per comodità

2 per diodi diretti



Vediamo le zone di funzionamento: a. $V_{AK} = 0 \rightarrow I_{AK} = 0$

b. $V_{AK} > 0 \rightarrow$ Esempio: $V_{AK} = 4\sqrt{T} \approx 100 \text{ mV}$
polarizzazione diretta

$$n = 1 \\ e^{\frac{V_{AK}}{kT}} = e^{\frac{4}{kT}} = \frac{54}{6} \gg 1$$

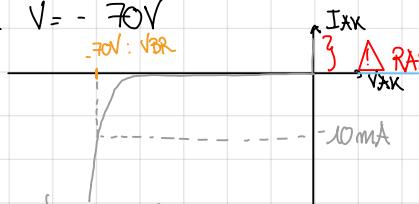
$I_{AK} \approx I_s e^{\frac{V_{AK}}{kT}}$
approssimazione

c. $V_{AK} < 0 \rightarrow$ Esempio: $V_{AK} = -4\sqrt{T} = -100 \text{ mV}$
polarizzazione inversa

$$n = 1 \\ e^{\frac{V_{AK}}{kT}} = e^{-\frac{4}{kT}} = 0.012 \ll 1$$

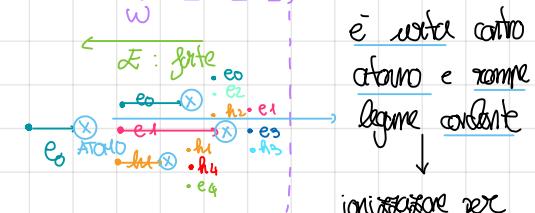
$I_{AK} \approx I_s$

d. $V_{AK} \approx 0 \rightarrow$ Esempio: $V = -70 \text{ V}$



Breakdown: finché c'è la generazione termica e manca la corrente zimma piccola, poi avvengono 2 fenomeni

i. Moltiplicazione a volontà



è volta contro
sfavore e rompe
legame costruttivo

ionizzazione per
urto: genera coppie
 $e-h$

Dopo l'urto lo 3 particelle libere: e_0, e_1, h_1 . Queste continuano ad urtare altri atomi. Ho quindi un fattore multipli attivo n dei portatori con aumento della corrente di drift.

ii. Effetto Zener: il campo elettrico è in grado di rompere alcuni legami covalenti generando alcune coppie $e-h$.

Esistono dei diodi speciali in cui il breakdown si parla di diodi zener

avviene a $4/5 \text{ V}$

$|V_{BR}| > 7 \text{ V}$: polarizzazione

$|V_{BR}| < 5 \text{ V}$: effetto zener

$5 < |V_{BR}| < 7$: entrambi

Effetto della T: Effetto a volontà → wti più frequenti, fenomeno sfavorevole per cui $|V_{BR}|$ aumenta

Effetto zener → Favorito poiché diminuisce la forza necessaria a rompere i legami: $|V_{BR}|$ diminuisce

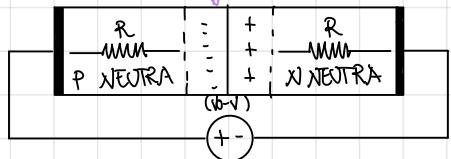
Se prendiamo un diodo zener con $|V_{BR}| = 5.6 \text{ V}$ abbiamo entrambi gli effetti quindi $|V_{BR}|$ è stabile in temperatura: vengono impiegati come riferimenti di tensione indipendenti dalla temperatura.

$$e. V_{AK} \gg 0 \rightarrow I_{AK} \approx I_s e^{\frac{V_{AK}}{mVT} - \ln(\frac{I_{AK}}{I_s})}$$

$$I_{AK} = e^{\frac{V_{AK}}{mVT}} \text{ per cui}$$

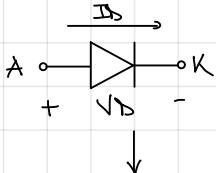
$$\ln(\frac{I_{AK}}{I_s}) = \frac{V_{AK}}{mVT} = \frac{1}{mVT} V_{AK}$$

Dovuto ad ipotesi semplificativa:

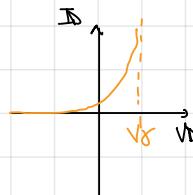


Per altre condizioni: $V = V_{AK} - 2R I_{AK}$
non più trascurabile

CIRCUITI CON DIODI



$$I_D = I_s [e^{\frac{V_D}{mVT}} - 1]$$



Per convenzione: $V_T = 0.7 V$

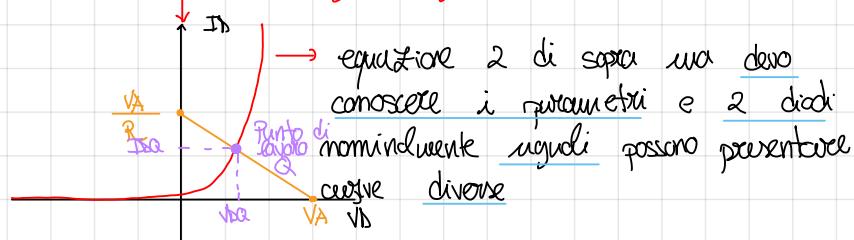
Risoluzione del circuito

$$1) I_D = I_s (e^{\frac{V_D}{mVT}} - 1) \text{ . Equazione del diodo}$$

$$2) V_A = R I_D + V_D : \text{legge di Kirchhoff (equazione della maglia)}$$

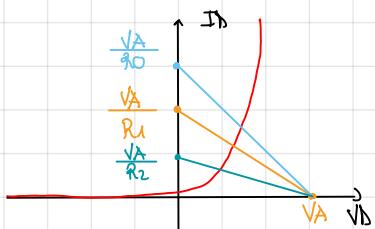
Possiamo utilizzare tuttavia alcuni metodi alternativi

Metodo grafico / della retta di carico ⚠ solo se dispongo in forma grafica $I_D = f(V_D)$



Dopo avere rappresentato 2., si trova $I_D = \frac{V_A}{R} - \frac{V_D}{R}$ (equazione della maglia), ovvero la retta di carico. La soluzione è data dall'intersezione di 2 grafici (punto di lavoro o reposito) e si indica con Q (quiescent point). Di questo punto ne leggiamo le coordinate V_D e I_D. Il metodo è scoroso se si cambia diodo in quanto bisogna cambiare la caratteristica ed è scoroso anche nel caso di più diodi.

↓ Applicazioni



Vediamo cosa succede se scegliamo:

R_1 iniziale

$R_2 > R_1$

$R_0 < R_1$



Se invece lasciamo costante R e variamo V_A :

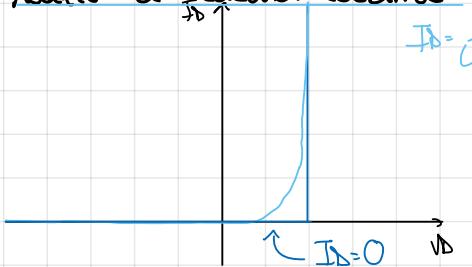
V_{A2} iniziale

$V_{A2} > V_{A1}$

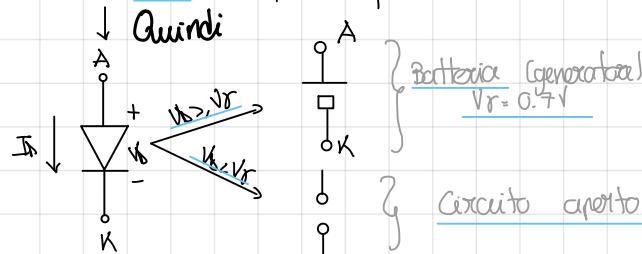
$V_{A0} < V_{A1}$

Modelli per grandi segnali

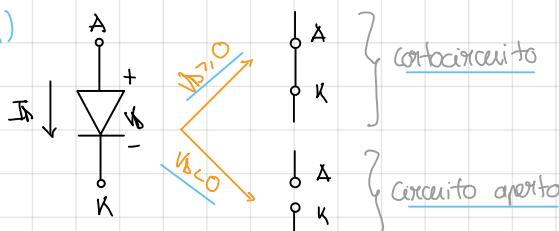
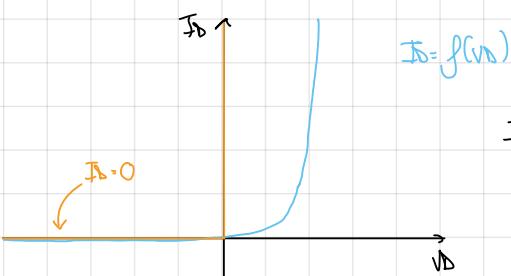
Modelli a caduta costante



Si approssima a 0 nel tratto negativo e prima della crescita esponenziale (\bullet). Dopo di che la caratteristica diventa verticale. Diamo il punto dove diventa verticale V_r che prende per convenzione a 0.7 V

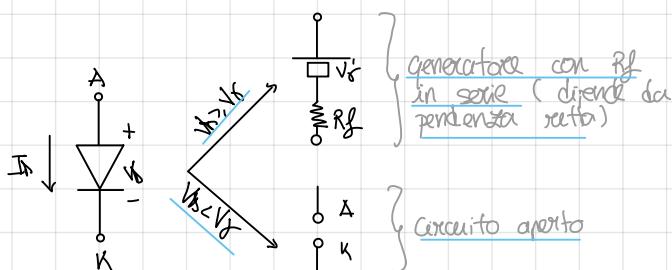
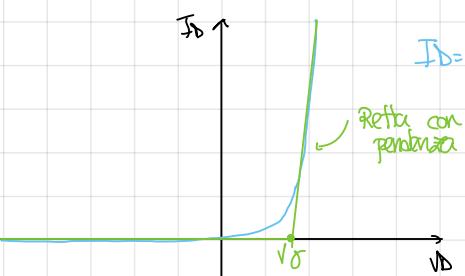


Modello del diodo ideale



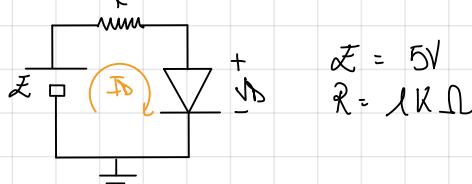
→ Funziona come un interruttore: V_r trascinabile

Modello lineare a tratti



⚠ Non lo utilizziamo perché è difficile trovare i valori

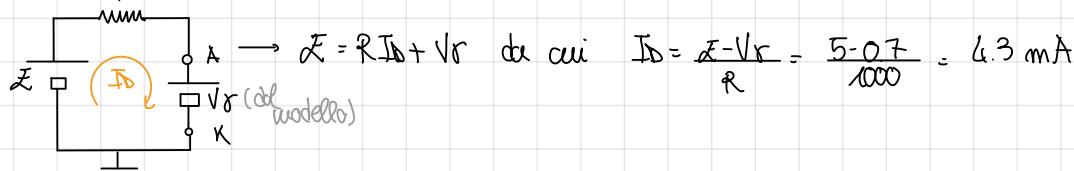
Risoluzione del circuito iniziale con questi 3 modelli



Analisi	V_{IN}	I_{IN}
Soluzione numerica	4.35 mA	0.65 V
Caduta costante	6.3 mA	0.7 V
diodo ideale	5 mA	∅ V
lineare a tratti	4.26 mA	0.735 V

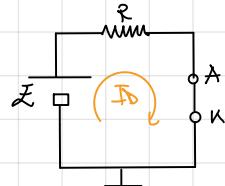
Per prima cosa si fa un'ipotesi steso diodo: per condurre deve essere polarizzato in diretta e quindi $V_A > V_k$. Nel circuito sopra è quindi verosimile che sia in conduzione. **Dato OK**
A questo punto sostituisco il diodo con il suo modello e risalgo il circuito

Caduta costante:



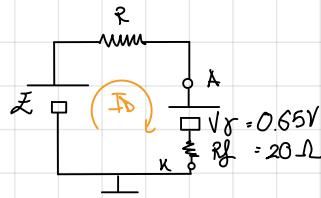
⚠ Una volta risolto il circuito devo verificare che la mia ipotesi sia corretta. Per verificare che il diodo sia in conduzione devo vedere che $I_{IN} > 0$. Se l'ipotesi è verificata (e nel nostro caso lo è) allora la soluzione è corretta. Se invece non è verificata la cambio e nel caso di diodo off devo verificare che $V_{IN} < 0$

Modello del diodo ideale



$$I_D = \frac{V_s}{R} = 5mA \text{ per cui l'ipotesi è verificata}$$

Modello lineare a tratti



$$\mathcal{E} = R I_D + V_f + R_f I_D \text{ da cui } I_D = \frac{\mathcal{E} - V_f}{R + R_f} = 6.26mA$$

$$V_D = V_f + R_f I_D = 0.735V \text{ (pari a } V_f + R_f -)$$

Riassumiamo le verifiche



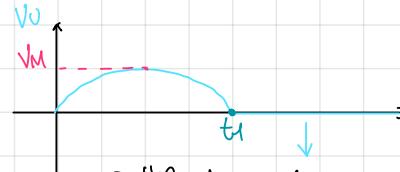
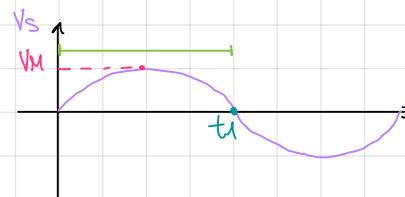
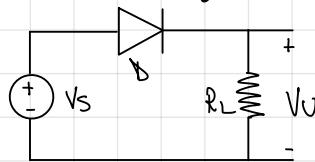
Il problema nasce quando abbiamo più diodi in quanto se una è shaggiata vorrei verificare tutte da capo

Applicazione: possiamo trasformare una tensione sinusoidale in una tensione continua



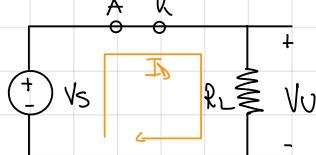
Utilizziamo i diodi in quanto fanno passare la corrente solo in un verso

Circuito rettificatore



$$V_s = V_m \sin(\omega t) \text{ dove } \omega = 2\pi f$$

1. $0 \leq t \leq t_1$ → Modello del diodo ideale

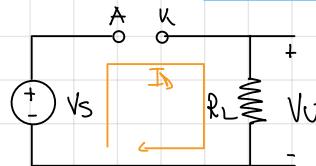


hp: Diodo ON →

$$V_U = \sqrt{V_s}$$

$$I_D = \frac{\sqrt{V_s}}{R} = I_{AK} > 0 \text{ : ipotesi OK}$$

2. $t_1 \leq t \leq t_2$ → Modello del diodo ideale



hp: Diodo OFF →

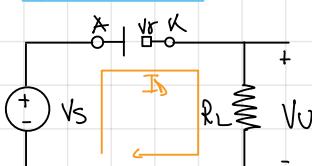
$$V_U = 0$$

$I_D = 0$: circuito aperto

Verifica: $V_{AK} = V_s < 0$: ipotesi OK

Notiamo che adesso il valore medio della semionda non è più 0, ma cosa succede se uso il modello caduta costante?

1. $0 \leq t \leq t_1$



$$V_U = V_s - V_f$$

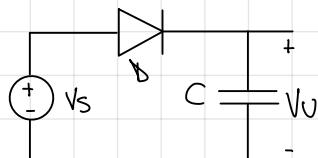
$$I_D = \frac{V_s - V_f}{R}$$

> 0 solo se $V_s > V_f$
Fin quando $V_s < V_f$ il diodo non conduce

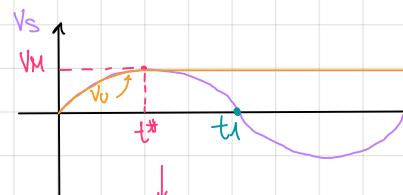


→ $V_U \sin(\omega t) = V_f$ da cui troviamo $t^* = \frac{1}{\omega} \arccos \left(\frac{V_f}{V_m} \right)$

Cambiamo il circuito



$$V_s = V_u \text{ sen}(\omega t)$$



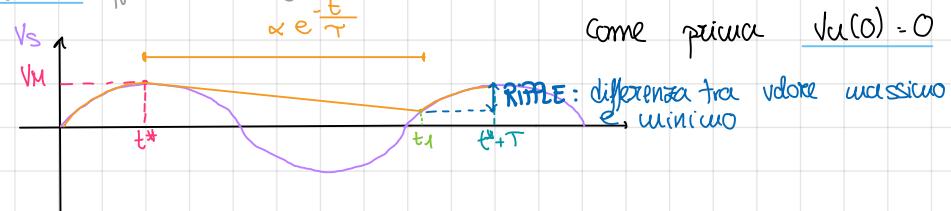
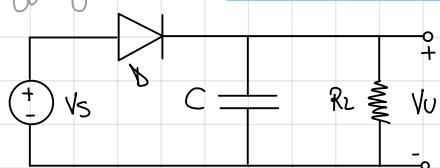
Ipotizziamo che $V_o(0) = 0$

Per $t > t^*$ la corrente che scorre dal condensatore del generatore ma il diodo lo impedisce e quindi il diodo è interdetto (tensione del condensatore > tensione del generatore). La tensione rimane quindi costante

Circuito rilevatore di picco: sul condensatore c'è la tensione massima del generatore.

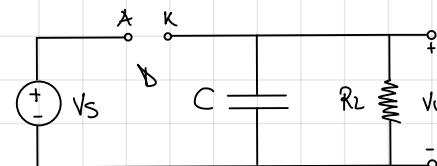
Ho così ottenuto tensione continua, ma cosa succede se voglio utilizzarla per alimentare qualcosa?

Aggiungiamo il carico (una resistenza rappresentata da R_L)



Come prima $V_o(0) = 0$

Ora $t < t^*$: diodo ON $\rightarrow V_o = V_s$
 $t = t^{*+}$ (istante successivo): Diodo OFF



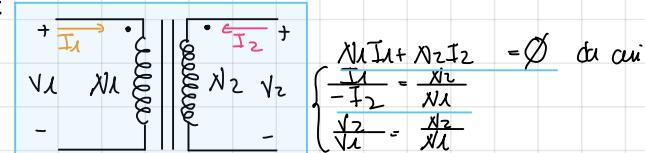
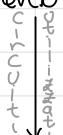
C si ricarica e quindi V_o diminuisce esponenzialmente con $T = RLC$. Se aumento T la scarica è più lenta
 $t^* < t < t_1$: Diodo OFF

$t - t_1^+$: tensione $V_s > V_o$ e quindi il diodo si accende e quindi il generatore carica il condensatore
 $t_1^* < t < (t^{*+} + T)$: diodo off, per cui $V_o = V_s$

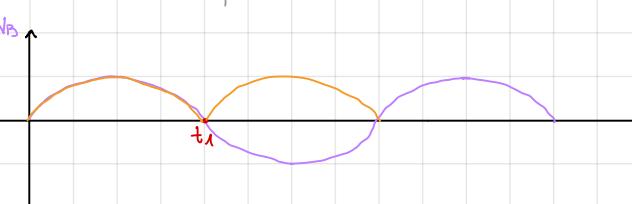
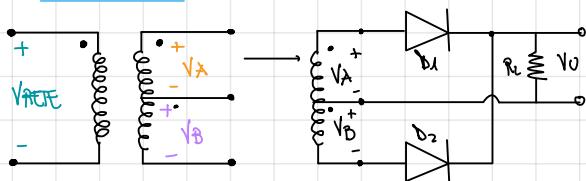
Concludiamo quindi che la tensione di uscita non è costante (c'è il ripple)

⚠ Tutto funziona solo se il diodo rimane interdetto: non deve andare in breakdown. Quando si studiano questi circuiti si calcola il V_{PIN} , ovvero la peak inverse voltage (tensione inversa massima sopportata dal diodo). Questa vale $2|V_m|$ quando c'è il condensatore mentre vale $|V_m|$ se invece C non è presente.

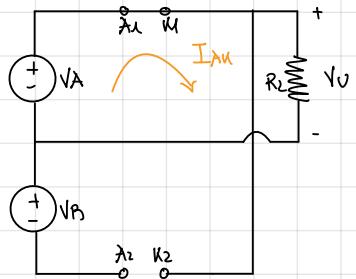
⚠ Quando un circuito è collegato alla rete elettrica per sicurezza deve essere presente un induttore galvanico: si utilizza un trasformatore:



1. Raddrizziore a semionda con trasformatore a prima centrale



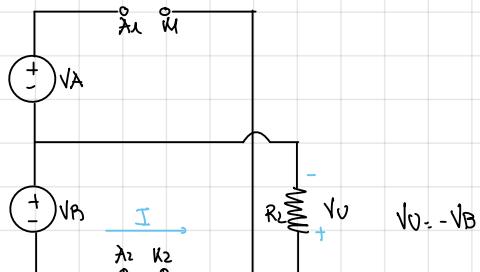
O2 t2 t1: $V_A > 0, V_B > 0$, D_1 ON e D_2 OFF



$$I_{AK1} = \frac{V_A}{R_L} > 0 \quad \text{diodo 1 ON OK}$$

$$V_{AK2} = V_A - V_{K2} = -V_A - V_B < 0 \quad \text{diodo 2 OFF OK}$$

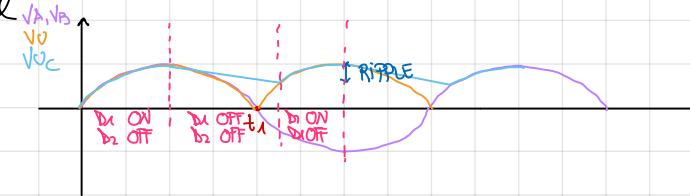
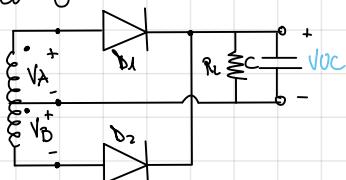
t1 t2 t3: $V_A < 0, V_B < 0$, D_1 OFF e D_2 ON



$$I_{AK2} = \frac{-V_B}{R_L} > 0 \quad \text{diodo 2 ON OK}$$

$$V_{AK1} = V_A + V_B < 0 \quad \text{diodo 1 OFF OK}$$

Aggiungiamo il condensatore

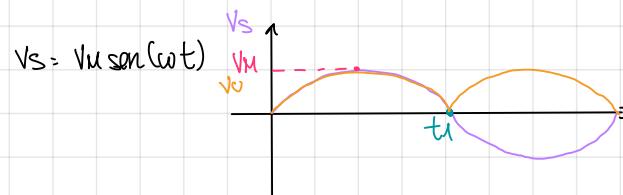
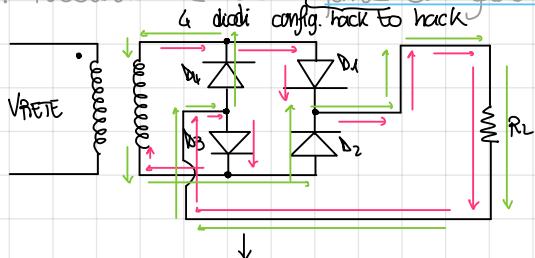


Vantaggio: < Ripple

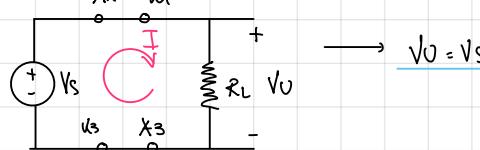
Svantaggi: Stesso $P_{IN} = 2 |V_{UL}|$

Questi trasformatori sono molto ingombranti

2. Puddritore a zante di Graetz



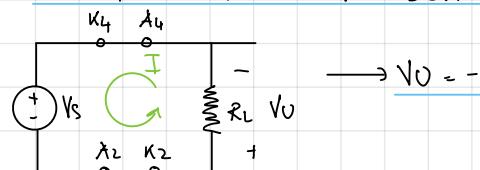
O2 t2 t1: $V_S > 0, D_1$ ON D_2 OFF D_3 ON D_4 OFF



$$\text{Verifica HP: } I_{AK1} = I_{AK3} = \frac{V_S}{R_L} > 0 \quad 1,3 \text{ ON}$$

$$V_{AK2} = V_{AK4} = -V_S < 0 \quad 2,4 \text{ OFF}$$

t1 t2 t3: $V_S < 0, D_1$ OFF D_2 ON D_3 OFF D_4 ON



$$\text{Verifica HP: } I_{AK2} = I_{AK4} = -\frac{V_S}{R_L} > 0 \quad 2,4 \text{ ON}$$

$$V_{AK1} = V_{AK3} = V_S < 0 \quad 1,3 \text{ OFF}$$

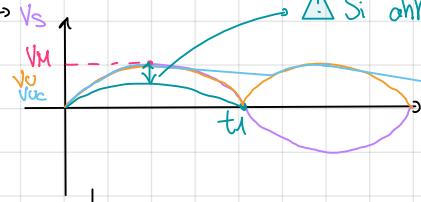
Aggiungiamo il condensatore



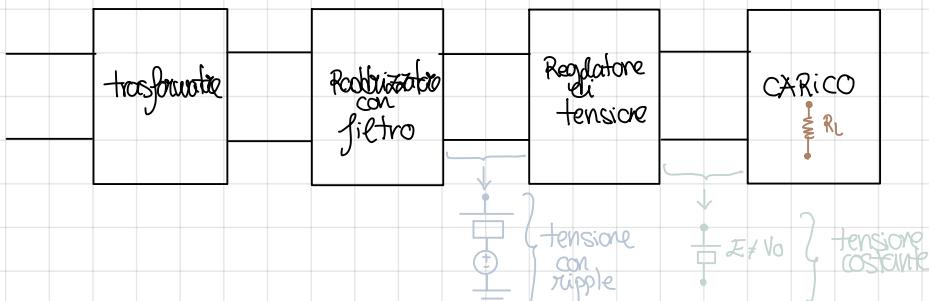
Vantaggi: Ottengo lo stesso risultato con trasformatori normali. Posso usare diodi meno costosi perché $|V_N| = |V_M|$

Svantaggi: Devo utilizzare più diodi

Affinché trascorso la caduta V_d sui diodi: di nuovo si affianca V_u e si introduce un ritardo

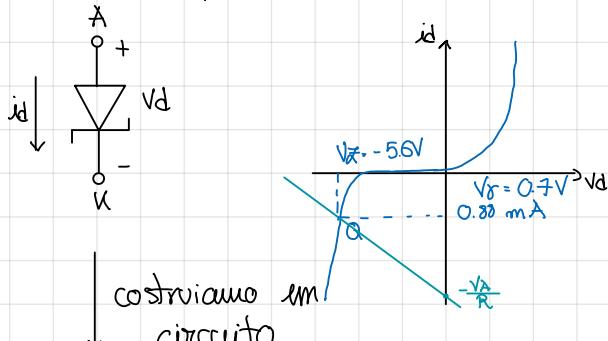


Riassumendo

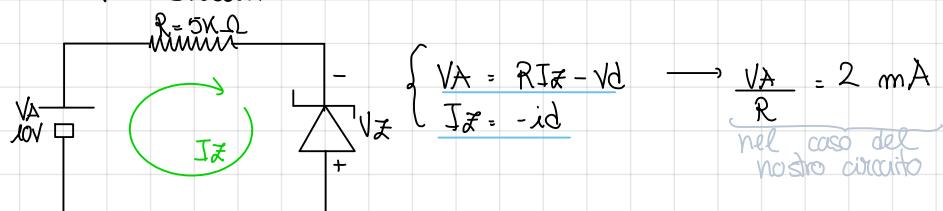


• REGOLATORI DI TENSIONE

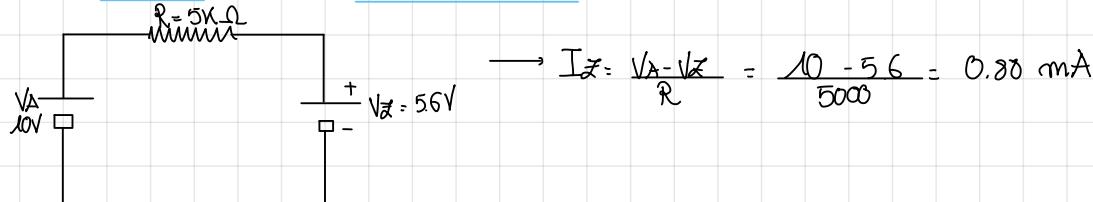
regolatore di tensione Zener: usce un diodo Zener per stabilizzare la tensione in uscita.



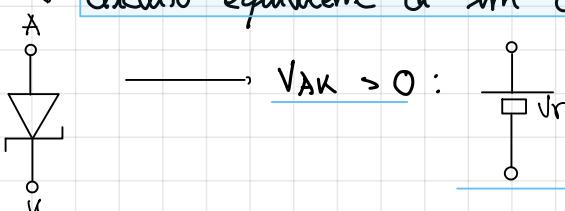
→ in prima approssimazione il circuito equivalente di un diodo Zener è una batteria



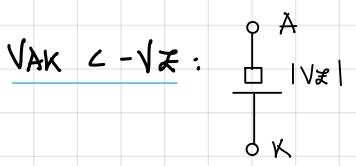
Se $id < 0$ allora $V_Z \approx -5.6 V$



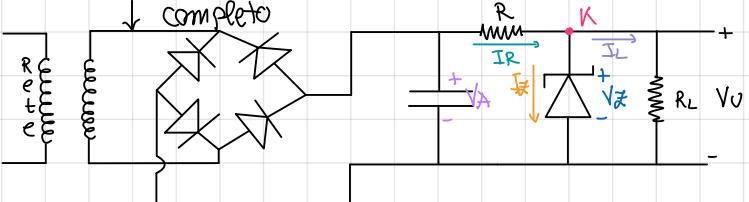
Circuito equivalente di un diodo Zener



$-V_Z < V_{AK} < V_Z$: circuito aperto



Nella realtà è più simile a → caratteristica non perfettamente verticale



Se $I_Z > 0$ Δ Breakdown current & voltage $\rightarrow V_U = V_Z$ indipendente da V_A e da R_L
Limits of functioning: balance of node K

$I_R = I_Z + I_L$: balance currents at K. Ne
 we have $I_Z = I_R - I_L > 0$ from which $I_R > I_L$.
 ↓ How much is I_R ?

$$\left\{ \begin{array}{l} I_R = \frac{V_A - V_Z}{R} = I_{L\max} : \text{maximum current supplied} \\ I_L = \frac{V_F}{R_L} \end{array} \right.$$

Δ If R_L is too small, all the current of R will flow in R_L and the diode Z will be damaged - which is not good for the circuit (condition of prius: $R_L \rightarrow \infty$)

Otherwise there is a limit fixed by the characteristics of the diode. In particular $P_{Umax} = V_Z \cdot I_Z$ and we have the worst case when the diode is on because all the voltage is across the diode. If we exceed P_{Umax} the diode will burn. In the worst case $P_{Umax} = V_Z \cdot \left(\frac{I_{Z\max}}{R} \right)$

↓ Problem

Suppose that V_A is not constant but is given by $Z \pm \Delta V$.
 Determine otherwise: $I_{Z\max} = \left(\frac{(Z \pm \Delta V) - V_Z}{R} \right)$ possible to find in any condition

$$P_{Umax} = V_Z \left(\frac{(Z \pm \Delta V) - V_Z}{R} \right) \rightarrow \text{worst case: maximum power dissipated when it is on}$$

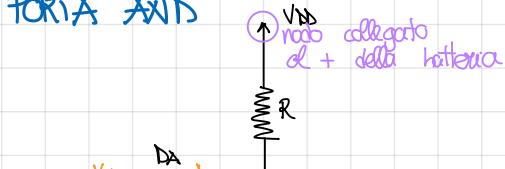
• LOGICA A DIODI

There exists a correspondence between logic level and physical signal: logic level "0" $\longleftrightarrow V_L$ low
 logic level "1" $\longleftrightarrow V_H$ high

Stabiliamo inoltre livelli: "0" \longleftrightarrow signals from 0 to V_{Umax}
 "1" \longleftrightarrow signals from V_{H} to V_{Umax}

$\left\{ \begin{array}{l} \text{if } V_H = V_L \text{ then } \text{non so determinare la tensione in questo range} \\ \text{if } V_H < V_L \text{ then } \text{non so determinare la tensione in questo range} \end{array} \right.$

PORTE AND



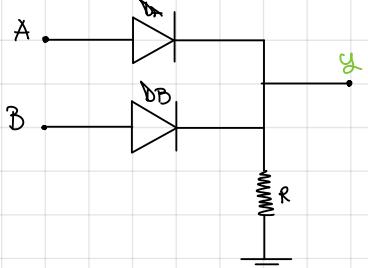
Suppose the diode is ideal, $V_{SD} = 0V$

V_A	V_B	V_Y
5V	5V	5V
DA OFF	DA OFF	Non scende sotto 5V
5V	0V	0V
DA OFF	DB ON	Diode connesso
0V	5V	0V
DA ON	DB OFF	0V
0V	0V	0V
DA ON	DB OFF	0V

A	B	y
1	1	1
1	0	0
0	1	0
0	0	0

} Porta AND

PORTE OR



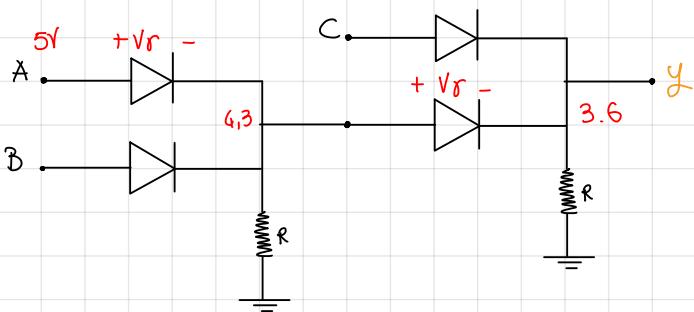
Suppose the diode is ideal, $V_{SD} = 0V$

V_A	V_B	V_Y
5V	5V	5V
DA ON	DA ON	5V
5V	0V	5V
DA ON	DB OFF	5V
0V	5V	5V
DA OFF	DB ON	5V
ON	0V	0V
DA OFF	DB OFF	0V

A	B	y
1	1	1
1	0	1
0	1	1
0	0	0

} Porta OR

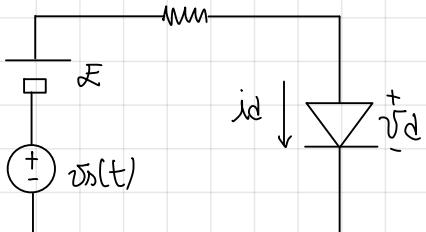
Δ Non utilizziamo perciò una logica a diodi: i diodi consumano corrente quando sono ON. Supponiamo inoltre di avere 2 porte OR in cascata.



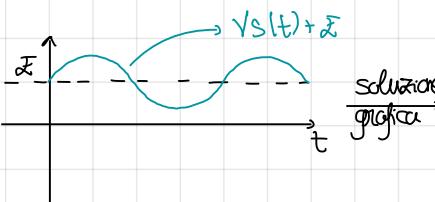
Problema di degenerazione dei livelli logici: una tensione in origine oltre diminuisce fino a cadere nella zona incerta o peggio nella zona dello "0".

Non è possibile nemmeno implementare la porta NOT: vengono utilizzati i transistori.

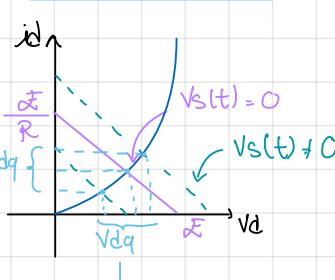
• MODELLO PER PICCOLI SEGNAI



Formo una tensione che



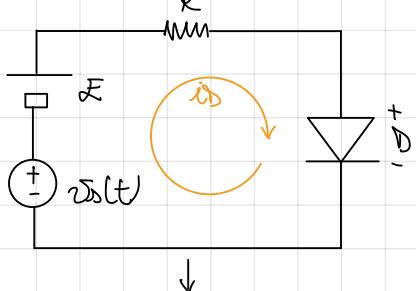
non è costante: $V_s(t)$



✓ Punto di lavoro si sposta

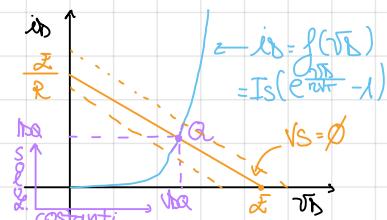
Bisogna ad utilizzare il modello a condotta costante: trovo il punto iniziale: $V_s(t) = 0 \Rightarrow \begin{cases} V_{dq} = \sqrt{r} \\ I_{dq} = \frac{E - V_{dq}}{R} \end{cases}$

Vorrei però sapere qual è la quando $V_s(t) \neq 0$: il modello non ci dà informazioni su V_d e I_d quando la tensione ai capi del diodo è variabile (variabile + costante) → Nuovo modello per piccoli segnali: corrente e tensione ai capi variano di poco intorno al punto di riposo (punto di lavoro quando $V_s(t) = 0$). Graficamente, se andiamo così succede in un intervallo piccolo considerare l'esponentiale come una retta e questa approssimazione migliora tanto più l'intervalllo è piccolo → Resistenza differentiale: cambia valore a seconda del punto considerato.



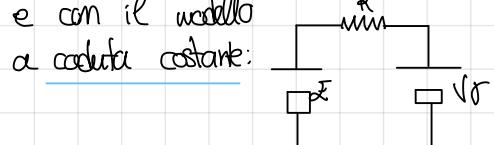
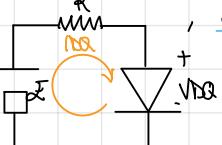
Convenzione internazionale: $\sqrt{d} = \sqrt{r} + \sqrt{d}(t)$

$$V_d = I_d + id(t)$$



Voglio ridurre questo circuito avendo \sqrt{d} e i_d incognite: $\begin{cases} E + V_d(t) = R(i_d + \sqrt{d}) \\ i_d = f(\sqrt{d}) \end{cases}$

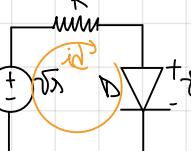
Consideriamo, come abbiamo visto prima, la corrente e la tensione come somma di componenti variabili e costanti. Iniziamo dalle componenti costanti. Iniziamo con il modello a condotta costante:



$$\text{da cui } \begin{cases} V_{dq} = V_r \\ \sqrt{d} = \frac{E - V_r}{R} \end{cases}$$

Se sostituiamo nelle equazioni iniziali otteniamo: $\begin{cases} E + \sqrt{d} = R[Id + \sqrt{d}] + V_{dq} + \sqrt{d} \\ \sqrt{d} = RId + V_{dq} \end{cases}$

Ricaviamo quindi con $V_r = RId + \sqrt{d}$ →



: nel circuito rimangono solo i generatori di segnale, ovvero solo quelli non costanti.

Per risolvere il circuito ci manca ancora un'equazione, in particolare $i_d = g(\bar{V}_d)$. Utilizzo g e non f , ed in particolare non posso usare Shockley, in quanto era legata alle componenti comuni a (\bar{V}_S e non V_d). La variazione intorno al punto di riposo ed utilizzando direttamente l'equazione si studierà invece l'intorno dello ϕ . Vogliamo dimostrare che g è la retta che approssima il tratto dell'esponenziale nell'intorno di a .

↓

Se $|V_d| \ll |Z|$ (vicina zero intorno a a): $\begin{cases} i_d = I_{SA} + i_d = f(\bar{V}_d) + \frac{df}{d\bar{V}_d} \Big|_{\bar{V}_d} \cdot \bar{V}_d + \frac{1}{2} \frac{d^2 f}{d\bar{V}_d^2} \Big|_{\bar{V}_d} \cdot \bar{V}_d^2 + \dots \\ i_d = f(\bar{V}_d) \end{cases}$

(la variazione di tensore è trascurabile rispetto alla componente costante)

sviluppo di Taylor

elimino: vicina zero intorno a a

↓ Quindi

$$i_d = I_{SA} + i_d \approx f(\bar{V}_d) \Big|_a + \frac{df}{d\bar{V}_d} \Big|_a \cdot \bar{V}_d \Rightarrow i_d = \frac{df}{d\bar{V}_d} \Big|_a \cdot \bar{V}_d$$

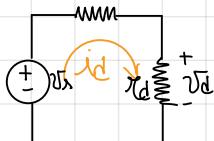
- perché volatilità nel prezzo

Ma che cos'è $\frac{df}{d\bar{V}_d}$? Rapporto tra corrente e tensione: $\text{conduttanza} \rightarrow$ definisco quindi $g_d = \frac{df}{d\bar{V}_d} \Big|_a$: conduttanza di differenza

e di conseguenza $\bar{V}_d = \frac{1}{g_d}$: resistenza differenziale. Δ DIFFERENZIALI: il loro valore è calcolato

per un determinato punto di riposo e cambia se questo varia.

↓ Circuito per le variazioni



Calcoliamo i parametri: $g_d = \frac{di_d}{d\bar{V}_d} \Big|_a = \frac{d}{d\bar{V}_d} I_S (e^{\frac{\bar{V}_d}{nV_T}} - 1) \Big|_a = (I_S e^{\frac{\bar{V}_d}{nV_T}}) \frac{1}{nV_T} \Big|_a =$

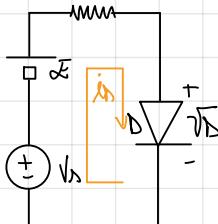
\downarrow

$= \frac{I_S}{I_{SA}} e^{\frac{\bar{V}_d}{nV_T}} \frac{1}{nV_T} \approx \frac{I_{SA}}{nV_T}$

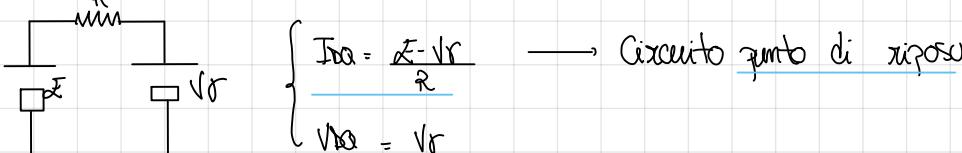
$\bar{V}_d = \frac{1}{g_d} \approx \frac{nV_T}{I_{SA}}$

Come faccio a sapere se l'approssimazione che ho fatto nello sviluppo di Taylor è corretta? Deve essere $\frac{df}{d\bar{V}_d} \Big|_{\bar{V}_d} \gg \frac{1}{2} \frac{d^2 f}{d\bar{V}_d^2} \Big|_{\bar{V}_d}$ → $\frac{1}{nV_T} \bar{V}_d \gg \frac{1}{2} \frac{1}{(nV_T)^2} I_{SA} \cdot \bar{V}_d \rightarrow \bar{V}_d \ll 2nV_T \approx 52mV$

↓ Applichiamo in pratica (riduzione del circuito)



1. Fingo $\bar{V}_d(t) = 0$ ed utilizzo il modello per grandi segnali



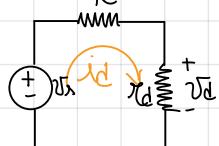
$$\begin{cases} I_{SA} = \frac{Vi - Vd}{R} \\ Vd = Vr \end{cases}$$

Circuito punto di riposo

2. Calcolo i parametri differenziali

Abbiamo un diodo, quindi $\bar{V}_d = \frac{nV_T}{I_{SA}}$

3. Fingo $Z = 0$ ed applico il modello per piccoli segnali



$$id = \frac{Vd}{R + \bar{V}_d}$$

$$\bar{V}_d = id \cdot R$$

Circuito per le variazioni

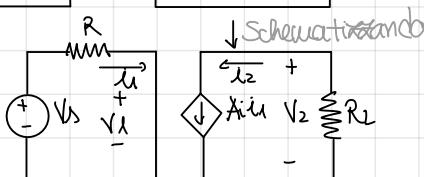
4. Sommo i risultati ottenuti

$$i_d = I_{SA} + id = \frac{Vi - Vr}{R} + \frac{id}{R + \bar{V}_d}$$

$$\bar{V}_d = Vd + \bar{V}_d = Vi + \frac{\bar{V}_d}{R + \bar{V}_d}$$

Transistori

o GENERATORE di CORRENTE CONTROLLATO IN CORRENTE



$$i_2 = A_i i_1 \rightarrow A_i = \frac{i_2}{i_1} : \text{guadagno di corrente}$$

$\rightarrow 1$: amplificazione di corrente

<1 : attenuazione di corrente

$$\left\{ \begin{array}{l} \frac{V_2}{i_1} = -R_L i_2 = -R_L A_i i_1 \\ \frac{V_2}{V_S} = \frac{i_1}{R} \end{array} \right\} \Rightarrow V_2 = -\frac{R_L A_i V_S}{R}$$

$$\frac{V_2}{V_S} = A_V \rightarrow >1: \text{amplificazione di tensione}$$

<1 : attenuazione di tensione

Definiamo inoltre il guadagno di potenza come

$$A_P = \frac{\text{potenza sul carico}}{\text{potenza in ingresso}} = -\frac{V_2 i_2}{V_S i_1} = -A_V A_i =$$

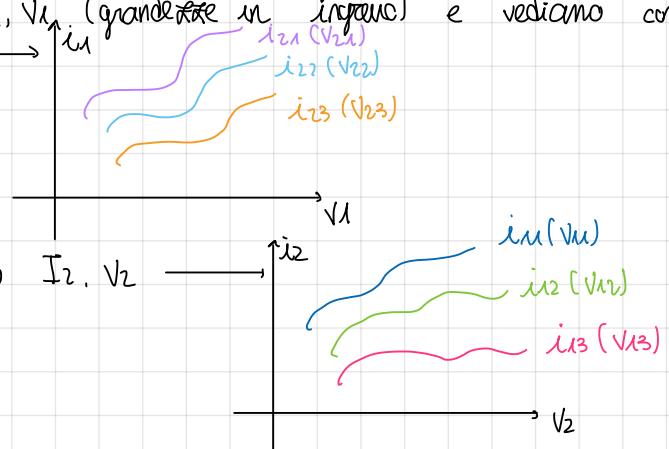
$$= -\left(-\frac{R_L}{R} A_i\right) A_i = A_i^2 \frac{R_L}{R} \rightarrow >1: \text{amplificazione}$$

<1 : attenuazione

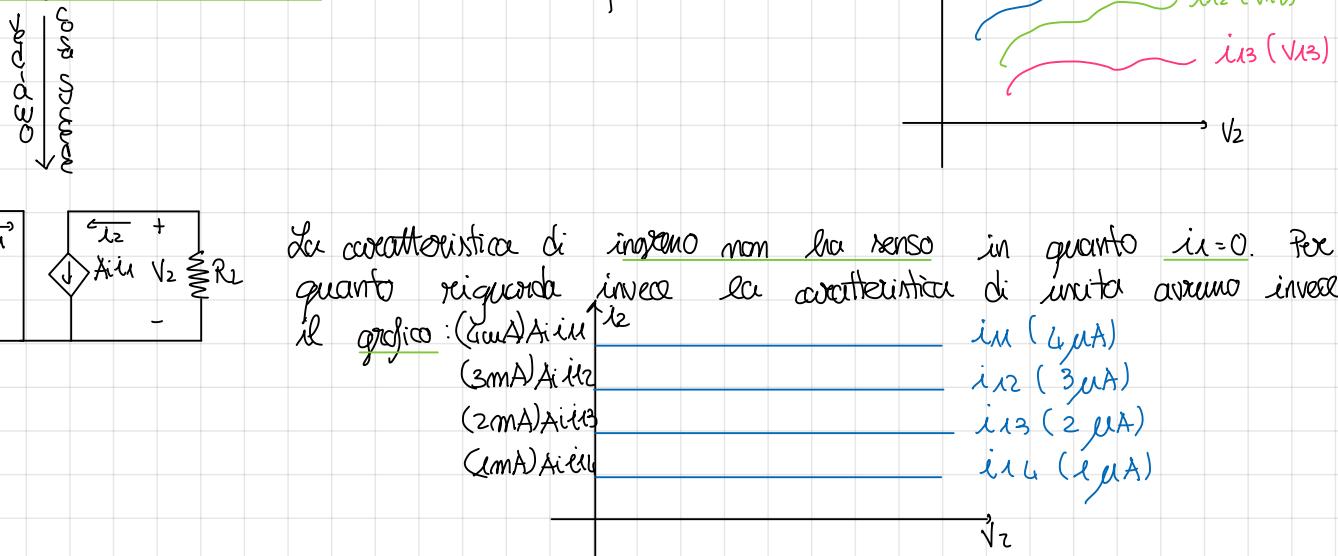
In generale, se siamo nel caso di amplificazione di potenza si ha un elemento circolante attivo. Gli elementi che non producono amplificazione di potenza vengono detti passivi. Il trasformatore è un elemento passivo in quanto il prodotto $V I$ rimane costante così come il diodo. Per noi i componenti attivi sono i transistori (BJT, MOSFET). Per avere $A_P > 1$ non è necessario che sia A_i che A_V siano > 1 .

↓ Nella descrizione indichiamo

1. Caratteristica di ingresso: lavoriamo considerando I_{11}, V_{11} (grandezze in ingresso) e vediamo come sono legate a I_{22}, V_{22} .



2. Caratteristica di uscita: lavoriamo sul piano I_{22}, V_{22}

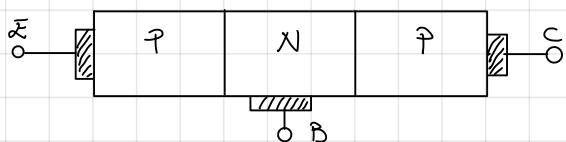


La caratteristica di ingresso non ha senso in quanto $i_1 = 0$. Per questo riguarda invece la caratteristica di uscita avremo invece il grafico:

$$\begin{aligned} &(4\mu A) A_i i_{11} \\ &(3\mu A) A_i i_{12} \\ &(2\mu A) A_i i_{13} \\ &(1\mu A) A_i i_{14} \end{aligned}$$

$$\begin{aligned} &i_{11} (4\mu A) \\ &i_{12} (3\mu A) \\ &i_{13} (2\mu A) \\ &i_{14} (1\mu A) \end{aligned}$$

o TRANSISTORE BIPOLEARE (BJT)

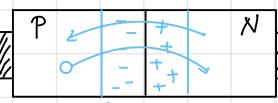


E: emettitore

B: base

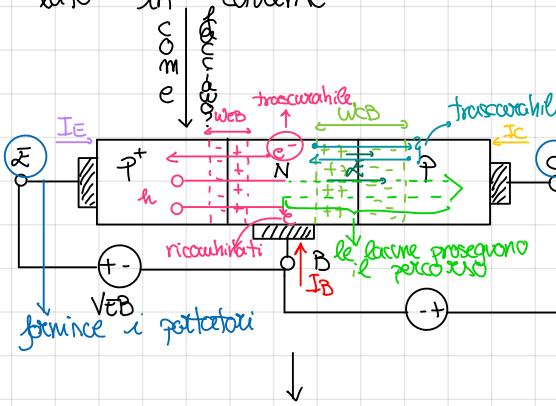
C: collettore

Riprendiamo il bipolo standard:



I_{mA}

Vogliamo aumentare la corrente nella pietra negativa: per farlo porto i portatori alla giunzione p-n-p in inverso con una giunzione polarizzata in diretta. Da questo avrò il transistore con l'ulteriore giunzione. Otengo quindi un comportamento assimilabile ad un generatore di corrente control-lato in corrente.



Tutto funziona grazie alla corrente di base I_B . Questa ha due compiti:

1. Rifornire elettroni iniettati nell'emettitore (trascorribile per giunzione P-N)
2. Rifornire elettroni per la ricombinazione con i portatori in transito dell'emettitore al collettore.

↓

Se perdo gli elettroni da base si carica positivamente e questa respingerebbe le lacune in corso. Dista quindi una certa I_B possono muoversi un certo numero di lacune (a parità di tasso di ricombinazione). Tra il numero di e^- forniti ed il numero di lacune che possono muoversi, nell'esempio fatto in classe, c'è un rapporto 1:9. Vogliamo quindi controllare attraverso I_B piccola la corrente che corre da emettitore a collettore che è molto grande. Non è possibile e non vogliamo che sia nella perché vogliamo un terminale di controllo.
↓ come faccio?

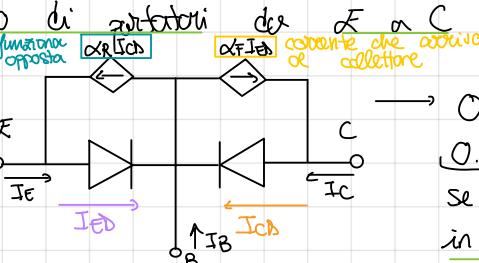
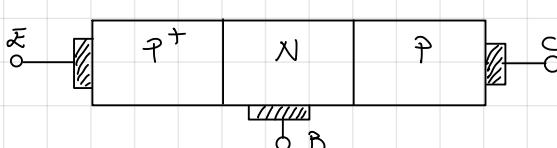
1. Braccaggio della base piccola (10^5 cm^{-3}) → Se vetto pochi elettroni diminuisco la probabilità di ricombinazione

2. Larghezza base piccola → Diminuendo il percorso diminuisce statisticamente la probabilità di ricombinazione: W_B piccola

Se indichiamo con α il rapporto frazione di portatori che arrivano al collettore si risiede ad avere $0.92 \leq \alpha \leq 0.998$ (meno del 2% di portatori persi per ricombinazione)
↓ se io faccio invece una base lunghissima



modello di Ebers-Moll



$$0.92 \leq \alpha_F \leq 0.998$$

$$0.4 \leq \alpha_R \leq 0.8$$

se faccio funzionare il BJT in inverso quanto funziona meglio



corrente di drift dovuta a minoritari generati temporaneamente nei pressi della giunzione

1. Polarizzazione "BE" diretta: $V_{EB} > 0$

Se l'emettitore > la base l'iniezione di elettroni da base a emettitore è trascorribile rispetto alle lacune da emettitore a base: $N_{em} > N_{ab}$ per I_B (P: decaglio più forte)

2. Polarizzazione "BC" inversa: $V_{CB} < 0$

Avevamo $W_{CB} \approx W_{EB}$.

3. Nelle zone neutre $E \approx 0$ e quindi le cariche cari si muovono solo per diffusione. Il percorso è tralasciato in quanto nel percorso le lacune possono ricombinarsi (probabilità non trascorribile) →

4. Alcuni portatori che diffondono lungo la base si ricombinano

Averemo:

$$I_{DQ} = I_{ES} \left(e^{\frac{V_{BE}}{V_T}} - 1 \right)$$

$$I_{CD} = I_{CS} \left(e^{\frac{V_{CE}}{V_T}} - 1 \right)$$

γ equazioni di Shockley + $\alpha_F I_{ES} = \alpha_R I_{CS}$
condizione di reciproca

MEMO: forward: da emettitore a collettore

Freccia generatore: segue verso della corrente (reverse o forward)

termine di numeratore di e : VAK

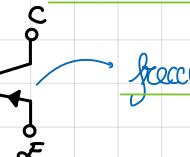
α_F, α_R : frazione di portatori da E a C e vice-versa (≤ 1)

Equazioni dei terminali:

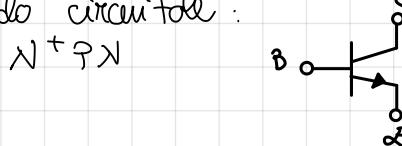
$$I_E = I_{ES} - \alpha_R I_{CB} = I_{ES} \left(e^{\frac{V_{BE}}{V_T}} - 1 \right) - \alpha_R I_{CS} \left(e^{\frac{V_{CE}}{V_T}} - 1 \right)$$

$$I_C = -\alpha_F I_{EB} + I_{CB} = -\alpha_F [I_{ES} \left(e^{\frac{V_{BE}}{V_T}} - 1 \right)] + I_{CS} \left(e^{\frac{V_{CE}}{V_T}} - 1 \right)$$

$$I_B = -I_E - I_C \text{ considerando tutto come macronodo}$$

Simbolo circuitale: 

Simbolo circuitale:



Zone di funzionamento: 1. Zona attiva diretta: "BE" diretta; "BC" inversa

2. Zona attiva inversa: "BE" inversa; "BC" diretta

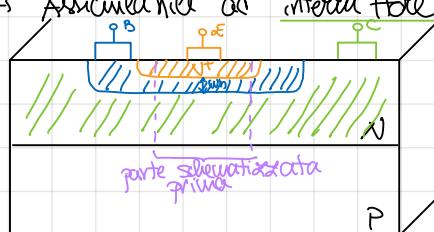
3. Interdizione: "BE" e "BC" inversi (non passa corrente)

4. Saturazione: "BE" e "BC" diretta

↓ Proprietà

1. Funziona come un generatore di corrente pilota in corrente che fornisce amplificazione.
2. Poco usata (quasi mai) perché funziona male. Usata solo per porte TTL.
3. Rappresenta un interruttore aperto (non passa corrente).
4. Si perde il controllo di I_B . Se si polarizza E e $C - 0.7$ si misura V_{CE} si trova circa 0 → Asimmetria ad interruttore chiuso: corrente che scorre non trascorribile.

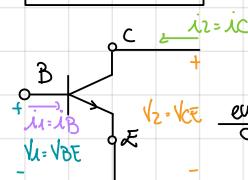
Disegno reale:



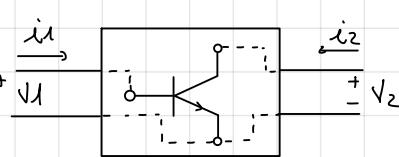
Schematizzazione a porte:



C'è un terminale a comune tra ingresso e uscita: può essere emettitore, base o collettore

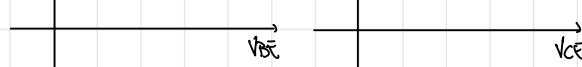


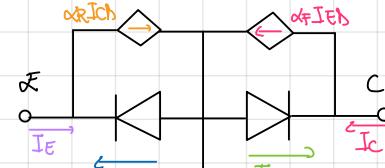
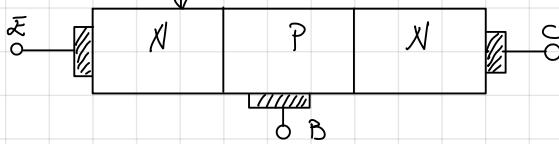
↓ Caratteristiche
ingresso: $f(v_{BE})$



uscita: $f(i_C)$

N
P
N





Ricaviamo \downarrow supponiamo $\eta = 1$

$$I_{ED} = I_{ES} \left(e^{\frac{V_{BE}}{V_T}} - 1 \right) \quad \text{equazioni di Shockley}$$

$$I_{CD} = I_{CS} \left(e^{\frac{V_{BC}}{V_T}} - 1 \right)$$

\downarrow Correnti complessive

$$I_E = -I_{ED} + \alpha_F I_{CS}$$

$$I_C = \alpha_F I_E - I_{CS}$$

$$I_B = -I_E - I_C$$

\downarrow Esplichiamo le equazioni

$$\begin{cases} I_E = -I_{ES} \left(e^{\frac{V_{BE}}{V_T}} - 1 \right) + \alpha_F I_{CS} \left(e^{\frac{V_{BC}}{V_T}} - 1 \right) \\ I_C = \alpha_F I_{ES} \left(e^{\frac{V_{BE}}{V_T}} - 1 \right) - I_{CS} \left(e^{\frac{V_{BC}}{V_T}} - 1 \right) \end{cases}$$

ipotesi: zona attiva diretta
"BE" diretta, "BC" inversa

$V_{BE} \gg V_T$ ("BE" diretta), $V_{BC} < 0$ ("BC" inversa) ed insieme $V_{BC} \ll -V_T$

$e^{\frac{V_{BE}}{V_T}} \gg 1$ da cui $(e^{\frac{V_{BE}}{V_T}} - 1) \approx e^{\frac{V_{BE}}{V_T}}$

Risulta: $I_E \approx -I_{ES} e^{\frac{V_{BE}}{V_T}}$ e $\alpha_F I_{ES} e^{\frac{V_{BE}}{V_T}} - I_{CS}$ \downarrow se siamo in zona attiva diretta
 $I_C \approx \alpha_F I_{ES} e^{\frac{V_{BE}}{V_T}} + I_{CS}$

\downarrow Inoltre

I_{ES} e I_{CS} sono simili come velocità ma $e^{\frac{V_{BE}}{V_T}} \gg \alpha_F$. Posso quindi trascurare il secondo termine della prima equazione. Posso fare lo stesso ragionamento anche per la seconda equazione

\downarrow ottengo

$$I_E \approx -I_{ES} e^{\frac{V_{BE}}{V_T}}$$

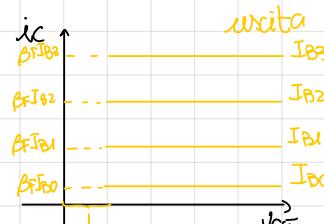
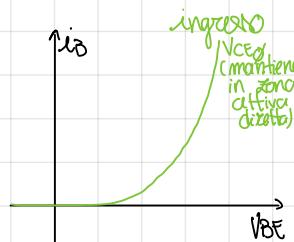
$$I_C \approx \alpha_F I_{ES} e^{\frac{V_{BE}}{V_T}} = -\alpha_F I_E$$

$$\begin{aligned} \text{Ricaviamo infine } I_B &= -I_E - (-\alpha_F I_E) = (\alpha_F - 1) I_E = \\ &= (\alpha_F - 1) (-I_{ES} e^{\frac{V_{BE}}{V_T}}) \end{aligned}$$

$$I_C = -\alpha_F I_E = -\alpha_F \frac{I_B}{\alpha_F - 1} = \frac{\beta_F h_{FE}}{1 - \alpha_F} I_B \quad \rightarrow \text{Grande (100, 200, 300)}$$

Ho quindi ottenuto, dato il fattore β_F , un amplificatore di corrente. Questo è vero tanto più che $\alpha_F \approx 1$

\downarrow Caratteristiche



Dobbiamo capire se il diodo si trova in zona attiva diretta

$$V_{CE} = V_{CB} + V_{BE}. \text{ Se voglio mantenere } V_{BE} \text{ in polarizzazione diretta prendo } V_{BE} \approx V_r = 0.7V.$$

$$\text{Ottenendo quindi } V_{CE} = V_{CE} - V_{BE} = V_{CE} - 0.7V.$$

$$\text{Ammiamo inoltre } V_{BC} = V_r - V_{CE} = 0.7 - V_{CE}.$$

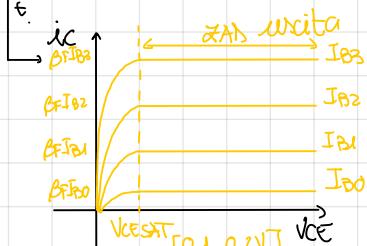
$$\text{Vorrei così } V_{CE} = 1V \rightarrow V_{CE} = -0.3V : \text{"BC" inversa } \checkmark$$

$$V_{CE} = 0.5V \rightarrow V_{BC} = +0.2V : \text{NO, la vogliamo } < 0,$$

$$V_{CE} = 0.1V \rightarrow V_{BC} = +0.6V : \text{"BC" diretta } X$$

Diciando V_{CE} quindi, in particolare per $V_{CE} < V_{CESAT}$, il BJT è in saturazione ("BE" e "BC" in diretta)

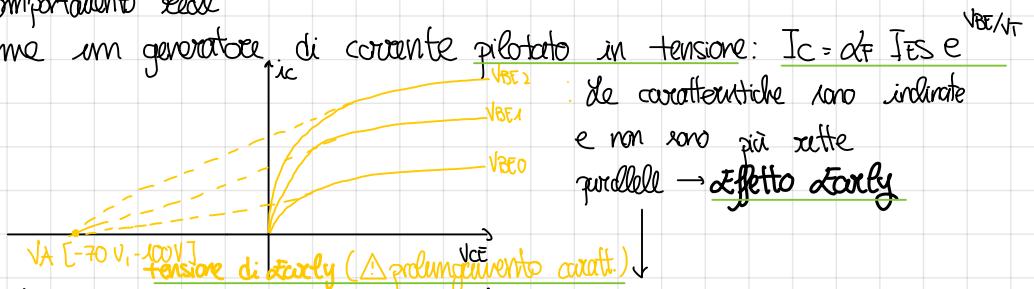
carat



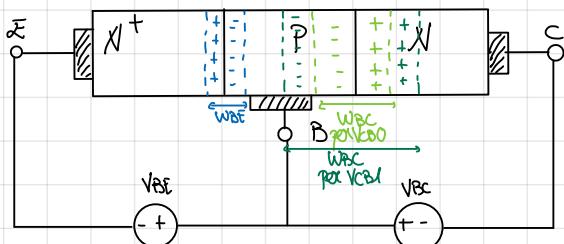
↓ Comportamento zonda

Possiamo vedere il BJT come un generatore di corrente pilotato in tensione: $I_C = \alpha_f I_{ES}$ e

Grafichiamo le caratteristiche:



Vediamo cosa succede quando aumentiamo V_{CE} mantenendo V_{BE} costante



$$V_{BE} > 0, V_{BE} = V_{BE0} (0.6V)$$

$$V_{CEO} = V_{CB0} + V_{BE0} \rightarrow V_{CB0} = V_{CEO} - V_{BE0}$$

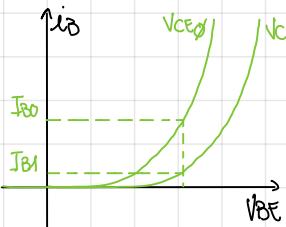
$$V_{CE1} = V_{CB1} + V_{BE0} \rightarrow V_{CB1} = V_{CE1} - V_{BE0}$$

$$\text{Se } V_{CE1} > V_{CEO} \rightarrow V_{CB1} < V_{CB0}$$

Esempio: $V_{CEO} = 5V \rightarrow V_{CB0} = 4.4V$ ($V_{BE0} = -0.6V$) → da graminazione BC
 $V_{CE1} = 10V \rightarrow V_{CB1} = 9.4V$ ($V_{BE1} = -0.6V$) → è sempre più polarizzata in inverso

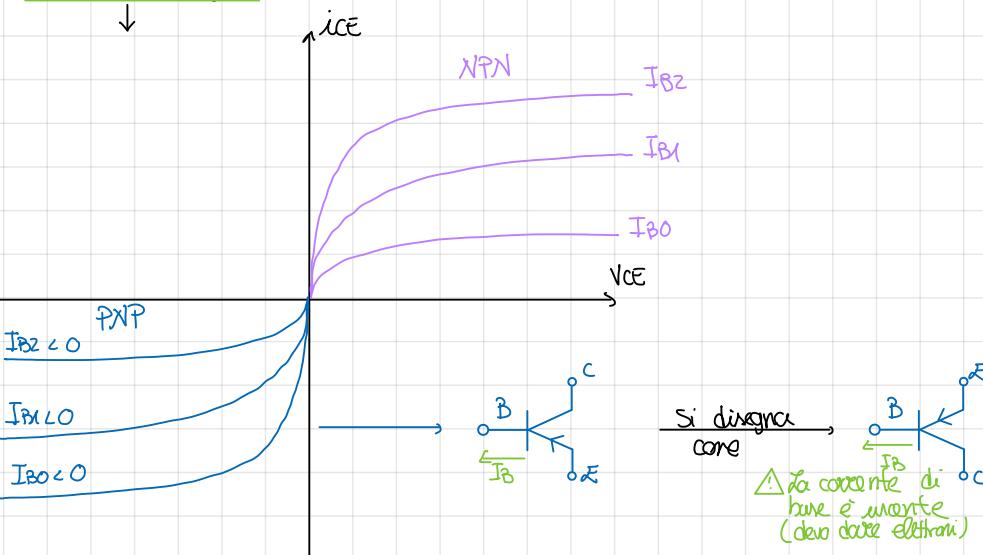
La zona di saturazione si allarga la zona neutra della base di conseguenza diminuisce e di conseguenza aumenta in quanto si ha una probabilità di ricombinazione → Scorrere più corrente I_C (per questo le caratteristiche di uscita sono "pendenti")

↓ Vediamo le caratteristiche di ingresso

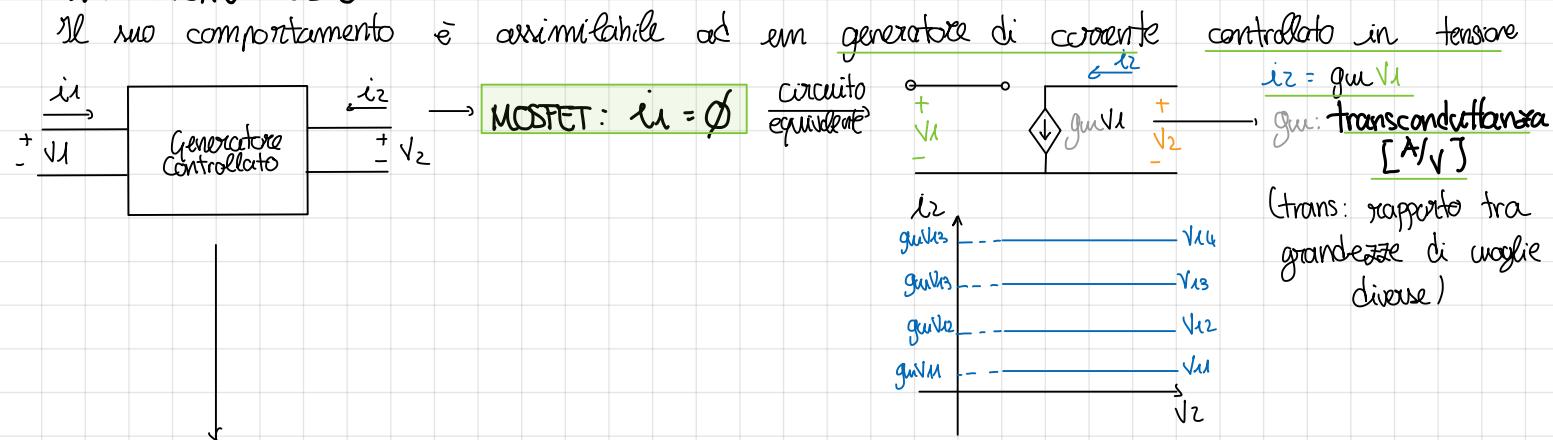


Anche la corrente di base è influenzata: diminuendo le ricombinazioni diminuisce infatti di conseguenza anche la corrente di base

Vediamo adesso il transistore PNP: ha le stesse caratteristiche dell'NPN a tutto di invertire tutti i segni



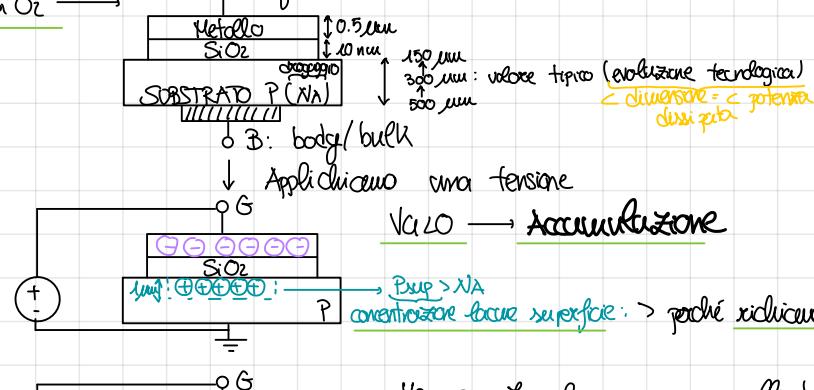
• TRANSISTORE MOSFET



Transistore FET (ad effetto di campo): la corrente che scorre è controllata da un campo elettrico

- JFET: a giunzione
- MOSFET: Metal Oxide Semiconductor → ci concentriamo sui questi:
Materiali con SiO₂ sì:
connettività metallico (res⁺⁺) isolante perfetto

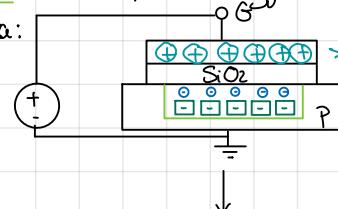
Condensatore "MOS": 2 armature conduttrici separate da dielettrico → nel nostro caso il dielettrico è il SiO₂ →



V_{G0} : le buce vengono abbattute dalla superficie della carica +. Si genera quindi una zona di svuotamento → Svuotamento

$$\Delta = V_T - \frac{k_B T}{q}$$

Applichiamo una tensione positiva sempre maggiore. Quando $V_G > V_T$ (tensione di soglia), e quindi $V_G \gg 0$ si verifica la seguente cosa:



1. Carica fissa degli ioni -
2. Elettroni euchiili -

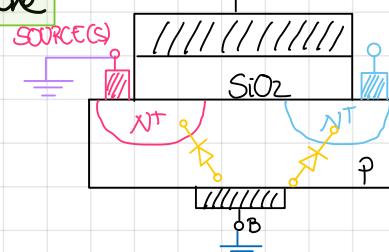
↓ ha dove acciuffare?

Generati per generazione termica (cuorietti), migrano in superficie verso $V_G > 0$.

Quando $V_G = V_T$ la concentrazione di elettroni mobili in superficie $n_s = N_A (B2R) = 10^{17} \text{ cm}^{-3}$. Considerando solo la zona di svuotamento ottieniamo un semiconduttore di tipo N: inversione.

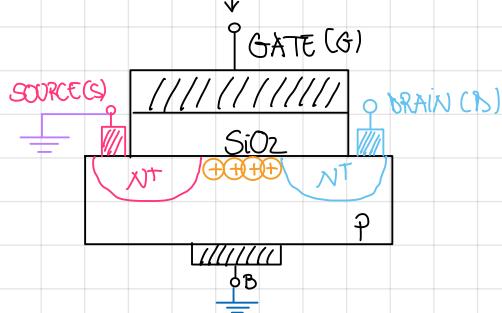
Analogo ho infatti cambiato un semiconduttore di tipo P in uno di tipo N con una tensione applicata dall'esterno (V_T -tipica = 1V)

MOSFET in sezione



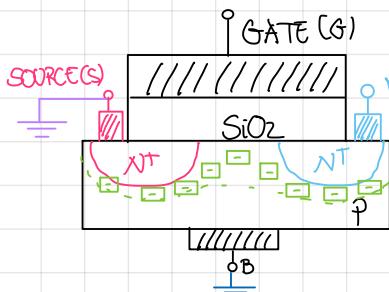
SOURCE(S) / / / / / / / / **DRAIN(D)**: ho quindi creato 2 giunzioni N+P che posso schierare come diodi. Perché il MOSFET funzioni correttamente i diodi, ovvero le giunzioni "SB" e "DB" devono essere polarizzate in inversa e quindi non deve accendersi corrente. Solitamente si collega B a GND.

Supponiamo di mettere Source a riferimento e di applicare una $V_{GS} < 0$. Sono in accumulo - Fase e quindi ho cariche libere.



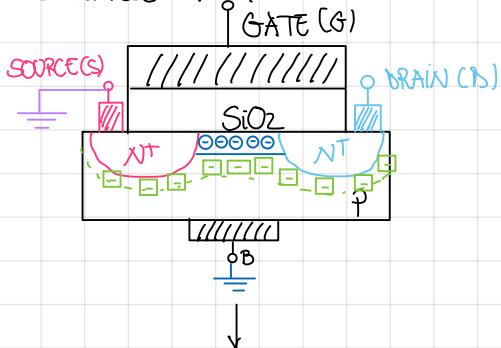
Ritengo $V_{DS} > 0$ avendo però $I_{DS} = 0$ a causa delle giunzioni polarizzate in inversione

Se invece pongo $V_{GS} > 0$ ma $V_{DS} < V_T$



$\rightarrow V_{DS} > 0$ ma $I_{DS} = 0$ in quanto le cariche sono fuorilegge (generate da giunzione polarizzata in inversione)

Se invece $V_{GS} > V_T$



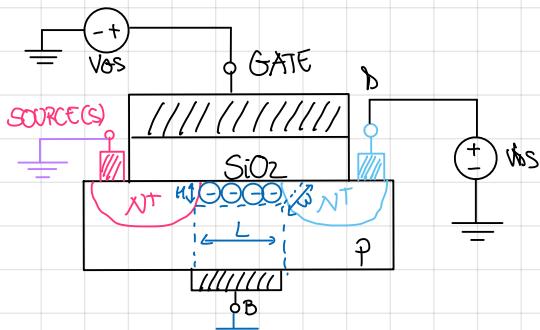
Se $V_{DS} > 0$ chiude $I_{DS} \neq 0$ in quanto ottieno creato un canale di elettroni che connette source e drain. La V_{GS} permette quindi di controllare l'ON/OFF del MOSFET.

⚠ Gli elettroni nel canale provengono sia da quelli generati termicamente che da quelli nei surfatti di source e drain → Canale generato velocemente perché degradazione molto alta.

Ho quindi un **MOSFET a CANALE "N"** (NMOS)

⚠ Se i dragaggi N^+ non si riappaiono a SiO₂ il canale non funziona perché non connette source e drain

Applichiamo adesso V_{GS} e V_{DS}



1. $V_{GS} > V_T$, $V_{DS} > 0$ piccolissimo

L: lunghezza di canale
W: larghezza di canale
H: spessore del canale
 $= f(V_{GS} - V_T)$ (si può dimostrare)
Spessore aumenta con V_{GS}

Resistenza ($R = \frac{L}{W \cdot H}$)

Si aumenta se aumenta lo spessore

I_{DS} [mA]

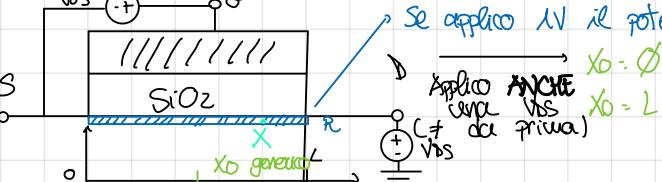
$V_{GS3} > V_{GS2} > V_{GS1}$

$V_{DS1} < V_{DS2} < V_{DS3}$

V_T : comincia a condurre

Ma che succede se aumentiamo la V_{DS} ? (mantenendo V_{GS} costante)

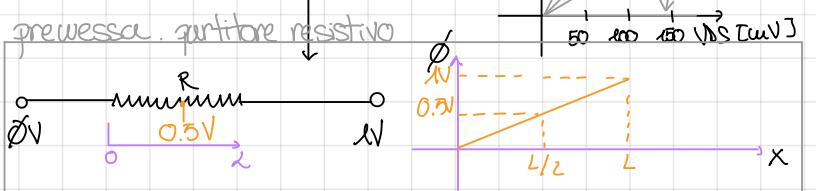
Anche il canale è una resistenza a cui posso applicare ciò che ottieno visto sopra.



Se applico 1V il potenziale è quello del grafico

$X_0 = \frac{L}{2}$

Applico ANCHE V_{DS} vera (da prima) $X_0 = L$



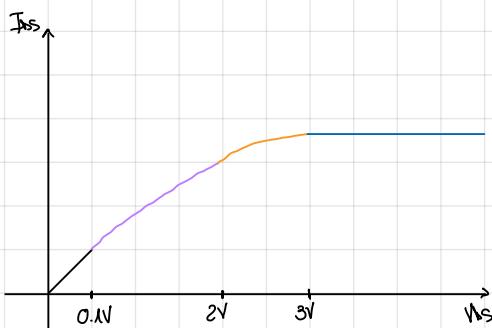
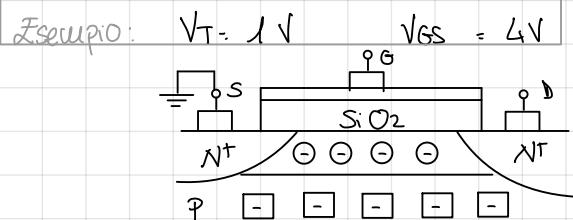
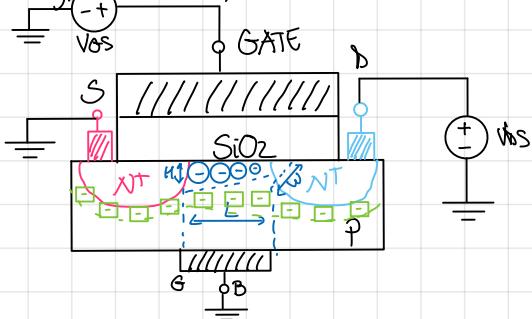
$$V_{GX} = V_{GS} + \frac{V_{DS}}{L}$$

$(X_0 = L : V_{GX} = V_{GS} + V_{DS} = V_{GS})$

Capisco quindi che il potenziale cambia al secondo di dare producono X. I punti del canale

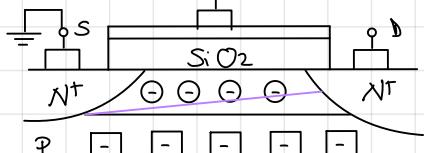
sono quindi a potenziale diverso (relazione lineare)

Siccome lo spessore del canale dipende dalla differenza di potenziale che si ha fra il gate ed il canale, allora nel source lo spazio fra il canale e il drain è minima, per cui avremo

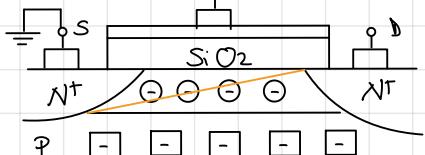


1. $V_{DS} = 0V$ → canale uniforme
 $V_{GS} = 4V$
2. $V_{DS} = 0.1V$ → canale circa uniforme (deformazione trascurabile)
 $V_{GS} = 3.9V$

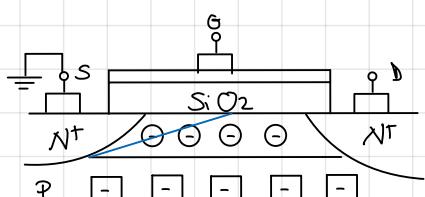
3. $V_{DS} = 2V$ → canale diametralmente: lo spessore del canale al drain è circa la metà. Nota che la conduttezza di potenziale è lineare positivo così dunque il canale così → aumenta la corrente



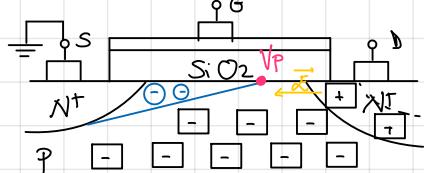
4. $V_{DS} = 3V$ → Sono corretto il fenomeno di pinch-off ovvero lo canale strozzato: minima tensione tra gate e drain per avere il canale



5. $V_{DS} = 4V$ → canale strozzato prima del drain.
 $V_{GS} = 0V < V_T$ → la corrente diventa costante



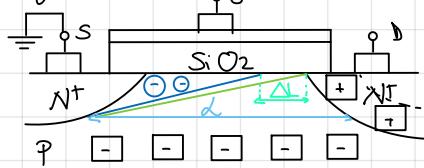
Perché source concreto?



Sotto al canale ho una zona di svolgimento in cui a causa degli ioni accettori mi crece un campo elettrico che attira gli elettroni facendogli attraversare la zona di svolgimento.

Ma perché è costante? $V_P = \text{potenziale del punto di pinch-off} = V_{GS} - V_T$. Quanto perché $V_{OP} = V_{OS} + V_{SP} = V_T$ da cui $V_{OS} - V_{PS} = V_T$ da cui segue $V_{IS} = V_{SS} - V_T$

Confrontiamo 2 situazioni



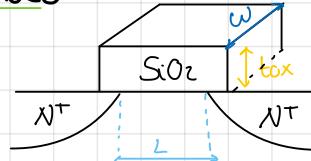
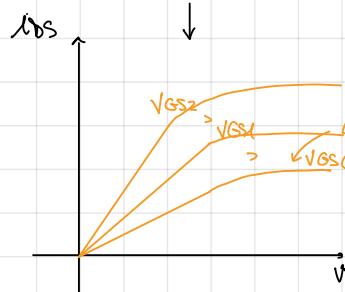
- a. Se $\Delta L \ll L$ la resistenza del canale non cambia e quindi corrente non cambia perché più o meno il numero di portatori che circolano al fondo è lo stesso

↓ zone di funzionamento

- i. $V_{DS} < V_{GS} - V_T$ (canale non strozzato) → zona triodo

$$i_{DS} = \mu_n \frac{C_{ox}}{L} \frac{W}{2} [(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2}]$$

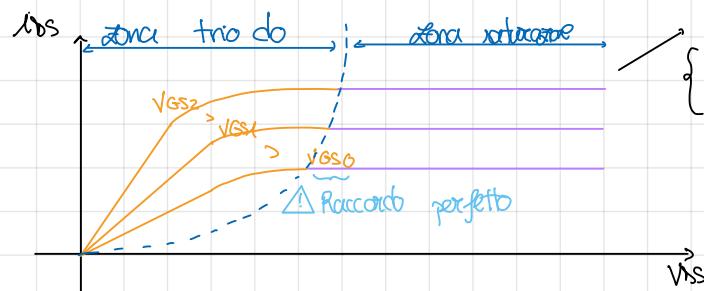
mobilità e capacità per unità di area dell'ossido di gate



- ii. $V_{DS} \gg (V_{GS} - V_T)$ (pinch-off) → zona di saturazione

$$i_{DS} = \mu_n \frac{C_{ox}}{L} \frac{W}{2} (V_{GS} - V_T)^2$$

corrente costante controllata da V_{GS} → generatore di corrente costante controllato in tensione

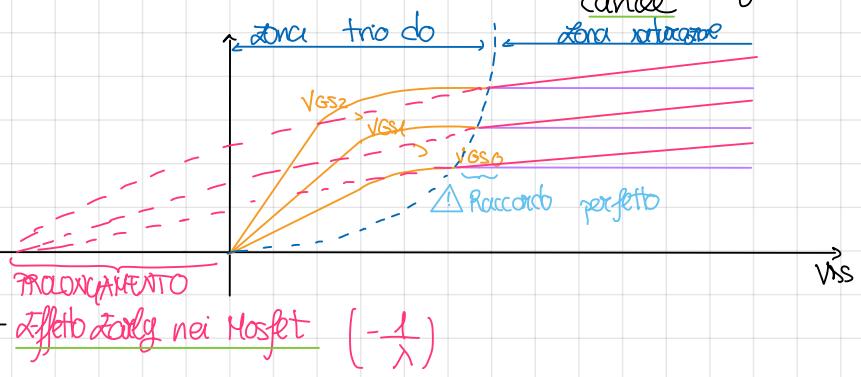


Quale curva descrive i due andamenti?

$$\begin{cases} V_{DS} = V_{GS} - V_T \\ i_{DS} = K(V_{GS} - V_T)^2 = K(V_{DS})^2 : \text{parabola} \end{cases}$$

- b. ΔL non trascurabile: cambia andamento caratteristico → Modulazione della lunghezza di canale

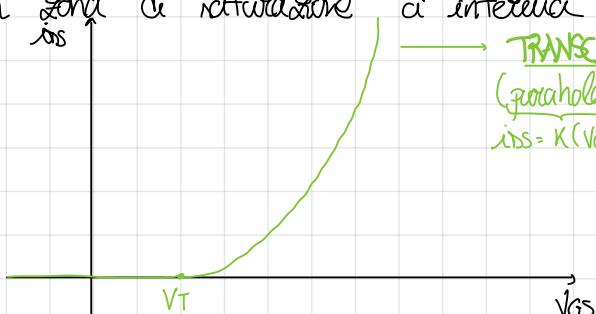
⚠ Rispetto ad L



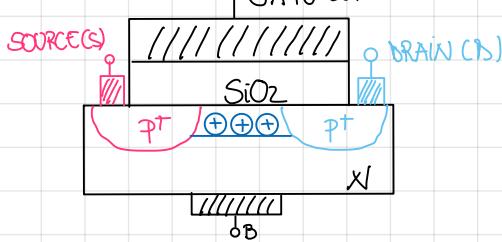
$$i_{DS} = \mu_n \frac{C_{ox}}{L} \frac{W}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$$

In zona di saturazione ci interessa anche l'andamento della i_{DS} in funzione di V_{GS}

→ TRANSCARATTERISTICA: designata per $V_{DS} > V_{GS} - V_T$
 $i_{DS} = K(V_{GS} - V_T)^2$



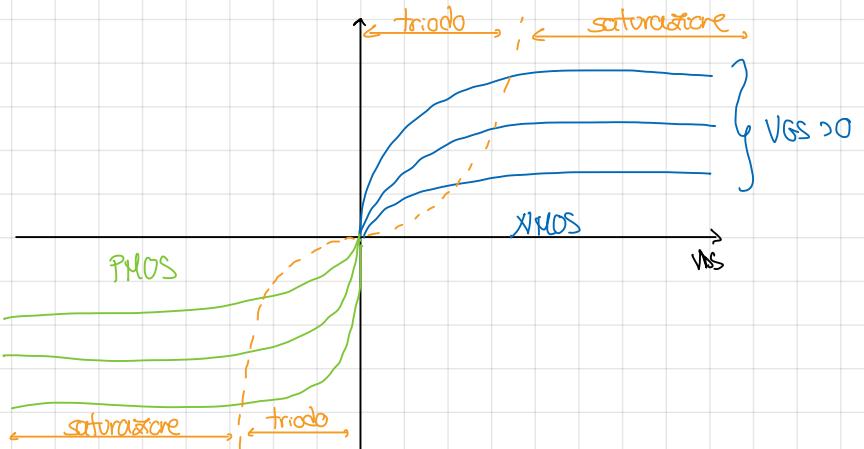
MOS a CANALE P



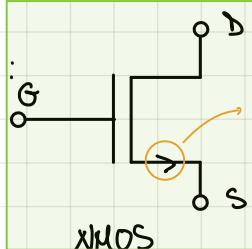
Per avere un canale devi avere $V_{GS} < 0$ perché altrimenti attrarre le cariche. Di conseguenza anche $V_{DS} < 0$. La condizione per avere il canale sarà quindi data da $V_{DS} < V_T$.

Anche $V_{DS} < 0$ per attrarre le cariche
↓ Zone di funzionamento

- $V_{DS} > (V_{GS} - V_T)$: **Zona triodo**
- $V_{DS} \leq (V_{GS} - V_T)$: **Zona di saturazione**



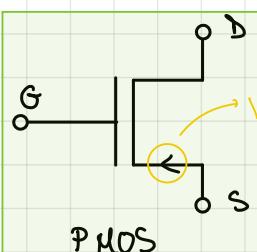
Simboli circuituali
(in ambienti analogico)



$$V_{TN} > 0, V_{GS} > 0, V_{DS} > 0$$

Verso della corrente → Zona triodo: $i_{DS} = \mu_n C_{ox} \frac{W}{L} [(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2}]$

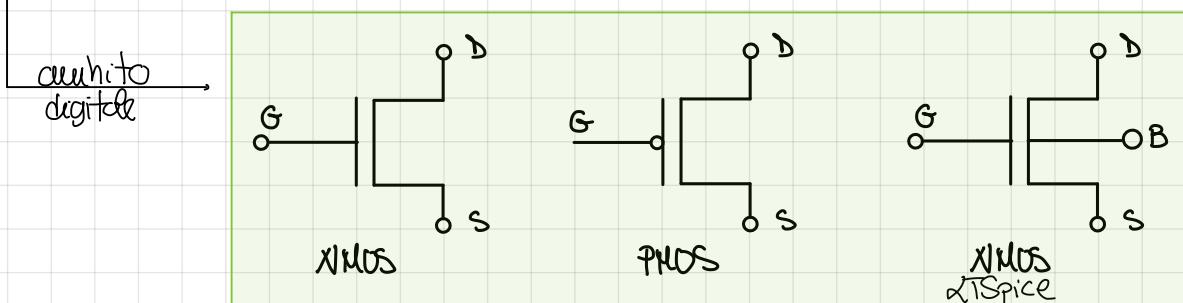
Zona saturazione: $i_{DS} = \mu_n C_{ox} \frac{W}{L} \frac{(V_{GS} - V_T)^2}{2} (1 + \lambda V_{DS})$



$$V_{TP} < 0, V_{GS} < 0, V_{DS} < 0$$

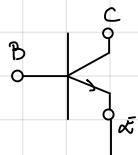
Verso della corrente → Zona triodo: $i_{DS} = \mu_p C_{ox} \frac{W}{L} [(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2}]$

Zona saturazione: $i_{DS} = \mu_p C_{ox} \frac{W}{L} \frac{(V_{GS} - V_T)^2}{2} (1 + \lambda V_{DS})$

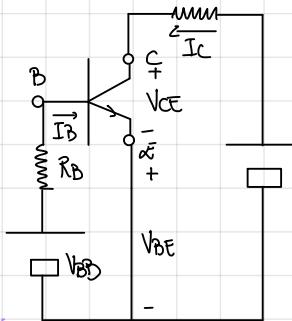


⚠ Ahhiamo trattato transistori ad acciuffamento: di default non c'è il canale, va indotto con la tensione. Esistono poi Mosfet a vuoto in cui il canale è dato dal sbrogaglio del costruttore (Vt0) non li utilizziamo.

CIRCUITI CON TRANSISTORI



→ Prendiamo la configurazione ad emettitore comune: dobbiamo applicare una tensione per fare funzionare correttamente i circuiti di polarizzazione (per zone di funzionamento del dispositivo)



4 incognite, 4 equazioni

1. $V_{BB} = R_B I_B + V_{BE}$ → Equazioni delle maglie (ingresso e uscita)
2. $V_{CC} = R_C I_C + V_{CE}$
3. Caratteristica ingresso BJT
4. Caratteristica uscita BJT

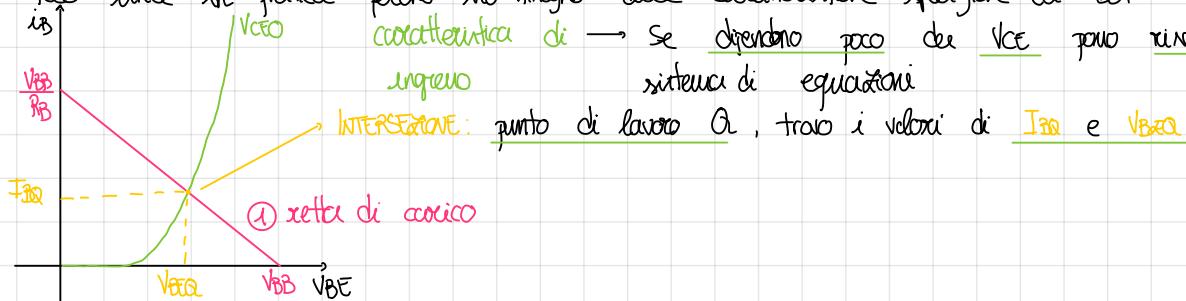
può essere l'equivalente uscita di Thevenin di un circuito
più complesso: ingresso

Metodo 1: Metodo Numerico

Utilizzo modello di Zener-Moll per le equazioni 3 e 4 e le risolvo in modo numerico

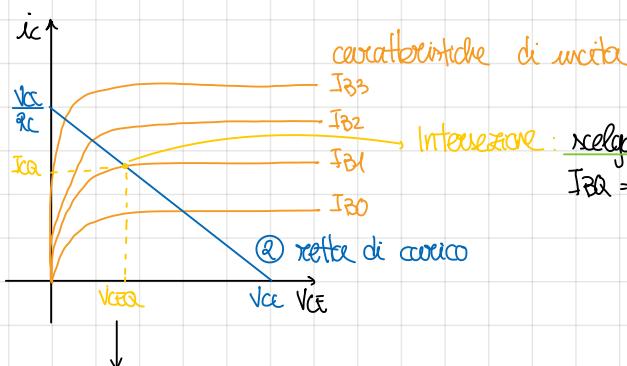
Metodo 2: Metodo Grafico

uso utile in pratica perché ho bisogno delle caratteristiche specifiche dei BJT



→ Se dipendono poco da V_{CE} posso risolvere graficamente il sistema di equazioni.

INTERSEZIONE: punto di lavoro Q, trovo i valori di I_BQ e V_BEQ



INTERSEZIONE: scelgo la caratteristica in base al valore di I_CQ (in questo caso $I_C2 = I_C1$) e trovo I_CQ e V_CEQ

A ricordare di dove cade Q sono in cui zone di funzionamento diverse

Metodo 3: Metodo Semigrafico

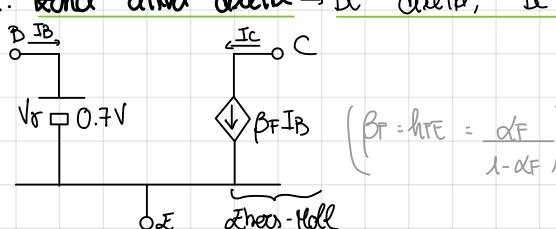
uso solo la caratteristica di uscita e ipotizzo che se il transistor funziona in zona attiva diretta $V_{BEQ} = V_r = 0.7V$ (caratteristica di ingresso = diodo)

$$V_{BB} = R_B I_B + V_r \text{ da cui } I_B = \frac{V_{BB} - V_r}{R_B} = I_BQ$$

A questo punto grafico le caratteristiche di uscita e trovo I_CQ e V_CEQ

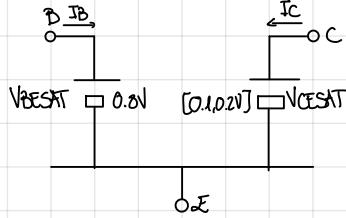
Metodo 4: Modello per Correnti Segnali

Zone di funzionamento: 1. Interruzione → Circuito aperto
2. Zona attiva diretta → BT diretta, BL inversa



Verifica (ipotesi ZT corretta) $\rightarrow V_{CEQ} > V_{CESAT}$

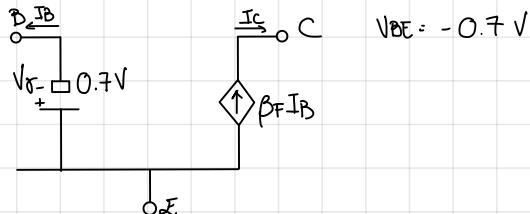
3. Saturazione (usata in ambito digitale) \rightarrow Entrambe le giunzioni polarizzate in diretta



Verifica $\rightarrow I_{CQ} < \beta_F I_{BQ}$

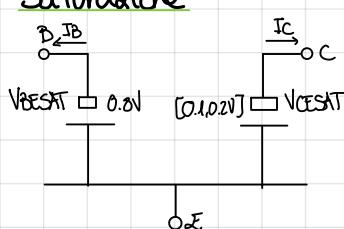
Come funziona il modello nel caso PNP?

Zone di funzionamento: 1. Zona attiva diretta



Verifica $\rightarrow V_{CEA} < V_{CESAT}$ (entrambe prese con il loro segno)

2. Saturazione



Verifica $\rightarrow |I_{CQ}| < \beta_F |I_{BQ}|$ Δ correnti in modo

⚠ Concentriamoci sulla ZA: per uscire il modello devo conoscere β_F . Dove prendo il suo valore? 1. $\beta_F = hFE$ NOTO: fornito dal costruttore

2. β_F incognito \rightarrow Metodo 1: ipotizzo $\beta_F = 200$ e faccio i calcoli

Metodo 2: faccio ipotesi plausibili

$$i) V_{BE} = V_T = 0.7V$$

ii) Posso dire, se tutto funziona bene, $I_B \ll I_C$ in quanto β_F è grande

Rindisco il circuito con queste ipotesi

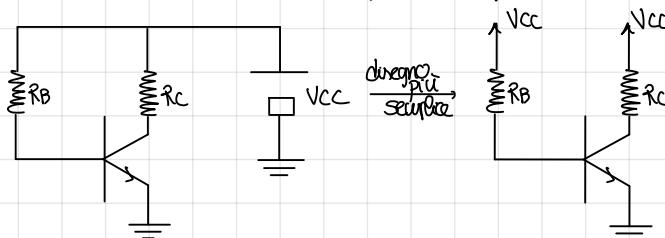
Applichiamo a circuiti di polarizzazione (supponiamo di conoscere β_F)

Ci limitiamo alla polarizzazione nelle seguenti condizioni: 1. componenti discreti (non integrati)

2. Ho a disposizione un unico generatore di tensione (singola alimentazione)

3. Indipendenza della variabilità delle caratteristiche del componente attivo sia per BJT che per MOS

Circuito 1: Soluzione più semplice possibile



\rightarrow polarizzazione a corrente costante

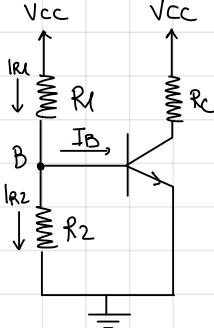
\downarrow Risoluzione in ZT: $V_{BE} = V_T$

$$I_B = \frac{V_{CC} - V_T}{R_B} = I_{BQ}$$
 (circuito di ingresso)

$I_{CQ} = \beta_F I_{BQ}$ (circuito di uscita): costante

⚠ non è costante: Se varia, varia anche la corrente di riposo I_{BQ} e non ci piace

Circuito 2: tensione VBE costante

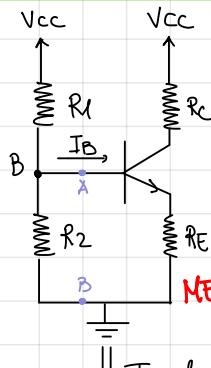


Se $I_B \ll I_{R1} \wedge I_{R2} \rightarrow I_{R1} \approx I_{R2}$

$$V_B \approx V_{BE} \approx V_{CC} \cdot \frac{R_2}{R_1 + R_2} \quad (\text{tralasciando } I_B)$$

$I_c \propto e^{\frac{V_{BE}}{kT}}$: bastano poche variazioni per far cambiare molto $I_c \rightarrow \Delta \text{ Non va bene}$

Circuito 3: circuito di polarizzazione a 4 resistenze

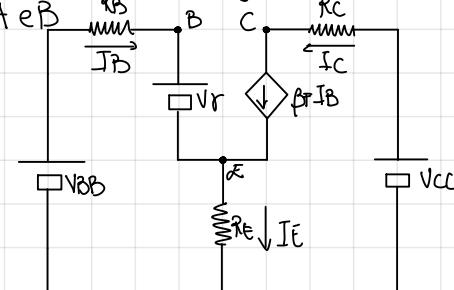
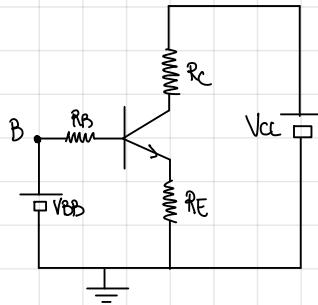


MEMO: Tensione di Thevenin: Tensione ce vuoto (stacco la rete) tra i nodi A e B
Resistenza di Thevenin: Resistenza vista disattivando i generatori indipendenti (V_A)

$$V_{BB} = V_{THEVENIN} = V_{CC} \cdot \frac{R_2}{R_1 + R_2}$$

$$R_{TH} = R_1 // R_2 \quad \text{parallelo}$$

analisi
grandi
segnali
 ΔA_B



Analisi, per i grandi segnali,

$$V_{BEQ} = V_r \quad \text{determinata}$$

- i. $V_{BB} = R_b I_B + V_r + R_E I_E$
- ii. $V_{CC} = R_C I_C + V_{CE} + R_E I_E$
- iii. $I_E = I_B + I_C = I_B + \beta F I_B = (\beta F + 1) I_B$

determinata

$$V_{BB} = R_b I_B + V_r + R_E (\beta F + 1) I_B \rightarrow I_{EQ} = \frac{V_{BB} - V_r}{R_b + R_E (\beta F + 1)}$$

$$I_{CAQ} = \beta F I_{EQ}$$

$$V_{CC} = R_C I_{CAQ} + V_{CE} + R_E (\beta F + 1) I_{EQ} \rightarrow V_{CEQ} = V_{CC} - R_C I_{CAQ} - R_E (\beta F + 1) I_{EQ}$$

$$I_{EQ} = \frac{V_{BB} - V_r}{\frac{R_b}{\beta F + 1} + R_E}$$

Verifica $\rightarrow V_{CEQ} > V_{CESAT}$?

Analisi fanno I_{EQ} : Se

$$1. V_{BB} \gg V_r$$

$$2. \frac{R_b}{\beta F + 1} \ll R_E$$

allora $I_{EQ} \approx \frac{V_{BB}}{R_E}$: indipendente dalle caratteristiche del transistor

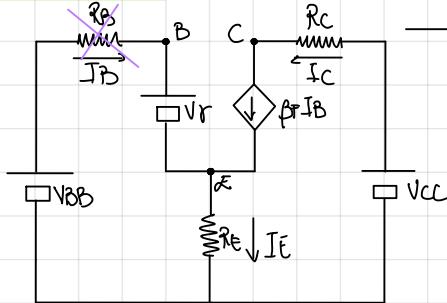
\downarrow Sono facili da ottenere?

1. Non è difficile in quanto $V_r = 0.7V$ e quindi la caduta di potenziale nella maglia è trascurabile rispetto al generatore

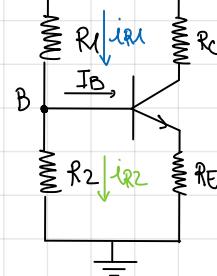
2. Abbiamo che βF è grande e quindi la condizione sociale verificata anche con $R_b \ll R_E$.
 \downarrow Perché la situazione si stabilizza?

Maggia di inganno: $V_{BB} = R_b I_B + V_r + R_E (\beta F + 1) I_B$. La condizione 2. implica che $R_b \ll R_E (\beta F + 1)$. Di fatto quindi posso trascurare il primo termine (dunque R_b del circuito). Ottieniamo che

$$V_B \approx V_{BB}$$



Ma V_{BB} è la partizione di V_{CC} tra R_1 ed R_2 e quindi la conduttezza equivalente $i_B \ll (i_{R1}, i_{R2})$



Avevamo quindi: 1. V_B costante perché $V_B \approx V_{CC} \frac{R_2}{R_1+R_2}$ e $V_B \gg V_R$

2. $I_{CQ} = I_{EQ} + \Delta I_C \rightarrow I_E = I_{EQ} + \Delta I_E \rightarrow V_E$ aumenta ma V_B è costante e quindi V_{BE} diminuisce (circuiti iniziali: $V_{BE} = V_B - V_E$)

→ Zhou-Moll: La corrente di collettore dipende esponenzialmente da V_{BE} e quindi I_C diminuisce → I_C cerca di aumentare ma si incontra una resistenza che lo fa diminuire: **PUNTO STABILE**

$I_{R1} = I_{R2} = I_E$ oppure $= 0.1 I_E$. Ci sono dei trade-off in quanto i_{R1} e i_{R2} sono correnti sprecate

Abilizzazione del transistore MOSFET

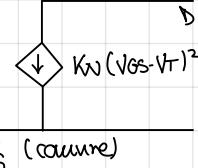
Si faranno le stesse considerazioni del BJT con alcuni vantaggi: 1. Equazioni semplici · lineari o quadri. 2. Corrente di gate = 0.

MOSFET a CANALE N: a. $V_{GS} < V_T$: MOS interdetto = circuito aperto

b. $V_{GS} > V_T$: MOS in conduzione: i. $V_{DS} < (V_{GS} - V_T)$: triodo $I_{DS} = \mu n C_{OX} \frac{W}{2} [(V_{GS}-V_T)V_{DS} - \frac{V_{DS}^2}{2}]$

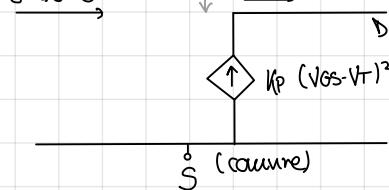
ii. $V_{DS} > (V_{GS} - V_T)$: saturazione $\rightarrow I_{DS} = \mu n C_{OX} \frac{W}{2} \frac{(V_{GS}-V_T)^2}{2}$

$$\text{G } I_G = 0 \quad \downarrow \quad \left. \begin{array}{l} I_D \\ I_S \end{array} \right\} \rightarrow K_N (V_{GS}-V_T)^2$$

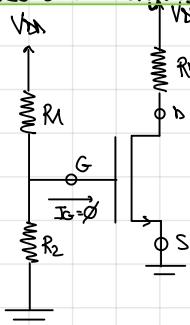


MOSFET a CANALE P: i. TRIOPO: $I_{DS} = \mu p C_{OX} \frac{W}{2} [(V_{GS}-V_T)V_{DS} - \frac{V_{DS}^2}{2}]$

ii. SATURAZIONE: $I_{DS} = \mu p C_{OX} \frac{W}{2} \frac{(V_{GS}-V_T)^2}{2} = K_p (V_{GS}-V_T)^2$

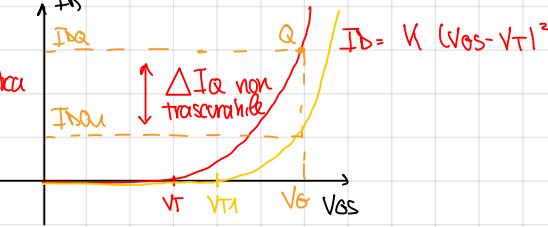


Metodo 1: Configurazione a V_{GS} costante

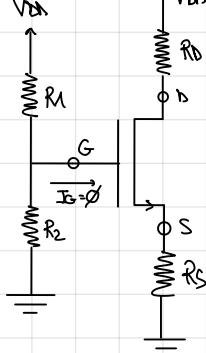


$$V_G = V_{GS} \frac{R_2}{R_1+R_2} = V_{GS}$$

⚠ problema se curva la caratteristica



Metodo 2: circuito a 4 resistori

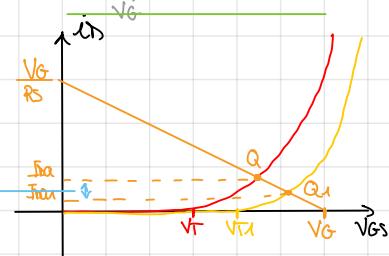


$$V_G = \frac{V_{DD}}{R_2} \quad \text{if } I_D = 0$$

$$V_S = R_S I_D$$

$\neq V_{GS}$

$$V_{GS} = V_G - V_S = \frac{V_{DD} R_2}{R_1 + R_2} - R_S I_D$$



C'è sempre una differenza tra V_G e V_{GS} che diminuisce se la retta di conico è "sbarciata" ($R_S \rightarrow \infty$)

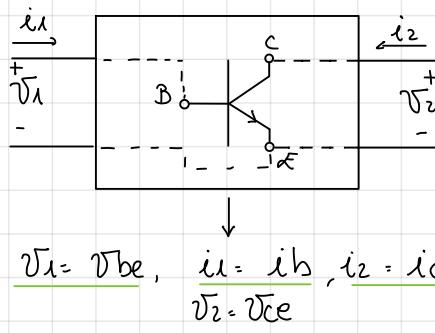
Se I_D aumenta $\rightarrow V_S$ aumenta $\rightarrow V_{GS}$ diminuisce $\rightarrow I_D$ diminuisce (legge quadratico con V_{GS}): reazione come nel caso precedente se I_D aumenta.

Risolviamo il circuito: 1. $V_{GS} = V_G - R_S I_D$ incognite $\rightarrow \frac{V_G - V_{GS}}{R_S} = K(V_{GS} - V_T)^2$

2. Se Q_1 (MOSFET) saturo, $I_D = K(V_{GS} - V_T)^2 = K(V_G - R_S I_D - V_T)^2$

2 soluzioni (2° grado): Si sceglie la V_G che verifica la saturazione

MODELLO per Piccoli SEGNALI del TRANSISTORE BJT

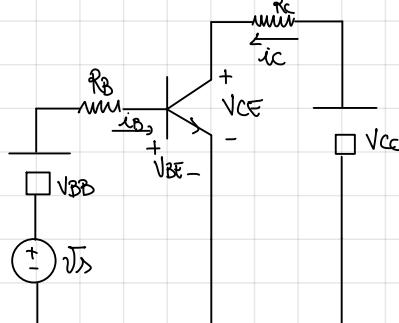
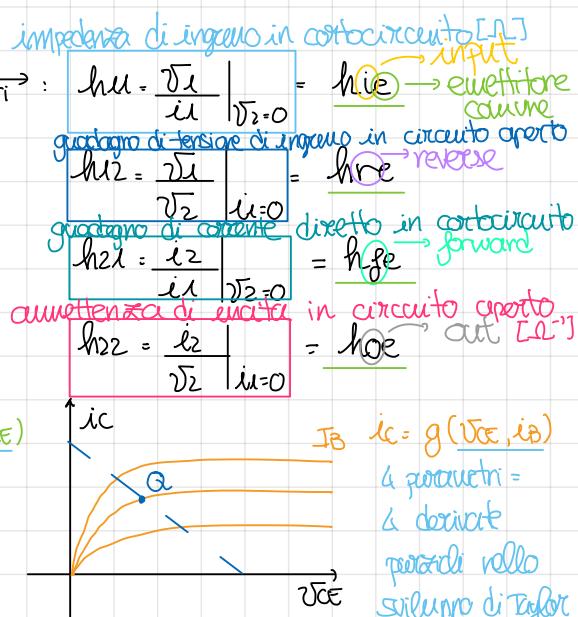
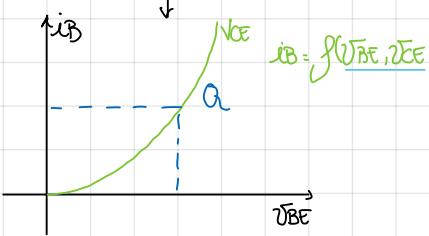


$$\begin{cases} \bar{V}_1 = h_{11} i_1 + h_{12} \bar{V}_2 \\ \bar{V}_2 = h_{21} i_1 + h_{22} \bar{V}_1 \end{cases}$$

4 parametri

per i due

4 parametri differenti per le caratteristiche intorno al punto di riposo (grado di libertà)



Poniamo $\bar{V}_S = 0$ (punto di riposo).

nel suo intorno? (Quindi quando $\bar{V}_S \neq 0$).

\downarrow Possiamo scrivere

$$\bar{V}_{BE} = V_{BEQ} + \bar{V}_{BE}(t)$$

$$i_C = I_{CQ} + i_C(t)$$

Vogliamo linearizzarle

componente complessiva, componente costante, componente variabile

$i_C = f(\bar{V}_{CE}, i_B)$: caratteristica di uscita

$i_B = g_1(\bar{V}_{BE}, \bar{V}_{CE})$: caratteristica di ingresso

Possiamo scrivere $\begin{cases} \bar{V}_{BE} = g(i_B, \bar{V}_{CE}) \\ i_C = f(i_B, \bar{V}_{CE}) \end{cases}$: caratteristica di ingresso

\downarrow \leq comp. costante e variabile

$$\bar{V}_{BE} = [V_{BEQ}] + \bar{V}_{BE} = g(I_{BQ} + i_B; V_{CEA} + \bar{V}_{CE}) = g(I_{BQ}, V_{CEA}) + \frac{\partial g}{\partial i_B} \Big|_{i_B=0} i_B + \frac{\partial g}{\partial \bar{V}_{CE}} \Big|_{\bar{V}_{CE}=0} \bar{V}_{CE} + \dots$$

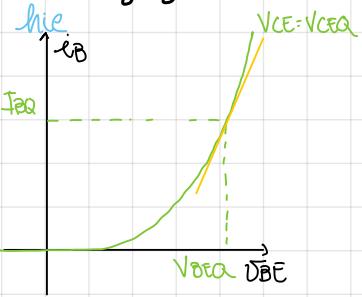
$$i_C = [I_{CQ}] + i_C = f(I_{BQ} + i_B; V_{CEA} + \bar{V}_{CE}) = f(I_{BQ}, V_{CEA}) + \frac{\partial f}{\partial i_B} \Big|_{i_B=0} i_B + \frac{\partial f}{\partial \bar{V}_{CE}} \Big|_{\bar{V}_{CE}=0} \bar{V}_{CE} + \dots$$

$$\begin{aligned} V_{BE} &\approx \frac{\partial g}{\partial I_B} |_{Q_0} I_B + \frac{\partial g}{\partial V_{CE}} |_{Q_0} V_{CE} \\ i_C &\approx \frac{\partial g}{\partial I_B} |_{Q_0} I_B + \frac{\partial g}{\partial V_{CE}} |_{Q_0} V_{CE} \end{aligned}$$

(tralasciando i termini di ordine superiore)

CALCOLO dei PARAMETRI DIFFERENZIALI

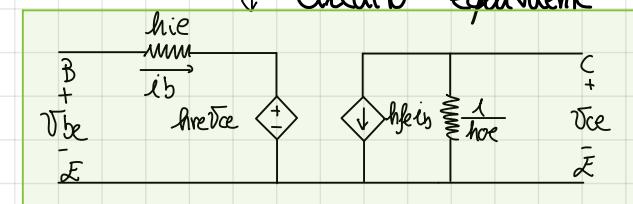
Metodo grafico



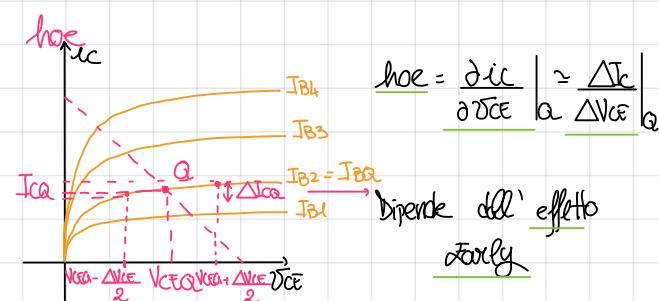
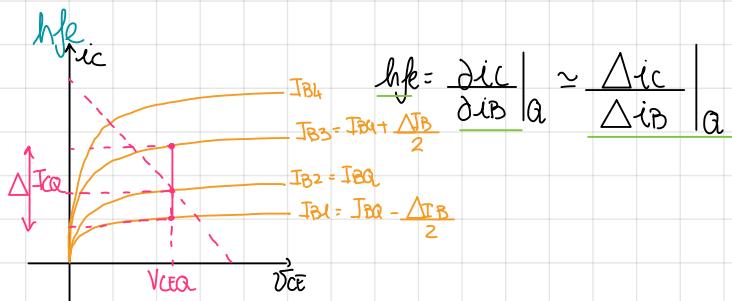
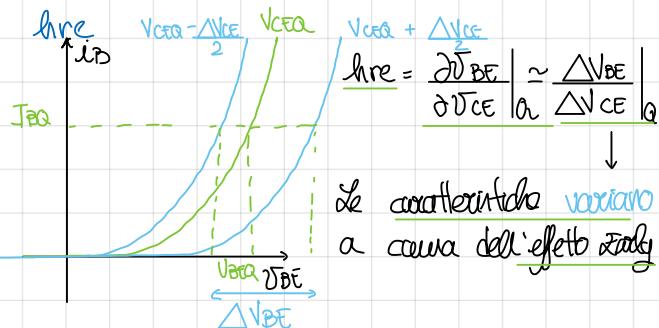
$$(hie)^{-1} = \frac{\partial I_B}{\partial V_{BE}} |_Q$$

retta tangente al punto di rigoso (coeff. angolare)

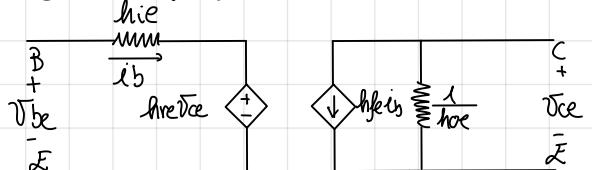
$$hie = 1/\text{coeff. angolare}$$



↓ Circuito equivalente

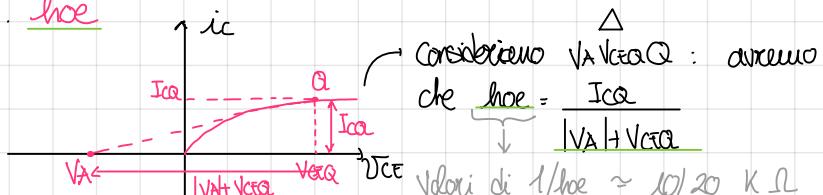


Calcolo analitico



a. $hre \approx 0$: variazione delle caratteristiche di ingenuo dovuta ad effetto Early molto piccola

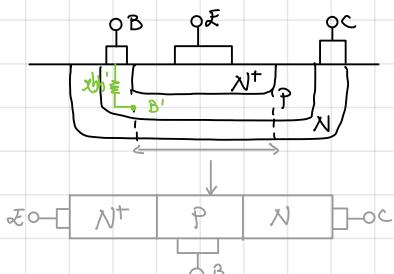
b. hoe



c. $hfe \approx \beta_F$

d. hie

Viene scritto come somma di due contributi: $hie = \chi_{bb} + \chi_{be}$ ove χ_{bb} è costante e χ_{be} dipende dal punto di lavoro



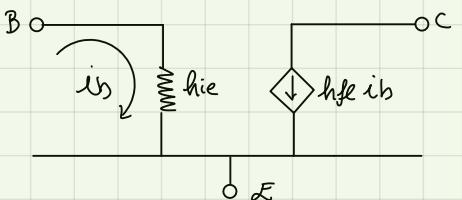
Averno che $\chi_{be} = \frac{V_T}{I_{CA}} hfe$ e χ_{bb} è dovuto al semiconduttore che collega il terminale di base alla base stessa ed il suo valore è piccolo e dato dal costruttore (trascurabile)

↓ Ottieniamo

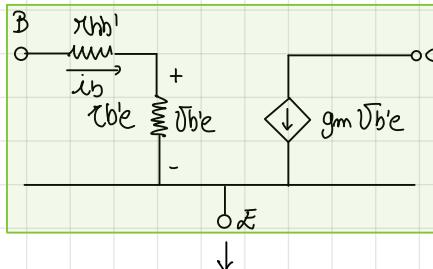
$$hie = \chi_{bb} + \frac{V_T}{I_{CA}} hfe$$

Nella nostra trattazione

$\downarrow h_{re} = 0; h_{oe} = 0$



oppure



} generatrice di tensore pilotato dalla tensione V_{BE}

$$\begin{aligned} h_{fe} i_B &= g_m V_{BE}' = (g_m V_{BE}') i_B \text{ circuito equivalente} \\ V_{BE}' &= r_{BE} i_B \end{aligned}$$

$$g_m = h_{fe} = \frac{h_{fe}}{r_{BE}} = \frac{h_{fe}}{V_{BE}}$$

calcolo semplice

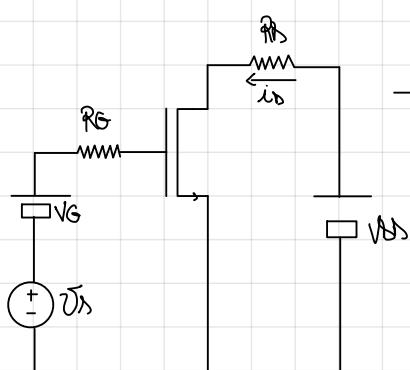
$$= I_{OA} / V$$

Che succede nel caso PNP? Il modello rimane identico in quanto nel terzo quadrante si cambia di segno a tutto. Δ Non vale per i grandi segnali.

• MODELLO per Piccoli Segnali del TRANSISTORE MOSFET

Saturazione N-MOS: $i_{DS} = i_{DSs} + \mu_n C_{ox} \frac{W}{2} \frac{(V_{GS} - V_t)^2}{2} (1 + \lambda V_{DS})$ → Consente di trovare il punto di riposo Δ dato da $I_{DSs}, V_{GSs}, V_{DSs}$

2 parametri: 2 quantità che variano intorno a Δ



$$i_{DS} = K (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$$

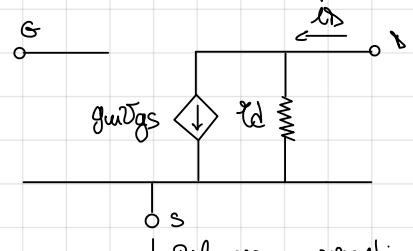
$\boxed{V_{GSs} = V_{GSs} + V_{gs}}$ ● componente complessiva

$\boxed{V_{DSs} = V_{DSs} + V_{ds}}$ ● componente costante

$\boxed{i_{DS} = I_{OA} + id}$ ● componente variabile nel tempo

$$1. \frac{\partial id}{\partial V_{GSs}} \Big|_A = g_m: \text{transconduttanza}$$

$$2. \left(\frac{\partial id}{\partial V_{DSs}} \Big|_A \right)^{-1} = r_d: \text{resistenza di uscita}$$



↓ Bilancio correnti

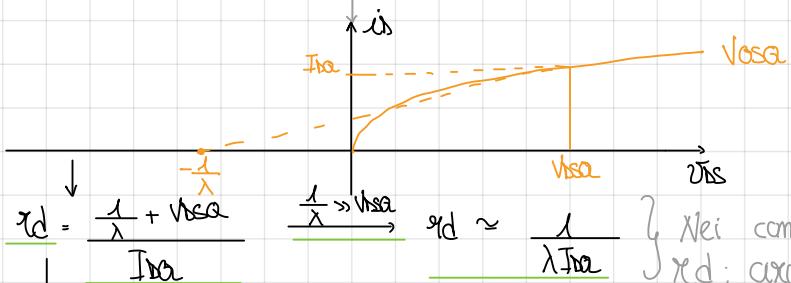
$$id = g_m V_{gs} + \frac{V_{ds}}{r_d}$$

CALCOLO dei PARAMETRI

Usciamo l'espressione di id : $g_m = \frac{\partial K (V_{GS} - V_t) (1 + \lambda V_{DS})}{\partial V_{GS}} \Big|_A = \frac{\partial id}{\partial V_{GSs}} \Big|_A = \frac{2 id}{(V_{GSs} - V_t)} \Big|_A = 2 I_{OA} \Big|_A$ Δ $I_{OA} > 0$ e $V_{GSs} > V_t$

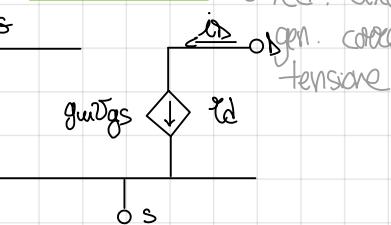
$$(r_d)^{-1} = K (V_{GS} - V_t)^2 \lambda \Big|_A = \frac{id}{(1 + \lambda V_{DSs})} \lambda \Big|_A = \frac{I_{OA}}{1 + \lambda V_{DSs}} \lambda \Big|_A = \frac{I_{OA}}{1 + \lambda V_{DSs}}$$

Non è presente se non c'è modulazione di canale



Se $\lambda = 0$: $id = K (V_{GS} - V_t)^2$

$$g_m = \frac{\partial K (V_{GS} - V_t)^2}{\partial V_{GS}} \Big|_A = 2K (V_{GSs} - V_t) > 0$$



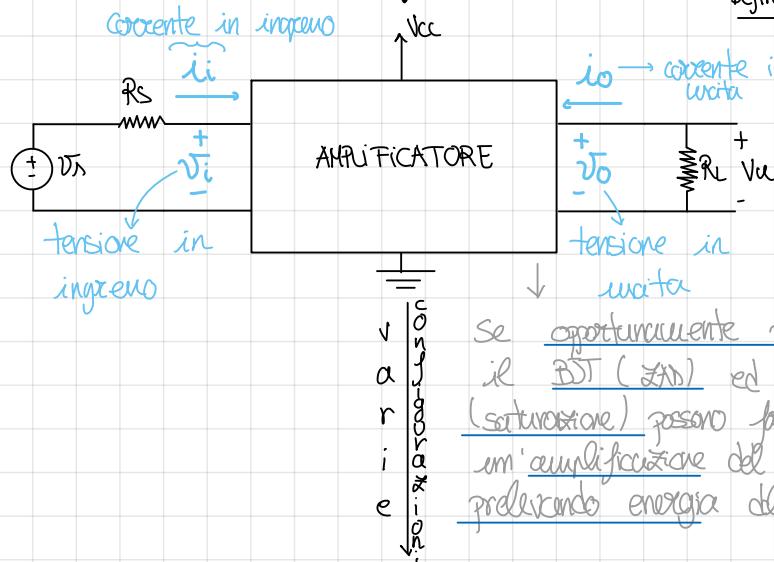
} Nei campi si tralascia λ : circuito si riduce a

open. corrente controllata in tensione

Per il P-MOS rimane fatto uguale Δ eccetto per una cosa: $g_m = 2K \frac{(V_{GS} - V_t)}{V_{DS}}$ Δ Nota: valido per N-P-MOS

Amplificatori

o AMPLIFICAZIONE di SEGNALE



definiamo

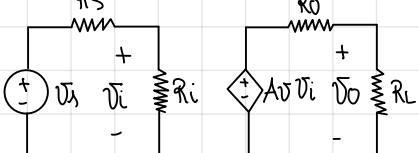
$$a. R_i = \frac{V_i}{I_i} : \text{impedenza di ingresso}$$

$$b. R_o = \frac{V_o}{I_o} : \text{impedenza di uscita}$$

$$c. A_v = \frac{V_o}{V_i} : \text{guadagno di tensione}$$

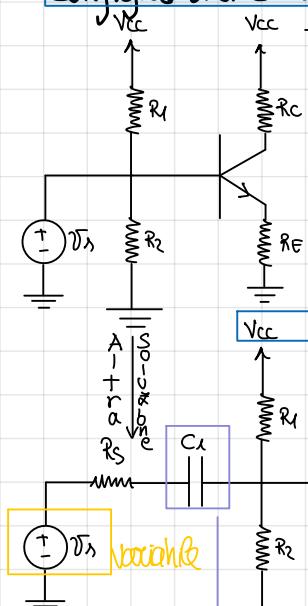
$$d. A_i = \frac{I_o}{I_i} : \text{guadagno di corrente}$$

circuito per piccoli segnali



TRANSISTORE BJT

Configurazione 1: AMPLIFICATORE ad EMETTORE COMUNE



Il BJT deve prima di tutto essere polarizzato: utilizziamo le 4 resistenze R_1, R_2, R_C, R_E . Devo fare in modo che il punto di riposo sia in sat per poterlo usare come amplificatore: dimensiono R_1, R_2, R_C, R_E .

A questo punto applico il segnale e prelevo l'uscita: il segnale si applica sulla base in questo caso. Non posso usare la base a sinistra (diretta alla base) poiché per trovare il punto di riposo cortocircuito V_s e di conseguenza anche R_E → Modifico Q . Se setto solo R_E modifico il punto di lavoro.

verificata che tutti i condensatori

1. Devono avere un circuito aperto in DC
2. Devono essere un cortocircuito alla frequenza del segnale

$$|Z_C| = \frac{1}{\omega C_1} = \frac{1}{2\pi f C_1}$$

Così facendo, in continua R_E e V_s non danno contributo (Q invariato) ed alla frequenza del segnale questo viene applicato sulla base.

C_1 e C_2 si chiamano condensatori di accoppiamento: accoppiano segnale e carico dell'amplificatore senza modificare il punto di lavoro

1. Analisi in "DC" (continua)

- a. C_1 aperti
- b. di cortocircuiti (induttanze)
- c. generatori variabili direttivi
- d. modelli per grandi segnali per elementi non lineari

Risultato: defocussare il punto di lavoro Q dell'elemento attivo

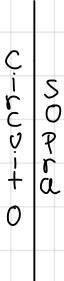
Conseguenza

parametri per circuiti piccolo segnale (variazioni)

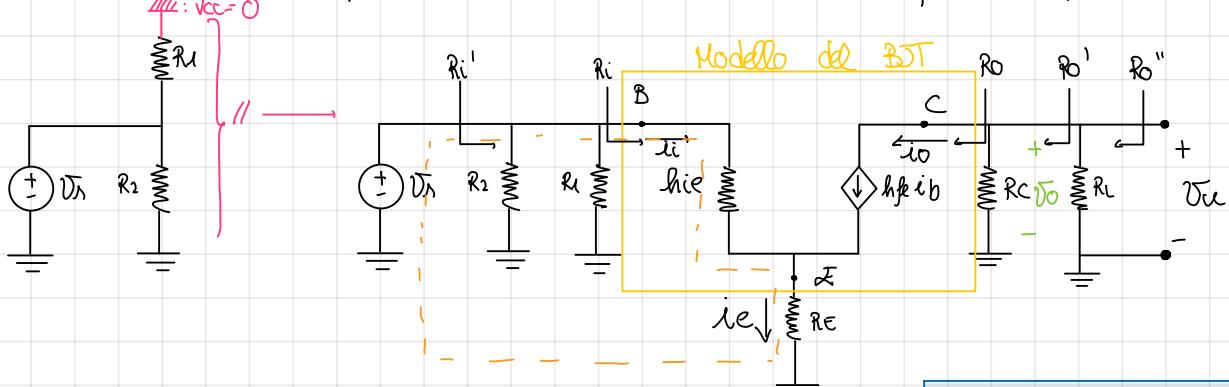
2. Analisi in "AC" a media frequenza

- a. C_1 esterni diventano cortocircuiti
- b. C_2 esterni diventano circuiti aperti
- c. generatori costanti indipendenti di rafforzati
- d. elementi non lineari sostituiti con modelli per piccoli segnali

Risultato: determino $V_u = A_v V_i$



1. Analisi in DC già fatta; circuito a 4 resistori BJT
 2. Analisi in AC ponendo $h_{ie} = 0$ e $h_{oe} = 0$ e per semplicità $R_S = 0$



Calcoliamo $A_i = \frac{i_o}{i_i}$: $\left\{ \begin{array}{l} i_o = h_{fe} i_i = h_{fe} i_i \\ i_{in} = i_i \end{array} \right. \rightarrow A_i = \frac{h_{fe} i_i}{i_i} = h_{fe}$

Calcoliamo $A_T = \frac{V_u}{V_i}$: $V_u = -(R_L // R_C)(h_{fe} i_B)$
 $V_i = h_{ie} i_B + R_E i_E$
 maglia $i_E = i_B + h_{fe} i_B = (h_{fe} + 1) i_B$
 $V_i = h_{ie} i_B + R_E (h_{fe} + 1) i_B \rightarrow i_B = \frac{V_i}{h_{ie} + R_E (h_{fe} + 1)}$

$A_T = \frac{V_u}{V_i} = \frac{-(R_L // R_C) h_{fe}}{h_{ie} + R_E (h_{fe} + 1)}$ considerando

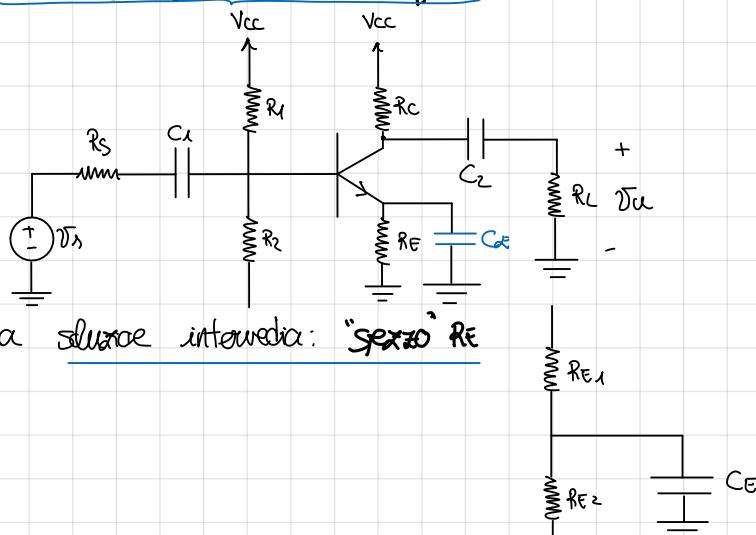
1. A_T negativa: configurazione invertente (segno uscita opposto ad ingresso, sfasamento di 180° in frequenza)
2. Se $R_E = 0$, $A_T = - (R_L // R_C) h_{fe}$

Questa è \gg di A_T con $R_E \neq 0$. L'aggiunta di R_E ha quindi questo downside: resistenza di degenerazione di emettitore $\approx \frac{R_E (h_{fe} + 1)}{h_{ie}}$

3. Se $R_E (h_{fe} + 1) \gg h_{ie}$, $A_T \approx - (R_L // R_C) h_{fe}$

e quindi $A_T \approx - (R_L // R_C) \frac{h_{fe}}{R_E (h_{fe} + 1)}$: non dipende dalle caratteristiche del transistor vero

Se voglio avere quadrato d'ab e punto di riposo stabilizzato aggiungo un condensatore su R_E : C_E = condensatore di bypass



Possò anche abbattere una soluzione intermedia: "senza RE"

Calcoliamo $R_i = \frac{V_i}{i_i} = \frac{V_s}{i_b} = h_{ie} + R_e(h_{fe}+1)$ (dove i uscire gen. provce V_p alla base)

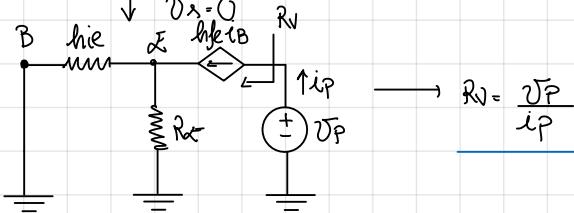
↓
! IMPORTANTE

Resistenza vista dalla base: Regola della riflessione della resistenza

$$R_i' = R_1 // R_2 // R_i$$

Calcoliamo $R_o = \frac{V_o}{i_o} \mid V_s=0$ — Se $D_s=0$, allora in h_{ie} non sono corrente e quindi $R_o = \infty$.

Balanzando in modo canonico

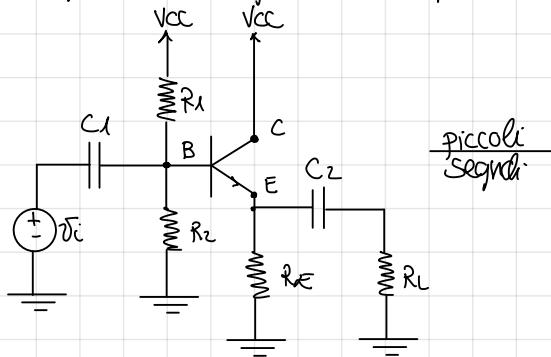


$$\begin{cases} V_E = R_E(h_{fe}+1)i_B \\ V_E = -h_{ie}i_B \end{cases} \rightarrow R_E(h_{fe}+1)i_B = -h_{ie}i_B \text{ che può essere soddisfatta solo se } i_B = 0 : (R_E(h_{fe}+1) + h_{ie})i_B = 0$$

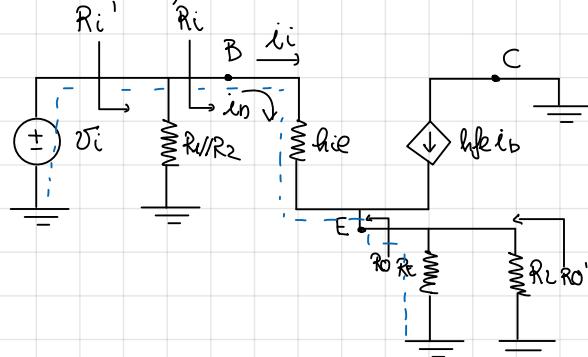
$$R_o = \infty \rightarrow R_o' = R_C // R_o = R_C \text{ e } R_o'' = R_C // R_L \neq 0 : \text{resistenza} = 0 \text{ unica possibilità}$$

Configurazione 2: AMPLIFICATORE a COLLETTORE COMUNE

Assegniamo il segnale di ingresso alla base e pedisiamo l'uscita nell'emettitore



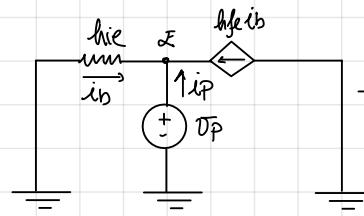
piccoli segnali



Calcoliamo $R_i = \frac{V_i}{i_i} = h_{ie} + (R_E // R_L) \cdot (h_{fe}+1)$: utilizziamo la regola della riflessione

$$R_i' = R_1 // R_2 // R_i$$

Calcoliamo $R_o = \frac{V_o}{i_o} \mid V_i=0$ — $\downarrow V_i=0 \rightarrow$



$$\rightarrow i_p = -(h_{fe}+1)i_h : \text{bilancio corrente}$$

$$V_p = -h_{ie}i_h$$

$$R_o = \frac{V_p}{i_p} = \frac{-h_{ie}i_h}{i_p} = \frac{h_{ie}i_h}{(h_{fe}+1)i_h} = \frac{h_{ie}}{h_{fe}+1}$$

$$R_o' = R_E // R_L // R_o$$

Calcoliamo $A_i = \frac{i_o}{i_i} = -\frac{(h_{fe}+1)i_h}{i_h} = -(h_{fe}+1)$: amplificazione elevata

Calcoliamo $A_{vT} = \frac{V_o}{V_i} \rightarrow V_o = (R_E // R_L) i_e \rightarrow V_o = (R_E // R_L) (h_{fe}+1) i_h$

$$i_e = (h_{fe}+1) i_h \quad \downarrow$$

$$i_h = \frac{V_i}{h_{ie} + (R_E // R_L)(h_{fe}+1)}$$

da cui $A_{vT} = \frac{(R_E // R_L)(h_{fe}+1)}{h_{ie} + (R_E // R_L)(h_{fe}+1)}$

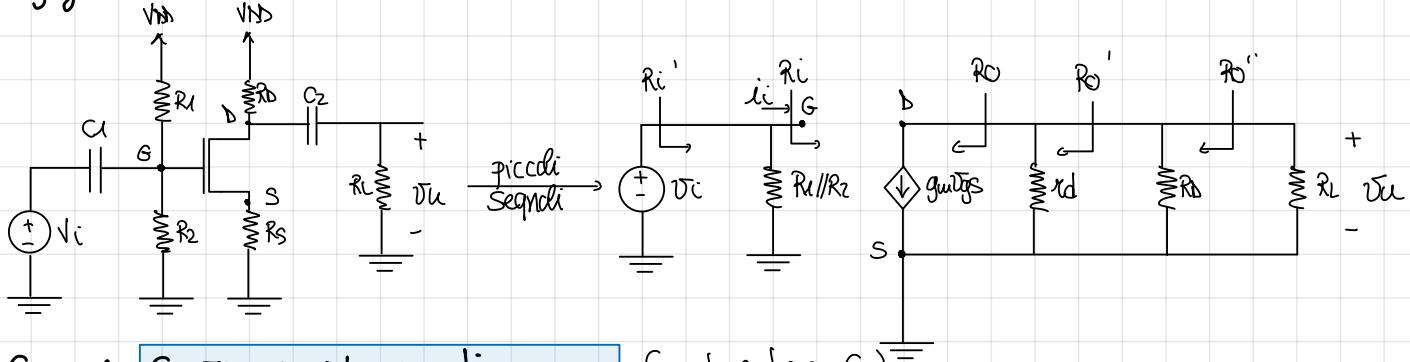
1. A_{vT} è positiva: non invertente
2. $A_{vT} < 1$: attenuazione di tensione

3. Se $h_{ie} \ll (R_E // R_L)(h_{fe}+1)$, $A_{vT} \approx 1$: segnale su E ≈ segnale su B: inseguitore di emettitore

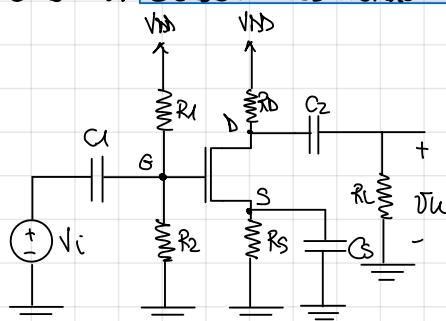
Vengono utilizzati come buffer di tensione

TRANSISTORE MOSFET

Configurazione 1: AMPLIFICATORE a SOURCE COMUNE

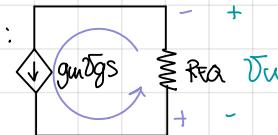


Caso 1: Senza resistenza di sorgente (condensatore Cs)



Calcoliamo $A_i = \frac{i_o}{i_i}$: $i_i = i_g = 0$ quindi $A_i \rightarrow +\infty$

$$\text{Calcoliamo } A_v = \frac{V_u}{V_i} : V_u = (\gamma_d // R_d // R_L)(g_m V_{gs})$$



$$V_{gs} = V_g - V_s \rightarrow V_g = V_i \quad \left\{ \begin{array}{l} V_g = V_i \\ V_s = 0 \end{array} \right.$$

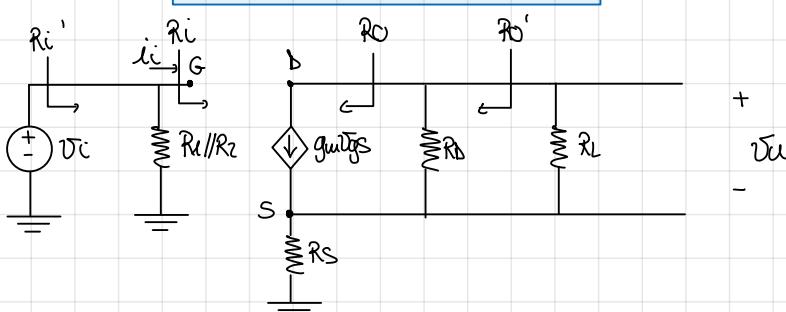
$$A_v = \frac{V_u}{V_i} = g_m (\gamma_d // R_d // R_L) : \text{configurazione invertente: } A_v < 0$$

Calcoliamo R_i : dato che $i_i = i_g = 0$, $R_i \rightarrow +\infty \rightarrow R'_i = R_1 // R_2$

Calcoliamo R_o :
 $V_i = 0 \rightarrow V_g = 0 \rightarrow V_{gs} = 0 \rightarrow R_o \rightarrow +\infty$

$$R'_o = \gamma_d \quad \text{e} \quad R''_o = R_d // \gamma_d$$

Caso 2: Con resistenza di sorgente \rightarrow SEMPLIFICO: $\gamma_d \rightarrow +\infty$



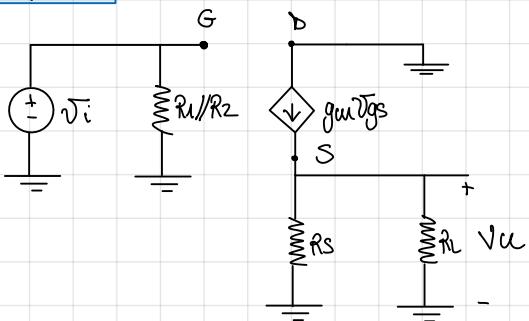
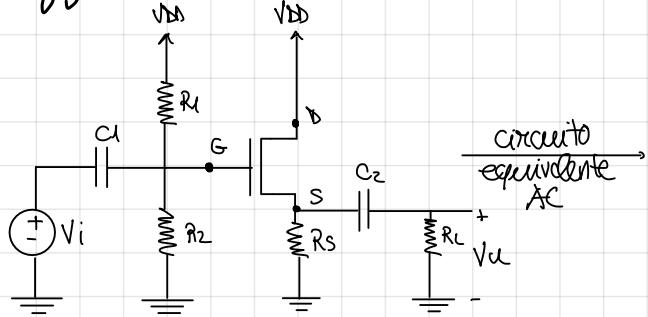
Calcoliamo $A_v = \frac{V_u}{V_i}$: $V_u = (R_d // R_L)(-g_m V_{gs})$

$$V_s = R_s(g_m V_{gs}) \rightarrow V_{gs} = V_g - R_s g_m V_{gs} \rightarrow V_{gs} = \frac{V_g}{1 + g_m R_s}$$

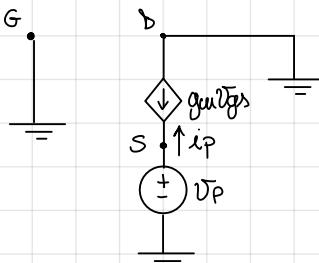
$$V_u = (R_d // R_L)(-g_m) \frac{V_i}{1 + g_m R_s} \rightarrow A_v = -g_m (R_d // R_L) \cdot \frac{1}{1 + g_m R_s}$$

Confrontando con $R_S = 0$, il modello è diventato \rightarrow Stabilizzazione pt. riposo wa \subset AJ: resistenza di degenerazione di sorgente

Configurazione 2: AMPLIFICATORE a BIASIN COMUNE



$$Calcoliamo \quad R_O = \frac{V_{O_0}}{I_O} \Big|_{V_i=0}$$



$$i_P = -gmu*Vs$$

$$V_{OS} = V_B - V_S = 0 - V_P$$

$$i_P = -gmu(-V_P) = gmu V_P$$

$$R_O = \frac{V_P}{i_P} = \frac{1}{gmu}$$

$$Calcoliamo \quad AJ = \frac{V_u}{V_i}$$

$$V_u = (gmu*Vs)(R_S // R_L)$$

$$V_{OS} = V_B - V_S \rightarrow V_B = V_i \quad \text{e} \quad V_{OS} = V_i - V_u$$

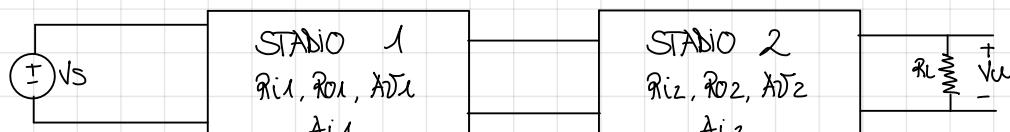
$$V_u = gmu(V_i - V_{OS})(R_S // R_L) \rightarrow (1 + gmu(R_S // R_L))V_u = gmu(R_S // R_L)V_i$$

$$= gmu(R_S // R_L) \frac{V_i}{1 + gmu(R_S // R_L)}$$

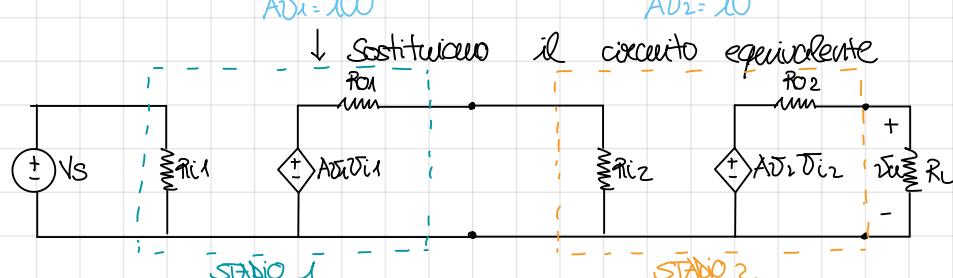
$$AJ = \frac{gmu(R_S // R_L)}{1 + gmu(R_S // R_L)}$$

- Considerare
1. $AJ > 0$: configurazione non invertente
 2. $|AJ| < 1$ se $gmu(R_S // R_L) \gg 1$ allora $AJ \approx 1$. Per questo il circuito si chiama inseguitore di source

• AMPLIFICATORE MULTISTADIO FUNZIONAMENTO IN CASCATA



$$\rightarrow AJ_{\text{totale}} = \frac{V_u}{V_s} \neq (AJ_1) \cdot (AJ_2) \neq 100$$



$$AJ = \frac{V_u}{V_s} \Big|_{R_L \rightarrow \infty} \rightarrow V_u = AJ_2 Vu_2$$

$$Vu_2 = (AJ_1 Vu_1) \cdot \frac{R_{12}}{R_{11} + R_{12}}$$

$$Vu_1 = V_s$$

$$\Rightarrow AJ = AJ_2 \cdot AJ_1 \left[\frac{R_{12}}{R_{11} + R_{12}} \right]$$

$$\neq AJ_1 \cdot AJ_2$$

- ↓ può accadere = $AJ_1 \cdot AJ_2$
1. $R_{12} \rightarrow \infty$ \Rightarrow Stadio a valle non carica
 2. $R_{11} = 0$ \Rightarrow Stadio a valle

RISPOSTA in FREQUENZA

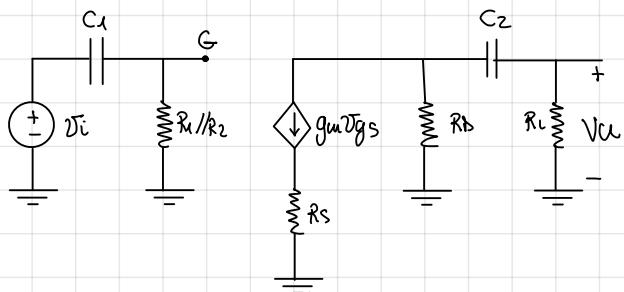
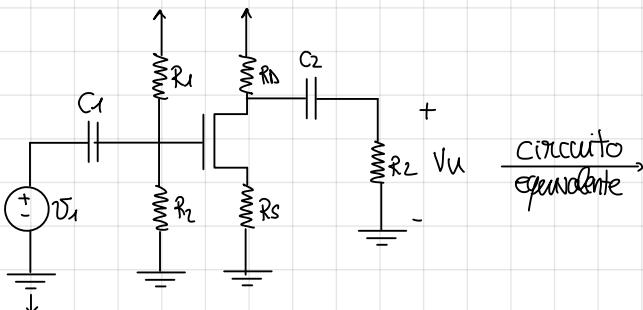
Un amplificatore multistadio produce una replica del segnale di ingresso solo se tutte le componenti frequentistiche vengono trattate allo stesso modo. Se non facciamo così vengono prodotte distorsioni.

↓ cosa determina la risposta in frequenza?

Elementi reattivi (induttori, condensatori): hanno caratteristiche che cambiano nella frequenza.

$$\text{Si avrà quindi } A_{\text{f}}(f) \xrightarrow{\text{displace}} A_{\text{f}}(s) = V_{\text{U}}(s) / V_{\text{i}}(s) = \\ = A_K (s - \omega_1) \dots (s - \omega_m) \\ (s - \omega_{p1}) \dots (s - \omega_{pn})$$

Esempio:



C_1 e C_2 introducono due zeri nell'origine: C_1 è in serie di percorso del segnale ed in continua (frequenza nulla) non ne permette il passaggio. Lo stesso vale per C_2 . Il numero di poli è pari al numero di elementi reattivi indipendenti. Da notare che nel circuito precedente sono presenti anche condensatori intrinseci →

Possiamo dividere i condensatori in:
a. Capacità grossa (μF): condensatori esterni = accoppiamento e bypass
b. Capacità piccola (pF): capacità parallele: condensatori intrinseci

$$|Z| = \frac{1}{\omega C} = \frac{1}{2\pi f C}$$

Supponiamo di avere $C_{\text{EST}} \approx 1\mu\text{F}$ e $C_{\text{INT}} \approx 1\text{pF}$. In continua sono entrochiusi circuiti aperti: $f=0 \quad \left\{ \begin{array}{l} |Z_{\text{EST}}| \rightarrow \infty \\ |Z_{\text{INT}}| \rightarrow 0 \end{array} \right.$

A bassa frequenza $f = 10\text{ Hz} \quad \left\{ \begin{array}{l} |Z_{\text{EST}}| \approx 10^5 \Omega \\ |Z_{\text{INT}}| \approx 10^{11} \Omega \end{array} \right.$ → Posso quindi separare il contenuto frequentistico: i poli e gli zeri introdotti dal condensatore più grande sono a bassa frequenza. Viceversa per quelli piccoli.

↓ Quindi

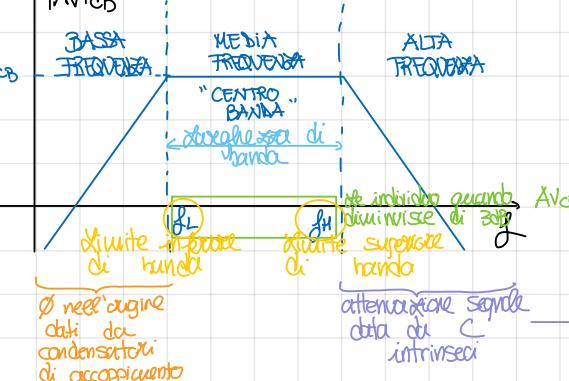
Aumentando $f = 1\text{ KHz} \quad \left\{ \begin{array}{l} |Z_{\text{EST}}| = 10^3 \Omega \\ |Z_{\text{INT}}| = 10^9 \Omega \end{array} \right.$

a. Analisi in DC: condensatori aperti

b. Analisi in AC: i. BASSA FREQUENZA: $C_{\text{intrinseci}}$ aperti

Aumentando $f = 1\text{ MHz} \quad \left\{ \begin{array}{l} |Z_{\text{EST}}| = 1 \Omega \\ |Z_{\text{INT}}| = 10^6 \Omega \end{array} \right.$

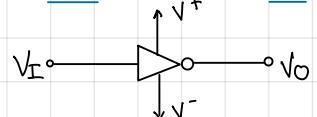
ii. MEDIA FREQUENZA: C_{esterni} cortocircuitati, $C_{\text{intrinseci}}$ aperti



→ Per MOSFET e BJT è indicata la frequenza massima di utilizzo f

INVERTER A

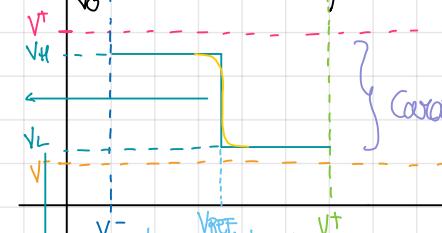
Assumiamo che il logico la tensione V_H ed il logico la tensione V_L . Il circuito circuitle dell'inverter è dato da:



A seconda delle famiglie logiche V^+ e V^- possono avere valori diversi.

Il punto di vista circuitale la caratteristica estetizzata è quella di transistore di tensione: $VTC = \text{Voltage Transfer Characteristic}$

Caratteristica ideale: la transizione non è verticale ma è più soffia

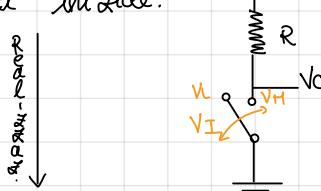


Non è detto che V_H e V_L coincidono con V^+ e V^-

Vogliamo che la porta xigere i livelli: se mi accedo in ingresso un 0 "brutto" vogliano avere un 1 "buono" in uscita. Questo è perciò da una transizione il più verticale possibile

↓ Redistribuzione

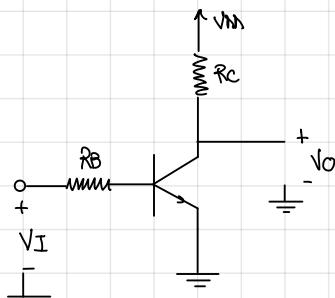
Ideale iniziale:



$$\begin{cases} V_I = V_H & : \text{interattore chiuso} \\ V_O = 0V \end{cases}$$

$$\begin{cases} V_I = V_L & : \text{interattore aperto} \\ V_O = V_{DD} \end{cases}$$

INVERTER BJT



Zone di funzionamento

→ il funzionamento del BJT come amplificatore o inverter depende della scelta delle resistenze



$$V_{DD} = R_C I_C + V_{CE}$$

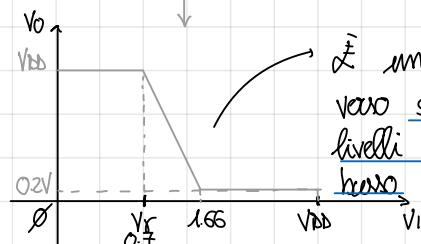
$$V_I = R_B I_B + V_{BE}$$

Interattore aperto: il BJT deve funzionare in interdizione e quindi il punto di lavoro è quello OFF → $V_I \ll V_r$: "BE" invoca, "BC" invoca: Q OFF

Saturazione: $V_I \gg V_r$: "BC" diretta, voglio "BC" diretta per Q saturo. Il zona graficamente è delimitata da $V_{CE(SAT)} \in [0.1, 0.3]V$

Se $V_I = V_{DD}$, $V_{CE} = V_r$ e quindi $I_B = \frac{V_{DD} - V_r}{R_B} = I_{B4}$. I valori su cui posso regolare sono quindi V_{DD} , R_B ed R_C . Verifica R_B saturazione: $I_C \ll \beta_F I_B \rightarrow R_B \ll \beta_F R_C$

Possibile implementazione: $V_{DD} = 5V$, $R_B = 10k\Omega$, $R_C = 1k\Omega$, $\beta_F = 50$

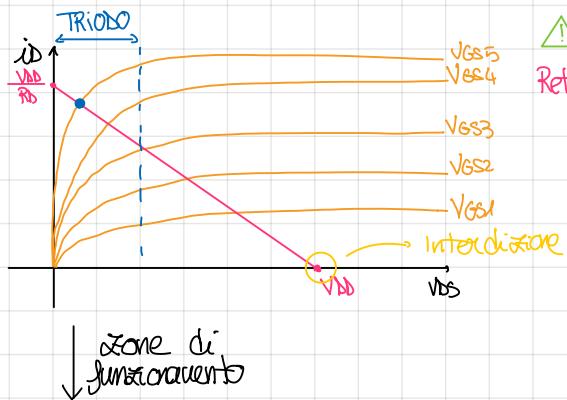
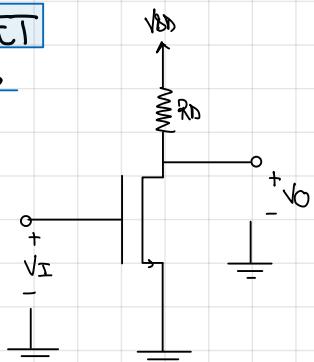


È un "brutto" inverter: la caratteristica è spostata verso sinistra e quindi è poco sicura a rumori sui livelli alti. Ha un'elevata tolleranza invece sul livello basso di ingresso

⚠ Problema: Quando l'uscita è bassa la porta dissipate molta potenza in quanto c'è un collegamento tra V_{DD} e ground: dissipazione statica - quando la porta non fa nulla + transizione da basso a alto richiede tempo e

non è simmetrico con quello da interdetto a sotto

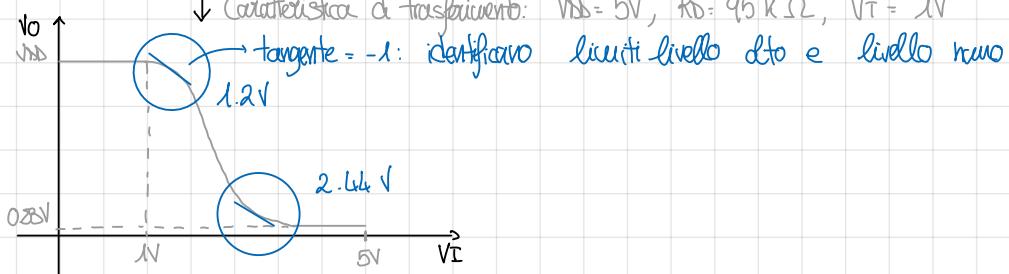
INVERTER MOSFET inverter NMOS



⚠️ $V_{GS} = V_I$
Rete di carico:
 $V_{DD} = R_D \cdot I_D + V_{DS}$

1. $V_I = V_{GS} < V_T$: Q interdetto $\rightarrow V_o = V_{DD}$ (non scorre corrente)
2. $V_I \gg V_T$: posso fare in modo di essere in zona triodo: V_o piccole

↓ Caratteristica di trasferimento: $V_{DD} = 5V$, $R_D = 95\text{ k}\Omega$, $V_T = 1V$



⚠️ Problema: caratteristica spostata molto a sinistra anche se meno del BJT

Voglio che il valore di V_L sia il più piccolo possibile: per questo ipotizzo Q in zona triodo e quindi $I_D \approx \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T) V_{DS} = K' \frac{W}{L} (V_I - V_T) V_o$. Inoltre se sono in zona triodo $V_{DS} \ll V_{DD}$ da cui $I_D \approx \frac{V_{DD}}{R_D}$

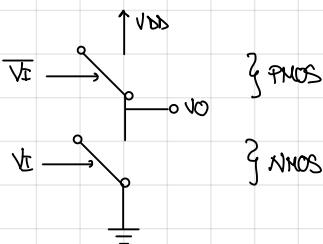
$$\frac{V_{DD}}{R_D} = K' \left(\frac{W}{L} \right) (V_I - V_T) \cdot V_o \quad \rightarrow \quad V_o = \frac{V_{DD}}{R_D K' \left(\frac{W}{L} \right) (V_I - V_T)}$$

↓ Non voglio dissipare staticamente

Per avere V_L piccolo posso aggiustare anche sul parametro W/L che può essere modificato dal progettista di circuiti integrati.

INVERTER CMOS

Utilizzo 2 interruttori:



→ Non dissipare perché devono uno dei due essere aperto → debbono essere perfettamente complementari. Nella pratica non lo sono perché in un caso compone un e nell'altro compone un ma lo vedremo più avanti.

• TEORIA della REAZIONE

Reazione: si prende una potenziale del segnale di uscita e si ricerca in ingresso cercando di stabilizzare l'uscita → reazione negativa: si fa la differenza con l'ingresso. In elettronica si usa anche la reazione positiva: permette di aumentare l'uscita in modo controllato → usato nei primi amplificatori (A molto bassi) e nei circuiti che vogliono instabili: clock.

| schema di base

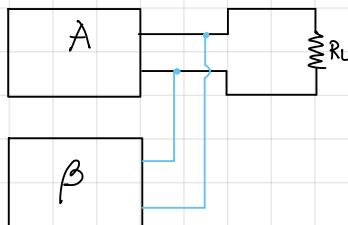


OUTPUT: 1. Tensione

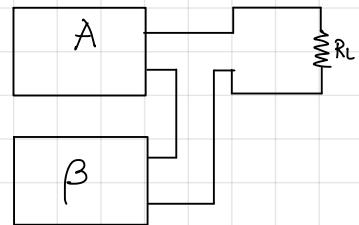
2. Corrente

INPUT: 1. Inserzione in serie al generatore
2. Inserzione in parallelo al generatore

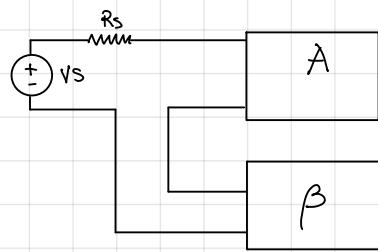
Prelievo di tensione:



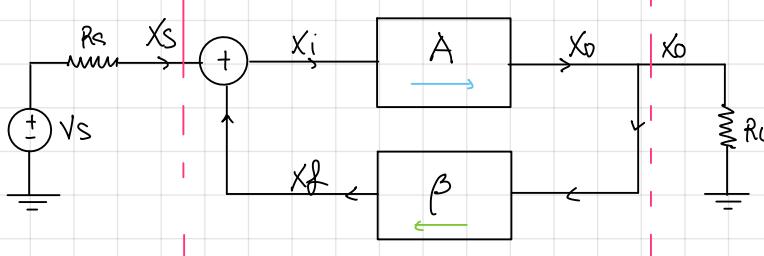
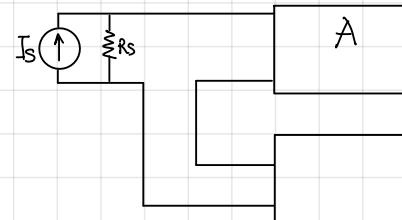
Prelievo di corrente:



Inserzione in serie:



Inserzione in parallelo:



Ipotesi semplificative

1. A è unidirezionale
2. B è unidirezionale
3. B non dipende da R_L ed R_S

Vogliamo trovare la funzione di trasferimento $H = \frac{x_0}{x_s}$

$$\begin{cases} x_0 = A x_i \\ x_i = x_s + x_f = x_s + B x_0 \end{cases} \rightarrow x_0 = A(x_s + B x_0)$$

$$x_0 - B A x_0 = A x_s \rightarrow H = \frac{x_0}{x_s} = \frac{A}{1 - B A}$$

guadagno ad anello chiuso

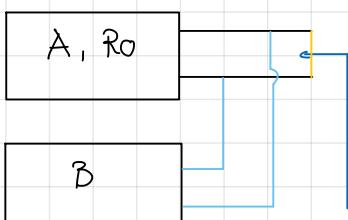
guadagno ad anello aperto

(calcolo con regole percorrendo tutto l'anello)

Supponiamo $A \rightarrow +\infty$. Avremo che $\lim_{A \rightarrow +\infty} H = -\frac{1}{B}$

Siamo fermati ad un guadagno finito inserendo la reazione. È però indipendente dalle caratteristiche di A → Stabile

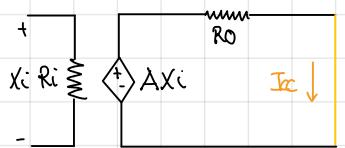
Oltre il guadagno, la reazione cambia anche la banda e le resistenze in ingresso ed uscita → facciamo un prelievo di tensione



Rif: si calcola come $\frac{V_{oc}}{I_{cc}} = \frac{\text{tensione a vuoto}}{\text{corrente di cortocircuito}}$

$$\text{Calcoliamo } \frac{V_{oc}}{I_{cc}} = \frac{A}{1 - B A} x_s$$

Calcoliamo I_{cc} : cortocircuitiamo l'uscita → In uscita è quindi in ingresso a B ho un segnale nullo: $x_f = 0$

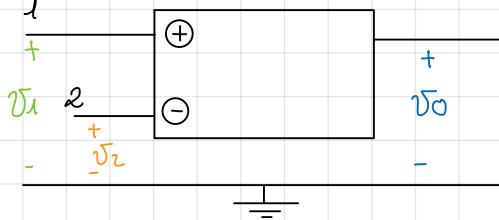


$$I_{cc} = \frac{A x_i}{R_o} = \frac{A x_s}{R_o}$$

$$\frac{|BA| \gg 1}{R_o \approx 0}$$

$$\text{Rif: } \frac{A}{1 - B A} x_s \frac{R_o}{A x_s} = \frac{R_o}{1 - B A}$$

• AMPLIFICATORI DIFFERENZIALI



Segnale a modo differenziale: $Vd = V1 - V2$

Segnale a modo comune: $Vc = \frac{V1 + V2}{2}$

Quadagno di modo differenziale: $Ad = \frac{V0}{Vd}$

Quadagno a modo comune: $Ac = \frac{V0}{Vc}$

Nel caso ideale abbiamo $Ac = 0$ e $Ad \neq 0 \rightarrow$ Amplifica solo la differenza dei segnali in ingresso: $V0 = Ad(V1 - V2)$

Per volutare la banda di un amplificatore differenziale si introduce il CMRR = $\frac{Ad}{Ac}$ (Common Mode Rejection Ratio)

\rightarrow grande nel caso reale: espresso in dB: [80, 120] dB

Supponiamo di conoscere A_1 e $A_2 \rightarrow A_1 = \frac{V0}{V1} |_{V2=0}$ $A_2 = \frac{V0}{V2} |_{V1=0}$

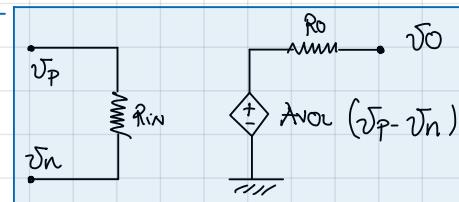
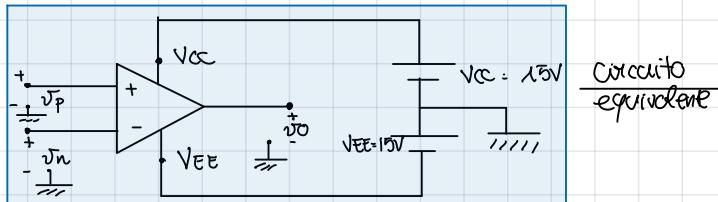
Da queste definizioni ottengono: $\begin{cases} \frac{1}{2} Vd = \frac{1}{2} V1 - \frac{1}{2} V2 \implies (+): V1 = Vc + \frac{Vd}{2} \\ Vc = \frac{1}{2} V1 + \frac{1}{2} V2 \implies (-): V2 = Vc - \frac{Vd}{2} \end{cases}$

Analizziamo la tensione di uscita: $V0 = A_1 V1 + A_2 V2 = A_1 (Vc + \frac{Vd}{2}) + A_2 (Vc - \frac{Vd}{2}) = Vc (A_1 + A_2) + \frac{Vd}{2} (A_1 - A_2) = AC Vc + AD Vd$

Perché li utilizziamo? Se i segnali 1 e 2 sono distratti ma il disturbo è lo stesso i disturbi tendono ad eliminarsi $\xrightarrow{\text{caso tipico}} \text{Rete elettrica}$

• AMPLIFICATORE OPERAZIONALE

È un amplificatore differenziale applicato in continua \rightarrow Nei punti continua si trova un condensatore in ingresso. È utilizzato in banda base

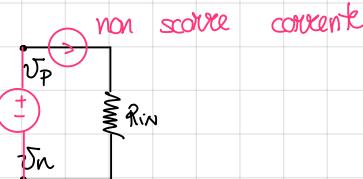


Ottengo che $-VEE \leq V0 \leq VCC$

Caratteristiche:

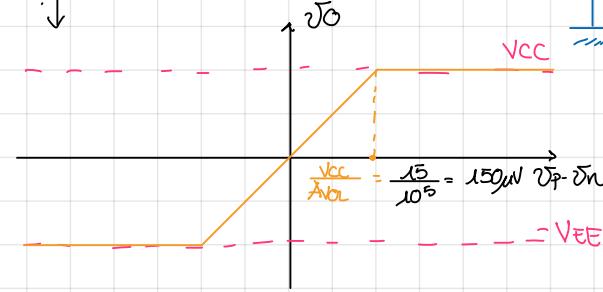
	OPA ideale	OPA reale
$Avol$	∞	10^5 (100 dB)
R_{IN}	∞	$2 M\Omega$
$CMRR$	∞	90 dB
f_{GB}	∞	1 MHz

piccola rispetto ai valori



Caratter.	OPA ideale	OPA reale
$Avol$	∞	10^5 (100 dB)
R_{IN}	∞	$2 M\Omega$
$CMRR$	∞	90 dB
f_{GB}	∞	1 MHz

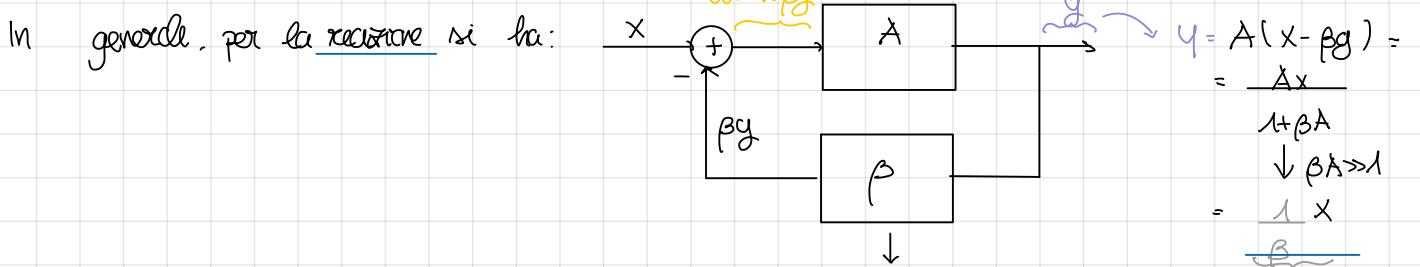
caratteristica se usato in anello aperto



Inutilizzabile: i valori che naturalmente sono troppo piccoli

Va utilizzato in excitazione

\downarrow

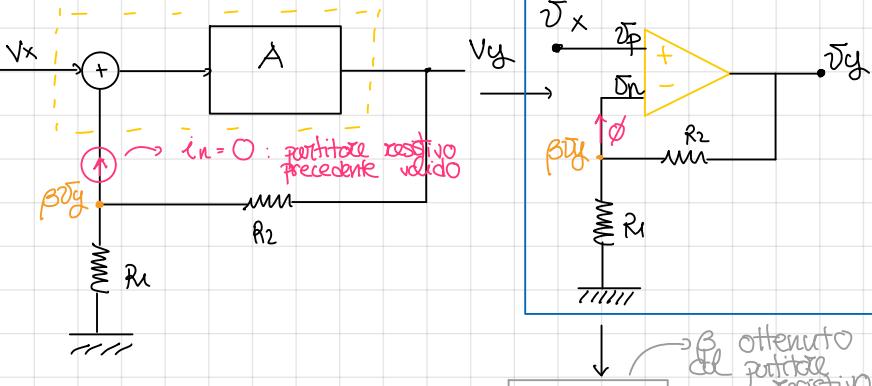


Con quadri non precisi(A) riesco ad avere quadri precisi (1/B)

Di fatto, ho ottenuto un'attenuazione, realizzabile con un zottitore resistivo

Configurazione non invertente

Siccome vorremo un'ampificazione:



Tornando a prima, avevamo detto $w = x - \beta y = x - \beta \left(\frac{1}{\beta}\right)x = 0$: approssimando, cui dice solo che la grandezza è più piccola delle altre: zottitore resistivo

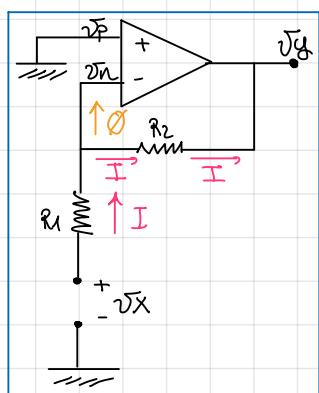
$$\frac{y}{x} = \frac{A}{1 + \beta A} = \frac{A}{\beta} \cdot \frac{1}{1 + \frac{1}{\beta A}}$$

Definisco $\epsilon = \frac{1}{\beta A}$: quantità piccola. Facendo lo

sviluppo di Taylor si ha $\frac{1}{1 + \epsilon} = 1 - \epsilon$. Allora, $\frac{y}{x} \approx \frac{1}{\beta} \left(1 - \frac{1}{\beta A}\right)$

Ri prendendo w , $w = x - \beta \left(\frac{1}{\beta} \left(1 - \frac{1}{\beta A}\right)\right)x = \frac{x}{\beta A}$: segnale molto piccolo

Configurazione invertente



Applicando il cortocircuito virtuale:

$$v_p = v_n$$

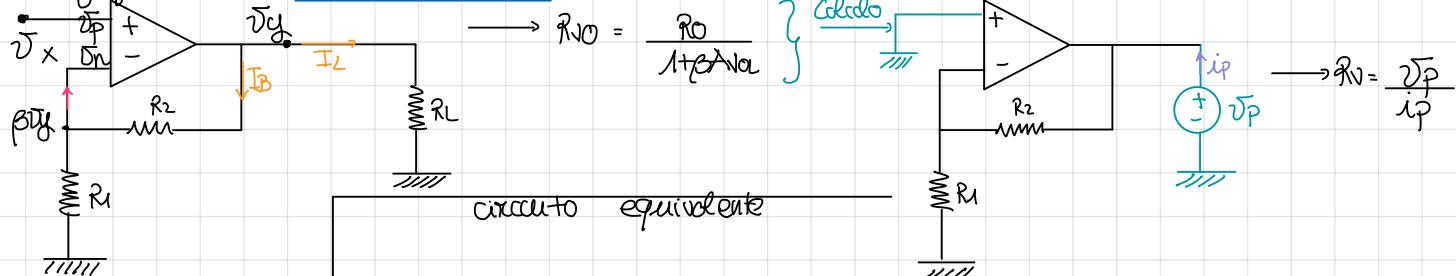
$$I = v_x - v_n$$

$\downarrow R_1$ configurazione invertente

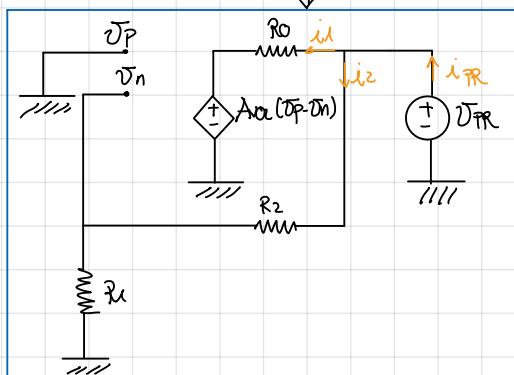
La tensione di uscita è data da: $R_2 I = -v_y \rightarrow v_y = -\frac{R_2}{R_1} v_x$

Resistenza di uscita

Configurazione non invertente



circuito equivalente



$$\bar{V}_P = 0$$

$$\bar{V}_N = \beta \bar{V}_{FR}$$

$$i_P = i_1 + i_2$$

$$i_2 = \frac{\bar{V}_{FR}}{R_1 + R_2}$$

$$i_1 = \frac{\bar{V}_{FR} - \beta \bar{V}_N (\bar{V}_P - \bar{V}_N)}{R_2} = \frac{\bar{V}_{FR} (1 + \beta Av)}{R_2}$$

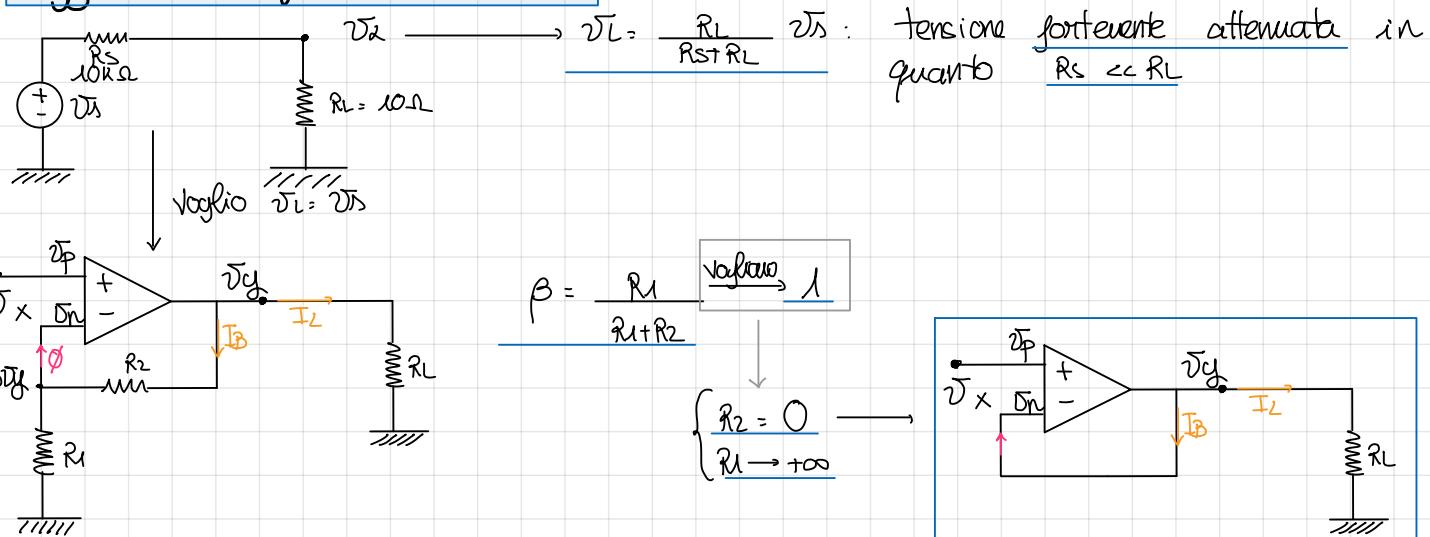
$$R_{VO} = \frac{\bar{V}_{FR}}{i_P} = \frac{\bar{V}_{FR}}{i_1 + i_2} = \frac{\bar{V}_{FR}}{\frac{\bar{V}_{FR}}{R_0/(1 + \beta Av)} + \frac{\bar{V}_{FR}}{R_2}} = \frac{R_0}{(R_0 + R_2)} (1 + \beta Av)$$

Il risultato vediamo che non è coerente con la teoria semplificata in quanto questa ci dà solo il 1° termine senza parallelo. Vediamo però che con $R_0 = 25 \Omega$, $\beta = 1/10$, $Av = 10^5$ il primo termine fa $2.5 \mu A$ mentre il secondo fa $10 \mu A$. Quanto accade in tutti i casi pratici.

Configurazione invertente

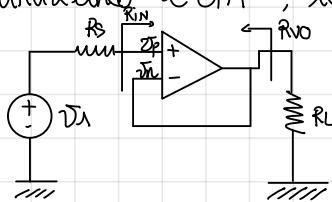
Se resistenza vista non cambia in quanto questa è indipendente da dove applico V_x . Questa è infatti l'unica differenza tra configurazione invertente e non.

Configurazione inseguitrice di tensione



tensione forteamente attenuata in quanto $R_S \ll R_L$

Utilizzando l'OPA, il circuito precedente diventa



$$\text{Senza OPA: } V_L = \frac{R_L}{R_L + R_S} V_S$$

$$\text{Con OPA: } V_P = \frac{R_{IN}}{R_{IN} + R_S} V_S$$

$$V_L = \frac{R_L}{R_{IN} + R_L} V_P = \left(\frac{R_L}{R_{IN} + R_L} \right) \left(\frac{R_{IN}}{R_{IN} + R_S} \right) V_S$$



Prodotto Guadagno-Banda

Averemo detto che Aval è in genere molto grande. Analizzando il diagramma di Bode si nota per un decadimento a partire da f_p :

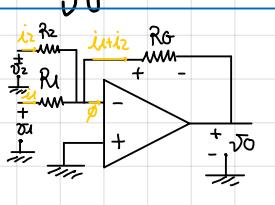


$$\begin{aligned} \text{Aval}(f) &= \frac{\text{Aval}_{DC}}{1 + j\frac{f}{f_p}} \longrightarrow \frac{V_o}{V_x} = \frac{1}{\beta} \cdot \frac{1}{1 + \frac{1}{\beta A}} = \frac{1}{\beta} \cdot \frac{1}{1 + \frac{1}{\beta} \left(\frac{1 + j\frac{f}{f_p}}{A_{vo,DC}} \right)} = \\ &= \frac{1}{\beta} \cdot \frac{1}{1 + \frac{1}{\beta A_{vo,DC}} + j\frac{f}{f_p A_{vo,DC}}} = \frac{1}{\beta} \cdot \frac{1}{1 + j\frac{f}{f_p A_{vo,DC}}} \text{ y Nuovo polo} \end{aligned}$$

Ahhiamo ottenuto $f_{p1} = f_p \cdot \beta A_{vo,DC}$: dipende dal guadagno iniziale e dalla reciproca

Definiamo quindi il prodotto guadagno-banda come $\beta \cdot \text{Aval}_{DC}$ che dipende quindi del componente scelto.

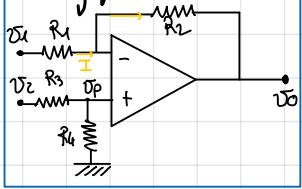
Configurazione sommatore



$$V_0 = -R_g (V_1 + V_2) = -R_g \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} \right) = -(a_1 V_1 + a_2 V_2)$$

V_1 non influenza sulle cadute di tensione e su V_0 grazie al cortocircuito virtuale

Configurazione amplificatore di differenze



$$\begin{aligned} V_p &= \frac{R_2}{R_1 + R_2} V_2 = \frac{1}{1 + \frac{R_2}{R_1}} V_2 \\ I &= \frac{V_1 - V_p}{R_1} \text{ cortocircuito virtuale} \end{aligned} \quad \left. \begin{aligned} V_0 &= V_p - R_2 \left(\frac{V_1 - V_p}{R_1} \right) = V_p \left(1 + \frac{R_2}{R_1} \right) - \frac{R_2}{R_1} V_1 = \\ &= \frac{\left(1 + \frac{R_2}{R_1} \right)}{\left(1 + \frac{R_2}{R_1} \right)} V_2 - \frac{R_2}{R_1} V_1. \end{aligned} \right.$$

Xbi vogliano $V_0 = K(V_2 - V_1)$ e quindi $\frac{R_2}{R_1} = K$ e $\frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_2}{R_1}} = K \longrightarrow \frac{1 + K}{K} = 1 + \frac{R_2}{R_1}$

$$\longrightarrow \frac{1}{K} + 1 = 1 + \frac{R_2}{R_1} \text{ da cui } \frac{R_2}{R_1} = \frac{1}{K} \text{ e quindi } \frac{R_2}{R_1} = K.$$

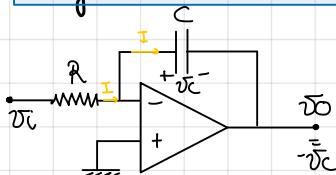
Ahhiamo $V_0 \cdot \left(\frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_2}{R_1}} \right) V_2 - \left(\frac{R_2}{R_1} \right) V_1 = aV_2 - bV_1$. se $a+b$ ottengono $V_0 = K(V_2 - V_1) + 2H \frac{(V_2 + V_1)}{2}$

e quindi l'amplificatore non reietta in modo corrente. $\rightarrow CMRR = \frac{AD}{AC} = \frac{K}{2H} \neq +\infty$.

$$\text{Calcoliamo } K \text{ e } 2H: V_0 = K(V_2 - V_1) + 2H \frac{(V_2 + V_1)}{2} = \frac{(K+H)}{a} V_2 - \frac{(K-H)}{b} V_1 \rightarrow \begin{cases} a = K+H \\ b = K-H \end{cases} \quad \begin{cases} \frac{a+h}{2} = K \\ \frac{a-h}{2} = H \end{cases}$$

$$\text{e quindi } CMRR = \frac{1}{2} \frac{1 + \left(2 + \frac{R_2}{R_1} \right) \frac{R_2}{R_1}}{1 - \frac{R_2}{R_1} \cdot \frac{R_2}{R_1}}$$

Integratore di Miller



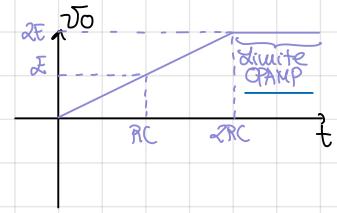
Per la configurazione invertente avevamo $V_0 = -R_2 V_i$. In questo caso si ferma il dominio di tempo ottenendo $\frac{V_0(s) R_1}{V_i(s)} = -\frac{1}{s R C}$.

$$\text{Passando al dominio del tempo: } V_0(t) = -\frac{1}{RC} \int_0^t V_i(\tau) d\tau + V_0(0)$$

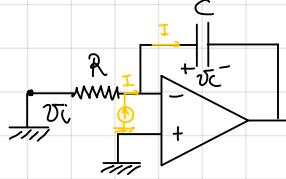
Se non voglio usare Laplace: $I = \frac{V_i}{R}$

$$\left. \begin{aligned} I &= C \frac{dV_0}{dt} \\ \frac{dV_0}{dt} &= \frac{V_0}{RC} \end{aligned} \right\} \frac{dV_0}{dt} = -\frac{V_0}{RC} \longrightarrow \frac{dV_0}{V_0} = -\frac{dt}{RC} \quad \text{e integrando ottengo l'espressione precedente}$$

Se $v_i = -E$ (batteria generica negativa) : $v_o(t) = -\frac{1}{RC} \int_0^t E dt = \frac{E}{RC} t$:



NON è BIBO: Infatti, senza saturazione, l'uscita divergebbe a +oo
↓ Se $v_i=0$

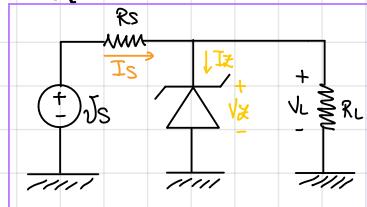


: Nell'integratore reale le correnti di cortocircuito virtuale non sono 0 e quindi possono schematizzarle con ①. Queste corrono il condensatore anche se tutto è spento

Rigolatori di tensione

Ci servono per avere una tensione costante al variare dell'ingresso e del carico → Si usano nei circuiti che fanno uso di zadattatori per elencarne i limiti.

○ REGOLATORI ZEXER



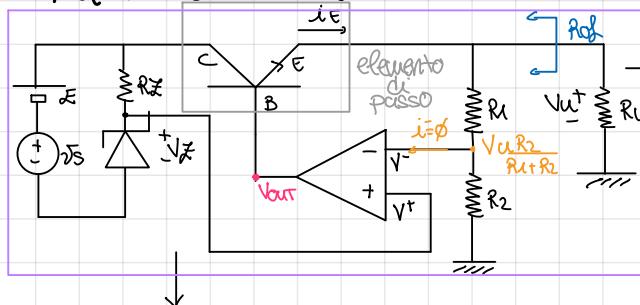
Lauriti: Se $\frac{R_L = \infty}{I_L = 0}$ (caso tipico), la corrente nello Zener è data da $\frac{U_S - V_Z}{R_S} = I_Z$



Se invece R_L finita avremo $\frac{V_S - V_Z}{R_S} - \frac{V_Z}{R_L} = I_Z$ è quindi spostato in alto il punto di lavoro.

Toccherò l'area x nel circuito in cui $\frac{V_S - V_Z}{R_S} - \frac{V_Z}{R_L} = 0$ e se chiedo più corrente la tensione V_Z : per mantenere la tensione V_Z si dovrà avere $\frac{V_S - V_Z}{R_S} - \frac{V_Z}{R_L} > 0$. Questo ci dice che $R_L > R_S \frac{V_Z}{V_S - V_Z}$ → Non lo utilizziamo.

o REGOLATORE LINEARE di TENSIONE



$$\frac{V^+}{V^-} = \frac{V_0}{V_0 - \frac{R_2}{R_1 + R_2}} \quad \text{cortocircuito virtual}$$

Vogliamo verificare che la resistenza sia negativa per potere applicare il corollario visto. Vediamo cosa accade variando poco V_u : $V_u + \Delta V_u \Rightarrow V^-$ AUMENTA e dato che V^+ è costante $\Rightarrow V_{IN} = V^+ - V^-$ DIMINUISCE $\Rightarrow V_{out}$ DIMINUISCE \Rightarrow la NON INUSCISCE \Rightarrow i.e. NON INUSCISCE \Rightarrow V_u DIMINUISCE

Diametrazione in frequenza: Possiamo applicare il corollario virtuale solo se $|BA| \gg 1$. Questo non è vero ad alta frequenza. Inoltre, $R_{eff} = \frac{R_0}{1-BA}$ dove R_0 è la resistenza

Vista in cerniere di reazione, che quindi in questo caso vorrà
proiettare → piccola e diversa per sé

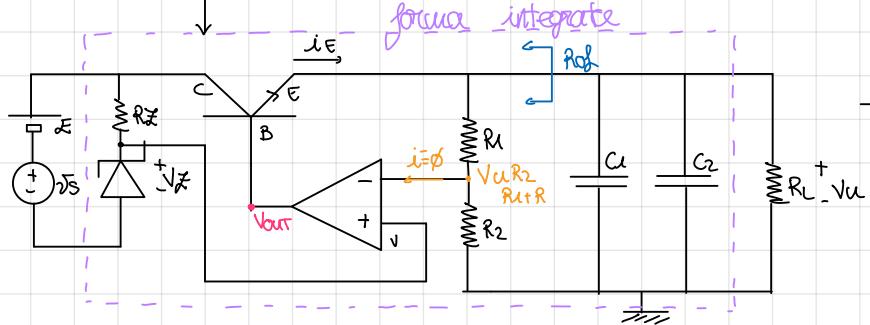
$$\square \quad V_u = V_{\infty} \left(\frac{R_1 + R_2}{R_2} \right)$$

La tensione di uscita dipende dalla
potenza acustica del coricò e
nel caso di più coricò la corrente
→ acustica da uno influenza la tensione
2 segni altri → Tensione continua con
sorgenti poste composte ad alta frequenza
(sistemi abitati a coricò)

→ caratterizzata da uno incremento della tensione
2) segnali attivi → Tensione continua con
variazioni periodiche comparse ad alta frequenza
(distorsioni dovuti a corpi)

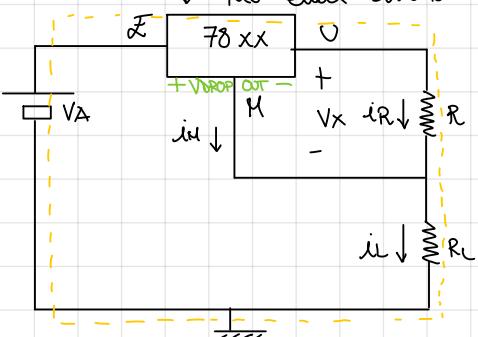
→ Voglio che a have frequenze
 ω sia un circuito circolato e dato
 che $|Z| = \frac{1}{\omega C}$, C deve avere
 molto grande condensatori elettrostatici
 $\approx \text{MF}$

⚠ Mi accorgo che ci sono ancora disturbi ad alta frequenza: ho elencato solo quelli a media frequenza → i condensatori elettronici non sono capacità ideali a tutte le frequenze: a bassa e media frequenze (< 10 kHz) sono vicini ad alte frequenze si comportano come degli induttori.



Si mettono 2 condensatori: C₁ elettrolitico, C₂ ceramico (nF) → capacità ideale ad alta frequenza → diventa un cortocircuito ad alta frequenza

Questi componenti sono forniti nella forma integrata 78XX, ove XX = +05, +12, +15 indica la tensione fornita, oppure nella forma 79XX, XX = -05, -12, -15
↓ può essere usato per fare un **regolatore di corrente**



$$i_C = \frac{V_A}{R}$$

Se $i_C \gg i_m$ (mA), allora $i_C = i_R = \frac{V_X}{R}$ → Se è tutto ciò la corrente è costante

⚠ Requisiti per funzionamento: 1. $V_A > V_X$ per far funzionare correttamente il BJT
↳ $V_{BE} \text{ minima} = V_{DROP OUT} \approx 1V$

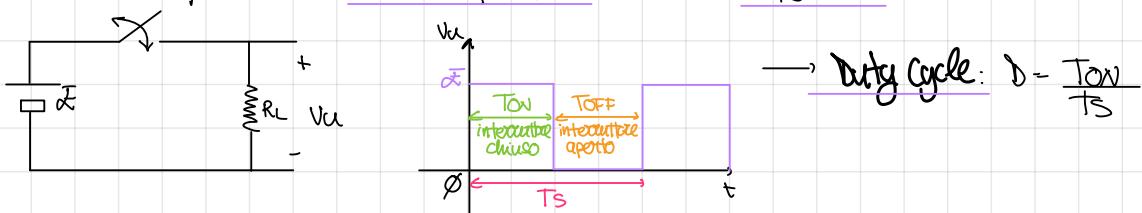
↓ quando la maglia esterna

⚠ Limiti

- Per aumentare la tensione di uscita va cambiato il circuito
 - L'elemento di punta dissipava potenza → i regolatori non sono vantaggiosi dal punto di vista energetico
- ↓ Sostituiti da

• REGOLATORI NONLINEARI A COMUTAZIONE (switching)

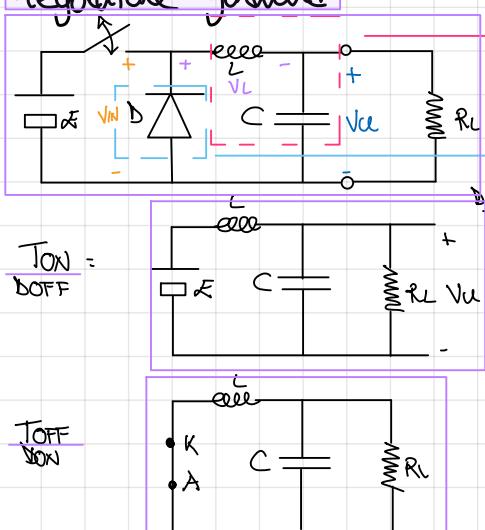
d'unico componente che non dissipava mai è un interruttore. Inseriamolo nel circuito



La tensione in uscita non è costante. Calcolando il **valore medio** si ottiene $\bar{V}_U = \frac{1}{T_S} \int_0^{T_S} V_U(t) dt = \frac{1}{T_S} T_{ON} V_{U(on)}$

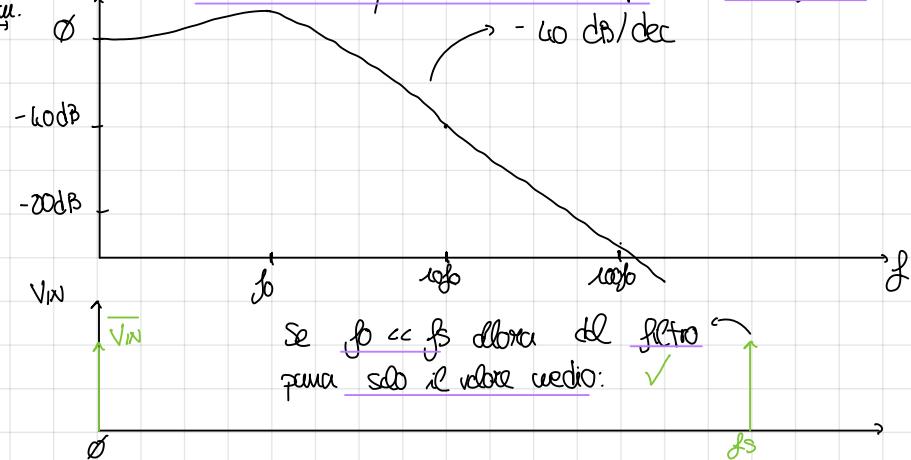
$$= D \bar{V}_U \rightarrow \text{Tensione costante dipendente dal duty cycle}$$

regolatore forward



Filtro passa-basso: Mi serve per prendere il valore medio: S di diradare centrato in 0 (sviluppo di Fourier)

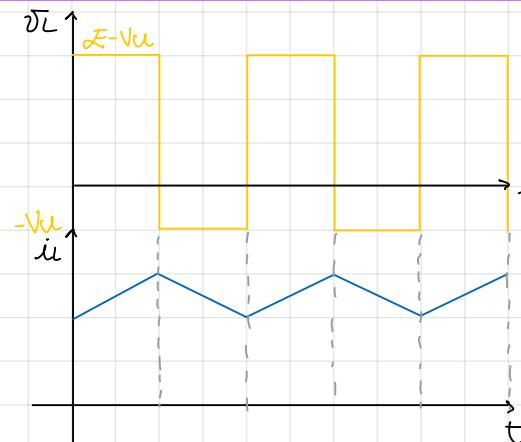
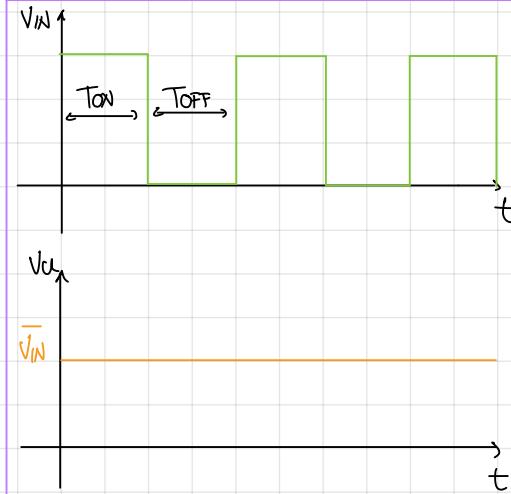
Si usa 2 unidirezionali C per non far dissipare energia: ordine 2, $w = 1/f_c$
Fa circolare corrente in L quando interruttore aperto: evita rottura



Se $f_c \ll f_s$ allora il filtro



solo il valore medio.



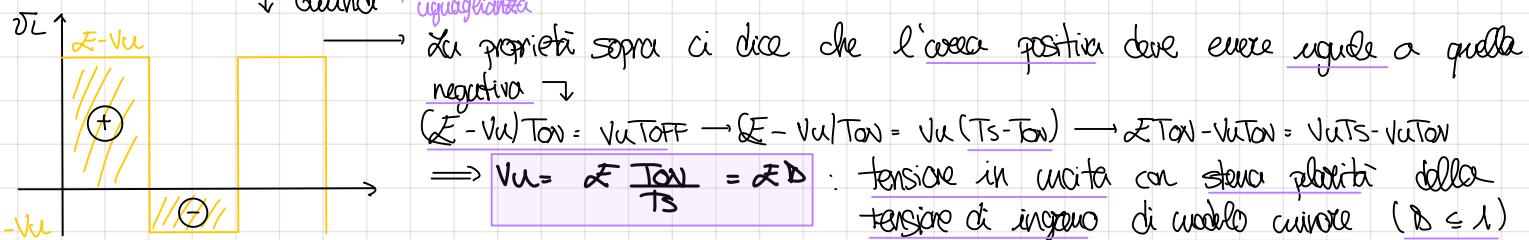
$$V_L = L \frac{di_L}{dt} \rightarrow i_L(t) = i_L(0) + \int_0^t \frac{1}{L} V_L(\tau) d\tau$$

$i_L(t) = i_L(t+T_s)$: quando siamo a regolare i_L è una funzione periodica

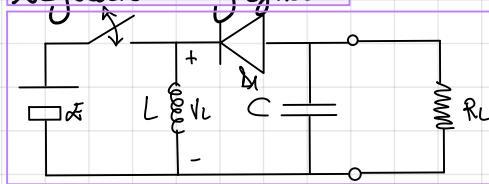
$$i_L(0) + \int_0^t \frac{1}{L} V_L(\tau) d\tau = i_L(0) + \int_0^{t+T_s} \frac{1}{L} V_L(\tau) d\tau = i_L(0) + \int_0^t \frac{1}{L} V_L(\tau) d\tau + \int_t^{t+T_s} \frac{1}{L} V_L(\tau) d\tau$$

otteniamo $\int_t^{t+T_s} V_L(\tau) d\tau = \int_0^t V_L(\tau) d\tau$ e l'integrale $\int_t^{t+T_s}$ è l' integrale sul periodo

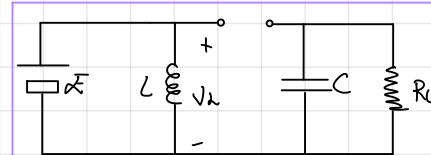
Quindi per soddisfare l'uguaglianza



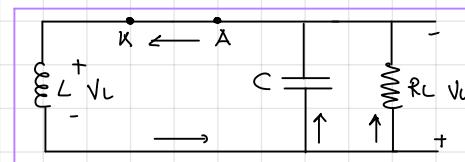
regolatore flyback



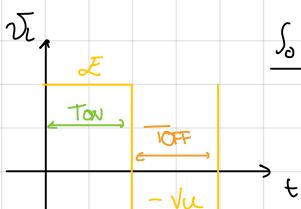
T_{ON} : D_{OFF}



T_{OFF} : D_{ON}



polarità opposta alla tensione di ingresso



$$\int_0^t = 0$$

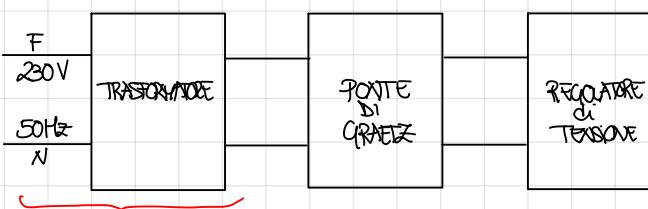
$$Zeta T_{ON} = Vu T_{OFF} = Vu(T_s - T_{ON}) \rightarrow T_{ON}(Zeta + Vu) = Vu T_s \rightarrow Zeta + Vu = Vu T_s / T_{ON}$$

$$Zeta = Vu \left(\frac{1}{D} - 1 \right) = Vu \frac{1-D}{D}$$

$$Vu = Zeta \frac{D}{1-D}$$

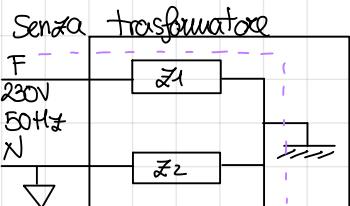
: polarità opposta e di modulo > 0 e di $Zeta$ dipendente da D

- TRASFORMATORI isolamento galvanico



Il trasformatore a 50Hz è molto ingombro e pesante. Non posso togliere pochi ohmanti di tocca lo strumento rimane flogato

Non posso usarlo così: è troppo grande

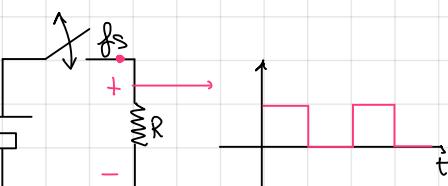
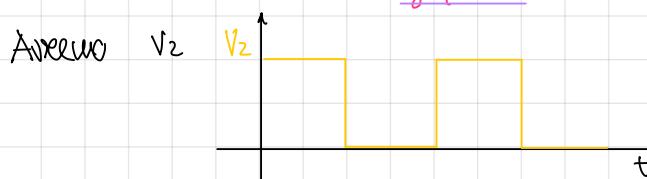
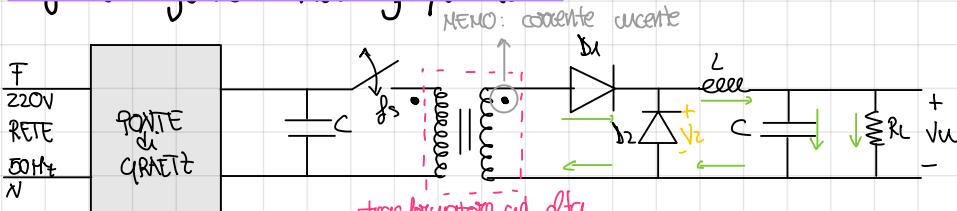


"Noi" chiudiamo {
impedenza a
terza}

→ Quando ci chiudiamo
scorre corrente e
rimaniamo illuminati

↓ Utilizziamo il trasformatore
Riprendiamo il circuito con l'interruttore

Regolatore forward "Alta frequenza"



$I_{\text{dc}} = 0$: Non c'è modo
di chiudere il
corcubo: sicuro

f_s più veloce anche
100 kHz: usiamo questa
tensione → trasformatori piccoli

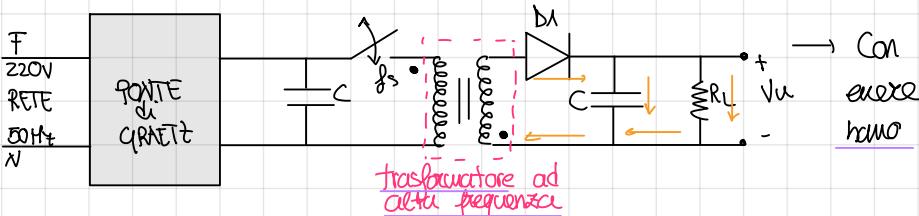
Ton: $D_1 \text{ ON}, D_2 \text{ OFF}$

Toff: $D_1 \text{ OFF}, D_2 \text{ ON}$

Energia immagazzinata da L e C
durante Ton manda D_2 in conduzione

→ Va in inganno del filtro e produce V_U

Regolatore flyback "Alta frequenza"

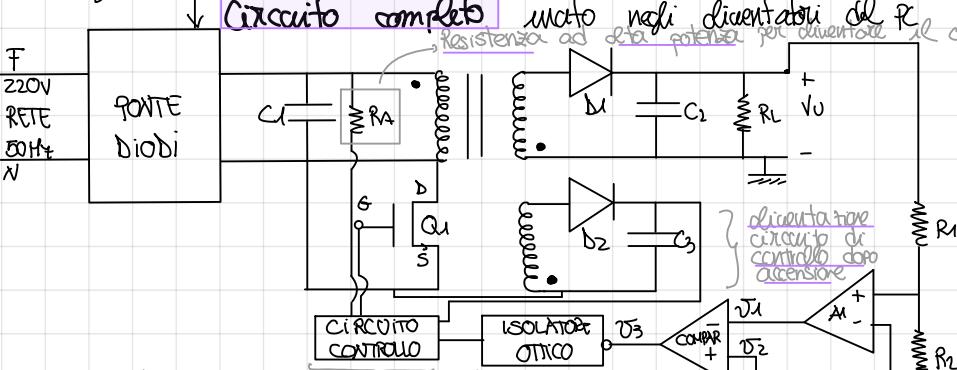


→ Con questo regolatore la tensione può
essere regolata sia in alto che in

Ton: D_1 interdetto: la corrente incrociata del primario non può scorrere. Viene accumulata energia magnetica nel trasformatore in quanto lo corrente nel primario è flusso magnetico $\neq 0$.

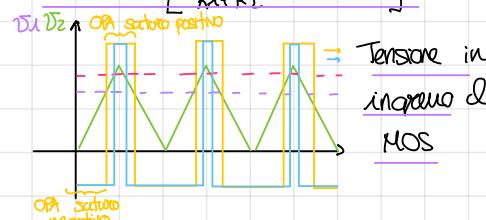
Toff: la corrente nel primario è $= 0$ mentre la corrente nel secondario diventa $\neq 0$ per mantenere il flusso magnetico $\neq 0$ → Energia trasferita al condensatore

Uno gli accorgimenti del trasformatore come induttanza: trasferisco energia all'excita



tutto funziona bene a
regime: ha all'interno
una serie di impulsi
pre-cupo start per avviare
e chiudere l'interruttore
con una certa frequenza

$$V_A = Ad \left[\frac{2U_{\text{FL}}}{R_L + R_1} - V_{\text{REF}} \right]$$



Tensione in
inganno del
MOS

Se V_A aumenta lo 0 si dice
e quindi la gate positivo si
ristringono: pulse width modulation
→ Abbiano Ton e quindi il duty cycle

Circuiti Digitali

DEFINIZIONI

Segnali analogici: Sono ancloghi alla sorgente fisica che lo genera e la loro ampiezza varia in modo continuo nell'intervolo di validità del segnale

Segnali digitali: Assumono un numero finito di valori: difetto di riempimento → siudri "0" e "1". Possiamo associare i simboli ad una tensione. Nella realtà si usano intervalli: "0" = $[V_{LMAX} \dots V_{LMIN}]$
 ↓
 "1" = $[V_{HMAX} \dots V_{HMIN}]$

I valori degli intervalli dipendono dalla famiglia logica scelta. Le scelte possono essere fatte in base a vari criteri:

1. Tecnologia: "MOS" o "BIPOLARE"

2. Famiglia logica: MOS: CMOS complementare

BIPOLARE: TTL

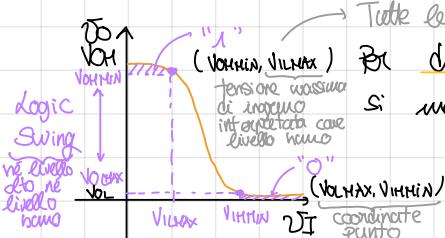
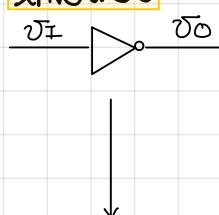
TCL

SEUDO NMOS
Logica bivaluta
Logica PNP Transistor

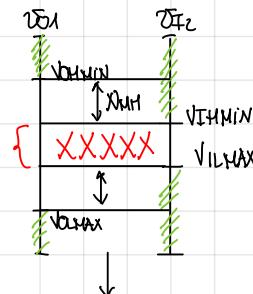
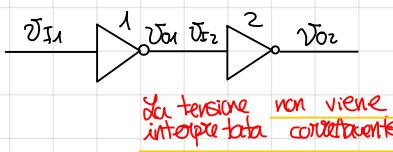
Una volta scelta la famiglia si sceglie l'interpretazione e gli intervalli e a quel punto le porte della stessa famiglia possono essere collegate insieme. Per adattare porte di famiglie diverse possono invece avere circuiti di interfaccia.

FAMIGLIA CMOS COMPLEMENTARE

Inverter



Tutte le tensioni che hanno un valore tra V_{LMIN} e V_{HMAX} vengono interpretate come "1". Per distinguere le zone "patti" della zona "in pendenza" si mando i punti della curva tali che $|dV_O/dV_I| = 1$



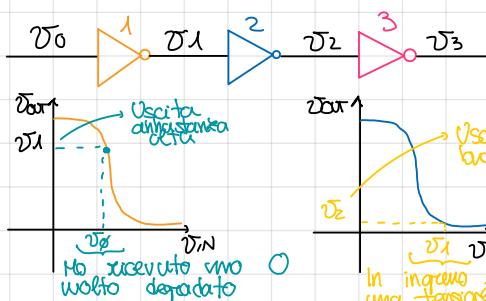
Se V_{O1} è > V_{LMIN} allora questa è interpretata correttamente a valle. Se l'uscita diventa < viene comunque interpretata correttamente. Lo stero per il livello basso.

$$XHH = V_{HMIN} - V_{LMIN} > 0: \text{la porta funziona correttamente}$$

$$NLL = V_{LMAX} - V_{HMAX} > 0$$

bisogna avere più di possibili e di valore circa = (caratteristica)

E' molto importante avere la zona pendente con $|dV_O/dV_I| \gg 1$ per avere la rigenerazione del segnale

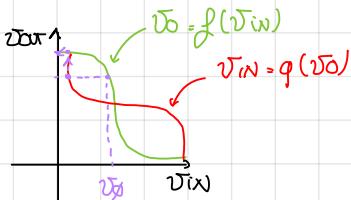


Ora tutti e 3 gli inverter hanno la stessa caratteristica



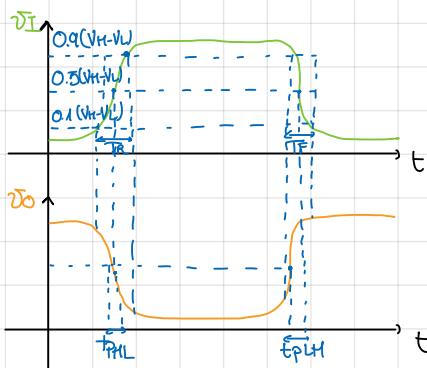
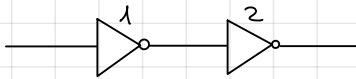
Si ottiene un Δ quasi pieno. Quando $|dV_O/dV_I| \gg 1$ ad una piccola variazione di V_I si ottiene una grossa variazione di V_O

↓ Altre costruzioni



C'è un poco che porta direttamente da V_O a V_{OUT} . Se non fosse stato $|dV_O/dV_I| \gg 1$ questo non sarebbe successo

Un altro parametro importante è dato dai **tempi di propagazione**



T_R = Rise Time = tempo impiegato dall'ingresso per andare dal 10% al 90% di V_H-V_L

T_F = Fall Time = vice-versa di TR

t_{PHL} = ritardo di propagazione: tempo che il transistore passa da quando l'ingresso arriva al 50% e l'uscita arriva al 50%

t_P = ritardo di propagazione medio = $\frac{t_{PHL} + t_{PFL}}{2}$

Potenza dissipata: 1. **Statica**: $P_D = V_{CC} I_H + V_{CC} I_L$

ipotizzando 50% H, 50% L: dissipata quando la porta non commuta \rightarrow potenza ≈ 0

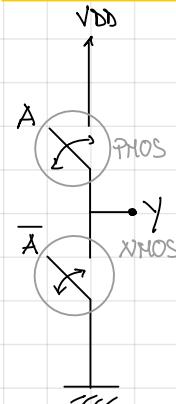
2. **Dinamica**: Potenza dissipata per generare da livello alto a basso e vice-versa \rightarrow potenza piccola

Fan-out: Numero massimo porte in uscita (se 4, ma può esser collegato a 4 AND in uscita)

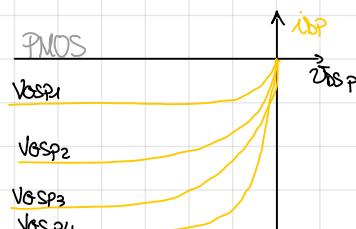
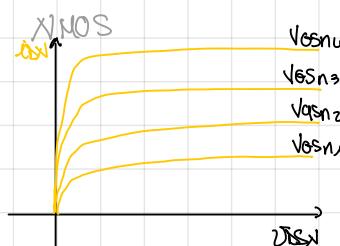
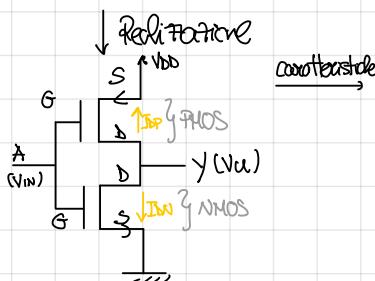
Fan-in: Numero massimo porte in ingresso

Prodotto potenza-ritardo: DP = $P_D \cdot t_P$ → Energia impiegata in ciascuna operazione logica
Ritardi piccoli e potenze elevate, comune nella famiglia logica

Invertor CMOS



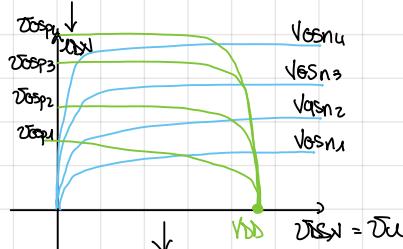
→ gli interruttori non sono mai contemporaneamente attivi per potere realizzare un invertor. In questo modo l'invertor non dissipava nulla staticamente. Il problema è avere due interruttori che si comportano in modo opposto con la stessa caratteristica



Osservazioni: 1. I MOSFET sono in SERIE: $i_{DSN} = -i_{DSP}$
↓ Equazione alla maglia di uscita

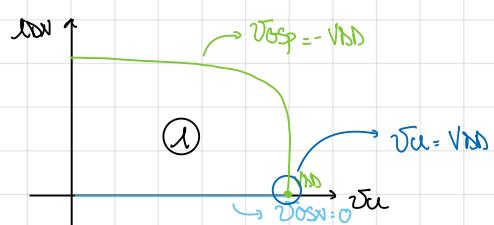
$$V_{DS} = -V_{DSP} + V_{DSN} \rightarrow V_{DSN} = V_{DS} + V_{DSP}$$

2. $V_{DS} = V_{IN}$ → Fidando le caratteristiche del PMOS e le spostate a destra

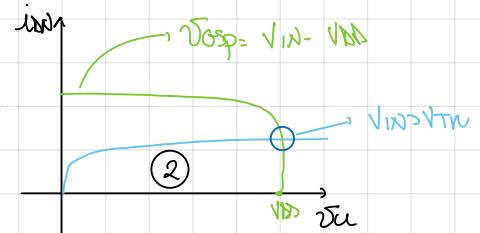


1. $V_{IN} = 0 \rightarrow V_{DSN} = V_{IN} = 0$: NMOS interattivo
↓ $V_{DSP} = V_{IN} - V_{DS} = -V_{DS}$; PMOS ON
Vale in genere per $V_{IN} < V_{TH}$

- Caratteristiche dell'NMOS \Rightarrow Soluzione = intersezione
- Caratteristiche del PMOS \Rightarrow intersezione



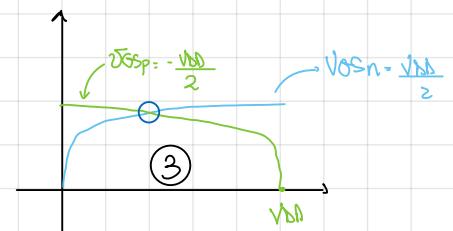
2. $V_{IN} > V_{TN}$ → $V_{GSN} = V_{IN} - V_{TN}$: NMOS saturazione
 $\bar{V}_{GSP} = V_{IN} - V_{DS}$: PMOS triodo



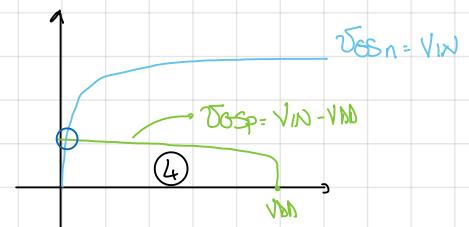
3. $V_{IN} = \frac{V_{DD}}{2}$ → $\bar{V}_{GSN} = \frac{V_{DD}}{2}$

$$\bar{V}_{GSP} = \frac{V_{DD}}{2} - V_{DS} = \frac{-V_{DS}}{2}$$

Entrambe MOS saturati



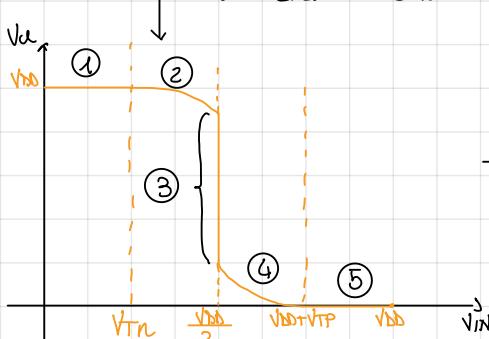
4. $V_{IN} > \frac{V_{DD}}{2}$: NMOS triodo, PMOS saturato



5. $V_{IN} > V_{DD} + V_{TP}$ → $V_{GSN} > V_{DD} + V_{TP}$

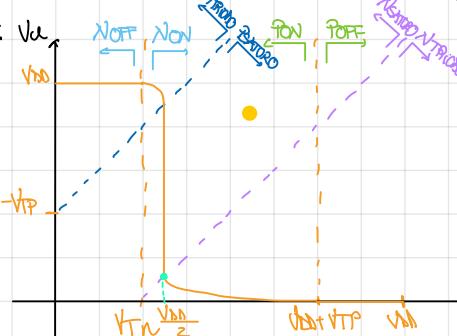
$$\bar{V}_{GSP} > V_{DS} + V_{TP} - V_{DD} : OFF$$

Caratteristica inverter



→ livello logico pieno: $V_{IN} < V_{TN}$ e $V_{IN} > V_{DD} + V_{TP}$

Vediamo adesso come ottenere le caratteristiche simmetriche. Iniziamo vedendo come è diviso il piano di lavoro: V_d



1. NMOS conduce se $V_{GSN} > V_{TN} \rightarrow V_{IN} > V_{TN}$
2. PMOS conduce se $V_{GSP} \leq V_{TP} \rightarrow V_{IN} - V_{DD} \leq V_{TP}$
e quindi $V_{IN} \leq V_{DD} + V_{TP}$
3. NMOS saturato se $\bar{V}_{GSN} > \bar{V}_{GSP} - V_{TN}$
→ $V_{IN} > V_{IN} - V_{TN}$ retta
4. PMOS saturato se $\bar{V}_{GSP} \leq \bar{V}_{GSN} - V_{TP}$
→ $V_{IN} - V_{DD} \leq V_{IN} - V_{DD} - V_{TP} \rightarrow V_{IN} \leq V_{IN} - V_{TP}$ retta

Per determinare la caratteristica si usano le equazioni della corrente nelle varie zone

Nella zona 1 si ha $i_{DN} = \mu_n Cox \left(\frac{W}{L} \right)_n (V_{GSN} - V_{TN})^2$
 $i_{DP} = -\mu_p Cox \left(\frac{W}{L} \right)_p (\bar{V}_{GSP} - V_{TP})^2$

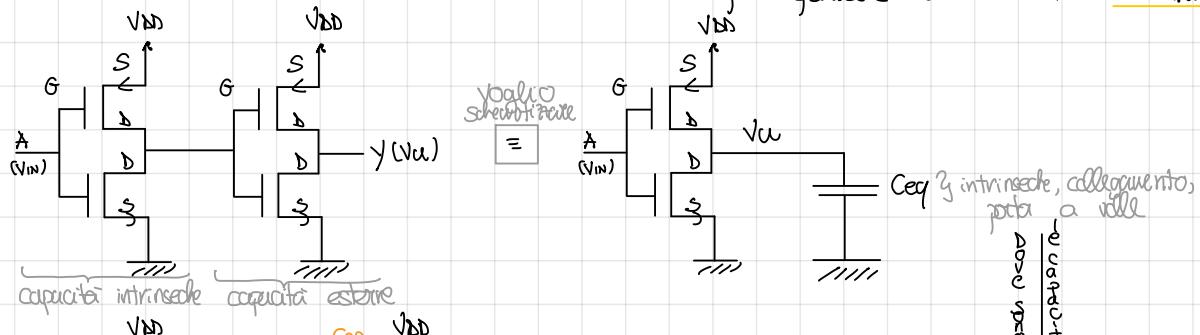
$$\mu_n Cox \left(\frac{W}{L} \right)_n (V_{IN} - V_{TN})^2 = \mu_p Cox \left(\frac{W}{L} \right)_p (V_{IN} - V_{DD} - V_{TP})^2$$

Il tratto è rettilineo se la modulazione di carica λ è trascurabile. Ci riduciamo a questo caso e vogliamo che il punto sia a V_{IN} . Sia a V_{IN} . So che $V_{IN} = V_{DD}/2$ e $V_{TN} = -V_{TP}$. Ottieniamo in questo caso $\mu_n \left(\frac{W}{L} \right)_n \left(\frac{V_{DD}}{2} - V_{TN} \right)^2 = \mu_p \left(\frac{W}{L} \right)_p \left(-V_{DD} - V_{TP} \right)^2 \rightarrow$ la condizione è verificata se $\mu_n \left(\frac{W}{L} \right)_n = \mu_p \left(\frac{W}{L} \right)_p$

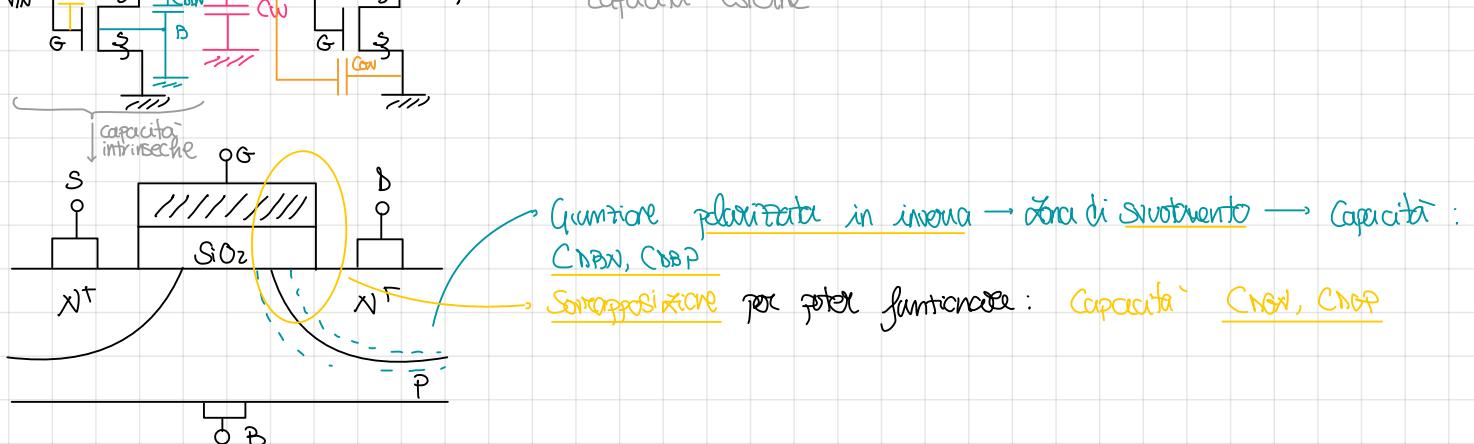
Le dimensioni dell'NMOS, dato che $\mu_n > \mu_p$, saranno quindi inferiori di quelle del PMOS per

avere la caratteristica simmetrica (il grafico non lo sono perché fa schifo) da porta non dissipare staticamente, mentre dobbiamo invece determinare la potenza dissipata dinamica. Si individuano due contributi:

1. potenza dissipata di cortocircuito: i MOSFET sono in conduzione nella transizione da alto a basso.
2. Il fatto di avere qualcosa collegato all'uscita si traduce in una capacità equivalente in uscita, il che determina ritardi e una dissipazione di potenza per portare l'uscita alta: "CARICA/SCARICA" C



$C_{eq} = \text{capacità parassita del filo}$, inversa con la lunghezza
 $C_{eq, Con} = \text{capacità gate porta uscita}$
capacità esterne



C_{eq} = capacità collegata tra drain e ground

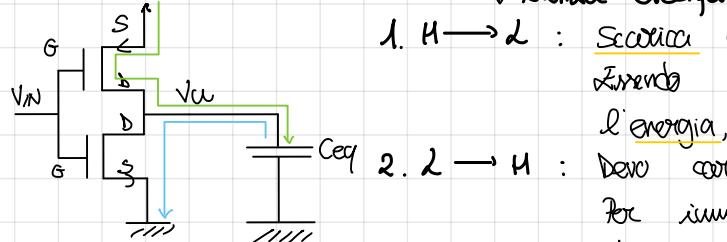
$$V_{IN} + \Delta V \quad C_{eqN} \quad V_{U} - \Delta V \quad \Delta Q = (C_{eqN} \cdot 2) \cdot \Delta V \quad \text{eguale}$$

Dato che l'ingresso e l'uscita spende di ΔV , la ΔQ è doppia

$$\frac{1}{2} C_{eqN} V_{DD}^2 \rightarrow \text{Capacità Miller}$$

$$C_{eq} = C_{eqN} + C_{eqP} + C_{BPN} + C_{BPP} + 2C_{GPN} + 2C_{GPP}$$

per le variazioni ($V_{DD}=0$) sono in



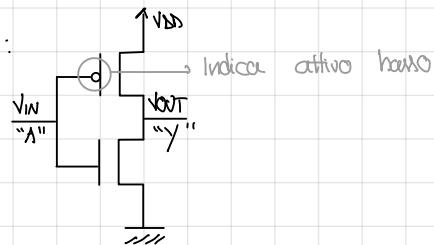
1. $H \rightarrow L$: Scorreri di C_{eq} da V_{DD} a 0 \rightarrow XNOS lo convette a 0
 Evidendo de siano parati da V_{DD} a 0 ho dissipato tutta l'energia, data da $\Delta E_{diss} = \frac{1}{2} C_{eq} V_{DD}^2$: calore XNOS
 Devo convolare C_{eq} da 0 a V_{DD} \rightarrow PNOS convira ceg
 Per riuscire finalmente a $\frac{1}{2} C_{eq} V_{DD}^2$ nel condensatore il PNOS deve dissipare una quantità uguale. Per trovare questa quantità faccio la differenza tra l'energia scogata della batteria e quella immagazzinata nel condensatore

↓ condensatore in cortocircuito con V_{DD}

$$\Delta E_B = \int_0^T V(T) i(T) dT = V_{DD} \int_0^T i(T) dT = V_{DD} \cdot Q = V_{DD} \cdot C_{eq} \cdot V_{DD} = \frac{1}{2} C_{eq} V_{DD}^2 \rightarrow \Delta E_{diss} = C_{eq} V_{DD}^2 - \frac{1}{2} C_{eq} V_{DD}^2$$

l'energia $L \rightarrow H, H \rightarrow L$ è data da $\Delta E_{H,L} = C_{eq} V_{DD}^2$ se lo faccio a pagina 2 $P_d = f C_{eq} V_{DD}^2$. Per poter dissipare la stessa potenza con f maggiori posso diminuire C_{eq} o ancor meglio diminuire V_{DD}

Schematizzazione utilizzata:

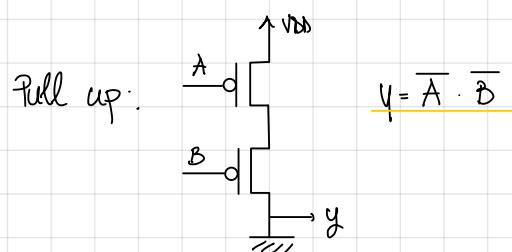
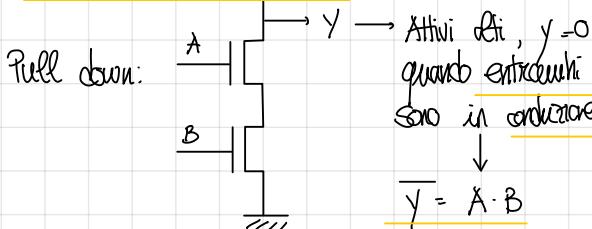


Porte logiche CMOS

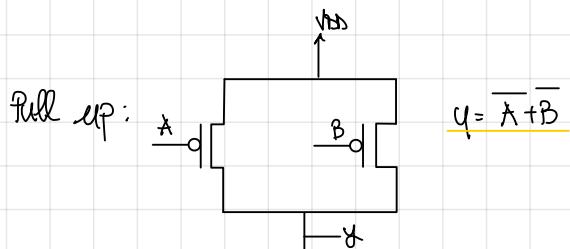
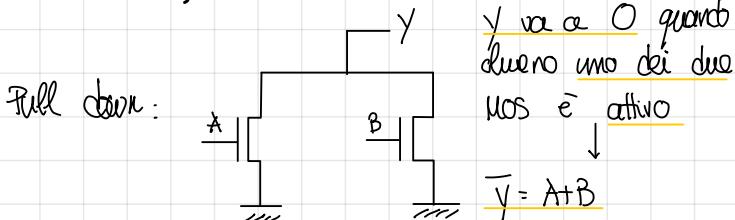


Generalizzazione CMOS: pull-up porta unità ad 1 per combinazione opportuna di a, b, c. Vice-versa per pull-down. Esempio: se le stesse variabili vanno in ingresso a pull-up e pull-down i MOS non sono mai in condutore insieme

1. MOS in serie = "AND"



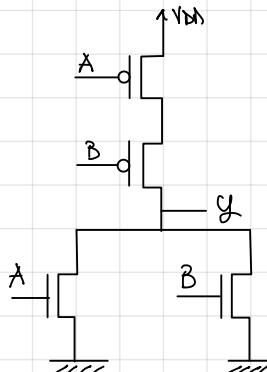
2. MOS in parallelo = "OR"



Porta XOR

$$y = \overline{A+B} = \overline{A} \cdot \overline{B} \text{ : realizzazione pull-up}$$

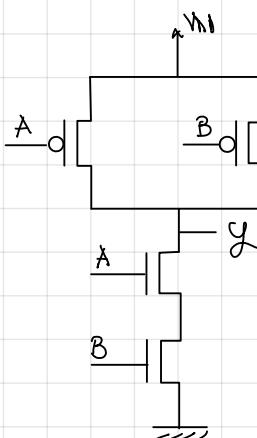
$$\overline{y} = A+B \text{ : realizzazione pull-down}$$



Porta NAND

$$y = \overline{A \cdot B} = \overline{A} + \overline{B}$$

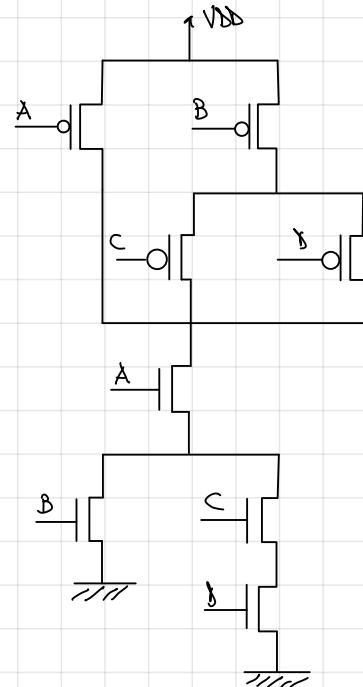
$$\overline{y} = A \cdot B$$



Realizzazione di una porta generica

$$Y = \overline{A} \cdot (B + C\bar{D}) = \overline{A} + (\overline{B} \cdot \overline{C}\bar{D}) = \overline{A} + (\overline{B} \cdot (C + \bar{D}))$$

$$\frac{Y}{\bar{Y}} = A \cdot (B + C\bar{D})$$



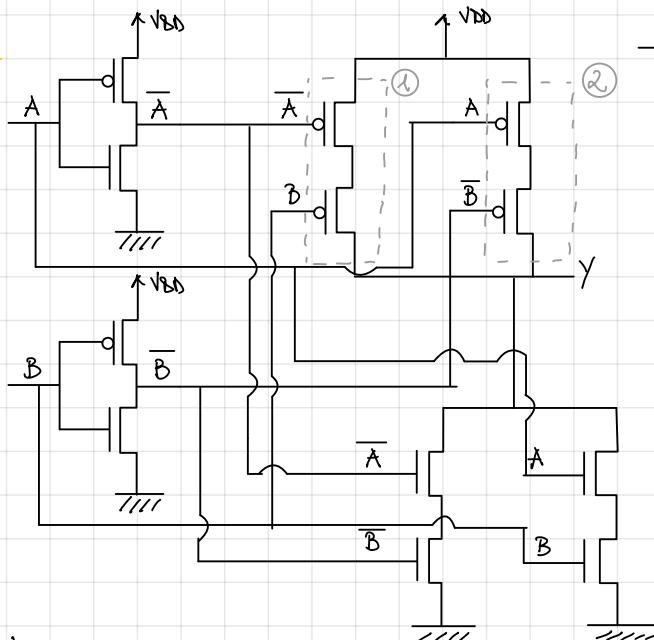
Potrei quindi fare: full-up network se ho $y = f(\bar{a}, \bar{b}, \bar{c})$
+ full-down network se ho $\frac{y}{\bar{y}} = f(a, b, c)$

Princípio di duality: elementi in serie di full-up diventano in parallello in full-down e vice-versa

⚠ È una condizione sufficiente ma non necessaria: possiamo costruire la porta AND con la duality ma non è l'unico modo

Porta XOR

$$y = \overline{AB} + \overline{A}\overline{B}$$



$$\begin{aligned} \bar{y} &= \overline{\overline{A}\overline{B} + \overline{A}\overline{B}} = \\ &= \overline{AB} \cdot \overline{\overline{A}\overline{B}} = \\ &= (\overline{A} + B) \cdot (A + \overline{B}) = \\ &= \overline{A}\overline{A} + BA + \overline{A}\overline{B} + \overline{B}\overline{B} = \\ &= \overline{AB} + AB \end{aligned}$$

- Quindi, generalizzando: a. $y = f(\bar{a}, \bar{b}, \bar{c})$: sintesi diretta fun
b. $y = f(\bar{a}, b, c)$: sum + inverter "b,c" + duality
c. $y = f(a, b, c)$: sintesi diretta pdn
d. $\frac{y}{\bar{y}} = f(a, \bar{b}, \bar{c})$: pdn + inverter "b,c"

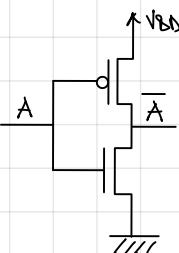
⚠ Se aggiungiamo un ingresso è necessario aggiungere 2 MOS (PMOS ed NMOS). Quindi anche essere necessario avere degli invertitori

#MOS = $2 \times (\text{Numero variabili nell'espressione della } y) + 2 \times (\text{eventuali invertitori})$: cui serve un inverter per ogni variabile di y non negata, vice-versa per \bar{y} .

Dicussione su dimensionamento

Esistono vari criteri di costo che possono addirittura → grado di libertà = dimensionamento MOSFET (\rightarrow dim. minime)

Si fa in modo che la porta sia in grado di rispettare, nel caso peggiore, i tempi di commutazione dell'inverter di base.



$$i_{DS} \propto \left(\frac{W}{L}\right)_P$$

$$i_{DS} \propto \left(\frac{W}{L}\right)_N$$

A parità degli altri parametri, i MOSFET conducono di più se aumentano il rapporto W/L

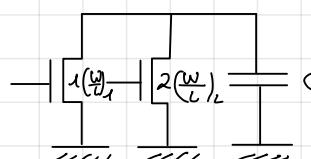
Indichiamo inoltre che $\frac{W_N}{W_P} = \frac{\left(\frac{W}{L}\right)_P}{\left(\frac{W}{L}\right)_N} = 2.5$ per avere caratteristiche simmetriche

Si definisce $\left(\frac{W}{L}\right)_N = n$ e $\left(\frac{W}{L}\right)_P = p$. Una scelta possibile, proposta nel compito,

è di prendere $n=2$ e quindi $p=5$. Una volta dimensionato l'inverter ho finito le correnti che può erogare o assorbire e collegato ad una capacità e quindi i tempi di commutazione. Essendo che si sono stabiliti anche i rapporti W/L indichiamo stabilito anche l'area (costo in termini di area occupata) data da $A = W_N L_N + W_P L_P = p L_P^2 + n L_N^2 = (p+n)L^2$
 $L = L_P = L_N$ fattore di area

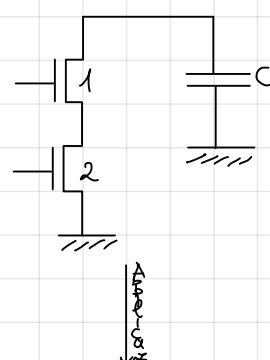
Una volta identificato l'inverter di base faccio in modo che la porta logica più complicata abbia gli stessi tempi di commutazione di tali inverters Δ nel caso peggiore

Elementi in parallelo



→ **worst case**: solo 1 MOS conduce (tutta la corrente su 1). Poniamo quindi $\left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2 = n$

Elementi in serie



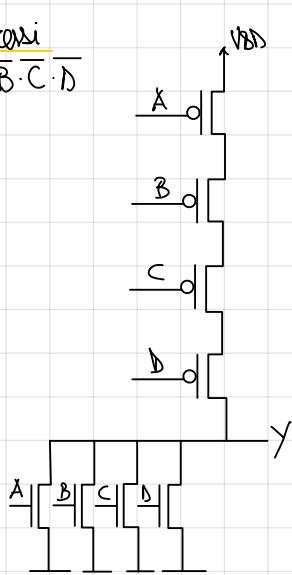
Si considerano i MOS in conduzione come delle resistenze. Sappiamo che $R_{MOS} \propto \frac{1}{(W/L)}$. Essendo in serie, $R_{TOT} = R_1 + R_2 = K' \left[\frac{1}{w_1/l_1} + \frac{1}{w_2/l_2} \right]$ c.t.e proporzionalità

Quindi, $R_{TOT} \cdot K' \frac{1}{(W/L)_{tot}} = K' \left[\frac{1}{(W/L)_1} + \frac{1}{(W/L)_2} \right]$. Indichiamo con $x = \left(\frac{W}{L}\right)_1 \cdot \left(\frac{W}{L}\right)_2$

Allora che $\frac{1}{x} + \frac{1}{x} = \frac{1}{n} \rightarrow \frac{2}{x} = \frac{1}{n} \rightarrow x = 2n$
 inverter (fatto)

Porta XOR a 4 ingressi

$$\begin{aligned} y &= \overline{A+B+C+D} - \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D} \\ \overline{y} &= A+B+C+D \end{aligned}$$



$$R_{DN} = \left(\frac{W}{L}\right)_{1,2,3,4} = x \rightarrow \frac{1}{x} + \frac{1}{x} + \frac{1}{x} + \frac{1}{x} = \frac{1}{p} \rightarrow x = 4p = 20$$

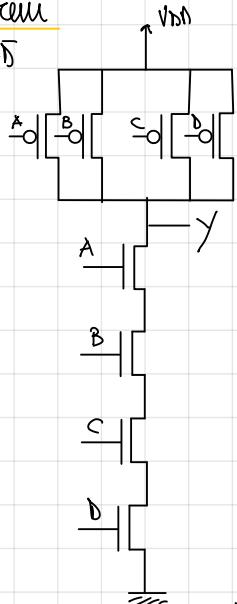
$$P_{DN} = \left(\frac{W}{L}\right)_{5,6,7,8} = y \rightarrow \frac{1}{y} = \frac{1}{n} \rightarrow y = n = 2$$

$$AT = (4 \cdot 4p + 4 \cdot n) \cdot L^2 = (16p + 4n) \cdot L^2 = (80 + 8) L^2 = 88 L^2$$

Porta AND a 4 ingressi

$$Y = \overline{A} \cdot \overline{B} \cdot C \cdot D = \overline{A} + \overline{B} + \overline{C} + \overline{D}$$

$$\overline{Y} = A \cdot B \cdot C \cdot D$$



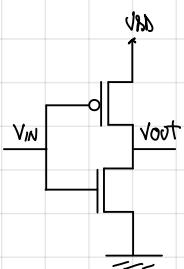
$$PDN: \left(\frac{w}{L}\right)_{1,2,3,4} = 2 \cdot 5$$

$$PDN: \left(\frac{w}{L}\right)_{5,6,7,8} = X \rightarrow \frac{1}{X} + \frac{1}{X} + \frac{1}{X} + \frac{1}{X} = \frac{1}{n} \rightarrow X = 4n$$

$$AT = (4p + 4 \cdot 4n)L^2 = (4p + 16n)L^2 = (20+32)L^2 = 52L^2$$

\exists' meglio scegliere le porte AND perché hanno cosa molto simile. È più piccole perché metto in serie gli NMOS che hanno un più grande

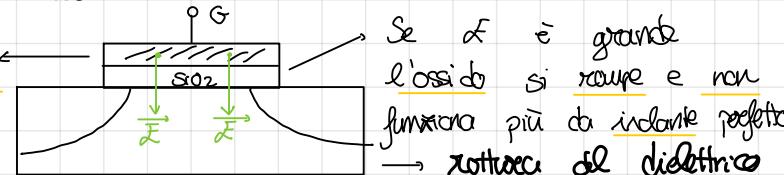
⚠ La logica complementare produce porte spesso molto grandi (2MOS + ingresso). Questo influenza sui tempi di commutazione. Per ogni ingresso si aggiunge una capacità, aumentando di conseguenza i tempi di commutazione → Massimo 4 ingressi, poi si aggiungono livelli di logica. Quarto voleva per fin-in che per fin-out. Le porte sono indirettamente sensibili alle scariche elettrostatiche: protezione delle scariche elettrostatiche



Il gate ha 2 proprietà: 1. $R_G \rightarrow \infty$
2. $C_G \approx pF$

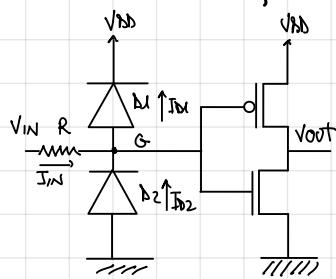
$Q_G = C_G V_G \rightarrow V_O = \frac{Q_G}{C_G}$: è sufficiente una carica piccola per avere tensioni elevate e di conseguenza campo elettrico elevato

La carica rimane sul gate a causa della resistenza elevata



Se L è grande l'osso si rompe e non funziona più da isolante perfetto → rottura del dielettrico

Circuito di protezione



Se $0 \leq V_G \leq V_{DD}$, D_1 OFF e D_2 OFF

Se D_1 ON, $V_G = V_{DD} + V_F$ ⚡ Diode funziona da limitatore

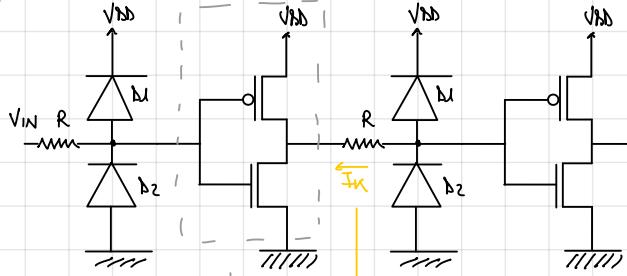
Se D_2 ON, $V_G = -V_F$

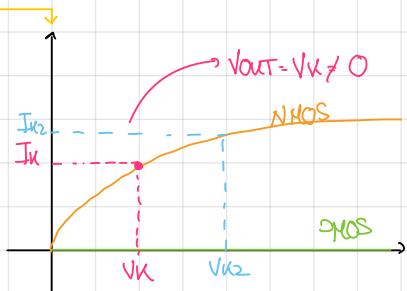
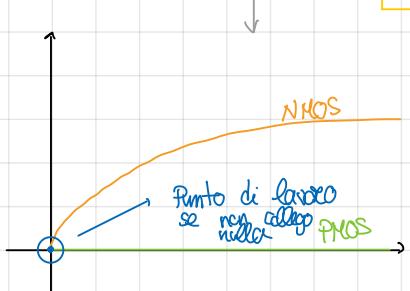
R serve per limitare la corrente che attraversa i diodi

⚠ Inconveniente: $V_F = \sqrt{2D} \rightarrow V_G = V_{DD} \rightarrow V_{AK1} = 0 : OFF$ ⚡ Scorre la corrente inversa di saturazione $V_{AK2} = -\sqrt{2D} : OFF$



Avevamo che $I_M = -I_{S1} = 0$ e $I_{D2} = -I_{S2} \approx 1mA$ e quindi $|I_{S1}| \neq |I_{S2}|$: la corrente anomala della porta non è = 0 → $I_{IN} \neq 0$. Notiamo 2 porte in cascata

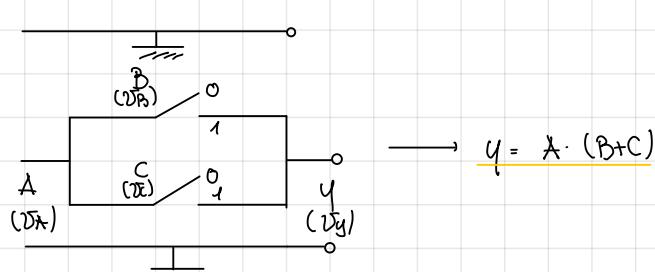
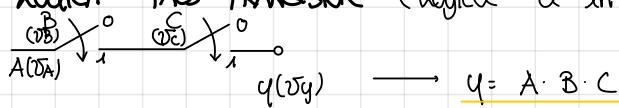




e se metto altri invertori
in cascata V_K aumenta. Quanto
più sono limiti sul fan-out

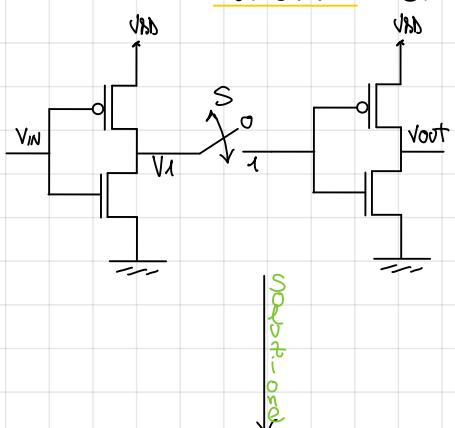
il circuito di protezione non viene
usato per le porte interne ma
solo per quelle esterne

• LOGICA PASS-TRANSISTOR (logica a interruttori)



} interruttori sul percorso del segnale

⚠ Requisito: Si possono mettere interruttori lungo il percorso solo se ci sono percorsi alternativi a ground e V_{DD}



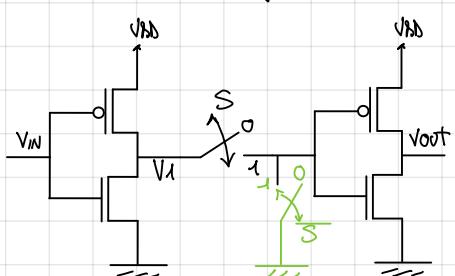
→ Se $S=1$ va tutto bene ($V_{OUT1} = V_{IN2}$) mentre invece se $S=0$ ho una impedenza

$S=1$

$V_{IN} = V_{DD} \rightarrow I_L = 0 \rightarrow V_{OUT} \text{ alta}$

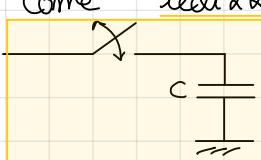
$V_{IN} = 0 \rightarrow V_L = V_{DD} \rightarrow V_{OUT} \text{ bassa}$

$S=0$: la tensione su G_2 si scarica e di conseguenza l'uscita diventa alta: uscita impossibile a causa di terminali flottanti



→ da porta in questo modo funziona ma solo se utilizziamo interruttori ideali

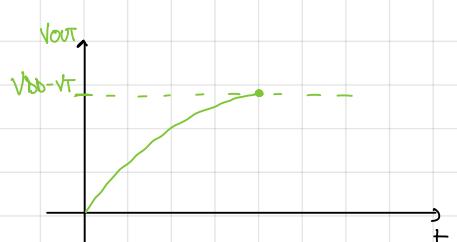
Come realizziamo gli interruttori?
Provviamo con NMOS



Risultato desiderato

$t=0 : V_{IN} = V_{DD}, V_{OUT} = 0$

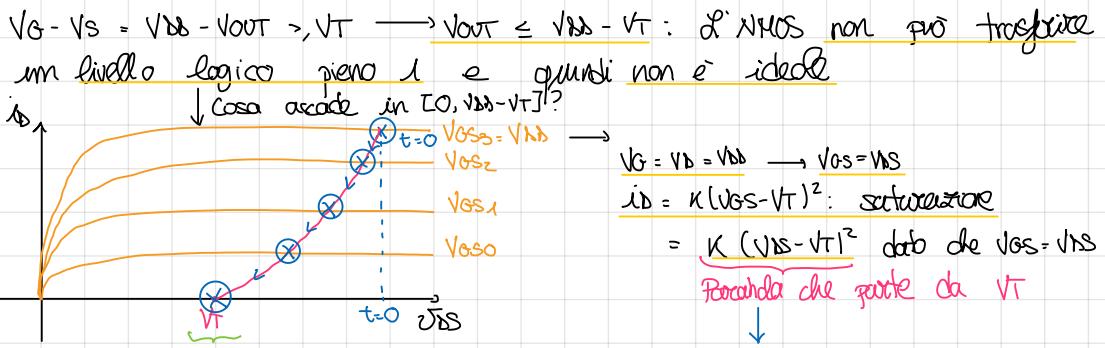
$V_{GS} = V_{DS} \text{ per condensazione}$



$V_{GS} = V_{DS} > V_T : \text{MOS ON}$

$V_{DS} \geq (V_{GS} - V_T) \rightarrow V_{DS} = V_{DD} \geq V_{DD} - V_T : \text{zona di saturazione}$

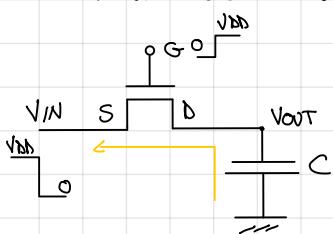
$t>0 : \text{Il condensatore si carica: } V_S \text{ aumenta} (= V_{OUT}) \text{ Per la saturazione dobbiamo avere } V_{DS} > V_{GS} - V_T, \text{ ovvero } V_{GS} - V_S > V_{GS} - V_S - V_T \text{ da cui } V_{GS} - V_S > -V_T \text{ e quindi nel nostro caso } V_{DD} - V_{DS} = 0 > -V_T \text{ Sempre sotto se conduce Per quanto riguarda } V_{GS} \text{ invece si ha } V_{GS} = V_G - V_S - V_{DD} - V_S \text{ e quindi se } V_S \text{ aumenta troppo si deve condere: } V_{GS} > V_T \text{ per avere MOS ON.}$



I punti di lavoro si muovono lungo la gerarchia

$V_{DS} = V_T \rightarrow V_{DD} - V_{OUT} = V_T \rightarrow V_{OUT} = V_{DD} - V_T$

Andiamo adesso il livello logico basso



$$t=0: V_{IN} = 0, V_{OUT} = V_{DD}, V_G = V_{DD}$$

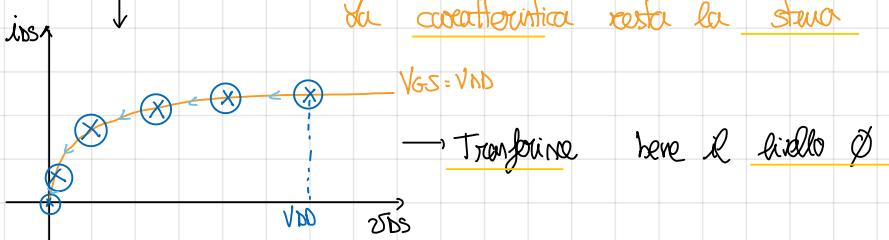
$V_{GS} = V_G - V_S = V_{DD} - 0 = V_{DD} > V_T$: MOS ON → Rimane sempre in condizione

$V_{DS} = V_D - V_S = V_{DD} - 0 = V_{DD} > V_{GS} - V_T = V_{DD} - V_T \rightarrow$ MOS SATURATO

V_D diminuisce

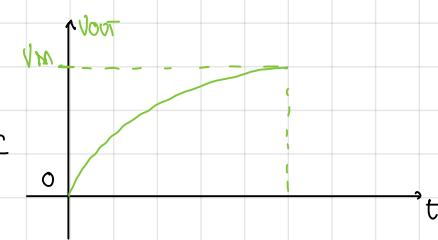
$$t>0: V_D \text{ diminuisce mentre } V_{GS} = V_{DD}$$

Sia la caratteristica resta la stessa



Andiamo il PMOS

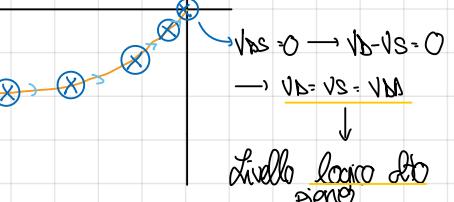
Carica condensatore:



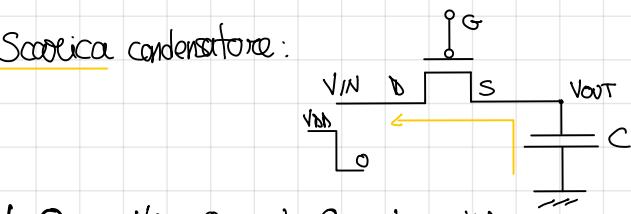
$$t=0: V_S = V_{DD} \quad V_{OUT} = V_D = 0$$

$V_S = 0$ per condizione PMOS

$$V_{GS} = 0 - V_{DD} = -V_{DD} < V_T$$



Scopriamo condensatore:



$$t=0: V_G = 0 \quad V_D = 0, V_S = V_{DD}$$

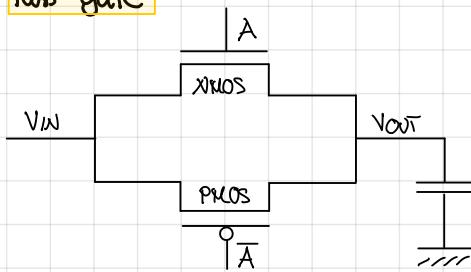
$$V_{GS} = V_G - V_S = -V_{DD} < V_T \rightarrow$$
 MOS ON

$$V_{DS} = 0 - V_{DD} = -V_{DD} < (V_{GS} - V_T) \rightarrow$$
 MOS SATURATO SEMPRE

$$V_{DS} = V_{DD}$$

Riassumendo: NMOS mi dà "1" non pieno ($V_{DD} - V_t$)
 "0" pieno (ϕ)
 PMOS mi dà "1" pieno (V_{DD})
 "0" non pieno ($-V_t$)

Pass-gate

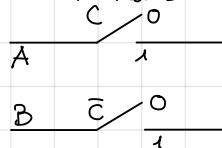


→ NMOS trasferisce "0" pieno mentre PMOS trasferisce "1" pieno. "Nel mezzo" conducono entrambi quindi nella fase di scarica ad esempio inizialmente entrambi scaricano C, il PMOS si spegne quando $V_C = -V_t$ e l'NMOS completa la scarica. Vice-versa invece per la fase di carica. → Intercellule ideale

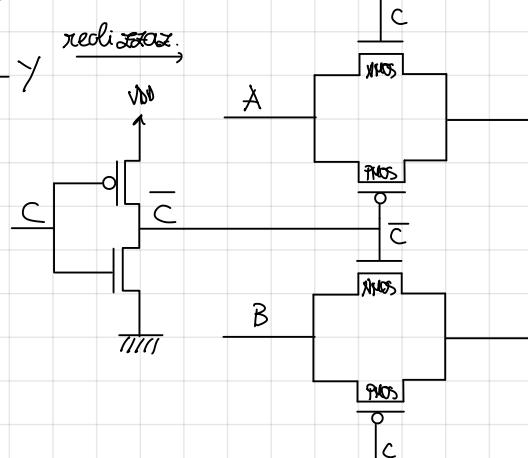
ESEMPI: 1. $y = AC + BC\bar{C}$

a. CMOS complementare → #MOS: $4 \cdot 2 + 3 \cdot 2 = 8 + 6 = 14$

b. Pass-transistor logic → Multiplexer 2 a 1



realizzaz.

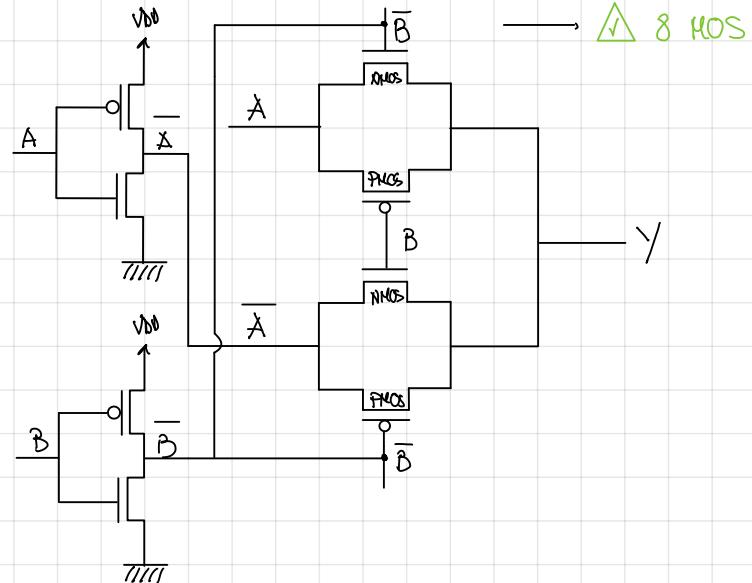
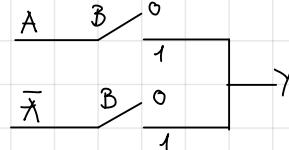


→ $\Delta 6$ MOS

2. Porta XOR: $y = A\bar{B} + \bar{A}B$

a. CMOS complementare: #MOS: $(4 \cdot 2) + (2 \cdot 2) = 12$

b. Pass-transistor logic



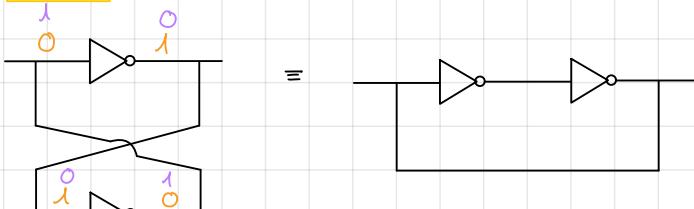
→ $\Delta 8$ MOS

Ahhiamo fatto una progettazione full custom: il progettista dimensiona a piacere tutti i MOSFET

CIRCUITI SEQUENZIALI

Sono circuiti con memoria: può essere statica o dinamica. La memoria statica è ottenuta con circuiti bistabili mentre nelle memorie dinamiche l'informazione è contenuta in condensatori da venire rinfrescati per evitare perdite. Queste ultime si usano per avere maggiore capacità.

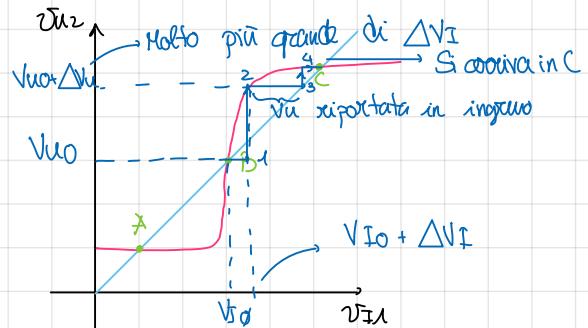
latch → Circuito multivibratore bistabile



In assenza di sollecitazioni esterne gli stati ancorate e vida sono stabili. Supponiamo di interrompere il collegamento di retroazione



$V_{I1} = V_{U2}$: per riportare l'uscita in ingresso



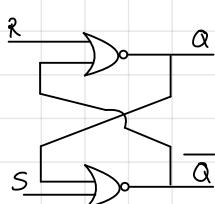
Le soluzioni sono date dai punti A, B, C.

A, C individuano stati stabili mentre B

individua uno stato meta stabile → B si trova a $\frac{V_{UO}}{2}$ se gli invertori sono simmetrici. E' uno stato per cui basta una piccola variazione per andare negli stati A e C. Quanto è tanto più evidente quanto più la caratteristica è rapida. Quanto non vede per i punti A e C

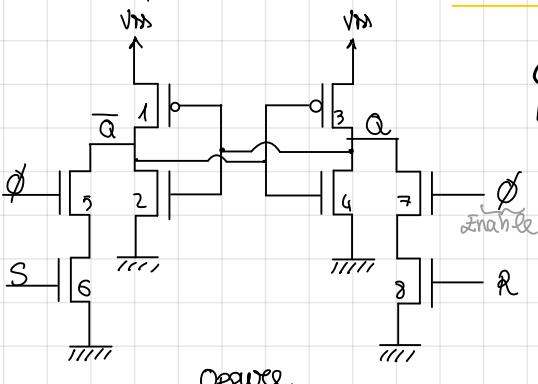
Per funzionare da dispositivo di memorizzazione deve funzionare in A o in C. Per farlo commutare e lui trovo in A basta che io aumenti $V_{I1} > V_B$ ($\frac{V_{UO}}{2}$ se gli invertori sono simmetrici)

Flip-Flop SR

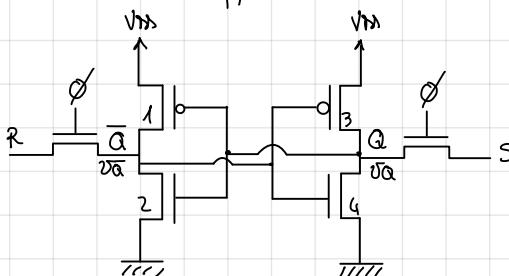


R	S	Qout
0	0	Q _{in}
1	0	0
0	1	1
1	1	NOT-USED → $Q = \bar{Q}$ e lo stato diventa <u>cleatorio</u> : dipende dal <u>ritardo</u> diverso dei segnali

Realizzazione con latch e MOS esterni:



Oppure



a. $Q = 0 \rightarrow Q_5, Q_7$ interdetti e quindi il latch è isolato

b. $Q = 1 \rightarrow Q_5, Q_7$ ON

b. i $S=0, R=0 \rightarrow Q_6$ OFF, Q_8 OFF: Memorizzazione
 b. ii $S=1, R=0 \rightarrow Q_6$ ON, Q_8 OFF: cerca di portare Q_5 e $Q_6=0$ e se sono diventati correttamente $\bar{Q} \rightarrow 0$ e se va sotto $V_{UO}/2$ il latch cambia di stato e $Q=1$.

b. iii $S=0, R=1 \rightarrow Q_6$ OFF, Q_8 ON: $\bar{Q} < \frac{V_{DD}}{2} \rightarrow Q=0$ e $\bar{Q}=1$

b. iv $S=1, R=1 \rightarrow$ Non utilizzata: cerca di forzare $Q, \bar{Q} = 1$

a. $R=1, S=0 \rightarrow \bar{Q} > \frac{V_{DD}}{2} \rightarrow \bar{Q}=1, Q=0$

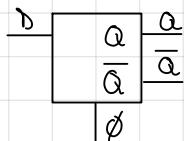
b. $R=0, S=1 \rightarrow \bar{Q} > \frac{V_{DD}}{2} \rightarrow Q=1, \bar{Q}=0$

c. $R=1, S=1 \rightarrow$ Not used

d. $R=0, S=0 \rightarrow$ Not used: forzo Q e $\bar{Q}=0$

Riporta memorizzazione solo se $\phi = 0$

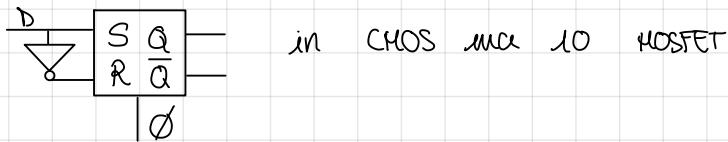
Flip-Flop D



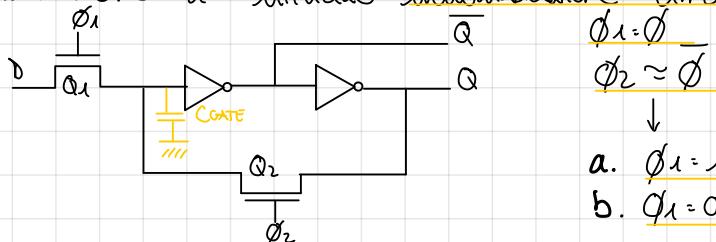
$\phi = 0$: memorizzazione

$\phi = 1$: $Q = D$, trasparenza

Realizzazione 1. FF SR con invertere in ingresso



Realizzazione 2. Utilizzo memorizzazione dinamica



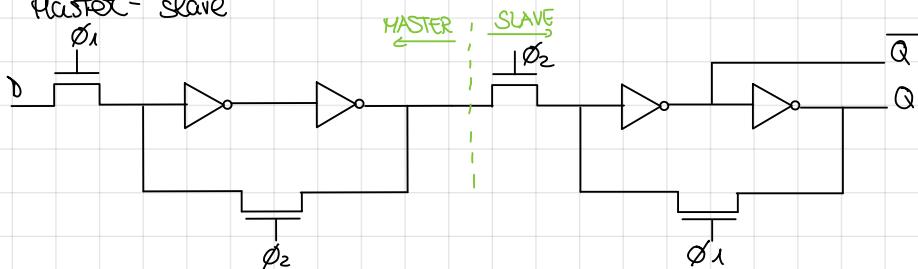
- a. $\phi_1 = 1; \phi_2 = 0$: Q_1 ON, Q_2 OFF e quindi $Q = 1$
b. $\phi_1 = 0; \phi_2 = 1$: Q_1 OFF, Q_2 ON e quindi memorizzato

⚠ Requisito: segnali ϕ_1 e ϕ_2 non devono mai avere contemporaneamente = 1

→ Se Q_1 e Q_2 fanno accesi contemporaneamente ha un latch a cui cerco di forzare uno stato esternamente con Q_1 e a seconda del dimensionamento lo stato diventa critico: $\Delta t > 0$
Ma quanto può avere lungo Δt ? Supponiamo di avere in trasparenza e $D=1$. Nella spiegazione Q_1 era non accendiamo Q_2 e l'informazione $D=1$ può avere mantenuta solo da Corte. → Si deve cercare di riattivare Q_2 per farla contenere dell'anello di reazione: $\Delta t \approx 1/10 T_S$

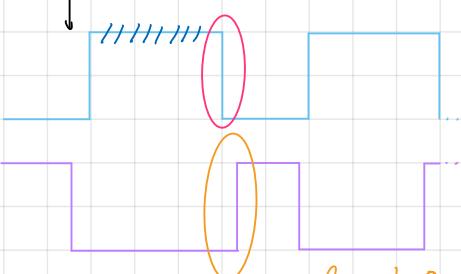
⚠ Problema: Quando ϕ_1 è attivo è in piena trasparenza: troppo in uscita tutte le variazioni di D

3. Master-slave



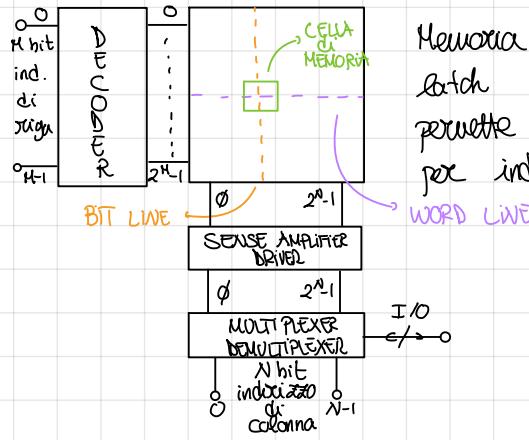
a. $\phi_1 = 1, \phi_2 = 0$: Master in trasparenza, slave in memorizzazione

b. $\phi_1 = 0, \phi_2 = 1$: Master in memorizzazione, slave in trasparenza: nuovo dato in uscita

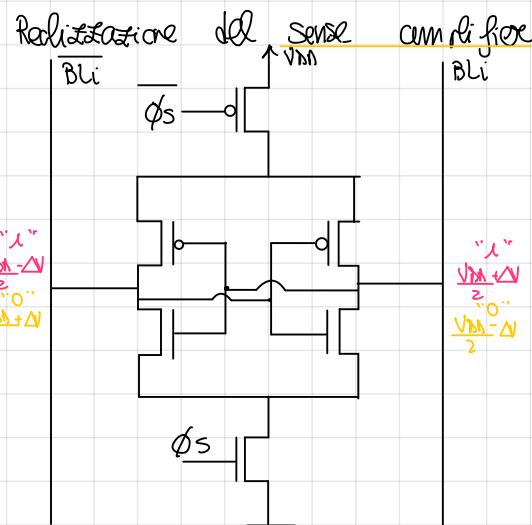
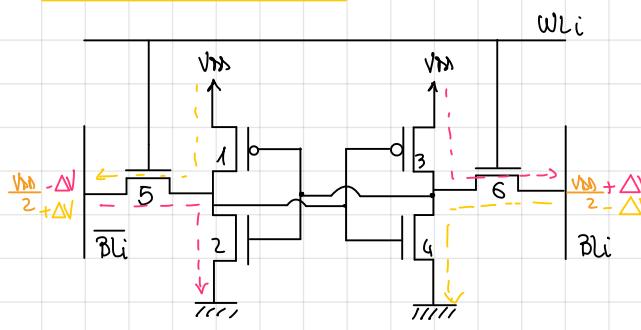


nuovo valore di Q: dato presente al fronte di discesa di ϕ_1 . Tutto il resto viene ignorato

Architettura delle memorie

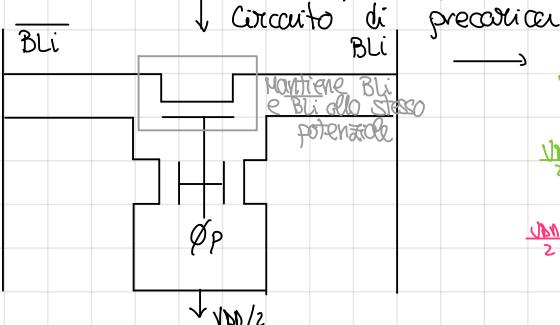


RAM statica "6T"



$\emptyset_S = 0$: circuito non alimentato

$\emptyset_S = 1$: circuito alimentato → se le B_{Li} sono shifinate intorno a V_{DD}/2 ed in particolare di 2ΔV e grazie alla instabilità del latch il lato con +ΔV va ad 1 mentre il lato con -ΔV va a 0. Il sense amplifier è alimentato con selezione per limitare il consumo di potenza e perché possa influenzare il latch interno durante la pre-cocca



a. SCRITTURA

"1": B_{Li} = 1 ($V_{BLi} = V_{DD}$) ; B_{Li} = 0 ($V_{BLi} = 0$) : generatori esterni forzano stato latch

"0": B_{Li} = 0 ($V_{BLi} = 0$) ; B_{Li} = 1 ($V_{BLi} = 1$)

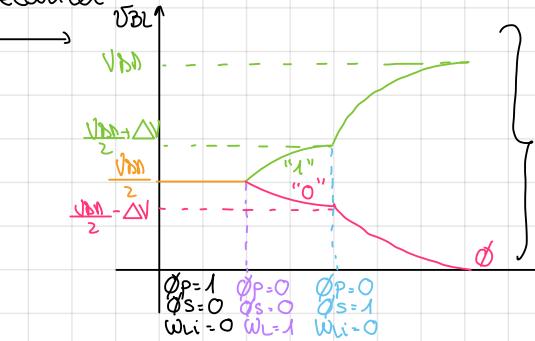
b. LETTORE

→ Generatore collegato prima di operazioni successive

- Precoica B_{Li} e B_{Li} a V_{DD}/2: $V_{BL} = V_{DL} = V_{DD}/2$
- Attivo W_{Li}: W_{Li} = 1 → Q₅ e Q₆ ON. Se nella cella c'è 1 il Q₃ è attivo e si attiva il percorso e la tensione V_{DD}/2 si sposta a V_{DD}/2 + ΔV. Vice-versa per 0. Si può fare il ragravamento inverso per il caso in cui nella cella c'è 0

B_{Li} e B_{Li} si shifano in modo comune intre

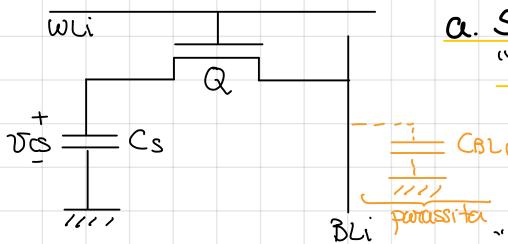
- Attivo il sense amplificatore che "legge" $\pm \Delta V$ e determina il valore logico memorizzato. Prima del sense amplificatore, W_{Li} viene disattivata perché sono in affari scatole distruttive. Il ΔV è fornito dal sense amplificatore ed è tanto più piccolo quanto questo è migliorato



Sulla bit line trovo V_{DD} o 0
e decondo del contenuto della cella

$\emptyset_P = 1$ $\emptyset_S = 0$ $\emptyset_D = 0$
 $\emptyset_S = 1$ $\emptyset_S = 0$ $\emptyset_D = 1$
 $W_L = 0$ $W_L = 1$ $W_L = 0$

RAM dinamica "1T"



a. SCRITTURA

"1": 1. $V_{BLi} = V_{DD}$

2. $WLi = 1$

3. $V_{CS} = V_{DD} - V_T$

Utilizzato di un NMOS perché è più veloce ma Δ non ho una tensione $-V_{DD}$

"0": 1. $V_{BLi} = 0$

2. $WLi = 1$

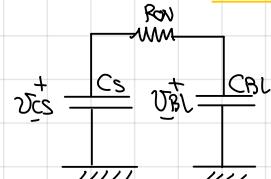
3. $V_{CS} = 0$

Δ Necesario refresh: le correnti di perdita del MOS scaricano il condensatore → refresh ogni 5-10 μs

b. LETTURA

1. Preacceso BL a $\frac{V_{DD}}{2}$: $V_{BLi} = V_{DD}/2$

2. Attivo $WLi = 1^2 \rightarrow Q$ è in conduzione



Se due capacità si scambiano carica

3. Al termine del transitorio $V_{CS} = V_{BL}$

Se applico la conservazione della carica, la carica prima del transitorio deve essere uguale a quella fine. Si avrà quindi: $C_S V_{CS} + C_{BL} \frac{V_{DD}}{2} = (C_S + C_{BL}) (\frac{V_{DD}}{2} + \Delta V)$

$$\rightarrow C_S V_{CS} + C_{BL} \frac{V_{DD}}{2} = C_S \frac{V_{DD}}{2} + C_S \Delta V + C_{BL} \frac{V_{DD}}{2} + C_{BL} \Delta V$$

$$\rightarrow \Delta V = \frac{C_S}{C_S + C_{BL}} (V_{CS} - \frac{V_{DD}}{2})$$

Noto che la cella di memoria è molto piccola rispetto alla hit line, $C_{BL} \gg C_S$ ed in particolare $C_{BL} = 30 C_S$

$$\Delta V = \frac{C_S}{C_{BL}} (V_{CS} - \frac{V_{DD}}{2})$$

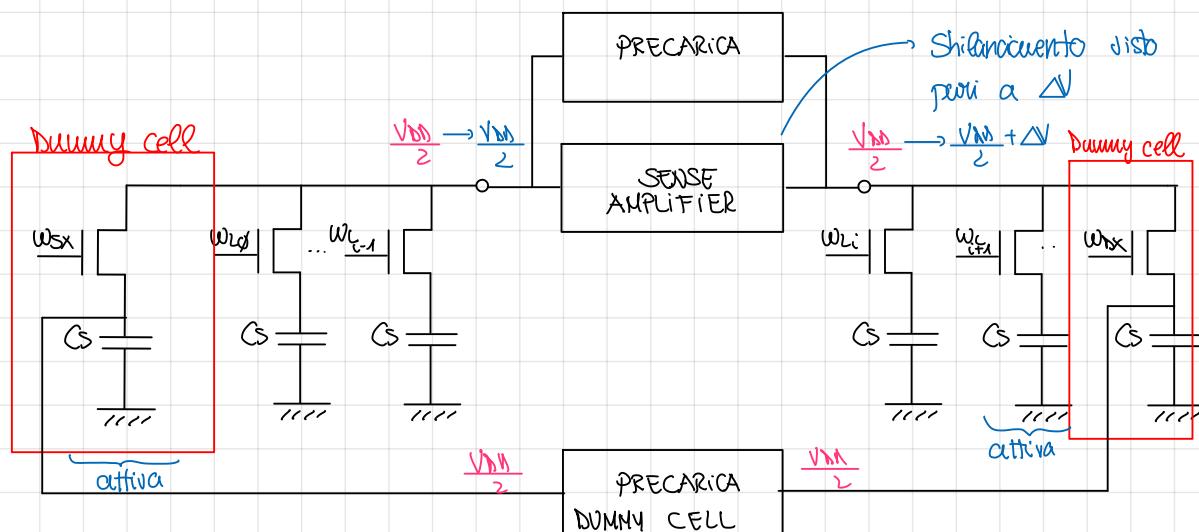
ΔV è piccolo → Nella cella si trova $\frac{V_{DD}}{2}$ e quindi il dato è distrutto

ESEMPIO: $C_{BL} = 30 C_S \quad V_{DD} = 5V \quad V_T = 1.5V$

"1": $V_{CS} = V_{DD} - V_T \quad \Delta V = 33mV$

"0": $V_{CS} = 0 \quad \Delta V = -33mV$

4. Si utilizza il sense amplifier modificato



- La lettura in questo caso avviene come:
- Precostruisce hit line + dummy cell a $V_{DD}/2$
 - Se attivo WL celle a sinistra, attivo anche WLX
Se attivo WL celle a destra attivo anche WLX
 ↳ Esempio grafico
 - Attivo il sense amplifier e forza bilanciamento
 - Al termine della lettura attivo la WL per risolvere il dato che avevo deteriorato: refresh

Circuiti di supporto

Decodere indirizzo di righe → Ho 2 hit di indirizzo, attivo 4 WL

↓ A_1, A_0

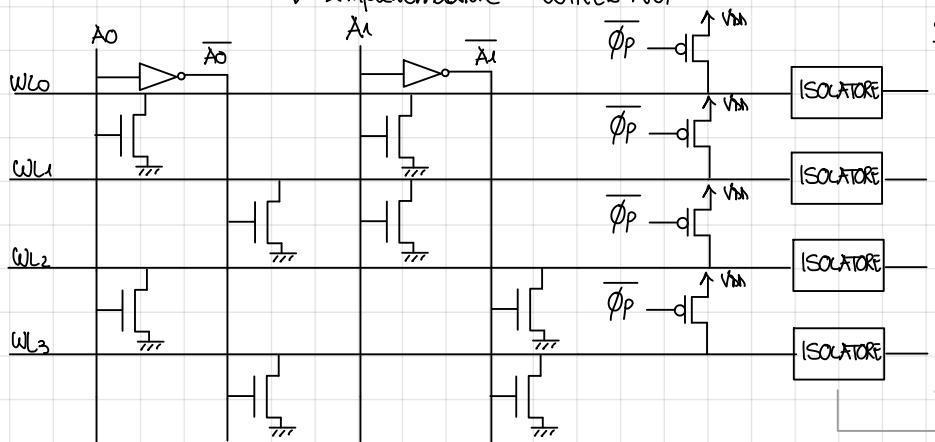
$$WL_0: (0,0) \cdot \overline{A_1} \cdot \overline{A_0} = \overline{A_1 + A_0}$$

$$WL_1: (0,1) : \overline{A_1} \cdot A_0 = \overline{A_1 + A_0}$$

$$WL_2: (1,0) : A_1 \cdot \overline{A_0} = \overline{A_1 + A_0}$$

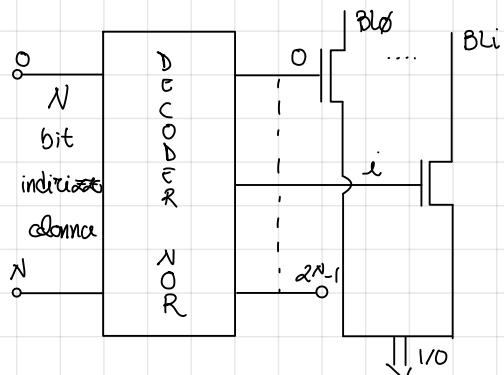
$$WL_3: (1,1) : A_1 \cdot A_0 = \overline{A_1 + A_0}$$

↓ implementazione "WIRED NOR"



Inizialmente carico tutte le WL i ($\overline{Q}_P = 0$) e poi le scarico tutte tranne quella indirizzata. Si collega infine il decodice della matrice prima collegando a causa dell'indirizzo. Dopo inseriti drittamente nella fase di precostruzione indirizzi zeroi tutta la memoria. La sua implementazione più semplice è data da un MOS:

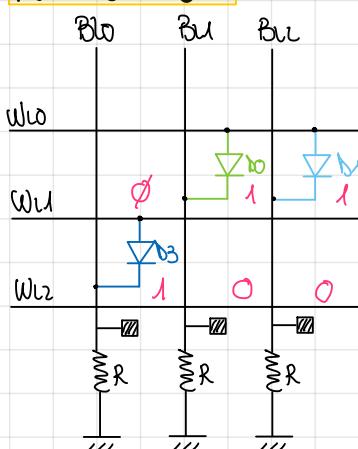
Mux / Demux indirizzi di colonna



→ Quando la Bl*i* deve avere indirizzata il decodice mette la linea i=1 e attiva quindi il MOS evitando la Bl*i* in uscita

o MEMORIE ROM

ROM a doppia

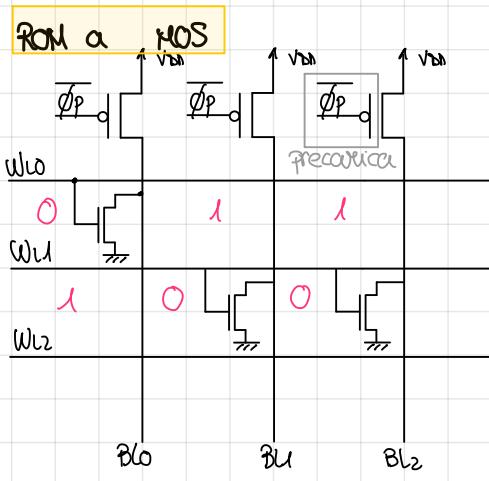


$$\rightarrow WL_0 = 1 \quad (\exists WL_0 = V_{DD}) \rightarrow 1. Bl_0 = 0 \quad (\exists Q_P = 0)$$

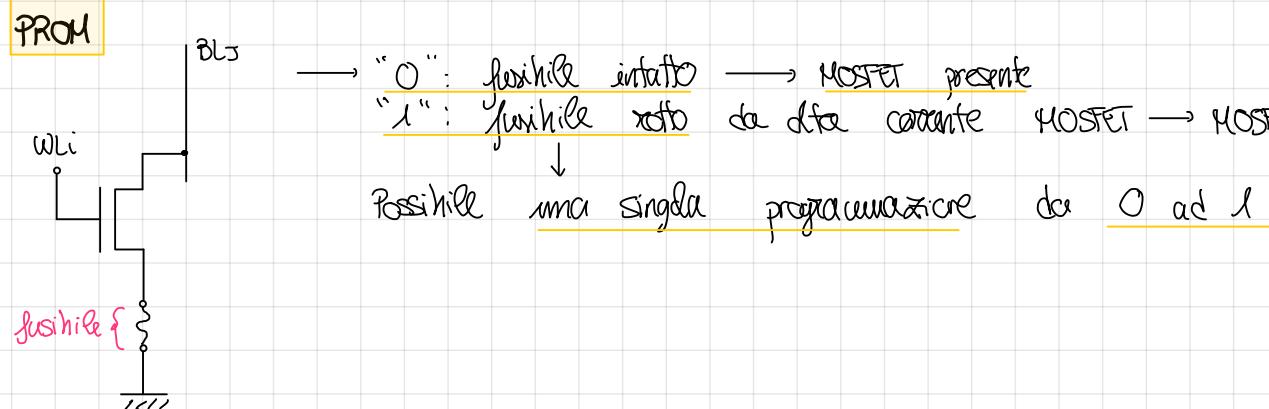
$$2. Bl_1 = 1 \quad (\exists Bl_1 = V_{DD}) \text{ perché } \textcolor{blue}{Q} \text{ ON}$$

$$3. Bl_2 = 1 \quad (\exists Bl_2 = V_{DD}) \text{ perché } \textcolor{blue}{Q} \text{ ON}$$

Però ho il dato lo memorizzato 1, 0 otrimenti questo non è modificabile una volta costruita la ROM.

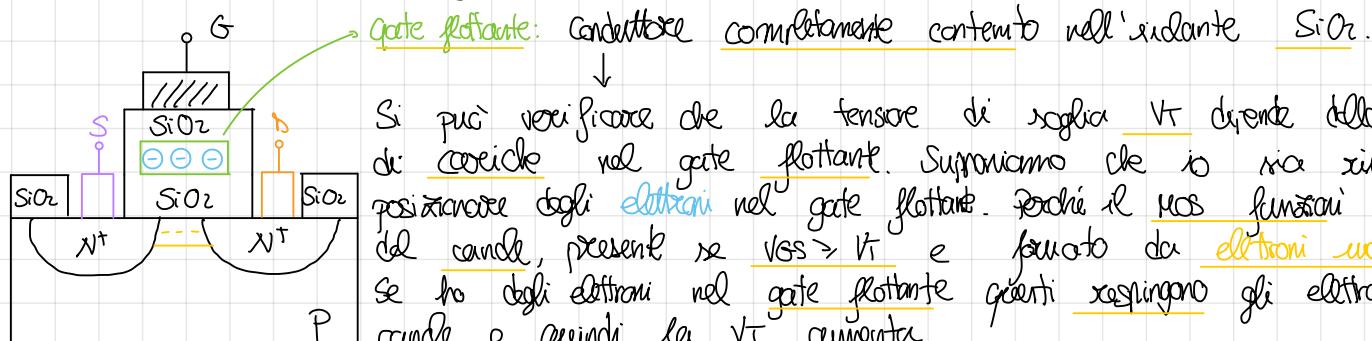


Il MOS sacrifica la cella e quindi dove c'è il MOS c'è 0. Nel processo produttivo il MOS viene messo in tutte le celle e viene collegato solo in quelle che si vogliono a 0.

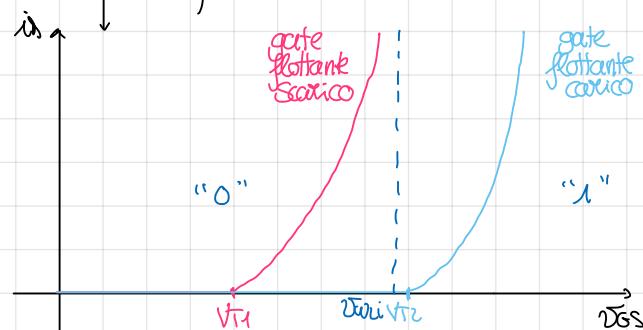


EPROM

Si hanno sul MOS a gate flottante: utilizzo 2 gate di cui uno interno e non contattabile dall'esterno



Si può verificare che la tensione di soglia V_t dipende dalla presenza di cariche nel gate flottante. Supponiamo che io sia riuscito a posizionare degli elettroni nel gate flottante. Perché il MOS funzioni c'è bisogno del canale, presente se $V_{GS} > V_t$ e fornito da elettroni mobili. Se ho degli elettroni nel gate flottante questi respingono gli elettroni del canale e quindi la V_t aumenta.

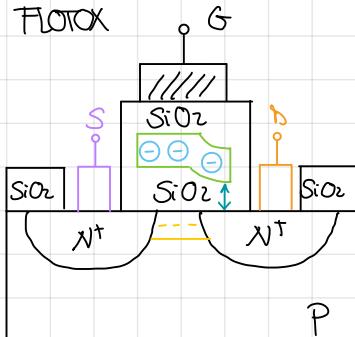


Se uno $V_{GS} = V_{WL1}$ libra i MOS scarichi sono in conduttrice mentre gli altri sono interdetti.

Per portare le cariche nel gate flottante abbiamo considerare che c'è una barriera di potenziale tra gate flottante e canale e devo superarla. Fosse fornire agli elettroni energia sufficiente a superarla oppure uno l'effetto tunnel. → Per la nostra faccio correre una corrente elevata nel canale applichando una V_{GS} elevata. Gli elettroni nel canale acquisiscono molta energia e vengono detti elettroni caldi. Il picco energetico lo abbiano al drain. A questo punto applico una V_{GS} elevata che li attrae verso l'alto → Un numero non trascurabile di e- passa dall'alto e raggiunge il gate flottante ed alcuni di essi si accumulano. Il processo è autoalimentante in quanto gli elettroni che si accumulano nel gate flottante spingono quelli provenienti dal canale. Per poter invece rimuovere gli elettroni è necessaria una radiazione luminosa ad ultravioletti per far superare la

hardware (effetto tunnelionico) $\rightarrow \Delta E = h\nu$ dove ν = frequenza.

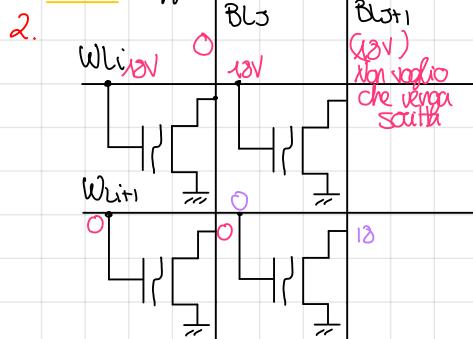
EEPROM



→ Si annulla l'ossido in prossimità del drain: spessore ~ 10 nm rispetto ai 20-30 nm delle altre zone. Questo consente di far passare facilmente gli e- per effetto tunnel. Se per programmare ho un atto una certa VGS cui ha una corrente ma VGS è costante e opposta

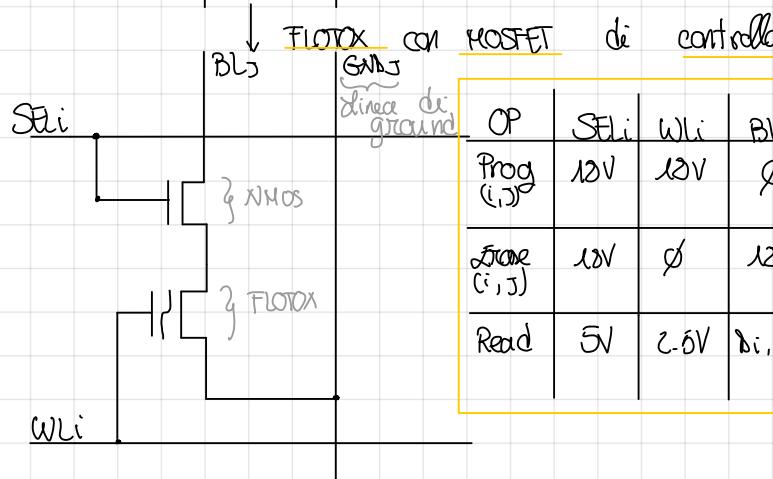
$VGS = 12V$: "programma"
 $VGS = -12V$: "svuota il gate" } cancella e riavvia in modo elettrico

⚠ Problemi: 1. La scrittura è costituita da scrittura e erasing, lo svuotamento non lo è: rischio di postare Vt troppo a sinistra



Programma (i, j) : "ERASE" (i+1, j+1)

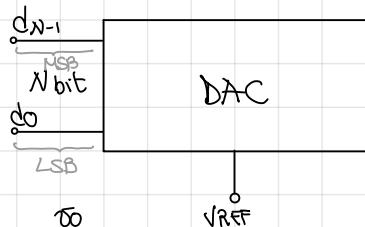
(i, j+1) scritto quando denso
potenza



OP	S _E Li	W _{Li}	B _{Lj}	G _{Ndj}	S _E lri	W _{lri}	B _{Ljri}	G _{Ndjri}
Prog (i, j)	12V	12V	∅	F	∅	∅	12	F
Erase (i, j)	12V	∅	12V	F	∅	∅	∅	F
Read	5V	2.5V	D _{i,j}	∅	∅	∅	D _{j,ri}	∅

⚠ Problema: Il funzionamento è dell'ordine lo sviluppa e nel tempo diventa meno isolante. Gli e- nel gate flottante non ci rimangono e il mos va male: 10^4 - 10^5 cicli. Nelle memorie flash la cancellazione non contiene su singoli bit ma a gruppi di celle.

○ CONVERTITORI DIGITALE-ANALOGICO

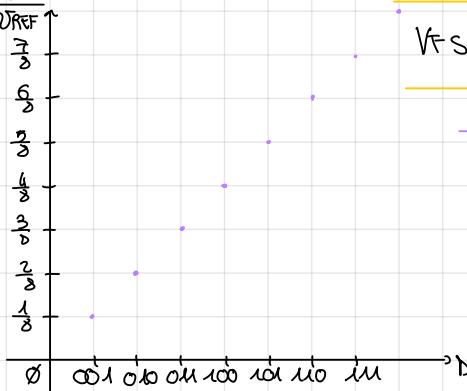


$V_o = F \cdot V_{REF}$ $\rightarrow F = \frac{d_{N-1} 2^{N-1} + d_{N-2} 2^{N-2} + \dots + d_0}{2^N} = \frac{D}{2^N}$

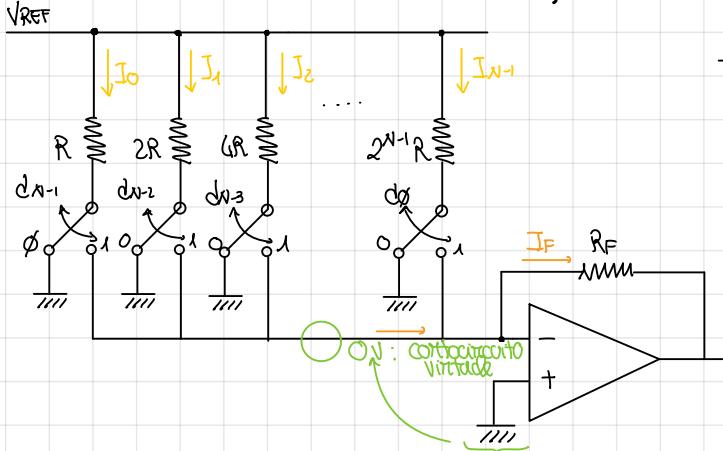
$V_{LSB} = \frac{V_{REF}}{2^N}$: Minima tensione

$V_{FS} = \frac{(2^N - 1)}{2^N} V_{REF}$: Tensione di fondo scala

→ La caratteristica (in questo caso per $N=3$) è un insieme di 2^N punti



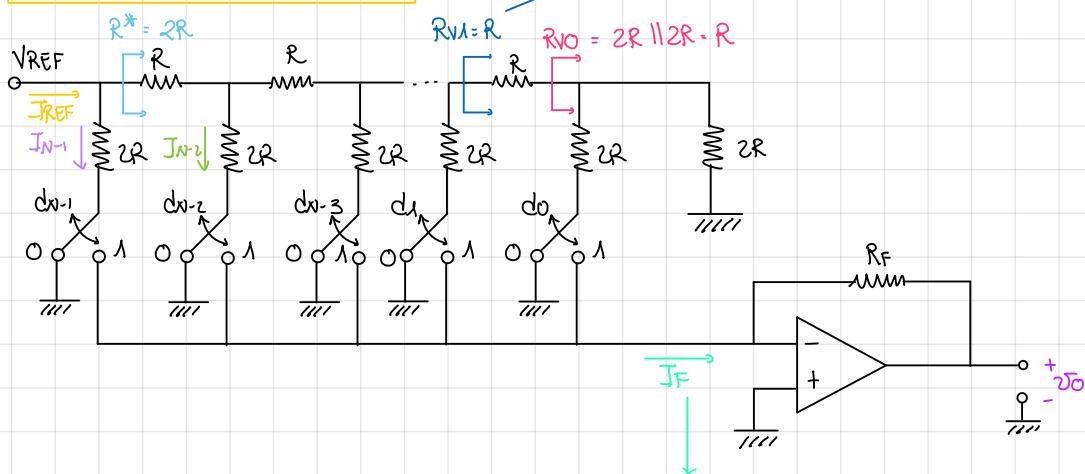
Architettura con resistori a pesi binari



$$\begin{aligned} I_0 &= \frac{V_{REF}}{R} \\ I_1 &= \frac{V_{REF}}{2R} \\ I_F &= \frac{V_{REF}}{R} \cdot d_{N-1} + \frac{V_{REF}}{2R} \cdot d_{N-2} + \dots + \frac{V_{REF}}{2^{N-1}R} \cdot d_0 \\ I_F &= \frac{V_{REF}}{2^{N-1}R} [2^{N-1}d_{N-1} + 2^{N-2}d_{N-2} + \dots + d_0] \\ V_O &= -R_F \cdot I_F = \left[-R_F \frac{V_{REF}}{2^{N-1}R} \right] d = V_{LSB} d \end{aligned}$$

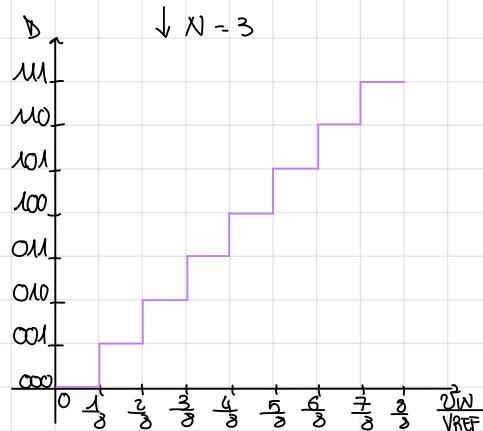
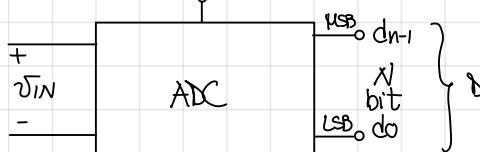
Problema: Bisogna avere un range grande di resistenze con valori specifici

Rete a scala "R-2R"

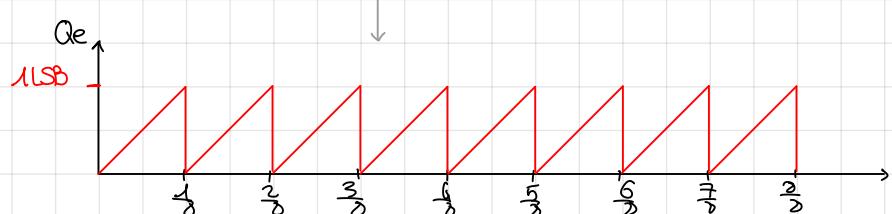


$$\begin{aligned} I_F &= \frac{V_{REF}}{2R} d_{N-1} + \frac{V_{REF}}{2R} \cdot \frac{1}{2} d_{N-2} + \dots + \frac{V_{REF}}{2R} \cdot \frac{1}{2^{N-1}} d_0 = \\ &= \frac{V_{REF}}{2^N R} [2^{N-1} d_{N-1} + 2^{N-2} d_{N-2} + \dots + d_0] \\ V_O &= -R_F \cdot I_F = \left[-R_F \frac{V_{REF}}{2^N R} \right] d = F V_{REF} \end{aligned}$$

○ CONVERTITORI ANALOGICO - DIGITALE

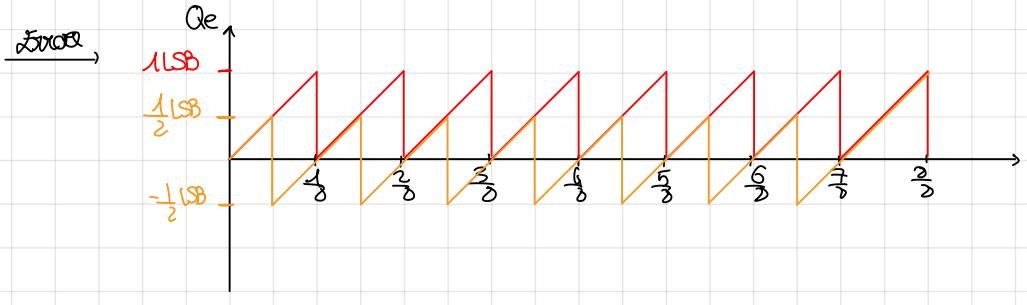
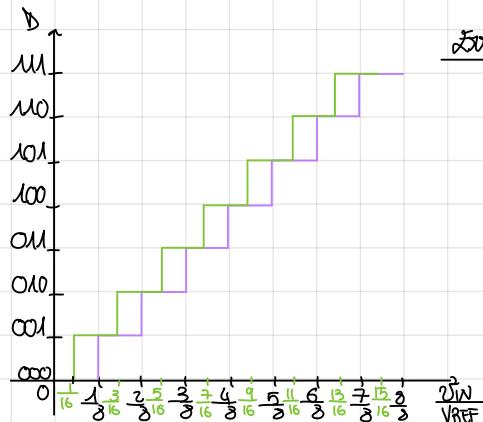


→ fatto che riduciamo un intervallo di V_{IN} alla stessa misura introduciamo un errore di quantizzazione chiamato dato da $Q_e = V_{IN} - d V_{LSB}$



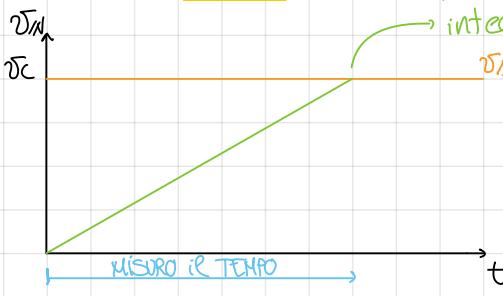
Spero preferisca l'errore tra $-\frac{1}{2}$ LSB e $\frac{1}{2}$ LSB. Si sposterà quindi la caratteristica a

Sinistra di un'unità intervallo



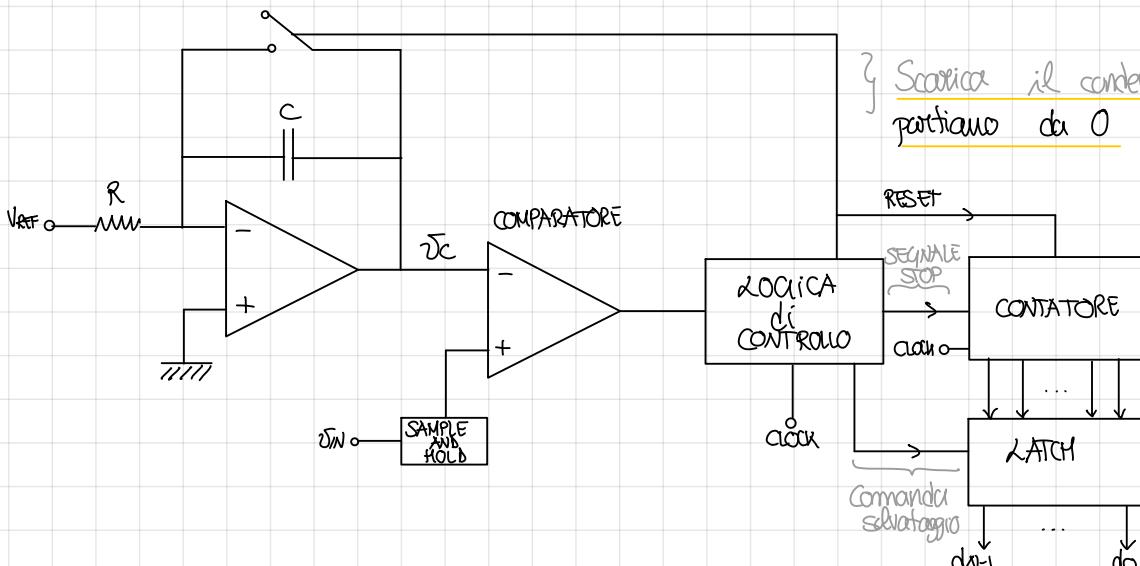
ADC a singola raccarpa

Devo capire quanto è grande ΔV_{IN} . Ho a disposizione una VREF costante che se integrita mi dà quanto una raccarpa. Continuo quindi a confrontarla con l'incognita fino all'istante in cui diventa $= \Delta V_{IN}$. Il tempo necessario affinché questo accada mi dice quanto è grande ΔV_{IN} .



→ Nota che la raccarpa è la stessa in quanto VREF è sempre uguale il tempo dipende da quanto è grande ΔV_{IN} → Per misurare il tempo uso un clock e vedo quanti impulsi sono necessari per arrivare a tale istante

⚠ La ΔV_{IN} deve rimanere costante durante la conversione



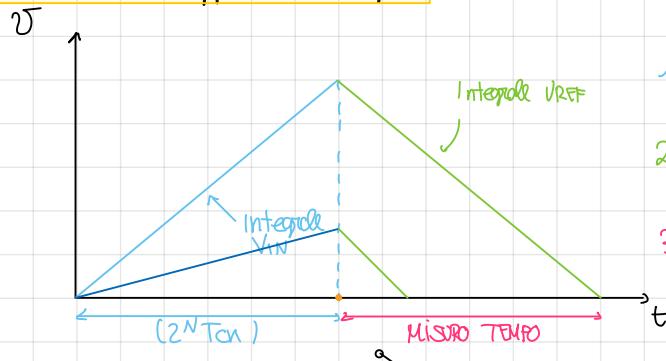
? Scarica il condensatore: tutto funziona se partiamo da 0

⚠ Problema: Dipende da R, C e T_{CN} e la stabilità della conversione dipende dalla stabilità di tali valori

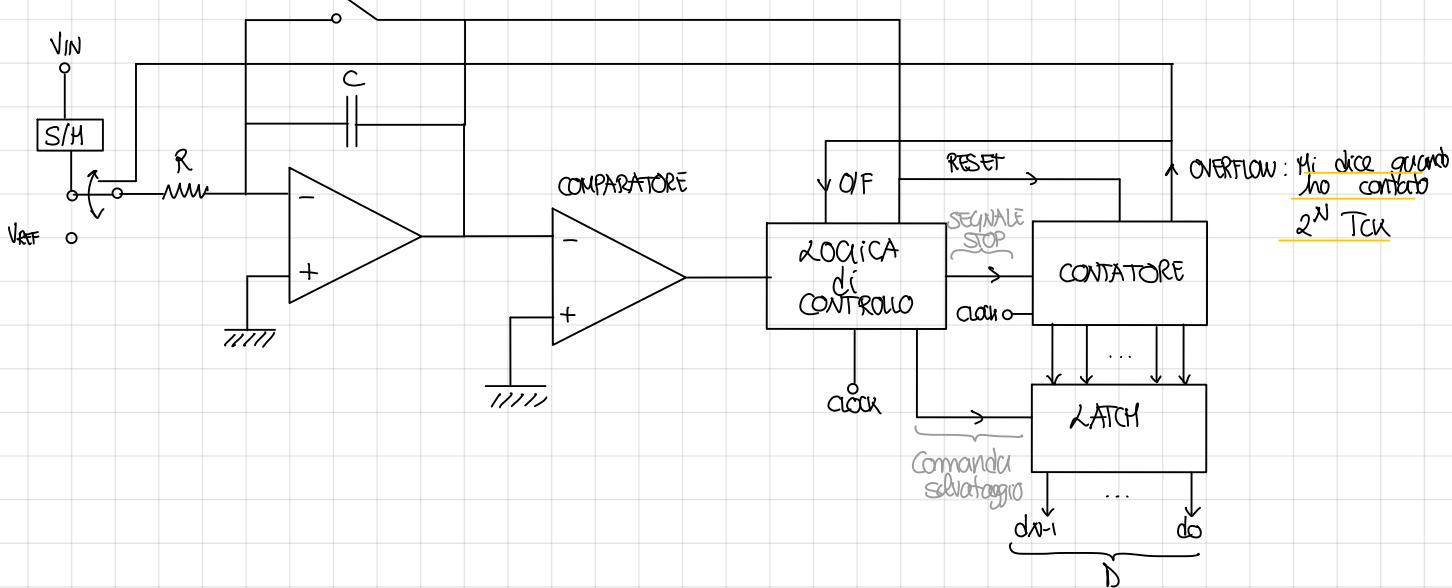
$$V_C = -\frac{1}{RC} \int_0^t V_{REF} dt = \frac{|V_{REF}|}{RC} T$$

$$\Delta V_{IN} = \frac{|V_{REF}|}{RC} \Delta T_{CN} \rightarrow D = \frac{\Delta V_{IN}}{|V_{REF}|} \frac{RC}{T_{CN}}$$

ADC a doppia scansione



1. Integro V_{IN} per tempo T_{Cu} : lavoro possibile (2^N cicli di clock per N bit)
2. Integro una tensione di segno opposto che del punto cui riporta a 0
3. Misuro il tempo per tornare a 0. Se T_{Cu} è più piccola la discesa è più rapida in quanto la pendenza è la stessa



$$\text{Fase 1: } V_C = \frac{|V_{IN}|}{RC} (2^N T_{Cu})$$

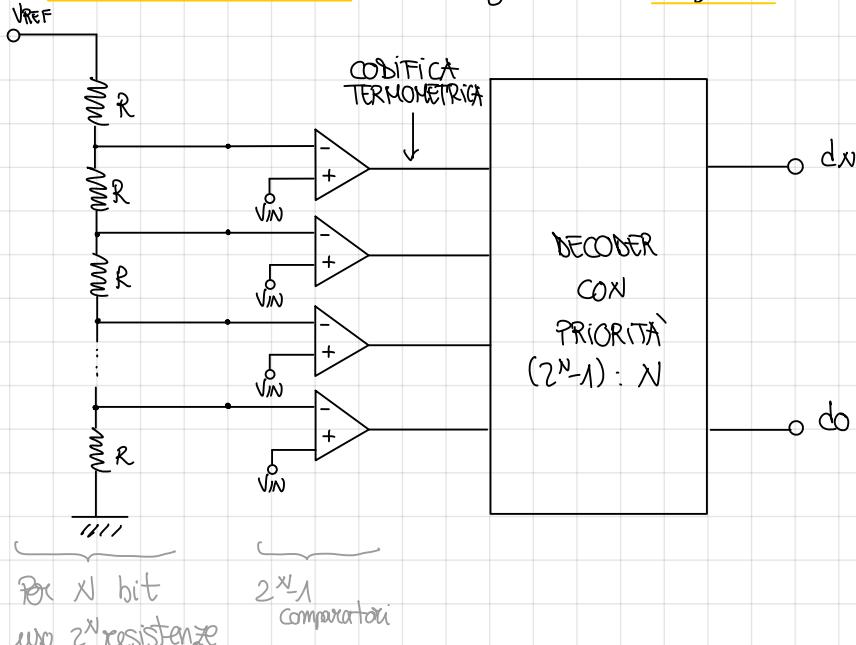
$$\text{Fase 2: } V_C = \frac{|V_{IN}|}{RC} (2^N T_{Cu}) - \frac{1}{RC} \int_0^t V_{REF} dt = 0$$

FINE FASE 2

$$|V_{IN}| (2^N T_{Cu}) = \frac{1}{RC} V_{REF} T_{Cu} \rightarrow D = \frac{|V_{IN}|}{V_{REF}} 2^N : \text{indipendente da } R, C \text{ e } T_{Cu} \text{ ma più lento}$$

Convertitore flash

Geo tutte le tensioni e faccio il confronto con tutti i livelli di quantizzazione

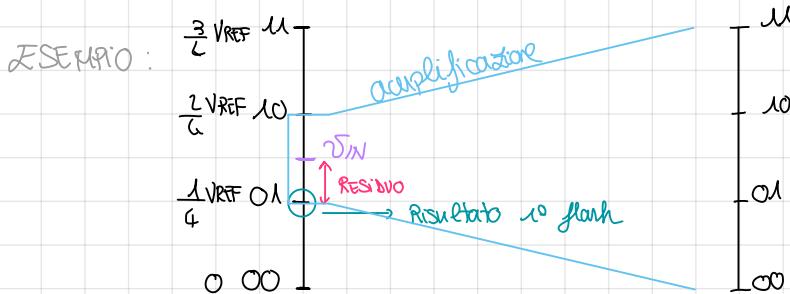
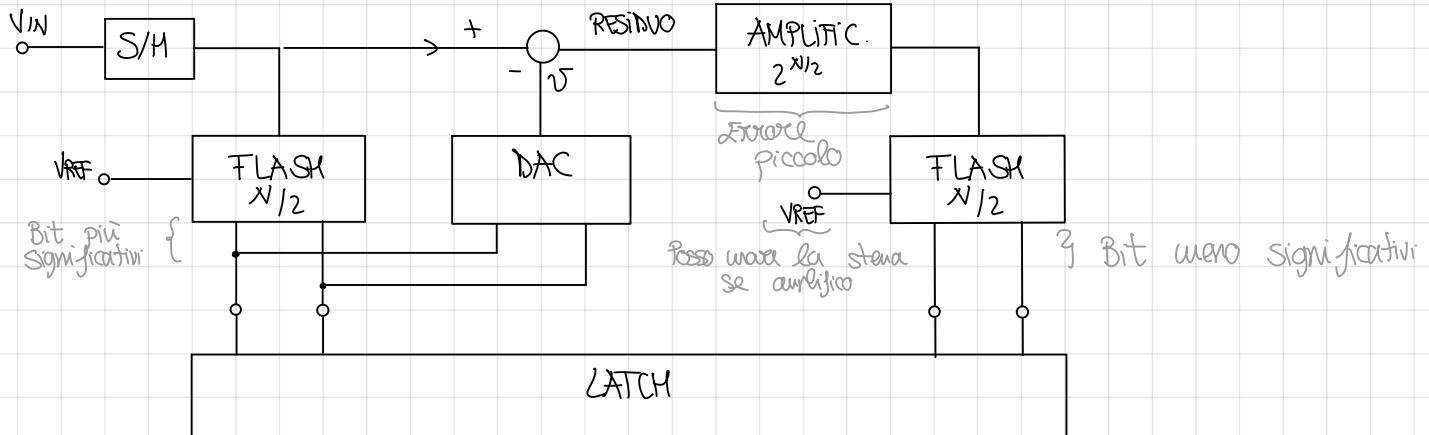


→ Riesce a fare la conversione in un ciclo di clock

⚠ Spiegazione: Devo avere 2^N resistori e 2^N-1 comparatori: sono ingauhnanti e tutto raddoppia se si aumenta di 1 bit

Convertitori flash a doppio step

Faccio la conversione in due cicli: prima converto i bit più significativi e poi quelli meno significativi

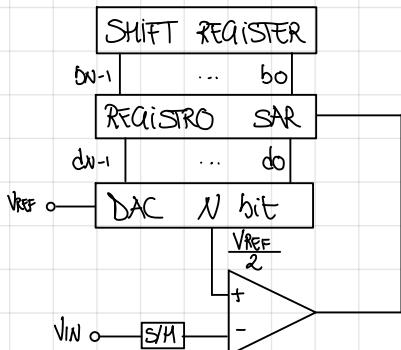


Δ Del secondo volto in poi con pipeline: mentre calcolo LSB del primo campione

calcolo MSB 2° campione

Δ Comparatori: $2 \cdot (2^{N/2}-1) \xrightarrow{N=3} \# \text{COMP} = 30$ rispetto ai 255 del caso precedente

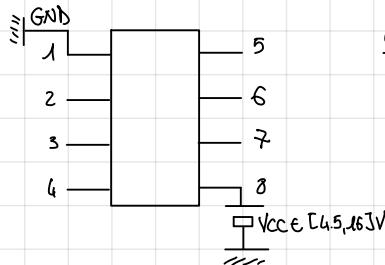
Convertitore SAR



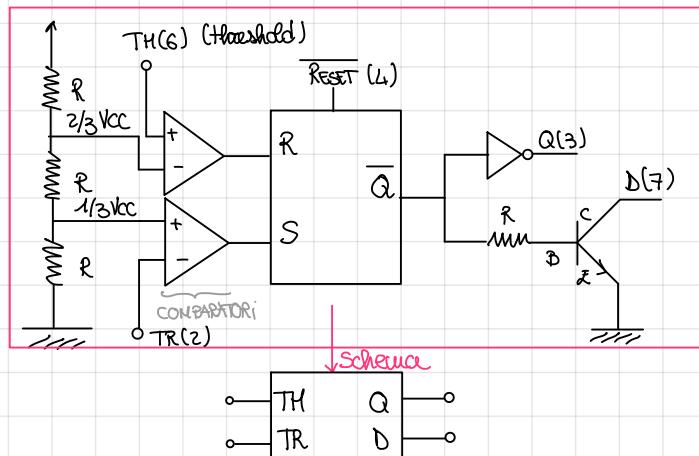
1. $b_{N-1} = 1$ e il resto dei bit = 0
2. $d_{N-1} = 1$ e altri di = 0
3. Confronto tra V_{IN} e $\frac{V_{REF}}{2}$. Se $V_{IN} > \frac{V_{REF}}{2}$ allora $d_{N-1} = 1$, altrimenti $d_{N-1} = 0$
4. $b_{N-1} = 0$ $b_{N-2} = 1$, altri = 0
5. $d_{N-2} = 1$ \rightarrow In uscita do $\frac{1}{4} V_{REF}$ o $\frac{3}{4} V_{REF}$ a seconda di d_{N-1} .
6. Confronto V_{IN} e $\frac{1}{4} V_{REF}$ ($d_{N-1}=0$) o $\frac{3}{4} V_{REF}$ ($d_{N-1}=1$)
7. Continuo

Oscillatori

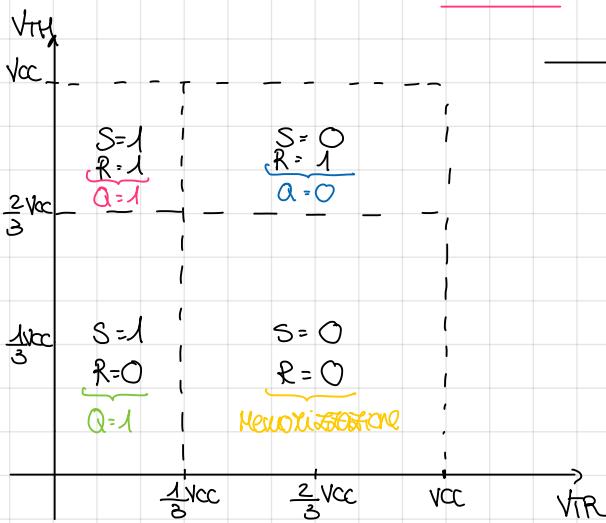
o NE555



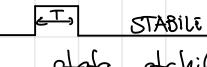
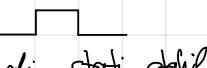
Circuito interno



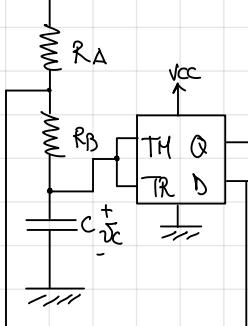
- Proprietà:
- RESET ha priorità su S ed R
 - Tra S ed R, S ha priorità su R → è accettata la configurazione $S=1, R=1$ (equivale a $S=1, R=0$)
 - L'invertore viene utilizzato per consentire al NE555 di erogare correnti di circa 100 mA
 - Il BJT e la resistenza R sono dimensionati in modo che se $\bar{Q}=1$ ($Q=0$) il BJT sia saturo → do posso considerare come interruttore chiuso: $D=0$



Multivibratori

- a. Monostabili: hanno un solo stato stabile e se posti nell'altro tendono a tornare in quello stabile → TIMER:  STABILE
- b. Astabili: non hanno nemmeno stato stabile → CLOCK: 
- c. Bistabili: hanno entrambi gli stati stabili e fanno dell'uno all'altro solo in seguito ad un segnale di trigger → LATCH o FLIP-FLOP

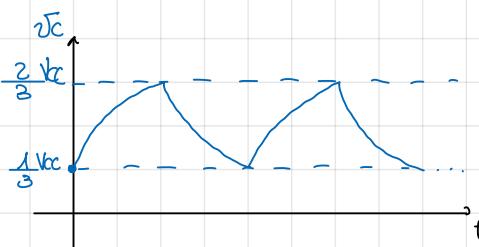
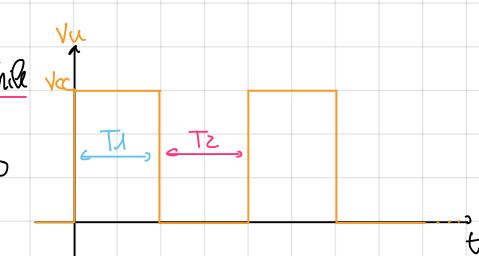
Realizzazione di multivibratori astabili



Verifichiamo che sia astabile

Punto da $Q=1$: c'è stato un segnale di trigger e quindi V_C è pari a $1 V_{CC}$. Punto da $Q=0$, il BJT è spento e quindi $D = HI$ (Alta Impedenza)

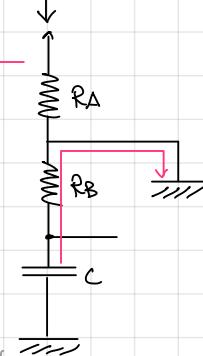
Punto da T_1 e TR non avviano o erogano corrente e su D non scende corrente a tranne nella situazione a simbola



Il condensatore si carica tramite R_A ed R_B (in modo esponenziale). La tensione V_C è $> \frac{1}{3} V_{CC}$ e di conseguenza anche V_{TH} e V_{TR} . Quando V_C arriva a $\frac{2}{3} V_{CC}$ si va nella condizione $S=0$ e $R=1$ e quindi l'uscita comuta. Se $Q=0$ anche $D=0$

Il circuito diventa

Il condensatore a questo punto inizia a ricaricarsi verso ground fino a quando V_C diventa $\frac{1}{3} V_{CC}$. In questo istante infatti $S=1$ ed il condensatore comincia a scaricarsi fino a $\frac{2}{3} V_{CC}$. Questo andamento percorre di circa



Calcoliamo T_1 e T_2

Potenziale iniziale

Potenziale quando non scorre corrente

Si ha che $V_C(t) = V_f + (V_i - V_f)e^{-t/\tau}$. Chiamiamo V_{COM} : tensione di commutazione, ovvero la tensione ai capi del condensatore al momento della commutazione. Se si ponete da 0 $V_{COM} = V_C(T-T_1) = V_f + (V_i - V_f)e^{-\frac{T_1}{\tau}}$ $\rightarrow \frac{V_{COM}-V_f}{V_i-V_f} = e^{-\frac{T_1}{\tau}} \rightarrow \frac{V_i-V_f}{V_{COM}-V_f} = e^{\frac{T_1}{\tau}}$

da cui ricaviamo $T_1 = T \ln \left(\frac{V_i - V_f}{V_{COM} - V_f} \right)$. Durante il periodo T si avrà $V_i = \frac{1}{3} V_{CC}$

e V_f , ovvero la tensione su C quando non ci sono più corrente, sarà pari a V_{CC} . Avremo infine $V_{COM} = (\frac{2}{3}) V_{CC}$ e $T = C \cdot (R_A + R_B)$. Sostituendo i valori ottieniamo che $T_1 = C(R_A + R_B) \ln \left(\frac{\frac{1}{3} V_{CC} - V_{CC}}{\frac{2}{3} V_{CC} - V_{CC}} \right) = C(R_A + R_B) \ln(2)$

Per il secondo periodo si ha: $V_{i2} = V_{COM1} = \frac{2}{3} V_{CC}$, $V_{COM2} = V_{i1} = \frac{1}{3} V_{CC}$, $V_{f2} = 0$ da cui si ricava, dato che $T_2 = C R_B$, $T_2 = C R_B \ln \left(\frac{\frac{2}{3} V_{CC} - 0}{\frac{1}{3} V_{CC} - 0} \right) = C R_B \ln(2)$

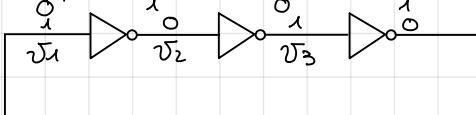
Il periodo T sarà dato da $T_1 + T_2$ e quindi $T = C(R_A + R_B) \ln(2) + C R_B \ln(2) = C(R_A + 2R_B) \ln(2)$. Δ Non è possibile fare duty cycle = 50%: $D = \frac{T_1}{T} = \frac{C(R_A + R_B) \ln(2)}{C(R_A + 2R_B) \ln(2)} = \frac{R_A + R_B}{R_A + 2R_B}$

Succede se $R_B \gg R_A$ in quanto tranne R_A nelle somme

Δ Verifica valori: Nella carica: $V_{i1} < V_{COM1} < V_{f1}$
Nella scarica: $V_{f1} < V_{COM1} < V_{i1}$

Oscillatore ad anello

Si prende un numero dispari di invertitori e si riporta l'uscita in ingresso



$T = T_1 + T_2 = 6T$ e più in generale: N invertitori, N durata. Si ha $T = 2NT$ e quindi

$$f = \frac{1}{2NT}$$

Δ Il duty cycle è del 50% solo se il ritardo di propagazione è comune a tutti gli invertitori

Δ Della misura di f della forma d'onda ricava T se il ritardo è comune o la media se non lo è

