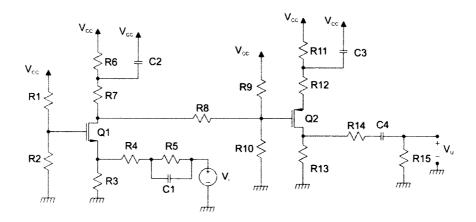
ELETTRONICA DIGITALE

Corso di Laurea in Ingegneria Informatica

Prova scritta del 13 febbraio 2025

Esercizio A



$R1 = 5 k\Omega$	$R2 = 13 \text{ k}\Omega$	$R3 = 10 \text{ k}\Omega$	$R4 = 50 \Omega$	$R5 = 2450 \Omega$	$R7 = 800 \Omega$	$R8 = 2 k\Omega$	$R9 = 12 k\Omega$
$R10 = 12 k\Omega$	$R11 = 1.3 \text{ k}\Omega$	$R12 = 200 \Omega$	$R13 = 4.5 \text{ k}\Omega$	$R14 = 200 \Omega$	$R15 = 40 \text{ k}\Omega$	Vcc = 18 V	

Q1 è un transistore MOS a canale n resistivo con $V_T = 1$ V; Q2 è un transistore MOS a canale p resistivo con $V_T = -1$ V; la corrente di drain in saturazione per entrambi i MOS è data da $I_D = k(V_{GS} - V_T)^2$ con k = 0.5 mA/V². Con riferimento al circuito in figura:

- 1) Calcolare il valore della resistenza R6 in modo che, in condizioni di riposo, la tensione sul source di Q2 sia 15 V. Determinare, inoltre, il punto di riposo dei due transistori e verificarne la saturazione.
- 2) Determinare l'espressione e il valore di V_U/V_i alle frequenze per le quali i condensatori riportati nel circuito in figura possono essere considerati dei corto circuiti.

Esercizio B

Progettare una porta logica in tecnologia CMOS, utilizzando la tecnica della pull-up network e della pull-down network, che implementi la funzione logica:

$$Y = \overline{A}(\overline{B} + \overline{C}) + CDB$$

Determinare il numero dei transistori necessari e disegnarne lo schema completo. Dimensionare inoltre il rapporto (W/L) di tutti i transistori, assumendo, per l'inverter di base, W/L pari a 2 per il MOS a canale n e pari a 5 per quello a canale p. Si specifichino i dettagli della procedura di dimensionamento di tutti i transistori.

Esercizio C

R1= 1 kΩ	$R5 = 2 k\Omega$	$\begin{bmatrix} $
$R2 = 1 \text{ k}\Omega$	C = 200 nF	TH QF
$R3 = 3 \text{ k}\Omega$	$V_{CC} = 6 \text{ V}$	$\begin{array}{c ccccccccccccccccccccccccccccccccccc$
$R4 = 0.2 \text{ k}\Omega$		

Il circuito IC1 è un NE555 alimentato a $V_{CC} = 6$ V; Q1e Q2 hanno $R_{on} = 0$ e $V_{Tn} = 1$ V; Q3 ha $R_{on} = 0$ e $V_{Tp} = -1$ V. L'inverter è ideale e alimentato a $V_{CC} = 6$ V. Verificare che il circuito si comporta come un multivibratore astabile e determinare la frequenza del segnale di uscita.

 $R_{1} = S \times 2$ $R_{2} = R_{3} \times 2$ $R_{3} = R_{4} \times 2$ $R_{4} = S \times 2$ $R_{3} = R_{4} \times 2$ $R_{4} = S \times 2$ $R_{4} = S \times 2$ $R_{5} = R_{13} \times 2$ $R_{13} = R_{14} \times 2$ $R_{14} = S \times 2$ $R_{15} \times 2$ $R_{15} \times 2$ $R_{17} = S \times 2$ $R_{18} = S \times 2$ Rg=12KZ 1) Det. R6 PER VS2 = 15V R10 = 12K2 Ise = Vcc - Vsc = 2m A R11 = 1.3K2 R12 = 2002 IGZ = \$ => IDZ = ISZ = 2m A R13 = 450e2 R4 = 2002 Voz = ID2 R13 = SV R15=40KR VDS2 = -6 V Vcc = 18V hp: Q2 SATURO => IDL = K (VOS2 - VTZ)2 V72 = - 1V Vis=+1V $V_{GS_2} = V_{T_2} \pm \sqrt{\frac{I_{O2}}{\nu}}$ SCELGO SELUZIONE CON IL SEGNO NEGATIVO PERCHE UZ E UN PROS E PERMNTO CONDUCE PER VGSZ < VTZ $V_{6S_2} = V_{72} - \sqrt{\frac{T_{0c}}{V}} = -1 - 2 = -3V$ VERIFICA SATURAZIONE: VOSZ & VGSZ - VTZ -6V < (-3-(-1))=-2V => VERIFICA OK gm = 2K | Vosz - VT2 | = 2 mA/V VGZ= VGSZ + VSZ = -3 + 15 = +12V Ig = Vcc - Vaz = 0.5 ms $\frac{1}{10} = \frac{V_{02}}{R_{10}} = 1 \text{ m/s}$

$$T_{8} = T_{10} - T_{3} = 0.5 \text{ mA}$$

$$V_{D1} = V_{C2} + R_{8}T_{8} = 13V$$

$$T_{G1} = \phi \Rightarrow V_{G1} = V_{CC} \frac{R_{2}}{R_{1}+R_{2}} = 13V$$

$$h_{p}: U_{d} \text{ Sature} \Rightarrow T_{D1} = T_{S1} \Rightarrow V_{S1} = [R_{3}||(R_{4},R_{5})]T_{B1}$$

$$= 2 \times 10^{3} \text{ Tes}$$

$$T_{D1} = K(V_{G1} - V_{S1} - V_{T1})^{2} = K(13 - 2 \times 10^{3} T_{O1} - 1)^{2} =$$

$$= K(12 - 2 \times 10^{3} T_{D1})^{2} = K(144 + 4 \times 10^{6} T_{O1} - 14 T_{O1}) =$$

$$= 72 \times 10^{3} + 2 \times 10^{3} T_{D1}^{2} - 24 T_{D1}$$

$$2 \times 10^{3} T_{D1}^{2} - 25 T_{D1} + 72 \times 10^{3} = \phi$$

$$T_{D3} = \frac{25 \pm \sqrt{625 - 576}}{4 \times 10^{3}} = \frac{25 \pm 7}{4 \times 10^{3}} = \frac{101 = 8mA}{4 \times 10^{3}}$$

$$T_{D1} = 4.5 mA$$

$$V_{S1} = 4.5 mA$$

$$V_{S1} = 3V$$

$$V_{GS1} = 4V > V_{T1} = 1V \Rightarrow SOL, ACCEPTABICE$$

$$R_{6} = \frac{V_{cc} - V_{D1}}{T_{7}} - R_{7}$$

$$T_{7} = T_{01} + T_{8} = 5mA$$

$$= \frac{18 - 13}{5 \times 10^{-3}} - 800 - \frac{200 R}{5 \times 10^{-3}}$$

$$Q_{1}: \begin{cases} T_{01} = 4.5 \text{ mA} \\ V_{051} = 4V \\ V_{051} = 4V \end{cases}$$

$$Q_{2}: \begin{cases} V_{052} = -6V \\ V_{052} = -3V \\ Q_{m_{2}} = +2 \text{ mA/V} \end{cases}$$

$$Q_{m_{3}} = 3 \text{ mA/V} \end{cases}$$

$$Q_{m_{4}} = 3 \text{ mA/V} \end{cases}$$

$$Q_{m_{5}} = 4 \text{ mA/V}$$

$$V_{4} = K_{15} C_{15}$$

$$V_{52} = g_{m2} V_{g_{52}} R_{12}$$

$$V_{52} = g_{m2} V_{g_{52}} R_{12}$$

$$V_{52} = g_{m2} V_{g_{52}} R_{12}$$

$$V_{52} = V_{g_{2}} - V_{52}$$

$$V_{52} = (-g_{m4} V_{g_{51}}) \frac{R_{7}}{R_{2} + R_{8} + (R_{9} | | R_{10})}$$

$$V_{53} = V_{1} \frac{(R_{3} | | \frac{1}{g_{m4}})}{R_{4} + (R_{3} | | | \frac{1}{g_{m4}})}$$

$$V_{4} = (-g_{m2}) R_{15} \frac{R_{13}}{R_{13} + R_{14} + R_{15}} \frac{1}{1 + g_{m2} R_{12}} (-g_{m3}) \frac{R_{7}}{R_{7} + R_{8} + (R_{9} | | R_{10})}$$

$$V_{4} = (-g_{m2}) R_{15} \frac{R_{13}}{R_{13} + R_{14} + R_{15}} \frac{1}{1 + g_{m2} R_{12}} (-g_{m3}) \frac{R_{7}}{R_{7} + R_{8} + (R_{9} | | R_{10})}$$

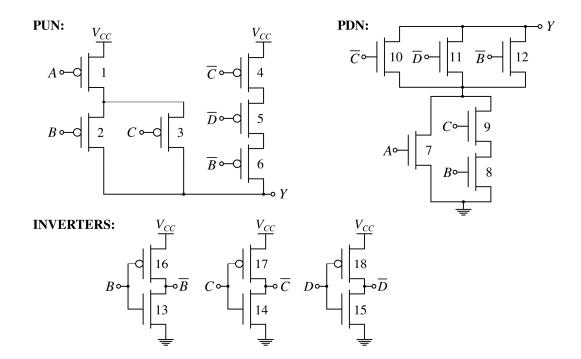
$$V_{4} = (-g_{11}) \frac{(R_{3} | | \frac{1}{g_{m4}})}{R_{13} + R_{14} + R_{15}} = R_{15}$$

$$V_{4} = (-g_{11}) \frac{(R_{3} | | \frac{1}{g_{m4}})}{R_{14} + R_{15}} = R_{15}$$

Esercizio B - svolgimento

$$Y = \overline{A} \cdot (\overline{B} + \overline{C}) + C \cdot D \cdot B$$

Numero di MOS: $(6 + 3) \times 2 = 18$



Dimensionamento degli inverter: $(W/L)_{16,17,18} = p = 5$; $(W/L)_{13,14,15} = n = 2$.

Dimensionamento della PUN:

Percorsi con 3 MOS in serie: 4-5-6. $(W/L)_{4,5,6} = x$; $3 \times \frac{1}{x} = \frac{1}{p} \implies x = 3p = 15$.

Percorsi con 2 MOS in serie: 1-2, 1-3: $(W/L)_{1,2,3} = y$; $2 \times \frac{1}{y} = \frac{1}{p} \implies y = 2p = 10$

Dimensionamento della PDN:

Percorsi con 3 MOS in serie:

- 8-9-10, impossibile: $C \in \overline{C}$.
- 8-9-11, possibile.
- 8-9-12, impossibile: $B \in \overline{B}$.

$$(W/L)_{8,9,11} = z;$$
 $3 \times \frac{1}{z} = \frac{1}{n} \implies z = 3n = 6.$

Percorsi con 2 MOS in serie:

- 7-10, possibile.
- 7-11, possibile.
- 7-12, possibile.

Siccome rimangono da dimensionare 7, 10 e 12, esistono due opzioni:

- (A) dimensioniamo 7-10 e 7-12, verificando poi 7-11;
- (B) dimensioniamo 7-11, ed in seguito 10 e 12 dai rimanenti percorsi.

Opzione A:

$$(W/L)_{7,10,12} = a;$$
 $2 \times \frac{1}{a} = \frac{1}{n} \implies a = 2n = 4.$

Verifica percorso 7-11:
$$\frac{1}{a} + \frac{1}{z} = \frac{5}{6n} \le \frac{1}{n}$$
, OK.

Opzione B:

$$(W/L)_7 = b;$$
 $\frac{1}{b} + \frac{1}{z} = \frac{1}{n} \implies b = \frac{3n}{2} = 3.$

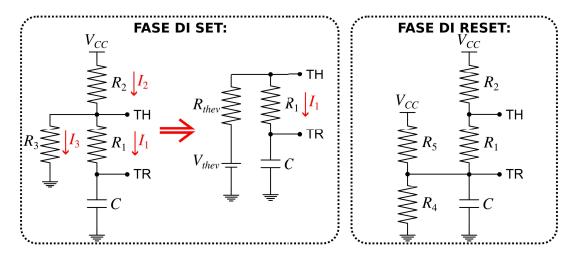
$$(W/L)_{10,12} = c;$$
 $\frac{1}{b} + \frac{1}{c} = \frac{1}{n} \implies c = 3n = 6.$

Dimensionamento ad area minima:

	(A)	(B)
$\overline{(W/L)_7}$	4	3
$(W/L)_{10}$	4	6
$(W/L)_{12}$	4	6
Totale:	12	15

(A) è più vantaggiosa.

Esercizio C – svolgimento



Fase di SET: Q=1, D=HI;

$$V_{G1} = V_U = V_{CC} = 6 \text{ V}, V_{S1} = 0 \text{ V}, V_{GS1} = 6 \text{ V} > V_{Tn} \implies Q1 \text{ acceso.}$$

$$V_{G2} = 0 \text{ V}, V_{S2} = 0 \text{ V}, V_{GS2} = 0 \text{ V} < V_{Tn} \implies Q2 \text{ spento.}$$

$$V_{G3} = V_U = V_{CC} = 6 \text{ V}, V_{S3} = V_{CC} = 6 \text{ V}, V_{GS3} = 0 \text{ V} > V_{Tp} \implies Q3 \text{ spento.}$$

All'inizio della fase di SET: $V_{TR} = V_{CC}/3 = 2$ V, che è anche la tensione iniziale sul condensatore C, V_{i1} .

In assenza di commutazioni, la tensione finale, V_{f1} , si calcola dal circuito equivalente di Thevenine: $V_{f1} = V_{thev} = \frac{R_3}{R_2 + R_3} V_{CC} = 4.5 \text{ V}.$

La tensione di commutazione, V_{com1} , che insiste sul condensatore, determinata dalla condizione $V_{TH} = (2/3) \cdot V_{CC} = 4 \text{ V}$, si trova calcolando $I_1 = I_2 - I_3$:

$$I_2 = \frac{V_{CC} - V_{TH}}{R_2} = 2 \text{ mA}; \quad I_3 = \frac{V_{TH}}{R_3} = 1.\overline{3} \text{ mA}; \quad I_1 = 0.\overline{6} \text{ mA}. \implies V_{com1} = V_{TH} - R_1 I_1 = 3.\overline{3} \text{ V}.$$

È verificata la condizione $V_{i1} < V_{com1} < V_{f1}$, infatti abbiamo: $2 \text{ V} < 3.\overline{3} \text{ V} < 4.5 \text{ V}$. La condizione è necessaria per rendere il circuito astabile.

La costante di tempo caratteristica, τ_1 , della carica di C durante la fase di SET, è:

$$au_1 = R_{V1}C;$$
 dove $R_{V1} = R_1 + R_{thev} = R_1 + \frac{R_2R_3}{R_2 + R_3} = 1.75 \,\mathrm{k}\Omega \implies au_1 = R_{V1}C = 350 \,\mu\mathrm{s}.$

$$T_1 = au_1 \ln\left(\frac{V_{f1} - V_{i1}}{V_{f1} - V_{com1}}\right) \approx 266.749 \,\mu\mathrm{s}.$$

Fase di RESET: Q=0, D=0;

$$V_{G1} = 0 \text{ V}, V_{S1} = 0 \text{ V}, V_{GS1} = 0 \text{ V} < V_{Tn} \implies Q1 \text{ spento.}$$

$$V_{G2} = 6 \text{ V}, V_{S2} = 0 \text{ V}, V_{GS2} = 6 \text{ V} > V_{Tn} \implies Q2 \text{ acceso.}$$

$$V_{G3} = 0 \text{ V}, V_{S3} = V_{CC} = 6 \text{ V}, V_{GS3} = -6 \text{ V} < V_{Tp} \implies \text{Q3 acceso.}$$

$$V_{i2} = V_{com1} = 3.\overline{3} \text{ V}.$$

$$V_{com2} = V_{CC}/3 = 2 \text{ V}.$$

Si definisce $R_{up}=R_5||(R_1+R_2)=1\,\mathrm{k}\Omega$, da cui si calcola il valore finale sul condensatore C: $V_{f2}=\frac{R_4}{R_4+R_{up}}V_{CC}=1\,\mathrm{V}.$

È verificata la condizione $V_{i2} > V_{com2} > V_{f2}$, infatti abbiamo: $3.\overline{3} \text{ V} > 2 \text{ V} > 1 \text{ V}$. La condizione è necessaria per rendere il circuito astabile.

La costante di tempo caratteristica, τ_2 , della carica di C durante la fase di RESET, è:

$$au_2 = R_{V2}C;$$
 dove $R_{V2} = R_4 || R_{up} = 166.\overline{6} \Omega \implies au_2 = R_{V2}C = 33.\overline{3} \mu s.$
$$T_2 = au_2 \ln \left(\frac{V_{f2} - V_{i2}}{V_{f2} - V_{com2}} \right) \approx 28.243 \,\mu s.$$

La frequenza di oscillazione dell'astabile è $f = \frac{1}{T_1 + T_2} \approx 3389.92 \,\mathrm{Hz}.$