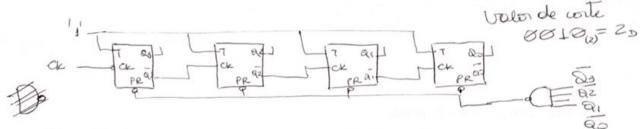
UNIVERSIDADE DE CAXIAS DO SUL

Do

Sistemas Digitais I - Professora: Marilda Spindola

Atenção: A prova entregue deve conter o desenvolvimento de rascunho. Questão 1) Desenhe um registrador de deslocamento utilizando 4 flip-flops D. Admitindo que num dade instante, as saídas do registro estão todas em reset e que a entrada série se encontra permanentemente ligada 1, desenhe o diagrama temporal que ilustra o comportamento do registro durante quatro impulsos de relógio consecutivos. Considere a atuação do clock pelo nível alto. – 2,5 pontos Clk Questão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a MUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos MUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos prespectivos mente, fecução commandados por CRT decodir fice Questão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada pulso de clock. Considere estados iniciais em nível alto. 2,5 pontos	Aluno:	walvimant	contar o das-		final – 08/	
Clk Clk Questão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a MUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos MUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos MUX e Demuse são exerta considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada pulso de clock. Considere estados iniciais em nível alto. 2,5 pontos	ue rascumo.	ivoiviment	conter o dese	regue deve	r prova ent	rtenção: A
Q1 Q2 Q1 Q2 Q1 Q2 Q1 Q2 Q1 Q2 Q1 Q2 Q2	entrada série se encontra permanentemente ligada rtamento do registro durante quatro impulsos de	reset e que ra o comp	stão todas em oral que ilus	registro e grama temp	s saídas do nhe o diag	stante, as
Q1 Q2 Q1 Q2 Q1 Q2 Q1 Q2 Q1 Q2 Q1 Q2 Q2						
uestão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a IUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos ux e Demuse são exts conventores de paralelo folseire e serve espectivamente, bendo comandado por ext decodi fico uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos						
uestão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a IUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos ux e Demuse são exts conventores de paralelo folseire e serve espectivamente, bendo comandado por ext decodi fico uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos	at the standard points a section of					
Q1 Q	the of such as the source of the second of					
uestão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a UX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos ux e Demuse são exts conventores de paralelo folseire e serve expertivamente, brendo comandado por CKT decodi fico uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos	and present heavy first in traffic II.					
uestão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a UX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos ux e Demuse são exts conventores de paralelo folseire e serve expertivamente, brendo comandado por CKT decodi fico uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos	11 4 1 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2					
uestão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a IUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos ux e Demuse são exts conventores de paralelo folseire e serve espectivamente, bendo comandado por ext decodi fico uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos				1		Clk
Questão 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a UX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos pues são exts conversores de paralelo por ext clasado festa destão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos						Oill
Describa 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a UX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos Que e Demuse são ext3 conversores de parolelo por ext decode fice expectivamente, benedo comandado por ext decode fice destão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada elso de clock. Considere estados iniciais em nível alto. 2,5 pontos	Course to a first on a countries of			17 1		63
Describa 2) Explique cada uma das configurações dos sistemas combinacionais, diferenciando a UX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos Que e Demuse são ext3 conversores de parolelo por ext decode fice expectivamente, benedo comandado por ext decode fice destão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada elso de clock. Considere estados iniciais em nível alto. 2,5 pontos		1		-		_
UX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos Que e Demuse são exts conversores de parolelo p/serie e serie espectivamente, bendo comandado por ext decodi fica uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos CLK Q Q Q Q Q	er blie har some holdendar feat.					D.
IUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos We e Demuse são exts conversores de parolelo p/serie e serie espectivamente, bendo comandado por ext decodi fica uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos CLK Q1 Q0	A Commission of the North Action	į.		1		9,
IUX e DEMUX e CODIFICADOR e DECODIFICADOR. 2 pontos We e Demuse são cets conventores de parolelo plenie e serie expectivamente, bendo comandado por CET decodi fica uestão 3) Considerando o seguinte circuito sequencial, identifique as saídas Q1 e Q0 após cada also de clock. Considere estados iniciais em nível alto. 2,5 pontos CLK Q1 Q0	sistemas combinacionais, diferenciando a	racões do	a das config	e cada um	2) Explique	uestão 2
also de clock. Considere estados iniciais em nível alto. 2,5 pontos CLK Q Q Q Q Q Q	DOR. 2 pontos planto to larie e serie / po	CODIFIC	ADOR e DE	CODIFIC	EMUX e	IUX e D
also de clock. Considere estados iniciais em nível alto. 2,5 pontos CLK Q Q Q Q Q Q	rdado por CKT decadi ficador.	coma	Bendo	se sao	Livan.	uxe
CLK Q Clk K Q Q Q Q Q Q Q	있는 이 문항에는 사용하는 이 없는 아니는 이 전 가장을 하면 보고 하는 사람들이 되었다. 그런 사용하는 사용하는 사용하는 사용하는 사용하는 사용하는 사용하는 사용하는		_		,	
CLK Clk K Q Clk K Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q	o. 2,5 pontos	em nível a	dos iniciais	isidere est	clock. Con	lso de c
CLK Clk K Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q						
CLK Q K Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q Q			1 1"	J Q	Ц.	
CLK Q ₁ Q ₀			1 1 1	37.070	1 1	
Q_1 Q_0		_QPT		K Qp		
Q_1 Q_0			\Box			CLK
~ı ~o			0			
		₹0	\vee_1			
		7 [Clk



Questão 4) Projete um contador assíncrono com contagem decrescente, que apresenta o valor decimal 03 e retorna a 15, continuamente. 1,4 pontos

Questão 5) Responda sobre memórias - 1,6 pontos

- [Tocci 12.1] Certa memória tem capacidade de 16K×32. Quantas palavras ela armazena? Qual o número de bits por palavra? Quantas células de memória ela contém?
 16K / 32 / 16K
- 2. [Tocci 12.2] Quantos endereços são requeridos pela memória do problema anterior?

16K

- 3. [Tocci 12.3] Qual a capacidade de uma memória que possui 16 entradas de endereço, quatro entradas de dados e quatro saídas de dados?
- 4. [Tocci 12.4] Certa memória armazena 8K palavras de 16 bits. Quantas linhas de entrada de dados e de saída de dados ela possui? Quantas linhas de endereço? Qual sua capacidade em bytes?
 (6 / 2)³ = 8 k / 16 k
- 5. [Tocci 12.6] Responda:
- a. Quais são os três barramentos do sistema de memória de um computador? Dados, Endereios, Controle
- b. Qual barramento é utilizado pela CPU para selecionar um local da memória? Endereço
- c. Qual barramento é usado para transportar dados da memória para a CPU durante uma operação de Doctor leitura?
- d. Qual a fonte de dados para o barramento de dados durante uma operação de escrita?

2) Coolificadores e Decodificadores son Conversores de podicio binairo para BCD e vice-vessa, respectivamente, obsdesendo que modelo N=2" e 2"=N