Multithreading

Os três processadores abaixo são superescalares de **despacho duplo** e utilizam um pipeline que mantém a ordem das instruções. Eles requerem **três** ciclos de **latência** seguindo todos os desvios, e tem caches L1 idênticas. **Instruções da mesma thread emitida no mesmo ciclo são lidas na ordem do programa e não devem conter qualquer dependência de dados ou de controle**.

- Processador A é um superescalar de arquitetura SMT, capaz de emitir até 2 instruções por ciclo com 2 threads diferentes.
- Processador B é uma superescalar multithreading de granularidade fina (*Fine-Grained MT*).
- Processador C é um superescalar de granularidade grossa (*Coarse-Grained MT*). A troca ocorre após falhas na cache L1. Suponha que elas ocorram após a execução da última instrução (BLT).

Considerando o código que está paralelizado e sendo executado por 4 threads (T1, T2, T3 e T4). Considerando que todos as threads possam começar simultaneamente, exemplifique as diferenças entre os processadores utilizando um desenho esquemático. As threads são executadas no modo *round-robin*. O desvio BEQAL não é tomado. Justifique a sua resposta!

Loop: LD R1, 0(R16)

BEQ R9, R1 match0 DADDIU R16, R16, # 8 BLT R16, R17, Loop

Exemplo para um código qualquer:

Processador X:

Ciclo	Instruções
1	T1 LD T2 LD
2	T3 LD T4 LD
3	T1 SD T2 SD
•••	