

Sistemas Embarcados

Prof. Hugo Marcondes

hugo.marcondes@ifsc.edu.br

Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina

Projeto - Neader



- Especificação e modelo do processador Neader em nível funcional em SystemC
- Neander é uma máquina virtual para uma arquitetura de um computador muito simples, criada com fins didáticos
 - Desenvolvida na UFRGS
- Características
 - Largura de 8bits para dados e endereços
 - Dados representados em complemento de dois
 - 1 acumulador de 8 bits (AC)
 - 1 apontador de programa de 8 bits (PC)
 - 1 registrador de estado com duas condições: negativo [N] e zero [Z]
- 2 IFSC Sistemas Embarcados

Memória Neader



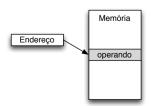
- 256 palavras de 8 bits
- Primeiros 128 bytes (Metade inferior)
 - código do programa
- 128 bytes seguintes (Metade superior)
 - dados
 - Convenção!

3 IFSC - Sistemas Embarcados

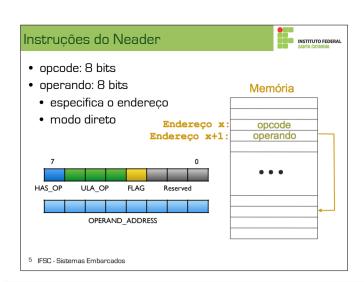
Neader



- Modos de enderecamento
 - DIRETO, também chamado de absoluto



IFSC - Sistemas Embarcados



Instruction	HAS_OP	ALU_OP	FLAG	Operation
NOP	0	[000]	0	No operation
NOT	0	[100]	0	AC = NOT AC (complemento de 1)
HLT	0	[111]	0	Halt operation (dead state)
STA <addr></addr>	1	[000]	0	MEM[addr] = AC
ADD <addr></addr>	1	[001]	0	AC = MEM[addr] + AC
AND <addr></addr>	1	[010]	0	AC = MEM[addr] AND AC (bit a bit)
OR <addr></addr>	1	[011]	0	AC = MEM[addr] OR AC (bit a bit)
LDA <addr></addr>	1	[101]	0	AC = MEM[addr]
JMP <addr></addr>	1	[110]	0	PC = addr
JN <addr></addr>	1	[111]	1	IF N == 1; PC = addr
JZ <addr></addr>	1	[111]	0	IF Z == 1; PC = addr

Sinalizações



- Gerados pela Unidade Lógica Aritmética após as seguintes operações:
 - ADD, NOT, AND, OR e LDA
- Testados pelas instruções JN e JZ
- N (Negativo): indica o sinal do resultado
 - 1: o resultado é negativo
 - O: o resultado é positivo
- Z (zero): indica se o resultado é igual a zero
 - 1: o resultado é zero
 - O: o resultado é diferente de zero

7 IFSC - Sistemas Embarcados

