

INSTITUTO FEDERAL
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA

CURSO DE ENGENHARIA DE TELECOMUNICAÇÕES - CÂMPUS SÃO JOSÉ

RESUMO TÉCNICO

Famílias Lógicas - Capítulo 10 Pedroni

Arthur Cadore Matuella Barcella

- Famílias Lógicas:

As “famílias lógicas” são conjuntos de CIs (circuitos integrados), que contem em seu invólucro diversos componentes já interconectados. Esses CIs tinham como objetivo facilitar o desenvolvimento de projetos com circuitos lógicos, visto que traziam os circuitos mais utilizados já prontos encapsulados dentro do chip.

As principais famílias lógicas são:

- RTL – Lógica resistor-transistor
- DTL – Lógica diodo-transistor
- DCTL – Lógica transistor de acoplamento direto
- TTL – Lógica transistor-transistor
- ECL – Lógica emissor-acoplado
- MOS – Metal Oxide Semicondutor
- PMOS – Lógica MOSFETs de canal p
- NMOS – Lógica MOSFETs de canal n
- CMOS – Lógica MOSFETs complementares

- Fan-in / Fan-out:

Fan-in (Fator de carga de entrada): O fator de carga de entrada define a quantidade de entradas de uma porta lógica, em conjunto com a quantidade de carga (corrente) que cada entrada poderá suportar. Este fator é fixo, visto que é calculado no momento de projetar a porta lógica.



INSTITUTO FEDERAL
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO

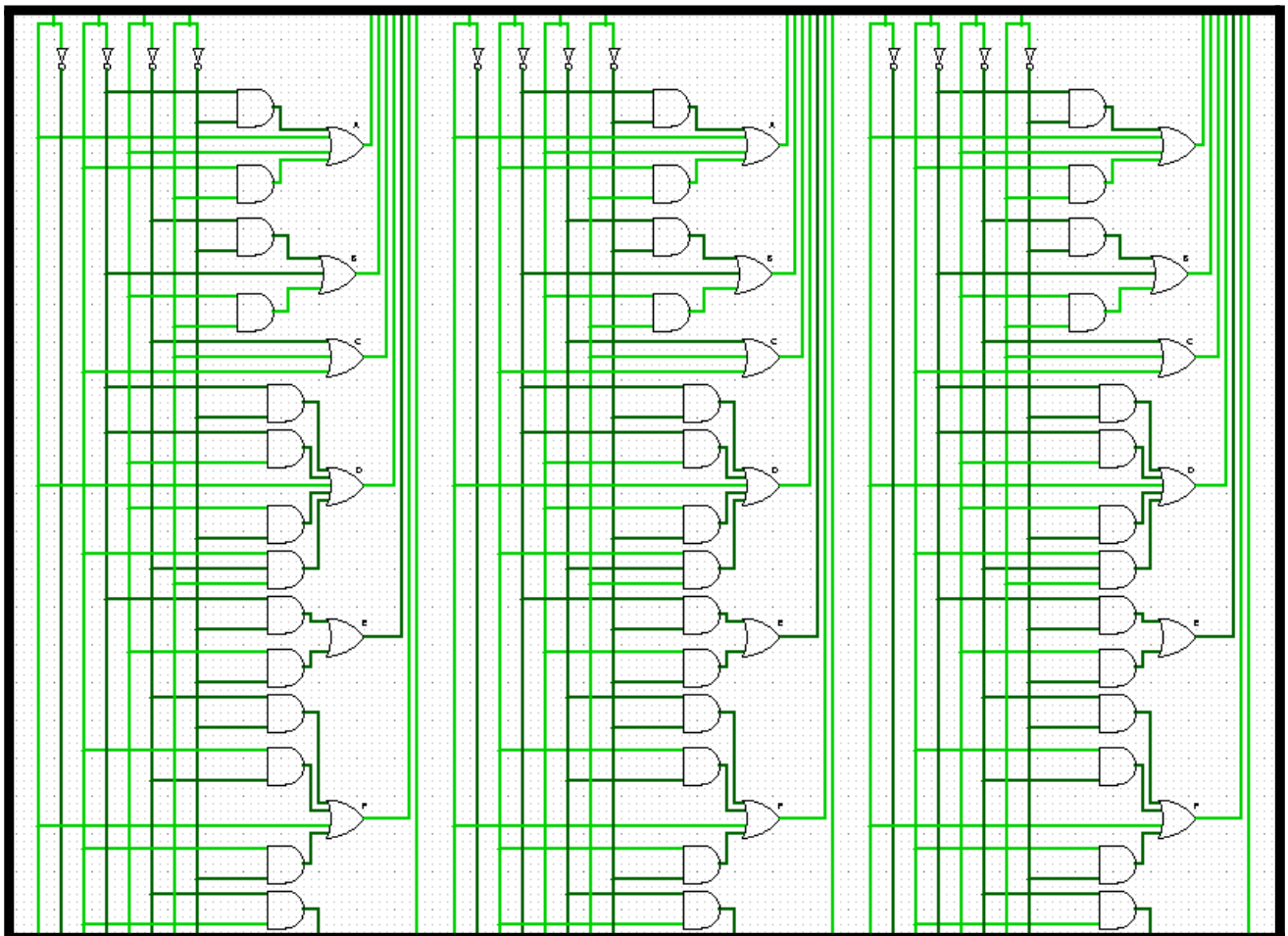
SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

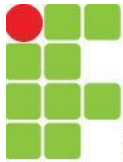
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA

CURSO DE ENGENHARIA DE TELECOMUNICAÇÕES - CÂMPUS SÃO JOSÉ

Fan-out (Fator de carga de saída): O fator de carga de entrada define a quantidade máxima de entradas de portas lógicas adjacentes em que a saída da porta lógica atual pode ser conectada, ou seja, ao determinar o fator de carga de saída de uma porta lógica, este irá determinar a quantidade máxima de entradas adjacentes em que a saída desta porta poderá ser conectada.

Abaixo temos um exemplo de circuito onde deve ser determinado o fan-out para o desenvolvimento prático do mesmo. A imagem traz 3 barramentos onde vários circuitos adjacentes são conectados. Caso não seja calculado o fan-out das portas NOT na parte superior do circuito, o mesmo pode não operar corretamente, visto que o circuito total pode drenar uma corrente excessiva dessas portas.





INSTITUTO FEDERAL
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

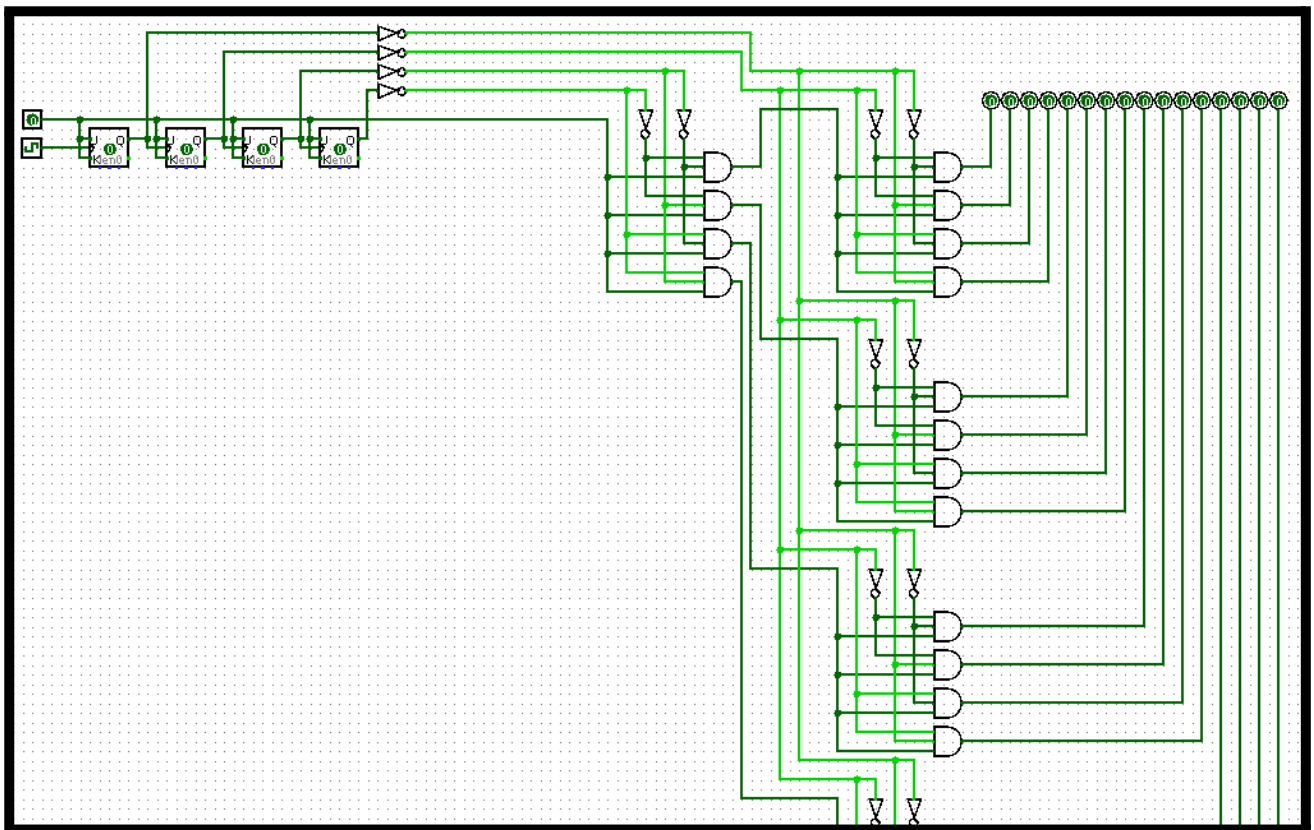
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA

CURSO DE ENGENHARIA DE TELECOMUNICAÇÕES - CÂMPUS SÃO JOSÉ

Exemplos Reais:

1º Exemplo (circuito para display de 7 segmentos): Já apresentado na imagem acima, este circuito é utilizado para converter 4bits em 7, onde os bits de entrada são ordenados, e os de saída acionam o display. Como este circuito utiliza um barramento para acionar todas as portas lógicas, é necessário calcular o fan-out das portas de entrada do circuito para evitar sobrecorrente durante a operação.

2º Exemplo (barramento de endereço): O barramento de endereço acessa uma posição específica da memória para então gravar os bits de dados, esta função é realizada pelo codificador de endereço, conforme imagem abaixo:



Neste exemplo, vários codificadores menores são cascadeados de maneira a formar um codificador maior. Em um desenvolvimento prático, caso não seja calculado o valor de fan-out (no cascadeamento), o primeiro codificador (mais a esquerda), pode não conseguir acionar os demais codificadores, visto que haverá sobrecorrente no circuito.



INSTITUTO FEDERAL
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA

CURSO DE ENGENHARIA DE TELECOMUNICAÇÕES - CÂMPUS SÃO JOSÉ

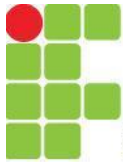
- **Tensão de operação das Famílias Lógicas:** No desenvolvimento de circuitos mais complexos, dois dos principais fatores a determinar no circuito são:

- Redução geométrica do circuito: Diminuir o tamanho total do circuito para que possa ocupar um volume menor, peso menor, e maior aplicabilidade.
- Redução do consumo de potência: Diminuir o consumo total de potência do circuito para sua operação.

Para atingir esses dois fatores, os fabricantes de CIs desenvolveram circuitos que operam valores cada vez menores de tensão e corrente.

Dentre todas as famílias apresentadas acima, a que será descrita neste tópico, é a família CMOS, visto que opera com circuitos utilizando MOSFET e não utiliza resistores na composição de cada porta lógica, podendo tornar o circuito menor, e evitando consumo de potência em perdas resistivas propositalis.

DESCRIÇÃO DE ALIMENTAÇÃO - FAMÍLIA LVCMOS			
PADRÃO DE MERCADO	TENSÃO LÓGICA "1"	TENSÃO LÓGICA "0"	TOLERÂNCIA DE TENSÃO
JESD8C.01	3,3V	0V	0,3V
JESD8-5A.01	2,5V	0V	0,2V
JESD8-7A	1,8V	0V	0,15V
JESD8-11A.01	1,5V	0V	0,1V
JESD8-12A.01	1,2V	0V	0,1V
JESD8-14A.01	1,0V	0V	0,1V



INSTITUTO FEDERAL
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

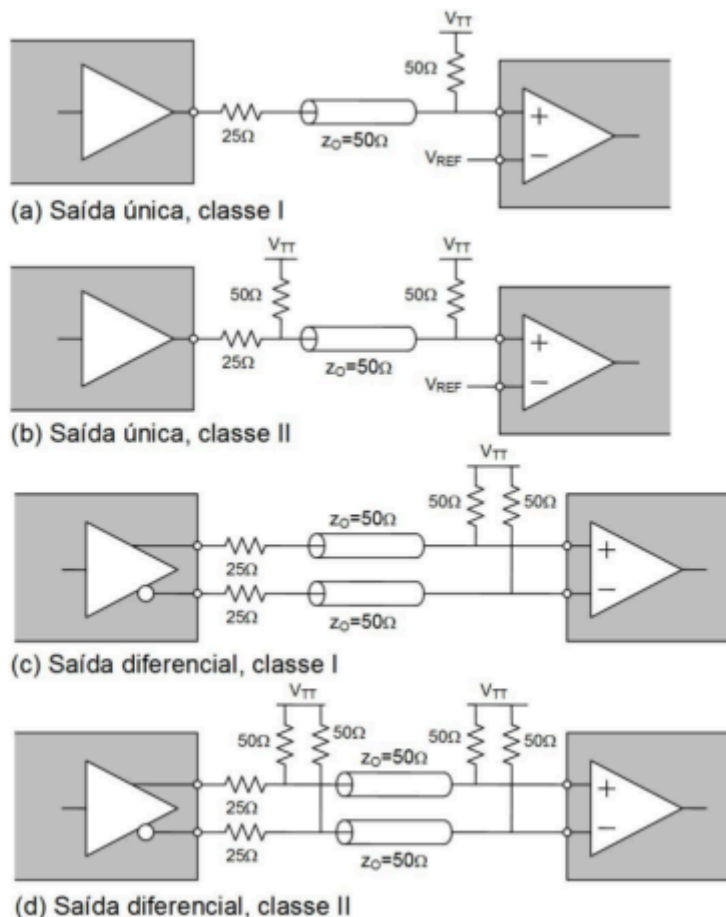
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA

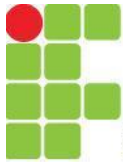
CURSO DE ENGENHARIA DE TELECOMUNICAÇÕES - CÂMPUS SÃO JOSÉ

- Circuitos de I/O:

Definição: Os circuitos de I/O operam como interface de comunicação entre sistemas digitais. Os dados armazenados e processados dentro de um sistema são recebidos nesses circuitos, e através de um certo padrão (determinado pelo modelo do circuito), são transmitidos pelo meio até o outro sistema, onde um circuito equivalente (para entender essa informação) recebe os dados transmitidos e faz o processo contrário, os entrega para o sistema, esses circuitos podem assumir formas variadas de transmissão e recepção, sendo elas half/full duplex, ou simplex.

Abaixo podemos ver 4 tipos de circuitos de I/O, que da maneira como estão demonstrados abaixo são todos simples, ou seja, só enviam informação para o outro lado.





INSTITUTO FEDERAL
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA

CURSO DE ENGENHARIA DE TELECOMUNICAÇÕES - CÂMPUS SÃO JOSÉ

Empregos:

- **MULTIPLEXADOR:** O multiplexador serve para transmissão de dados em sistemas de comunicação seriais, ele utiliza de um circuito para colocar todos os bits em fila, possibilitando a transmissão através de um único canal. Nos circuitos mais modernos, o dispositivo pode transmitir e receber através do mesmo canal (modo duplex), porém, há também circuitos que só enviam ou só recebem em um canal, os chamados simplex, como vimos acima.

- **DECODIFICADOR DE ENDEREÇO:** O decodificador de endereço utiliza um circuito para receber os bits sequenciais e decodificá-los através do código “one-hot” e então apenas uma posição de memória corresponde a aquela sequência de bits.

Exemplos:

USB: O Universal Serial Bus, como o próprio nome informa, opera a partir da comunicação serial, para isto utiliza de um multiplexador em seu circuito para receber os bits de dados e colocá-los em fila.

Decodificador de endereço: O decodificador de endereço é utilizado para acessar uma posição específica da memória do equipamento, e então gravar o conteúdo recebido no barramento de dados pelo processador dentro da memória selecionada, o funcionamento do decodificador já foi descrito acima.