

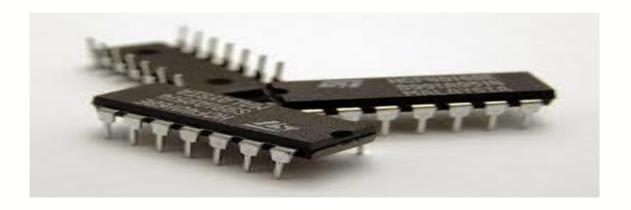


ROSE HILL CAMPUS, Camp Levieux

Genie Electrique et Informatique Industrielle

RAPPORT:

CIRCUITS AVEC LOGIQUE COMBINATOIRES (TP-1 SUR Multisim)



Nom: Ramarson Hasiniaina Guyo

Ensingnant: Mr NEETIANAND KISHTO

Classe: GEII

MODULE: EGGEN12

Dade de soumission: 13/10/2024

RESUME

Ce devoir de travaux pratiques sur Multisim consiste à concevoir, modifier et analyser différents circuits logiques en utilisant des composants comme les circuits intégrés 7400 et 7402. Il inclut la simulation et la vérification de diverses expressions logiques, notamment avec des portes NAND. Nous doivions également identifier les types de portes logiques utilisées dans des systèmes spécifiques et effectuer des exercices de conception à l'aide de la bibliothèque "logic gates" et de circuits intégrés.

SOMMAIRE

Table des matières

RESUME	2
INTRODUCTION	4
Conception et Simulation d'un Circuit Logique Fondamental	5
Simulation 2 : Circuit modifie avec un horloge 0.5 HZ	6
Simulation 3 :Simulation avec C17400 (Porte NAND)	7
Simulation 4 :Porte NAND	8
Question 6	9
Question 7	10
CONCLUSION	11

INTRODUCTION

Dans ce travail pratique, nous explorons la conception et l'analyse de circuits logiques à l'aide du logiciel de simulation Multisim. L'objectif est de comprendre le fonctionnement de circuits logiques basiques en utilisant des portes NAND et différents circuits intégrés, tels que les 7400 et 7402. À travers plusieurs exercices, nous modifions des circuits existants, implantons des expressions logiques, et identifions les types de portes logiques présents dans des systèmes spécifiques. Ces activités permettent de renforcer les compétences en conception et en simulation de circuits numériques.

Conception et Simulation d'un Circuit Logique Fondamental.

• Simulation 1

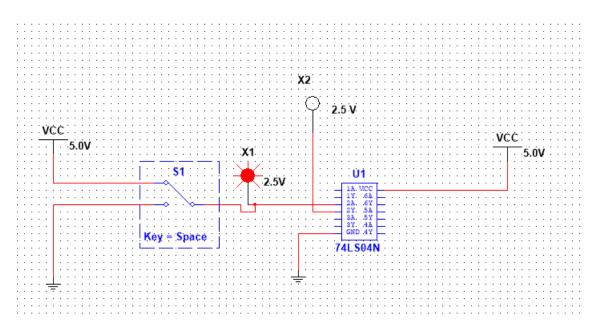


Figure 1-Entrer(1)-Sortie (0)

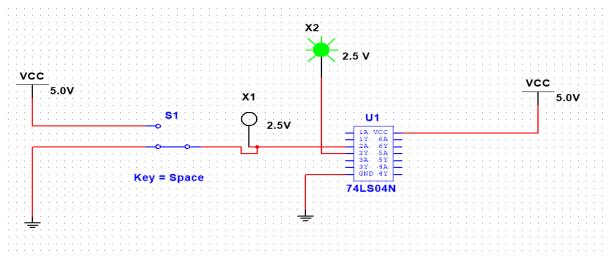


Figure 2-Enter(0)-Sortie(1)

L'objectif de ce circuit est d'illustrer le fonctionnement d'une porte logique NON, qui inverse l'état logique de son entrée. Si l'entrée est à 0, la sortie sera à 1, et inversement, si l'entrée est à 1, la sortie sera à 0.

Simulation 2 : Circuit modifie avec un horloge 0.5 HZ

• Simulation 1

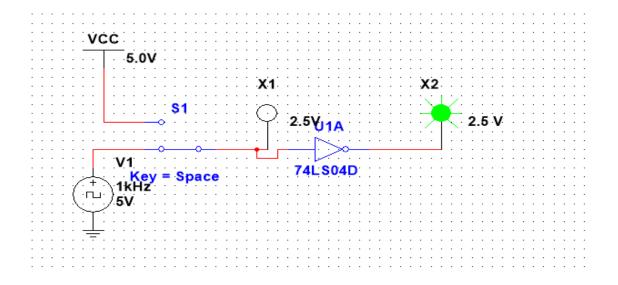


Figure 3-Intervale sonde rouge

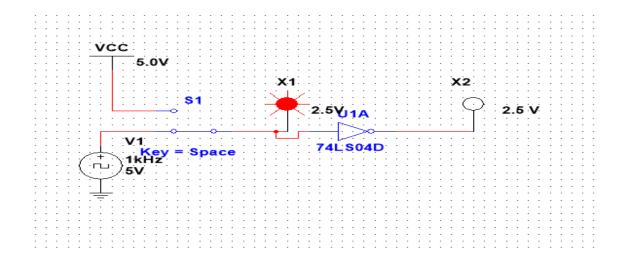


Figure 4-Intervale Sonde verte

L'horloge genere des signeaux periodiques qui controlent l'alternance entre les etats eteint (rouge) et allumer

Simulation 3: Simulation avec C17400 (Porte NAND)

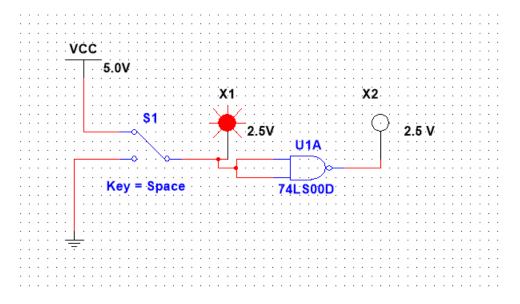


Figure 5-Entrer (1)-Sortie (0)

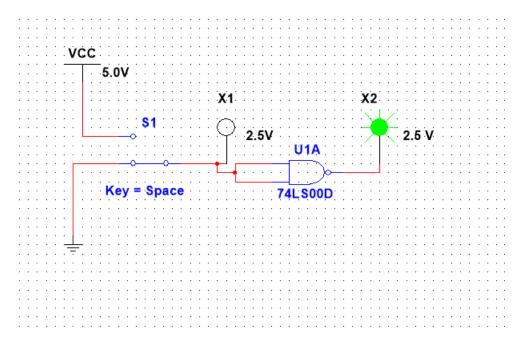


Figure 6-Entrer (0)-sortie (1)

Avec la porte NAND, on peut démontrer son rôle clé dans la conception de circuits logiques. Ce circuit, basé sur le principe de la porte NAND, illustre comment plusieurs entrées peuvent être combinées pour produire des résultats logiques. En ajustant les entrées, on observe que la sortie de la porte NAND ne devient basse (0) que lorsque toutes les entrées sont hautes (1), confirmant ainsi son comportement attendu.

Simulation 4:Porte NAND

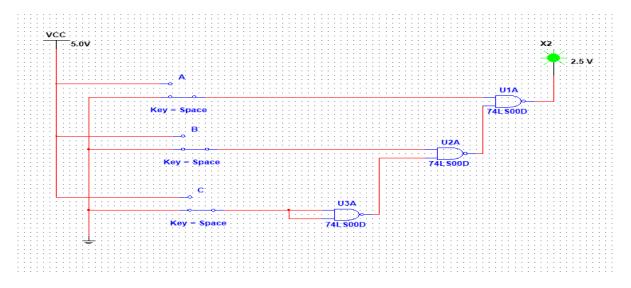


Figure 7-A'+BC' avec interrupteurs

A	В	C	A'	C,	BC'	A+BC'
0	0	0	1	1	0	1
0	0	1	1	1	0	1
0	1	0	1	1	1	1
0	1	1	1	1	0	1
1	0	0	0	0	0	0
1	0	1	0	0	0	0
1	1	0	0	0	1	1
1	1	1	0	0	0	0

Figure 8-Table de verite

Question 6

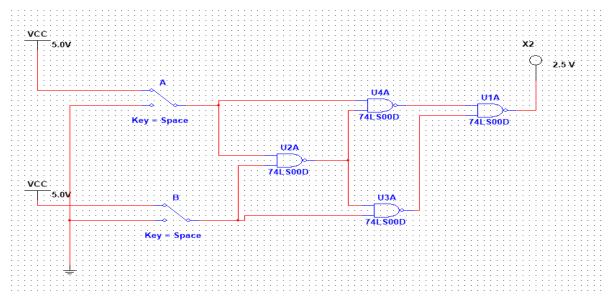


Figure 9-Logique combinatoire NAND

Question 7

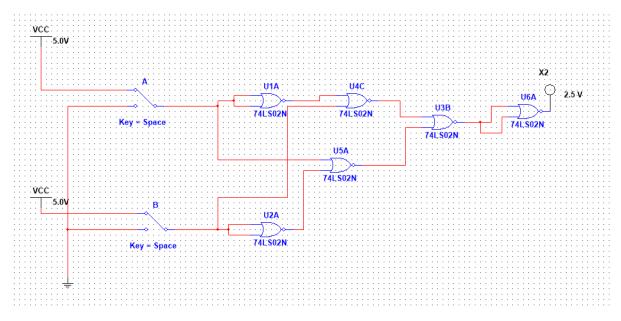


Figure 10-Logique combinatoire NOR

CONCLUSION

Les questions 1 à 7 mettent en lumière que le circuit en question constitue un système logique combinatoire, élaboré à partir de portes logiques (notamment des NAND et/ou NOR) et d'interrupteurs pour les entrées. Ce dispositif est conçu pour exécuter des opérations logiques précises, générant une sortie en fonction de l'état des entrées.

Ce qui est particulièrement remarquable avec les portes NAND, c'est leur capacité à être combinées pour réaliser l'ensemble des fonctions logiques fondamentales. Cela signifie qu'une porte NAND, en elle-même, permet de construire des circuits logiques d'une grande complexité, qu'il s'agisse de circuits combinatoires ou séquentiels. Ainsi, leur polyvalence en fait un outil essentiel dans la conception de systèmes logiques avancés.