

# 1. Have Your Cake and Eat it (Too): A Concurrent Hash Table with Hardware Transactions

**Accession number:** 20174704422893

**Authors:** Chen, Zhiwen (1); He, Xin (1); Sun, Jianhua (1); Chen, Hao (1)

**Author affiliation:** (1) College of Computer Science and Electronic Engineering, Hunan University, Changsha, China

**Corresponding author:** Chen, Hao(haochen@hnu.edu.cn)

**Source title:** International Journal of Parallel Programming

**Abbreviated source title:** Int J Parallel Program

**Issue date:** November 16, 2017

**Publication year:** 2017

**Pages:** 1-11

**Language:** English

**ISSN:** 08857458

**CODEN:** IJPPE5

**Document type:** Article in Press

**Publisher:** Springer New York LLC

**Abstract:** Hardware Transaction Memory (HTM) opens a new way to scaling multi-core software. Its main target is to achieve high performance on multi-core systems, and at the same time simplify concurrency control and guarantee correctness. This paper presents the redesign of an existing concurrent hash table using several HTM-based synchronization mechanisms. As compared with a fine-grained lock implementation, HTM-based locking scales well on our testing platform, and its performance is higher when running large-scale workloads. In addition, HTM-based global locking consumes much less memory. In summary, several observations are made in this paper with detailed experimental analysis, which would have important implications for future research of concurrent data structures and HTM. © 2017 Springer Science+Business Media, LLC

**Main heading:** Concurrency control

**Controlled terms:** Data structures - Hardware - Locks (fasteners) - Synchronization

**Uncontrolled terms:** Concurrent data structures - Experimental analysis - Hardware transactional memory - Hash table - Implications for futures - Multi-core systems - Synchronization mechanisms - Transaction memory

**Classification code:** 605 Small Tools and Hardware

Small Tools and Hardware

- 723.2 Data Processing and Image Processing

Data Processing and Image Processing

- 961 Systems Science

Systems Science

**DOI:** 10.1007/s10766-017-0529-7

**Database:** Compendex

Compilation and indexing terms, Copyright 2017 Elsevier Inc.

**Data Provider:** Engineering Village

## 论文收录引用证明报告

委托人：陈志文

检索数据库：

EV2-EI 工程索引

检索结果（详见附件）：

本次检索根据委托人陈志文所提供的论文目录及其检索要求，通过对上面的数据库进行检索，检索结果如下：

EV2-EI 工程索引收录 1 篇。

检索人：张丽丽

2017.12.15







研究生暑期学校  
GRADUATE SUMMER SCHOOL

# 结业证书

陈志文，自2012年7月2日至2012年7月13日参加国防科学技术大学主办的2012年“先进软件技术”研究生暑期学校学习（合3学分），通过课程考试，成绩合格，准予结业。

国防科学技术大学研究生院

二〇一二年七月十三日

证书编号 9000220120601060



普通高等学校

# 毕业证书



学生 陈志文 性别 男，一九八八年九月十八日生，于二〇〇七年九月至二〇一一年七月在本校

通信工程

专业 四年制 本科 学习，修完教学计划规定的全部课程，成绩合格，准予毕业。

校 名：



校 (院) 长：

敖名福

证书编号： 113191201105004652

二〇一一年七月十五日





# 学士学位证书

陈志文，男，1988年09月18日生。在南昌工程学院

通信工程

专业完成了本科学习计划，业已

毕业，经审核符合《中华人民共和国学位条例》的规定，授予工学学士学位。

院长

南昌工程学院

学位评定委员会主席

敖名福



证书编号：1131942011004652

(普通高等教育本科毕业生)

二〇一一年七月十五日





# 荣誉证书

HONORARY CREDENTIAL

学承办的 2012 年“先进软件技术”  
校中各门课程成绩优异，被评为：

## 秀 学 员

国防科技大学计算机学院  
二〇一二年七月十三日



姓名 陈志文

性别 男 民族 汉

出生 1988 年 9 月 18 日

住址 湖南省桃江县泗里河乡黄  
土塘村芦茅坪村民组



公民身份号码 430922198809186414



中华人民共和国  
居民身份证

签发机关 桃江县公安局

有效期限 2008.02.21-2018.02.21