1. Chisel语言相关的资料：

<chisel-tutorial-release.zip>

1. chisel 工程可以使用官方模板：

<https://github.com/freechipsproject/chisel-template/>

1. 实验用的FPGA板卡是zynq mpsoc系列，该系列的介绍文档：<ug1085-zynq-ultrascale-trm.pdf>，我们具体用ZU19EG型号
2. 实验中可能用到两个主要的IP：PCIe-QDMA和100G ethernet Subsystem：

PCIe-QDMA的参考工程<qdma_0_ex.zip>，IP说明文档<pg302-qdma.pdf>

100G ethernet Subsystem的参考工程<doce_nf.zip>，IP说明文档<pg203-cmac-usplus.pdf>

1. 在X86主机端，实验会运行dpdk软件框架

dpdk软件框架<dpdk-stable-19.11.6_qdma_202_1.zip>

dpdk软件框架使用参考<测试5-补充.doc> （这是PCIe-QDMA参考工程的DPDK软件框架的使用方法，FPGA端运行了一个哈希运算的加速算子，在你的实验中，该算子被替换成某个网络包处理算子）