

5.3. ADU mit ATMEGA2560

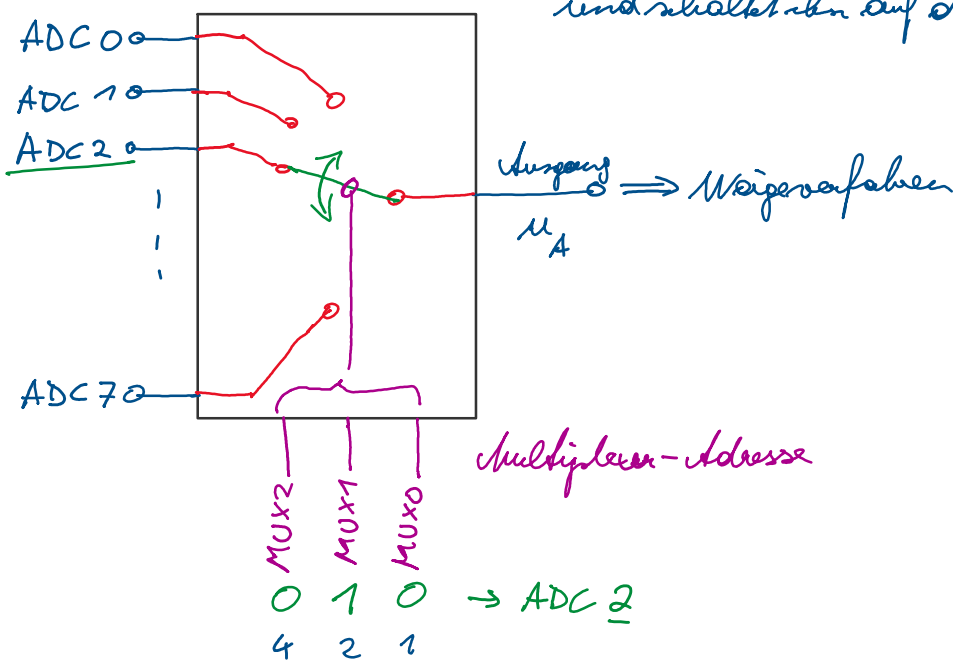
Montag, 18. September 2017 11:06

Register ADMUX

0	1	0					
7	6	5	4	3	2	1	0
REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
0	0	0	0	0	0	0	0

Auswahl
ADU-Kanal
→ Multiplexer

Multiplexer: Wählt mit Hilfe einer Adresse einen von N Eingängen aus und schaltet ihn auf den Ausgang durch



0	000
1	001
2	010
3	011

Beispiel: ADU-Kanal 5 auswählen

ADMUX: 01000101

MUX2 MUX1 MUX0

ADMUX = 0x45;

Register ADCSRA

	1	0	0	0	0	1	1	1	
Bit	7	6	5	4	3	2	1	0	
	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	ADCSRA
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

→ 0x87

ADEN: Aktiviert die ADU

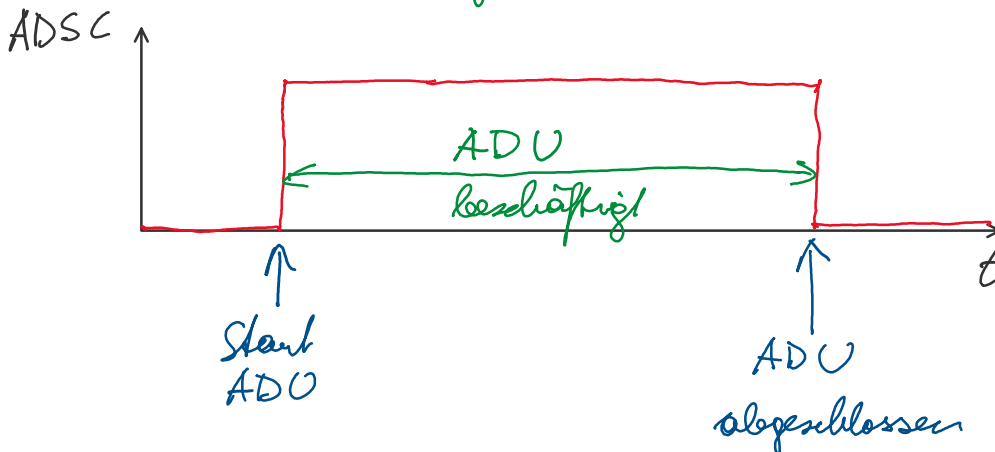
ADSC: Startet die ADU

Initialisierung ADU:

ADCSRA = 0x87;

Start der ADU:

ADSC setzen (Bit 6)

ADCSRA |= 0x40;
(1 << 6)Warten, so lange die ADU beschäftigt ist:

While-Schleife, so lange ADSC gesetzt ist

Maske: 0x40

while ((ADCSRA & 0x40) != 0)

 $X << Y$

Verschieben um Y Stellen

 $3 << 2$ 2 Stellen
0000 1

0010 0

 $1 << 6$

0000 0

0100 0

Maske: 1 << 6

in Register-Date

Sehen: ADCSRA

löschen: ADCSRA

$$\left\{ \begin{array}{l} \{ \\ \} \end{array} \right.$$

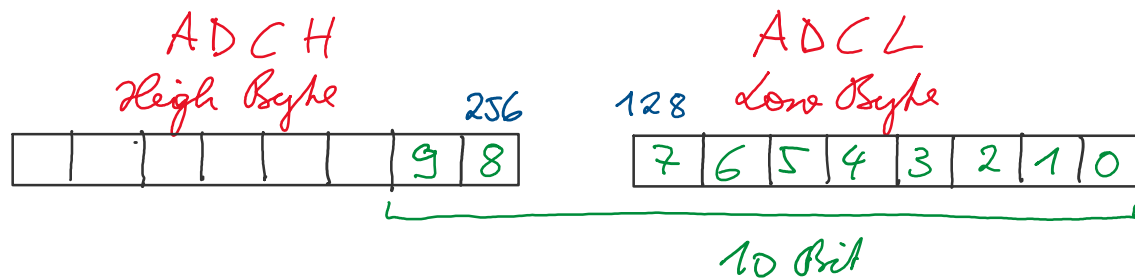
$$(1 \ll 6)$$

$$(1 \ll \text{ADSC})$$

ORDER: $\text{while}((\text{ADCSRA} \& (1 \ll \text{ADSC})) \neq \emptyset)$

$$\left\{ \begin{array}{l} \{ \\ \} \end{array} \right.$$

Ergebnis: 10 Bit Digitalwert



show result;

~~ergebnis = ADCL + ADCH;~~

ergebnis = ADCL + (ADCH << 8);

ADCH * 256