

# 模拟集成电路设计实验

## ——第三次实验

信息科学技术学院

姓名：胡睿 PB17061124

# 实 验 报 告

评分：

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

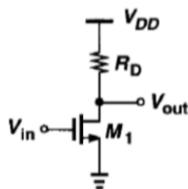
【实验题目】模拟 IC 设计基本仿真方法

【实验目的】

1. 学习使用 Cadence Spectre 进行交流小信号 AC 仿真；
2. 掌握使用 Calculator 工具进行电路频率特性分析、相位裕度以及噪声特性分析等模拟电路设计基本方法。

【实验内容】

设计一个电阻负载 NMOS 单端共源 CS 放大器，满足以下技术指标：



输入信号： 1k~1MHz 幅度 20mV 正弦波， 直流工作点不限；

低频增益：  $\sim 10$ ，

3dB 带宽：  $\sim 1.5\text{MHz}$ ，

负载电容： 1pF，

电源电压： 1.8V，

输出电压直流工作点：  $\sim 0.8\text{V}$ ，

电源电流：  $\sim 10\mu\text{A}$ 。

【初步设计】

由设计要求可得：

$$V_{DD} = 1.8\text{V} \quad V_{DQ} = 0.8\text{V} \quad I_{DQ} = 10\mu\text{A} \quad A_v = 10 \quad BW = 1.5\text{MHz}$$

由实验一数据可得：

$$L = 0.8\mu\text{m} \quad V_{th} = 418.445\text{mV} \\ \lambda = 0.03814 \quad \mu_n C_{ox} = 324.661\mu$$

# 实 验 报 告

评分:

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

初步设计电路参数如下:

$$\begin{aligned}R_D &= \frac{V_{DD} - V_{OQ}}{I_{DQ}} = \frac{1.8 - 0.8}{10\mu} = 10^5 \Omega \\r_o &= \frac{1}{\lambda I_D} = \frac{1}{0.03814 \times 10 \times 10^{-6}} = 2.6219 M\Omega \\A_v &= g_m(R_D || r_o) = g_m \cdot \frac{2.6219 \times 10^{11}}{2.6219 \times 10^6 + 0.1 \times 10^6} \\&= g_m \cdot \frac{2.6219 \times 10^{11}}{2.7219 \times 10^6} = 10 \\g_m &= \frac{1}{9.6326 \times 10^3} = 1.03814 \times 10^{-4} S \\I_D &= \frac{1}{2} g_m (v_{gs} - v_{th}) \\10^{-5} &= \frac{1}{2} \times \frac{1}{9.6326 \times 10^3} \times (v_{gs} - 0.418)\end{aligned}$$

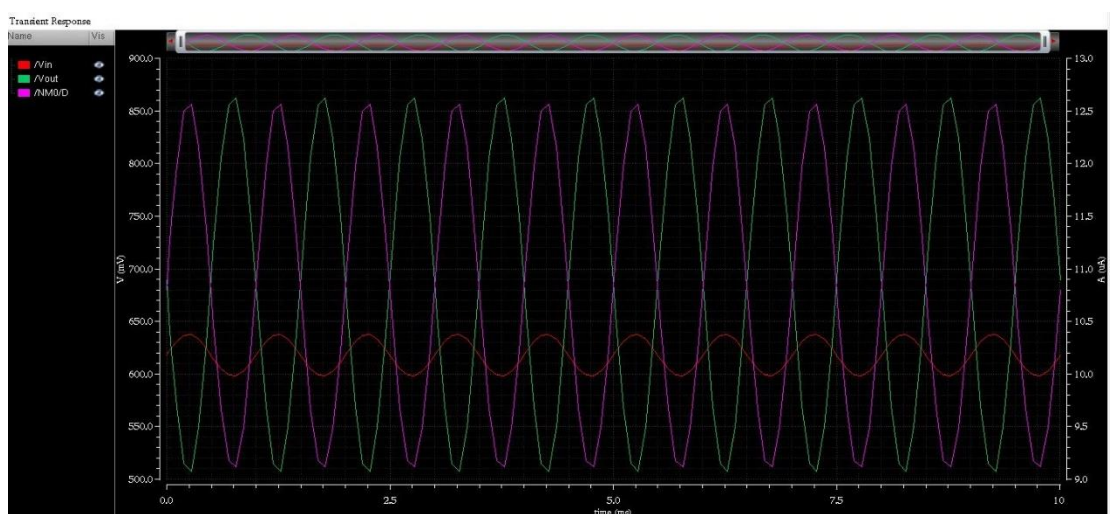
解得:

$$\begin{aligned}v_{gs} &= 0.61 V \\g_m &= \mu_n C_{ox} \frac{W}{L} (v_{gs} - v_{th}) \\\frac{W}{L} &= \frac{g_m}{\mu_n C_{ox}} \times \frac{1}{v_{gs} - v_{th}} = \frac{1}{9.6326 \times 10^3} \times \frac{1}{324.661 \times 10^{-6}} \times \frac{1}{0.192} = 1.66542\end{aligned}$$

由于  $L=800\text{n}$ , 所以宽度

$$W = 1.332\mu \approx 1.4\mu$$

绘制电路图后进行瞬态仿真得到如下图所示波形:



根据瞬态仿真结果查看工作点:

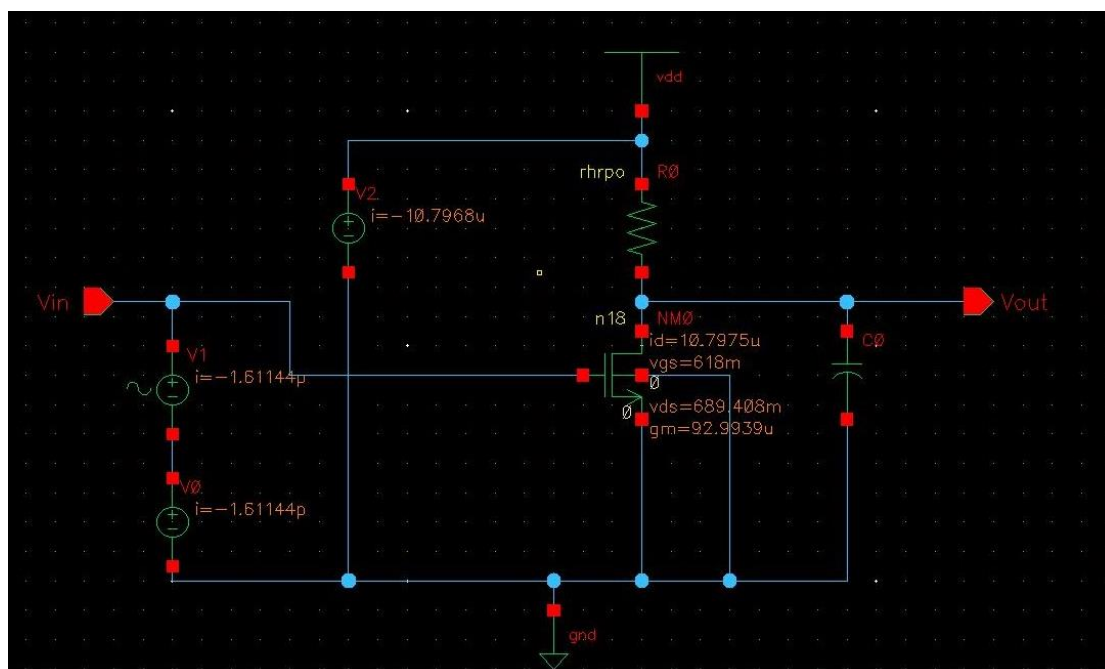
# 实 验 报 告

评分:

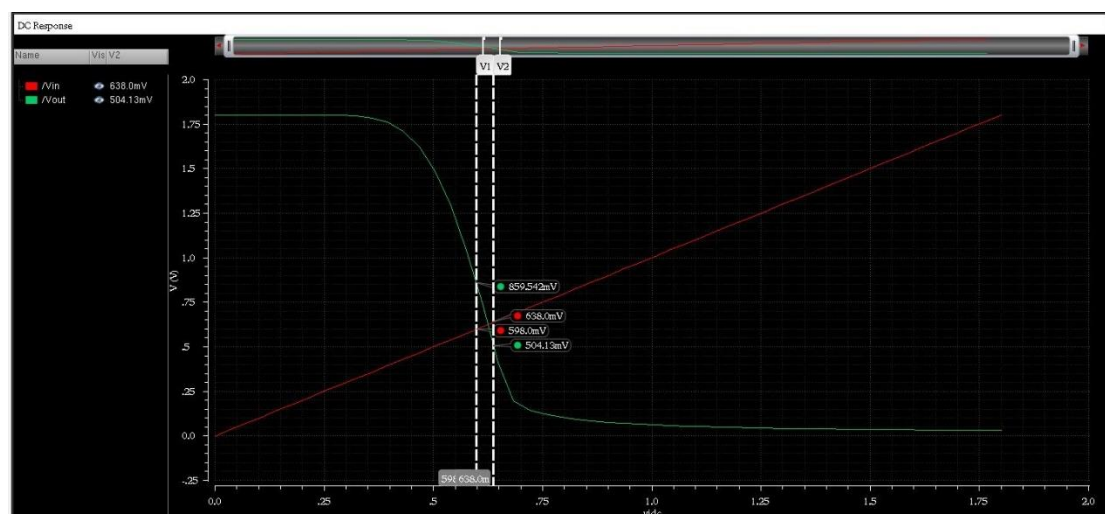
信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

如下图所示,  $i_d=10.7975\mu\text{A}$  与设计要求  $10\mu\text{A}$  相差不超过 10%,  $v_{gs}$  为  $619\text{mV}$ , 与初步设计中得到  $610\text{mV}$  相差不超过 10%,  $g_m=92.9939\mu\text{S}$  与初步设计中得到  $103.814\mu\text{S}$  相差不超过 10%。

故工作点基本合适, 而低频增益为 9 未达到设计要求。



进行 DC 仿真分析获得大致的输入和输出动态范围,  $v_{idc}=619\text{mV}$ , 摆幅  $20\text{mV}$ , 可以看到输入输出波形在  $598\text{mV}\sim 638\text{mV}$  之间均处于线性区:

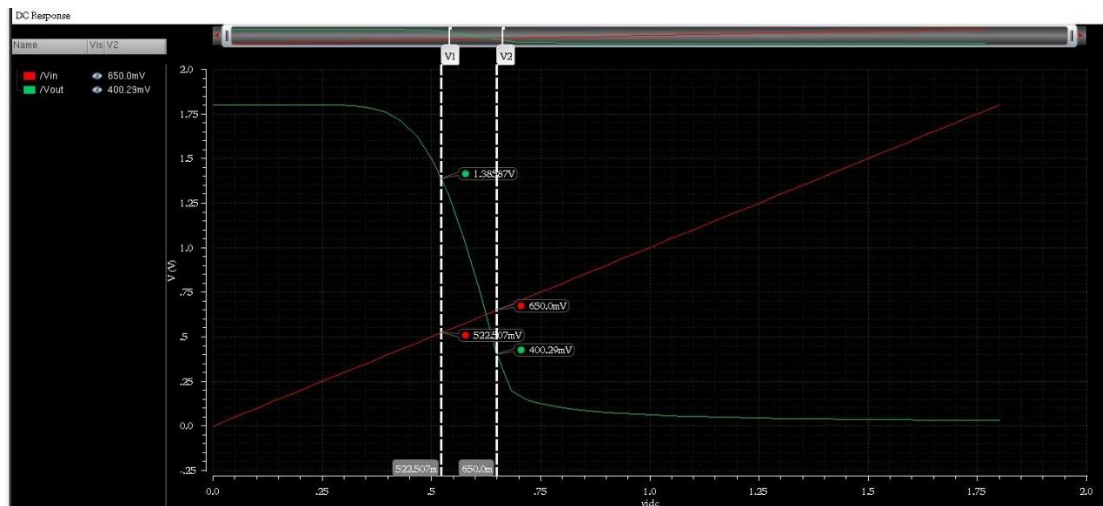


# 实 验 报 告

评分:

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

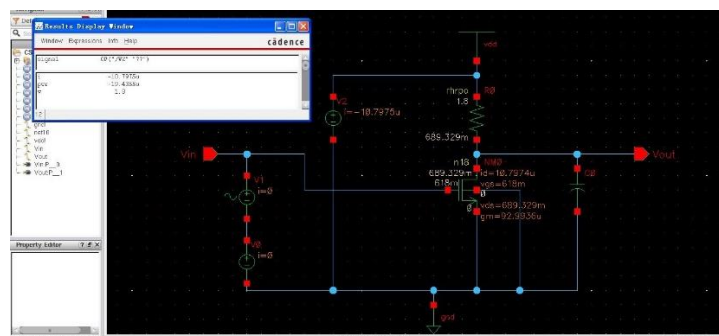
下图中用 marker 标识出线性区，输入和输出范围表明其远超设计指标。因此可以增大  $W/L$  同时减小输入直流电平，以获得更大增益并保持单级 CS 电路的 MOS 直流电流基本不变。



查看 MOS 有效沟道长度  $l_{eff}$  如下图所示， $l_{eff}=7.84e-7$ 。



查看功耗为 19.4355uW。

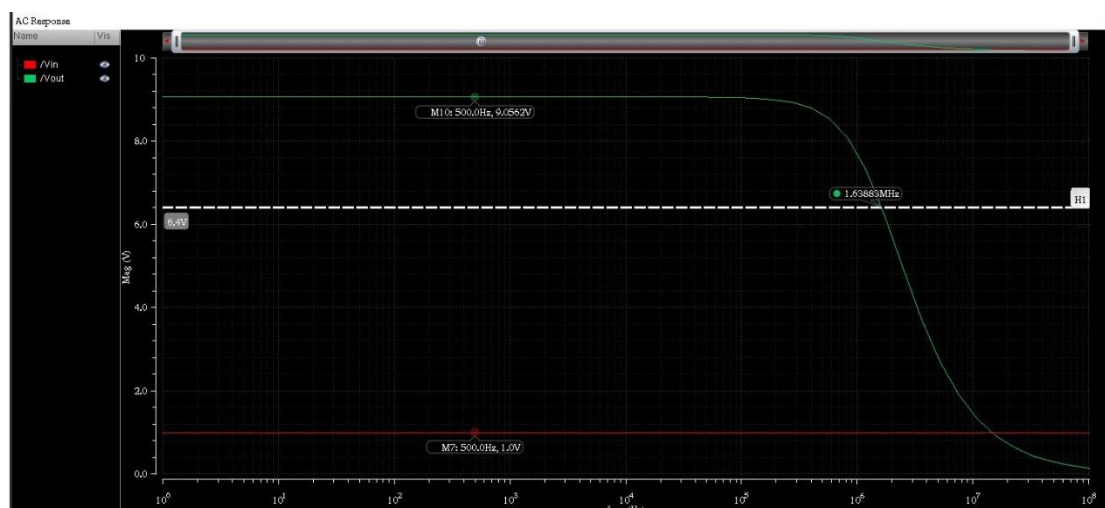


# 实 验 报 告

评分:

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

AC 交流分析频率响应如下图所示，得到低频增益为 9.0562，未达到设计要求；带宽为 1.63883MHz，符合设计要求。



因此需要对 Schemaitc 电路中的 NM0 管 W/L、vdc 电压、R 参数进行合适的综合修改。带宽接近设计指标，因此无需调整负载电阻 R0，仅修改 MOS 管宽度 W 并为保持漏极电流不变修改输入直流电压。初步计算如下：

目标增益为 10，当前增益为 9.0562。因此

$$k = \frac{10}{9.0562} = 1.104215$$

设电流保持不变，输出电压也保持不变。若增加 W 则减小 Vgs；设新宽度为（下标 n 表示目标值，W 为 NM0 的当前宽度）

$$\begin{aligned} W_n &= k \times W = 1.104 \times 1.3u = 1.435u \approx 1.5u \\ I_D &= \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{gs} - v_{th})^2 = \frac{1}{2} \mu_n C_{ox} \frac{W_n}{L} (v_{gsn} - v_{th})^2 \\ v_{gsn} - v_{th} &= \frac{v_{gs} - v_{th}}{\sqrt{k}} = \frac{0.61 - 0.418}{\sqrt{1.1}} = 0.182715V \\ v_{gsn} &= 0.600715V \end{aligned}$$

输入电压源 Vdc 单元设置为 vdc = Vth + 新过驱动电压，电路图上修改 NM0 的 W 参数后，Check and Save 并进行 AC 交流分析频率响应，发现指标尚未达标，因此需要对 Schemaitc 电路中的 NM0 管 W/L、vdc 电压、R 参数

# 实 验 报 告

评分：

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

再次进行合适的综合修改。由于带宽仍然接近设计指标，因此无需调整负载电阻  $R_0$ ，仅修改 MOS 管宽度  $W$  并为保持漏极电流不变修改输入直流电压。初步计算如下：

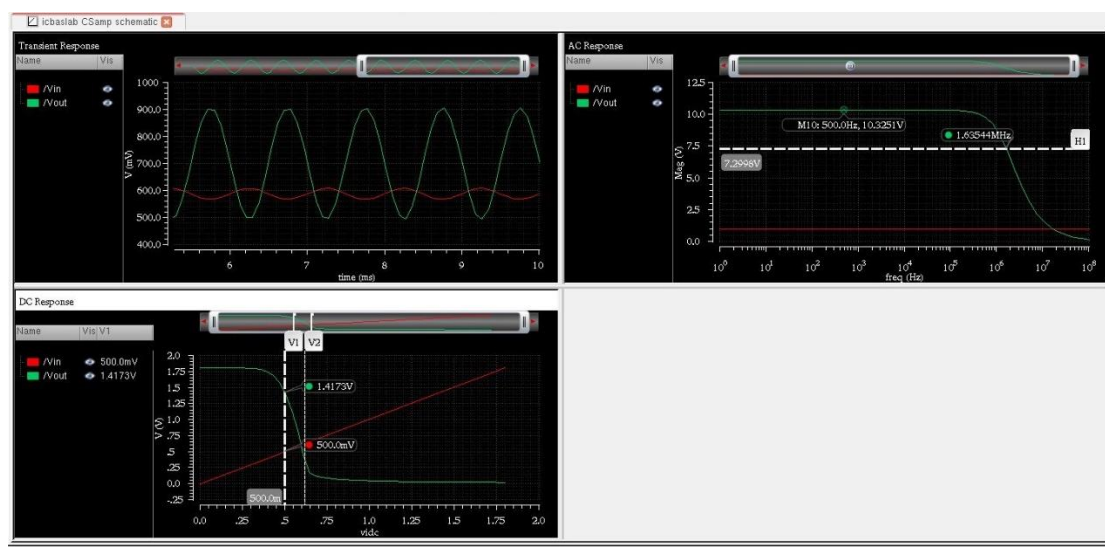
目标增益为 10，当前增益为 9.67598。因此

$$k = \frac{10}{9.67598} = 1.1364$$

设电流保持不变，输出电压也保持不变。若增加  $W$  则减小  $V_{gs}$ ；设新宽度为（下标  $n$  表示目标值， $W$  为 NM0 的当前宽度）

$$\begin{aligned} W_n &= k \times W = 1.1364 \times 1.5u \approx 1.7u \\ I_D &= \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{gs} - v_{th})^2 = \frac{1}{2} \mu_n C_{ox} \frac{W_n}{L} (v_{gsn} - v_{th})^2 \\ v_{gsn} - v_{th} &= \frac{v_{gs} - v_{th}}{\sqrt{k}} = \frac{0.6 - 0.418}{\sqrt{1.1364}} = 0.170728V \\ v_{gsn} &= 0.588V \end{aligned}$$

输入电压源  $V_{dc}$  单元设置为  $v_{dc} = V_{th} + \text{新过驱动电压}$ ，电路图上修改 NM0 的  $W$  参数后，Check and Save 并进行 AC 交流分析频率响应，发现指标达标满足设计要求。仿真结果如下图所示：



得到低频增益为 10.3251，达到设计要求；带宽为 1.63544MHz，符合设计要



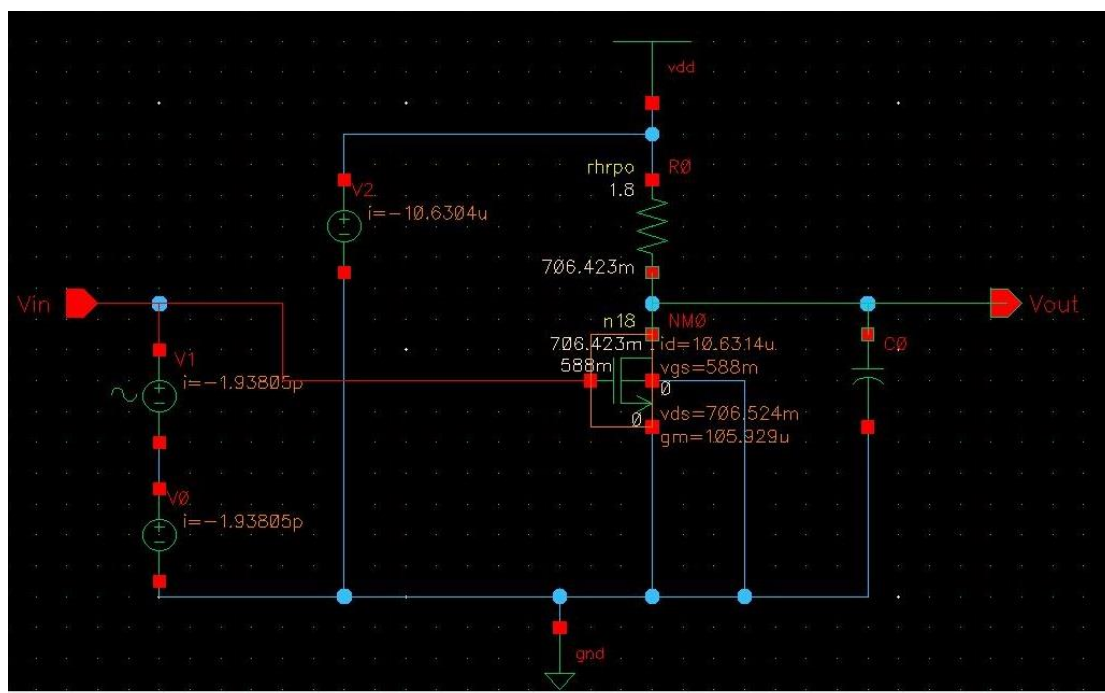
# 实 验 报 告

评分:

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

求。

DC 仿真分析获得大致的输入和输出动态范围， $v_{idc}=588\text{mV}$ ，摆幅  $20\text{mV}$ ，可以看到输入输出波形在  $568\text{mV}\sim 608\text{mV}$  之间均处于线性区，用 marker 标识出线性区后可以看出输入和输出范围表明其远超设计指标。



如上图所示， $i_d=10.6314\mu\text{A}$  与设计要求  $10\mu\text{A}$  相差不超过 10%， $v_{gs}$  为  $588\text{mV}$ ，与初步设计中得到  $588\text{mV}$  相等， $g_m=105.929\mu\text{S}$  与初步设计中得到  $103.814\mu\text{S}$  相差不超过 10%。故工作点基本合适。

用计算器工具 Calculator 精确计算带宽可得到  $\text{bandwidth}=1.631\text{E}6$

用计算器工具 Calculator 精确计算相位裕度可得到  $\text{phaseMargin}=-84.39$ ，相位裕度为  $95.61$  度。

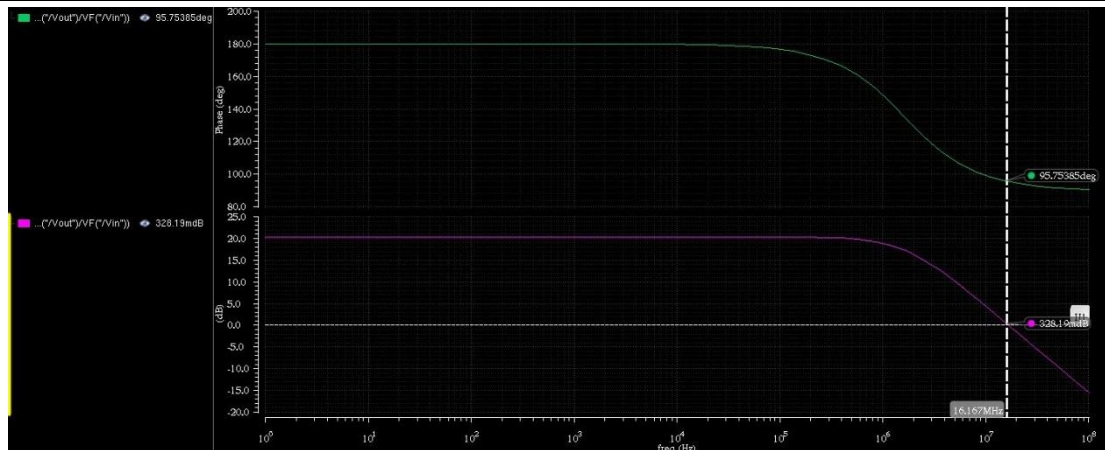
根据波形图，直观得到相位裕度：



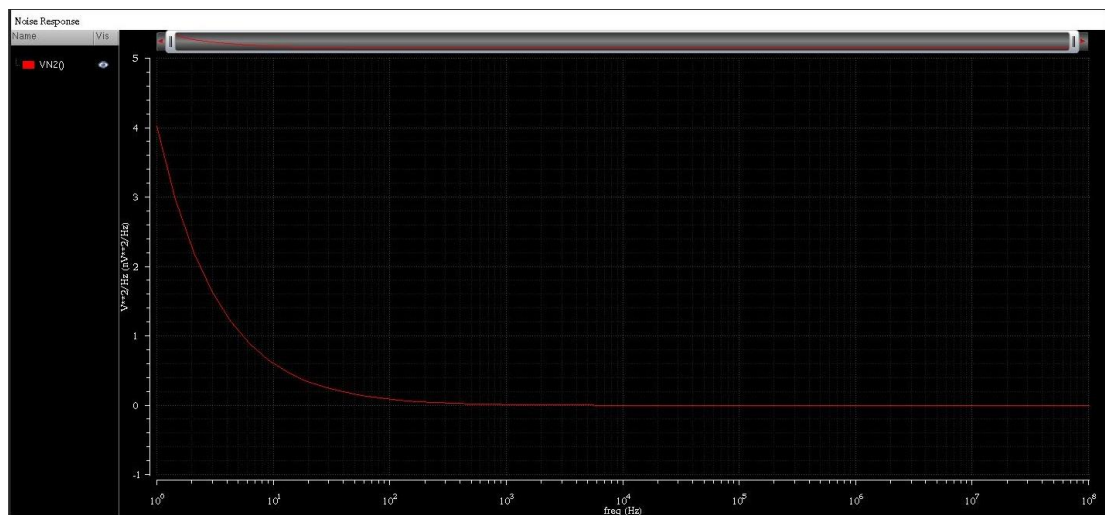
# 实 验 报 告

评分:

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

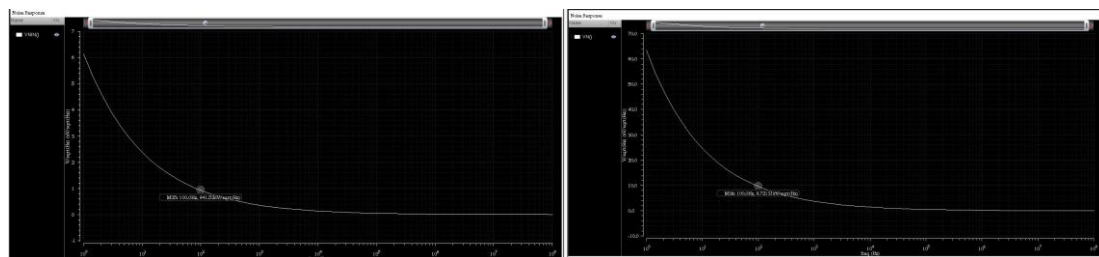


噪声仿真结果:



用计算器工具 Calculator 精确计算噪声可得到  $\text{totalNoise}=317.0\text{E-9}$

等效输入噪声电压“谱”和等效输出噪声电压“谱”如下图所示:



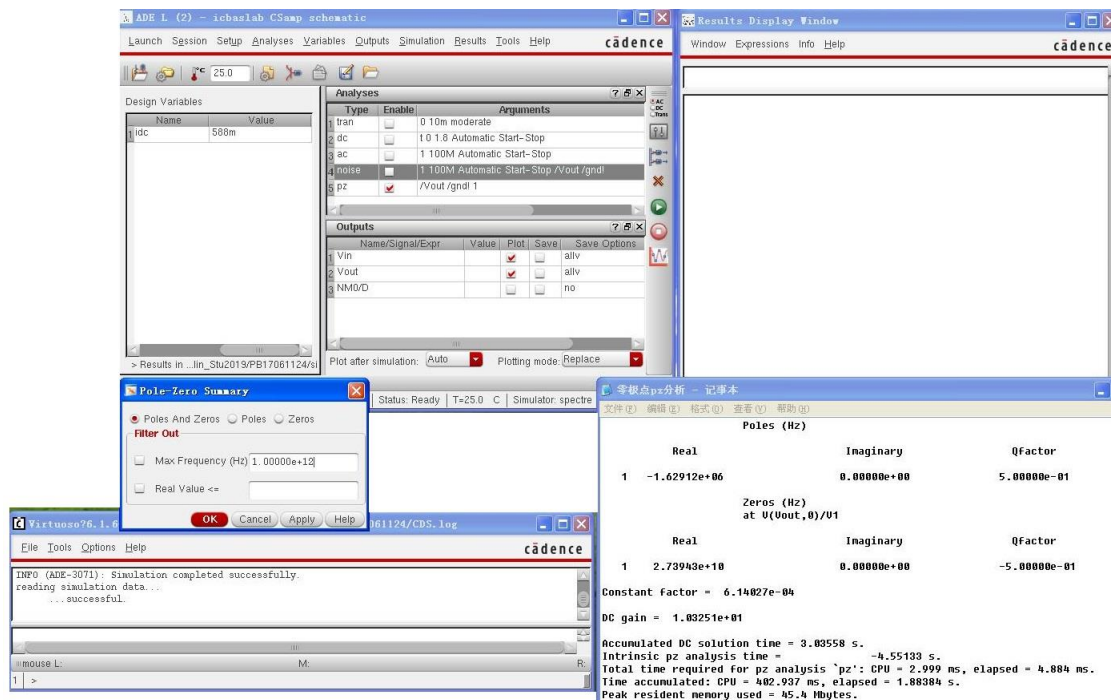
Marker 标记 100Hz 频率处的等效输入噪声电压“谱”为  $941.52\text{nV}/\sqrt{\text{Hz}}$ , Marker 标记 100Hz 频率处的等效输出噪声电压“谱”为  $72131\mu\text{V}/\sqrt{\text{Hz}}$ 。

# 实 验 报 告

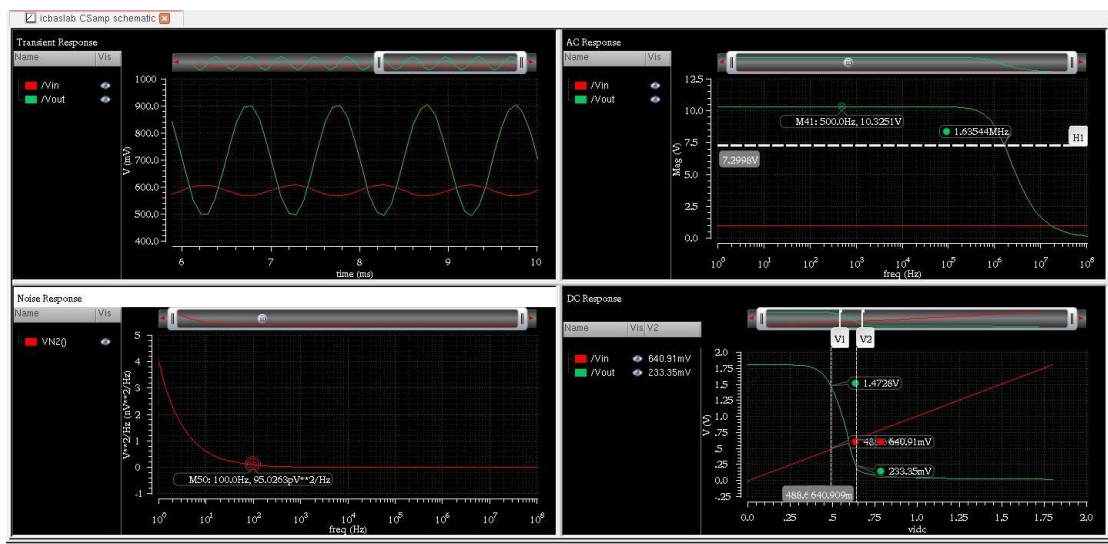
评分:

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

零极点 pz 分析:



进行合成分析, 仿真结果图为:



低频增益为 10.3251, 达到设计要求; 带宽为 1.63544MHz, 符合设计要求。

DC 仿真分析获得大致的输入和输出动态范围,  $vidc=588mV$ , 摆幅 20mV, 可以看到输入输出波形在 568mV~608mV 之间均处于线性区, 用 marker 标识出线性区后可以看出输入和输出范围表明其远超设计指标。

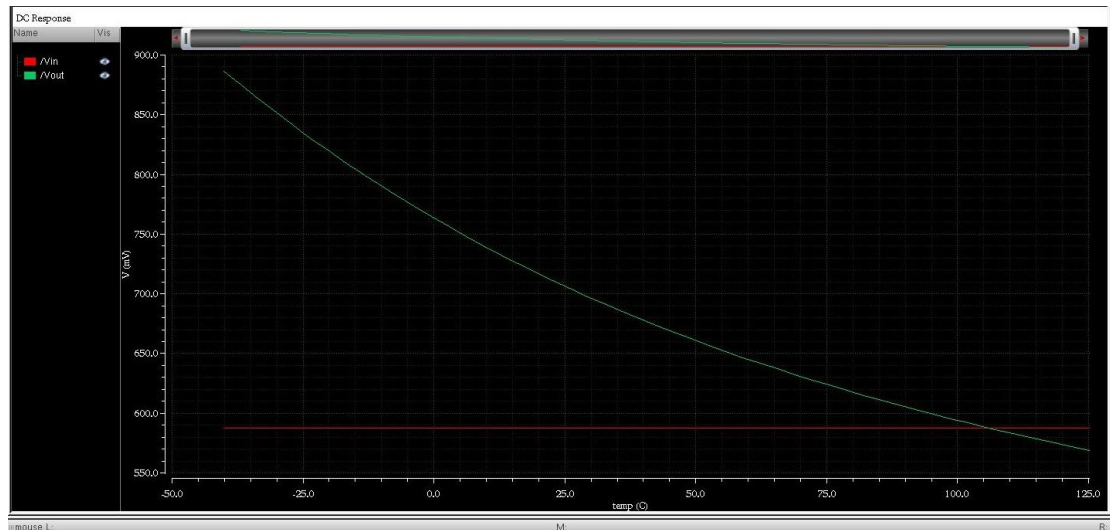
# 实 验 报 告

评分：

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

100Hz 频率处的等效输入噪声电压“谱”为  $95.0263\text{pV}/\sqrt{\text{Hz}}$ 。

最后进行温度的扫描：



## 【器件参数】

$v_{dc}=588\text{mV}$   $W=1.7\mu$   $L=0.8\mu$   $v_2=1.8\text{V}$   $C=1\text{pF}$

## 【实验结果】

低频小信号电压增益 10.3251

输入直流电平 588mV

输出直流电平 706.524mV

电路电流  $10.6304\mu\text{A}$

共源放大器的带宽 1.63544MHz

相位裕度  $95.75385^\circ$

零点值  $2.74\text{e}10$

极点值  $-1.63\text{e}6$

相位裕度的计算方法：

1、 相位裕度可以利用计算器工具 Calculator 精确计算，根据 ac 仿真的  $V_{out}$

# 实 验 报 告

评分：

信 院 系 17 级 姓名 胡 睿 日期 2021-01-06 NO. \_\_\_\_\_

---

电压信号计算得到。清除掉缓冲区（Clear buffer）原先的公式，再先后使用 Pop&insert 和 Enter 恢复 VF(“/Vout”)选择信号，点击 Function Panel 中的 phaseMarge 函数，得到数值加上  $180^\circ$  可以得到相位裕度；

- 2、 根据波形图，直观得到相位裕度：在 ADEL 仿真设置窗口，仅 ac 仿真有效，仿真后 Results Direct Plot AC gain &Phase，在电路图上先后选择输出 Vout 和输入 Vin 线网，出现波形窗口用 marker 标出 0dB 点即在相频曲线上对应相位裕度点。
- 3、 AC 仿真后，在电路图 schematic 窗口，选 Direct Plot 下拉菜单中的 AC Gain&Phase，分别在电路图上先后点击输出 Vout 和输入 Vin。可以得到相位裕度数值。

## 【实验收获】

- 1、学习使用 Cadence Spectre 进行交流小信号 AC 仿真；
- 2、掌握使用 Calculator 工具进行电路频率特性分析、相位裕度以及噪声特性分析等模拟电路设计基本方法。