

数字集成电路设计实验

——第一次实验

信息科学技术学院

姓名：胡睿 PB17061124

实 验 报 告

评分：

信 院 系 17 级 姓名 胡 睿 日期 2021-01-04 NO. _____

【实验题目】 Verilog 代码设计及仿真

【思考题】

(1) 简述对 2.5 节和 4.4 节所使用的测试平台的区别有何体会。

2.5 节中使用的 testbench 只具有波形仿真功能，波形仿真用于检查设计模块的逻辑功能是否正确，缺点是具体模块设计逻辑、功能如果出错只能通过观察波形才能找到；

4.4 节中使用的 testbench 中定义了一个名为 expect 的 task，该 task 会把期望得到的值和实际得到的值进行比较，如果不相同则会显示错误信息，这样能够帮助我们更容易的发现错误，纠正错误。

(2) 简述对图形模式仿真和批处理模式仿真之间的区别有何体会。

图形仿真直接启动图形界面，可以点击 run 查看波形。

批处理仿真不启动图形界面，看不到波形，只能看到命令行中输出的信息，如果要打开图形界面看波形需要中断批处理仿真。