

数字集成电路设计 第10章作业

10.2 a) 对于触发器确定在 500ps 的时钟周期内能允许的最大逻辑传播延时, 任何两个时序元件之间的时钟偏斜可达 50ps 且没有进行时间借用。

解: $t_{\text{setup}} = 65\text{ps}$ $t_{\text{cq}} = 50\text{ps}$ $t_{\text{dq}} = \infty$
 $t_{\text{cd}} = 35\text{ps}$ $t_{\text{hold}} = 30\text{ps}$ $t_{\text{skew}} = 50\text{ps}$

$$T_c \geq t_{\text{cq}} + t_{\text{pd}} + t_{\text{setup}} + t_{\text{skew}}$$

$$t_{\text{pd}} \leq T_c - (t_{\text{cq}} + t_{\text{setup}} + t_{\text{skew}})$$

$$t_{\text{pd}} \leq 500 - (50 + 65 + 50) \quad t_{\text{pd}} \leq 335\text{ps}$$

10.4 a) 对于触发器确定在每一时钟周期中的最小逻辑污染延时, 任何两个时序元件之间的时钟偏斜可达 50ps。

解: $t_{\text{cd}} \geq t_{\text{hold}} - t_{\text{ccq}} + t_{\text{skew}}$

$$t_{\text{cd}} \geq 30\text{ps} - 50\text{ps} + 50\text{ps} = 30\text{ps}$$

10.23 一个同步器采用 $t_s = 54\text{ps}$ 的触发器并且 $T_0 = 21\text{ps}$ 假设输入信号的翻转频率为 10 MHz 而触发器的建立时间可以忽略不计。为使平均失效时间间隔超过 100 年, 最小时钟周期应为多少?

解: $100\text{年} \approx 100\pi \times 10^7 \text{秒}$

由题意得 $\frac{T_c}{(1 \times 10^7)(21 \times 10^{-12})} e^{\frac{T_c}{54 \times 10^{-12}}} = 100\pi \times 10^7$

$$T_c = 1.81\text{ns}$$

得到最小的时钟周期为 1.81 ns