



Lab2 电路前仿真



学习内容



对仿真模型的理解

运放开环、闭环仿真testbench的搭建

使用Aether MDE进行DC, AC, TRAN仿真

Corner扫描仿真和Monte Carlo仿真

思考题



Model文件是SPICE仿真的两大要素之一

现代Model文件一般使用多层次结构，即上层对一些基本参数定义好后，include底层子文件，将参数传递进去，依此类推。这样来实现较复杂模型的构建，对器件行为的描述更加精确

请用cd命令，进入labs/input_files/model目录，vi model.lib文件如下

```
.LIB TT          ---- 第一层次对TT corner的定义
.PARAM          ---- 先定义好需要传递给子文件的各种器件的一部分参数

*1.8V core NMOS
+DTOX_N18  =0      DXL_N18   =0      DXW_N18   =0 ...
*1.8V core PMOS
+DTOX_P18  =0      DXL_P18   =0      DXW_P18   =0 ...
*3.3V IO NMOS
+DTOX_N33  =0      DXL_N33   =0      DXW_N33   =0 ...
*3.3V IO PMOS
+DTOX_P33  =0      DXL_P33   =0      DXW_P33   =0 ...
*1.8V CORE NATIVE NMOS
+DTOX_NNT18 =0      DXL_NNT18 =0      DXW_NNT18 =0 ...
*3.3V IO NATIVE NMOS
+DTOX_NNT33 =0      DXL_NNT33 =0      DXW_NNT33 =0 ...
.INC 'mos_diode.model'  ----包含底层子文件
.ENDL TT
```

**** For Monte Carlo Analysis ****

```
.param Sigma = agauss(0,1,1)
.model n18 nmos
+LEVEL = 49
* GENERAL PARAMETERS
.....
* THRESHOLD VOLTAGE PARAMETERS
+VTH0 = '(0.39+DVTH_N18)*(1+0.05*Sigma)' .....
* MOBILITY PARAMETERS
+U0 = '(3.4000000E-02)*(1+0.05*Sigma)' .....
```



这是子文件的内容截选，这里Vth0参数和u0参数都加入了高斯随机变量，以支持Monte Carlo仿真来拟合IC生产过程中引入的工艺偏差给器件模型带来的影响

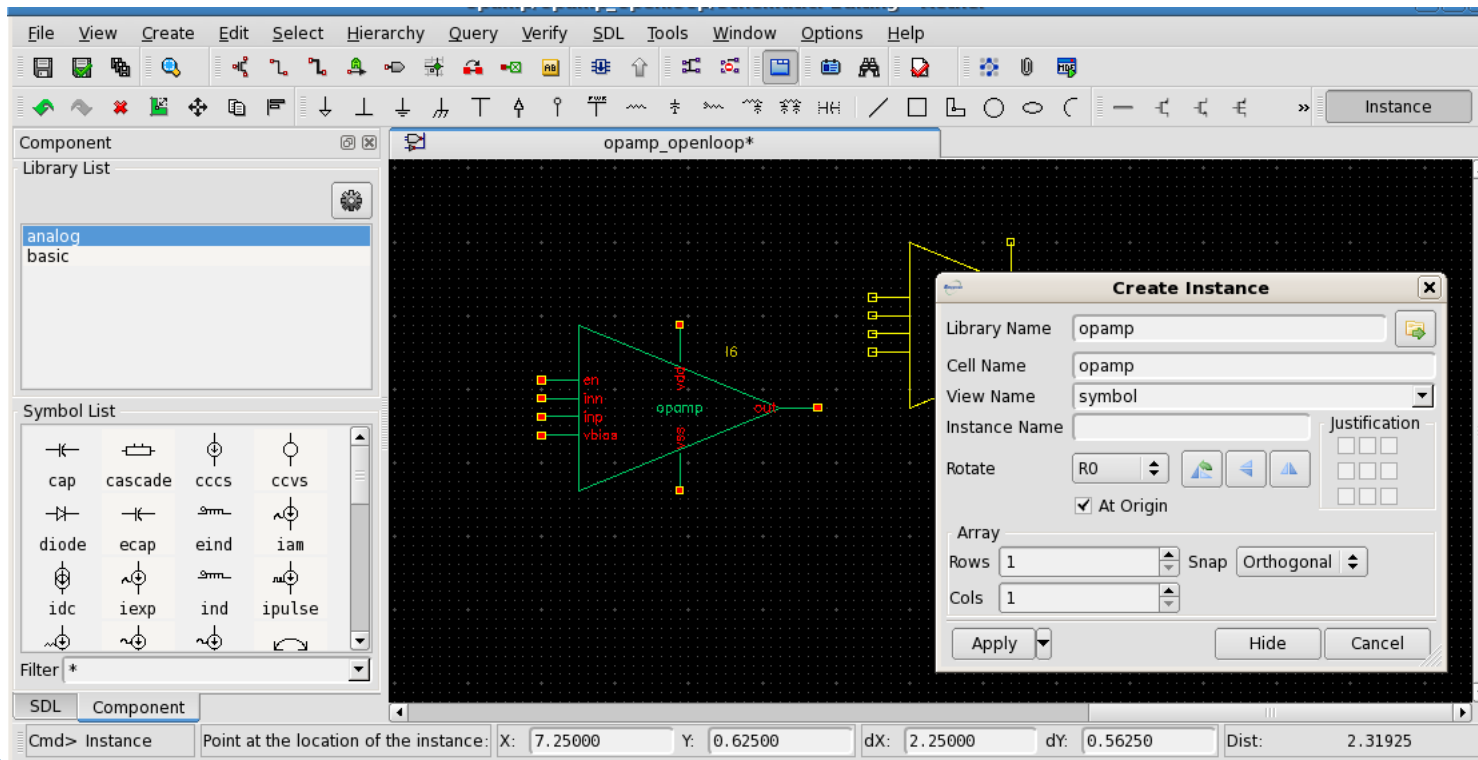


用:q!退出vi编辑器

光标在mos_diode.model处，使用快捷键gf，vi编辑器将进入子文件内部

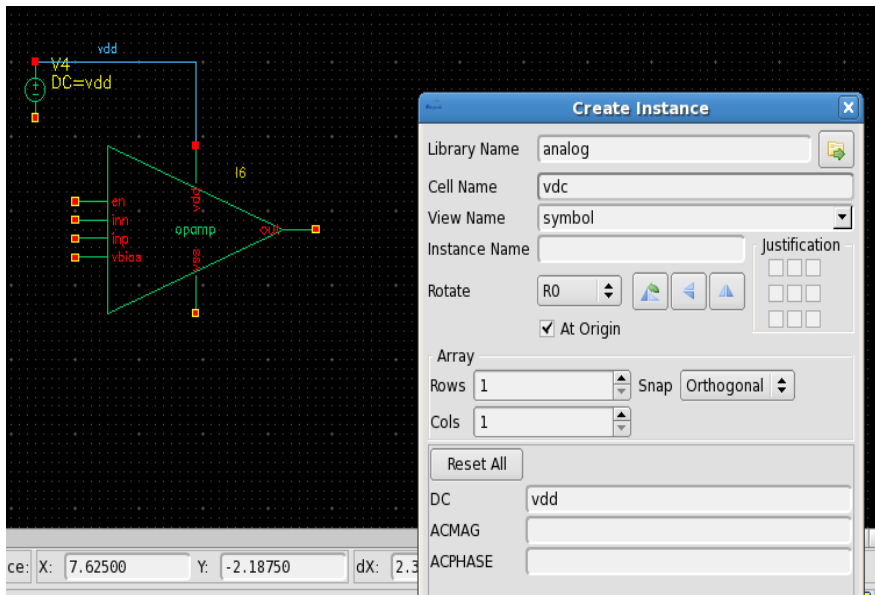
Opamp的开环测试

- 进入labs/lab2/lab2_start目录，启动aether DM
- 在opamp库下，新建一个opamp_openloop的schematic，首先用快捷键I向SE中插入一个opamp器件：

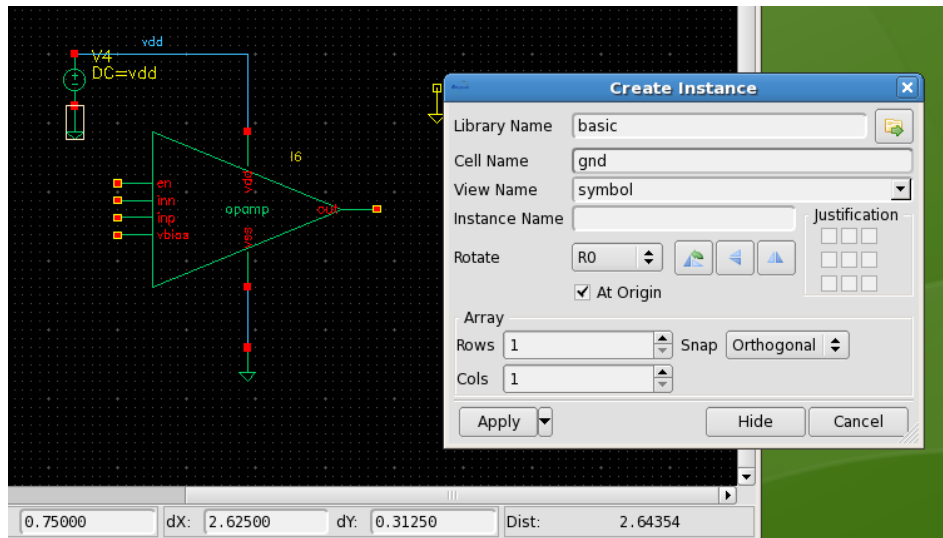


Opamp的开环测试

- 然后，向SE中插入一个来自analog库中的vdc器件，将其DC值设为vdd（这是一个可变量，具体值将在进行仿真时确定），并用wire将其正端连接到opamp的vdd pin，将这条wire赋予线名vdd：



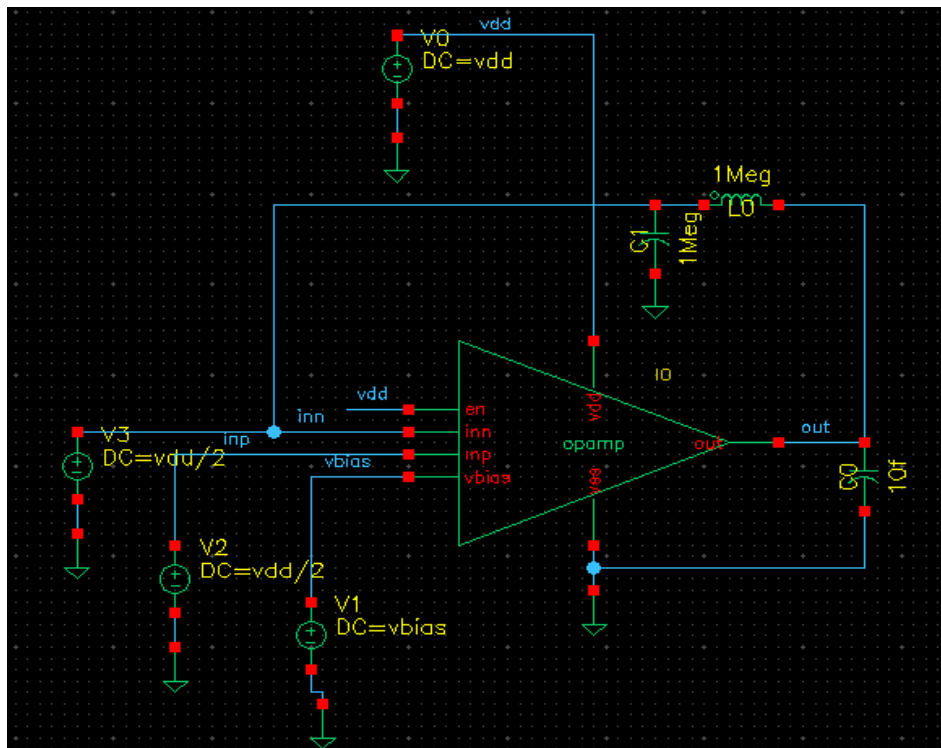
- 再向SE中插入一个来自basic库中的gnd器件，这个器件表示地的连接，向其连往opamp的vss pin
- 再插入一个gnd，连往vdc器件的负端



Opamp的开环测试



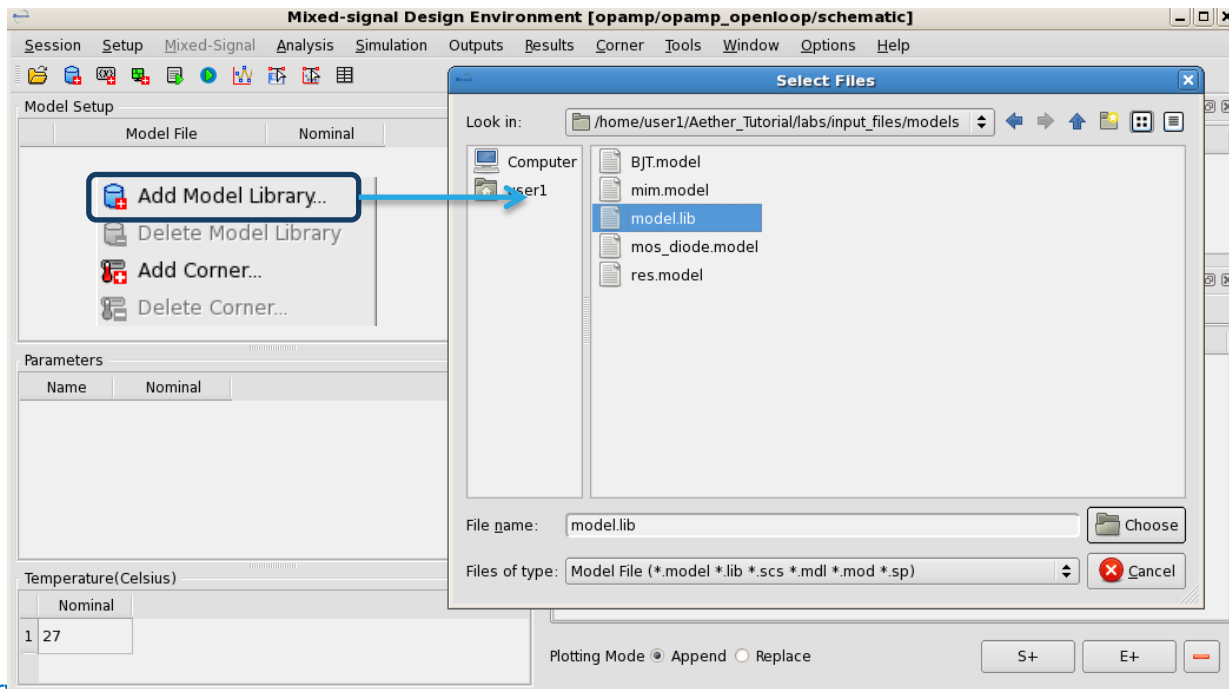
重复使用I, W, L等键，插入并连接好所有需要的激励或无源器件，组成以下testbench电路图，所有器件的参数如右下表中



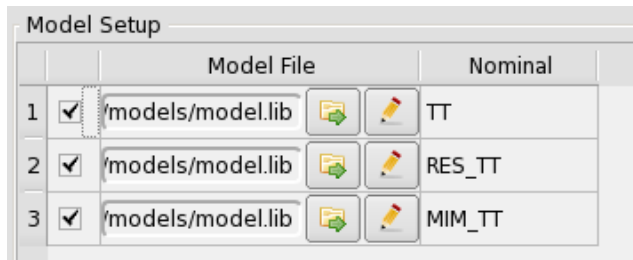
器件名	来源库/cell	参数 (此处未写的参数留空)
V0	analog/vdc	DC=vdd
V1	analog/vdc	DC=vbias
V2	analog/vdc	DC=vdd/2 ACMAG=1 ACPHASE=0
V3	analog/vdc	DC=vdd/2
gnd	basic/gnd	
C0	analog/cap	C=10f
C1	analog/cap	C=1Meg (不能只写1M, 因SPICE语法不区分大小写)
L0	analog/ind	C=1Meg

Opamp的开环测试

- 开环testbench搭建完成后进行Check & Save, 随后在SE激活菜单Tools -> MDE打开Mixed Signal Environment (MDE)界面
- 在此界面中, 左上部分Model Setup的空白处激活鼠标右键菜单, 选择Add Model Library, 在弹出对话框中选择labs/input_files/models/model.lib文件, 点击Choose

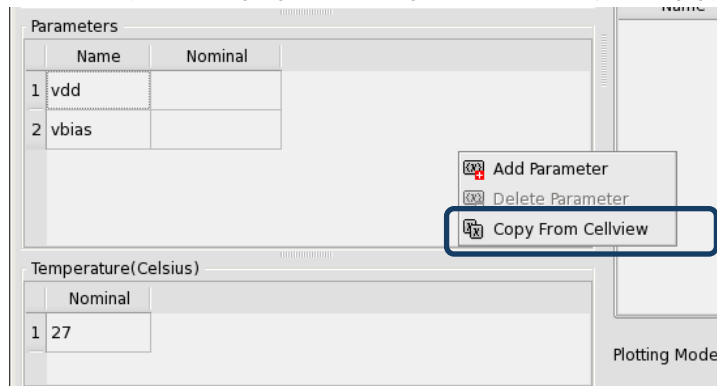


- 用同样方法，依次添加3次model.lib文件，然后在Nominal这列，分别选择为TT（这是对mos器件的工艺角声明）、RES_TT(这是对电阻器件的工艺角声明)和MIM_TT（这是对mim电容器件的工艺角声明）



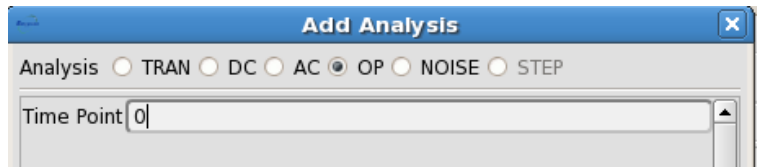
- 在左中部分Parameter Setup的空白处激活鼠标右键菜单，选择Copy From Cellview，弹出提示“Do you want to copy parameters from top cell only?” 点击Yes，此时将得到vdd和vbias两个变量名，将vdd的Nominal值填为1.8， vbias填为0.6

- Temperature保持Nominal值为27度不变，即首先在室温下进行仿真

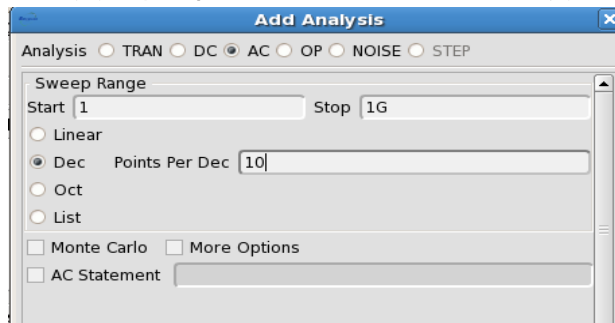


Opamp的开环测试

- 下面我们通过另一种菜单的方法来添加Analysis，即在MDE主菜单点击Analysis -> Add Analysis会弹出对话框，在此首先切换为OP仿真，将Time Point设为0；随后点击对话框右下的Apply



- 然后切换到AC仿真，按下图进行填写，即进行1Hz -> 1GHz的对数AC扫描，每十倍频扫描10个点，点击OK将关闭对话框



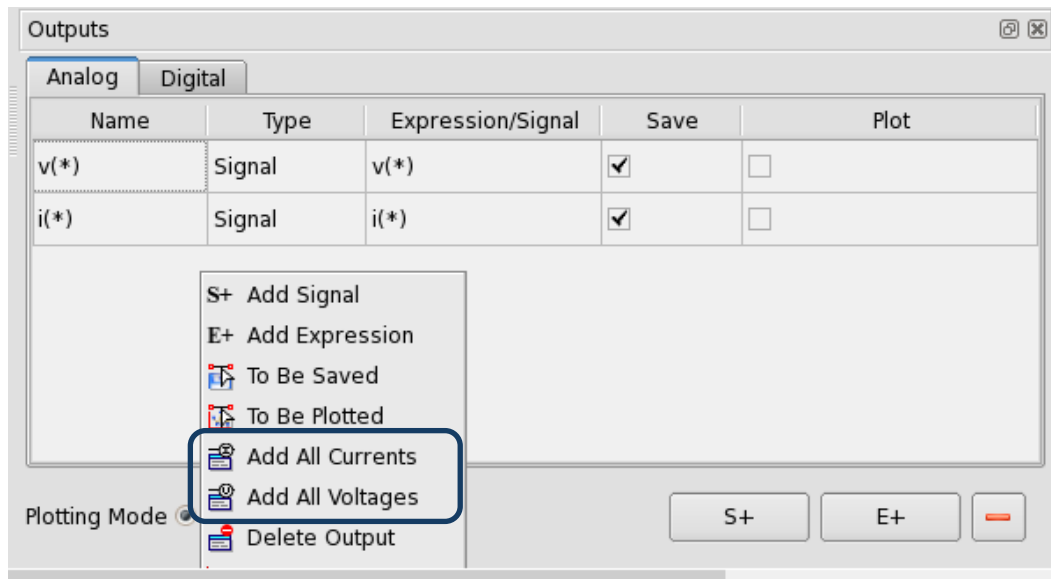
- 这样我们看到MDE的右上部分Analysis中就添加了OP和AC分析的两行：

Analysis		
Enable	Type	Argument
<input checked="" type="checkbox"/>	AC	.ac dec 10 1 1G
<input checked="" type="checkbox"/>	OP	.op 0

Opamp的开环测试



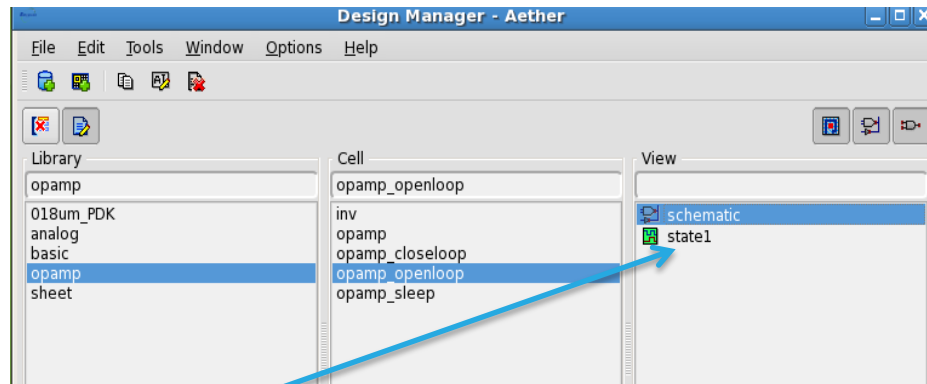
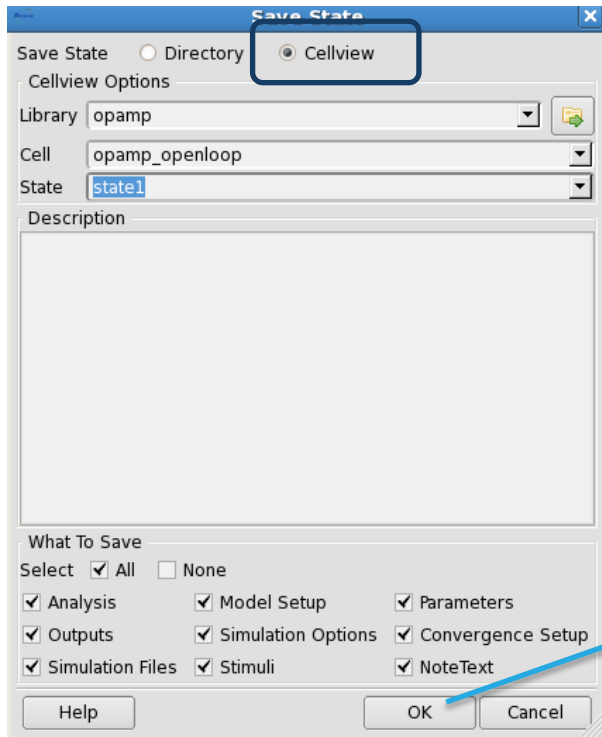
最后，在右下部分Outputs的空白处激活右键菜单，依次选择Add all voltages和Add all currents，保留全部的net电压和端子电流：



Opamp的开环测试




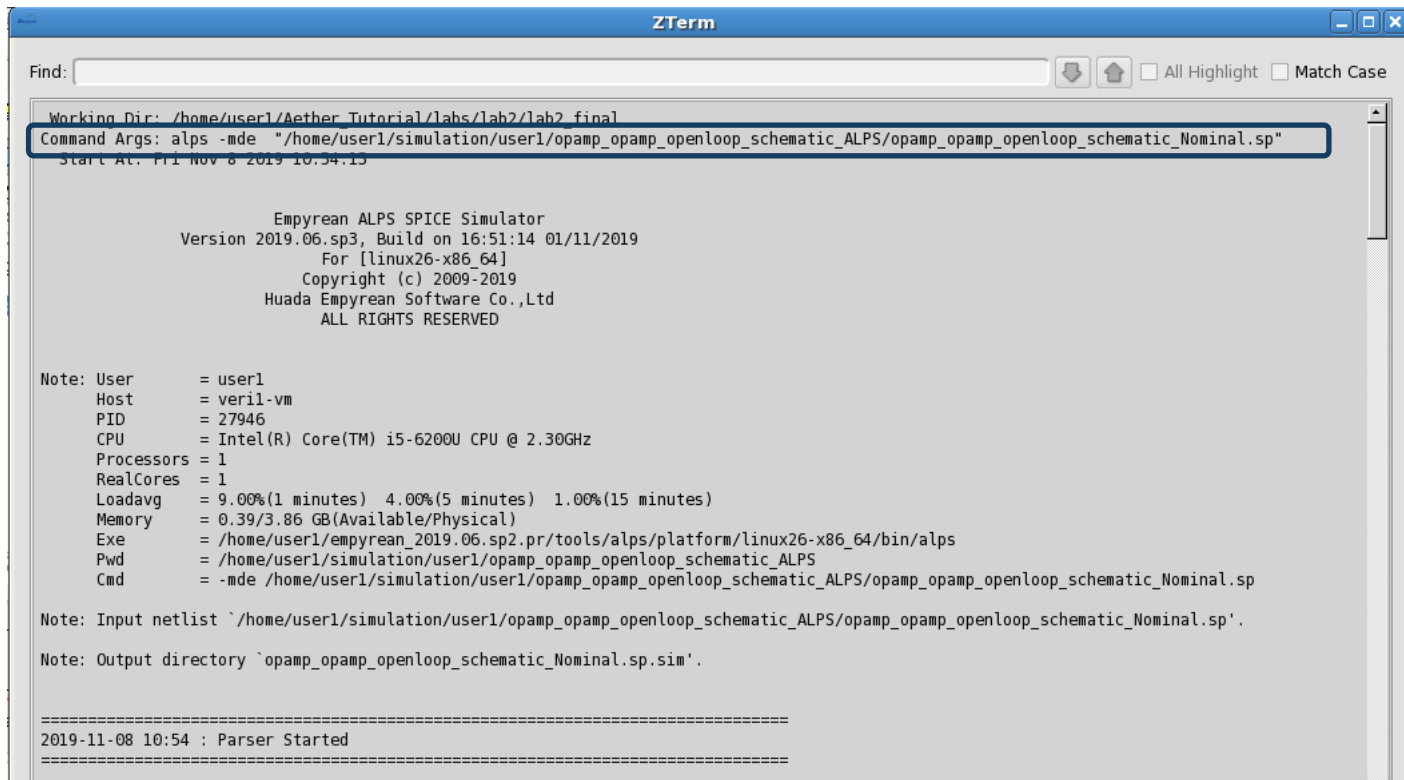
全部MDE设置完毕后点击菜单Session -> Save State, 在弹出对话框中切换到Cellview, 看到默认的保存名为state1, 点击OK。这时可以在DM中看到, opamp_openloop cell中多了一个名为state1的view



Opamp的开环测试



点击MDE快捷键图标中  键，进行Netlist & Run，Zterm窗口将弹出，完成从电路图导出SPICE网表和调用ALPS仿真器进行仿真的过程，注意到ALPS仿真log窗口的最上方是后台调用的命令行：



```
Working Dir: /home/user1/Aether_Tutorial/labs/lab2/lab2_final
Command Args: alps -mde "/home/user1/simulation/user1/opamp_opamp_openloop_schematic_ALPS/opamp_opamp_openloop_schematic_Nominal.sp"
Start At: Fri Nov 8 2019 10:54:15

Empyrean ALPS SPICE Simulator
Version 2019.06.sp3, Build on 16:51:14 01/11/2019
For [linux26-x86_64]
Copyright (c) 2009-2019
Huada Empyrean Software Co.,Ltd
ALL RIGHTS RESERVED

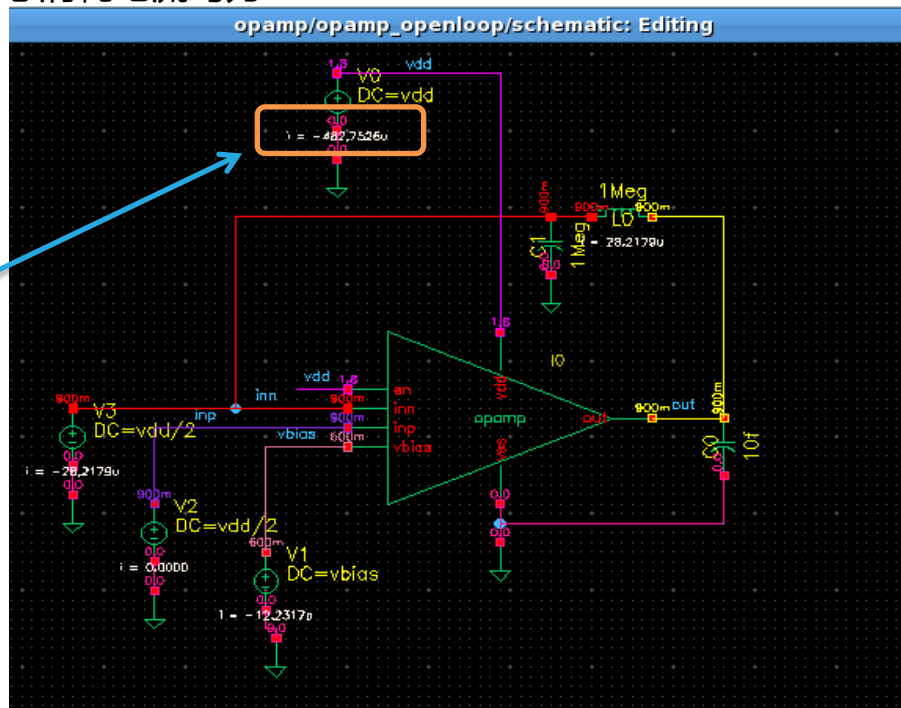
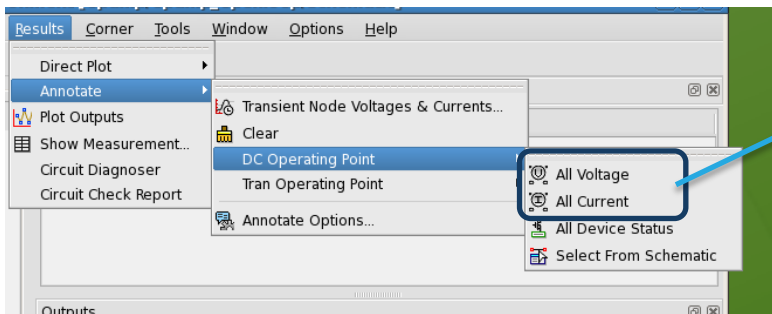
Note: User      = user1
      Host      = veril-vm
      PID       = 27946
      CPU       = Intel(R) Core(TM) i5-6200U CPU @ 2.30GHz
      Processors = 1
      RealCores = 1
      Loadavg   = 9.00%(1 minutes) 4.00%(5 minutes) 1.00%(15 minutes)
      Memory    = 0.39/3.86 GB(Available/Physical)
      Exe       = /home/user1/empyrean_2019.06.sp2.pr/tools/alps/platform/linux26-x86_64/bin/alps
      Pwd       = /home/user1/simulation/user1/opamp_opamp_openloop_schematic_ALPS
      Cmd       = -mde /home/user1/simulation/user1/opamp_opamp_openloop_schematic_ALPS/opamp_opamp_openloop_schematic_Nominal.sp

Note: Input netlist `/home/user1/simulation/user1/opamp_opamp_openloop_schematic_ALPS/opamp_opamp_openloop_schematic_Nominal.sp'.
Note: Output directory `opamp_opamp_openloop_schematic_Nominal.sp.sim'.

=====
2019-11-08 10:54 : Parser Started
=====
```

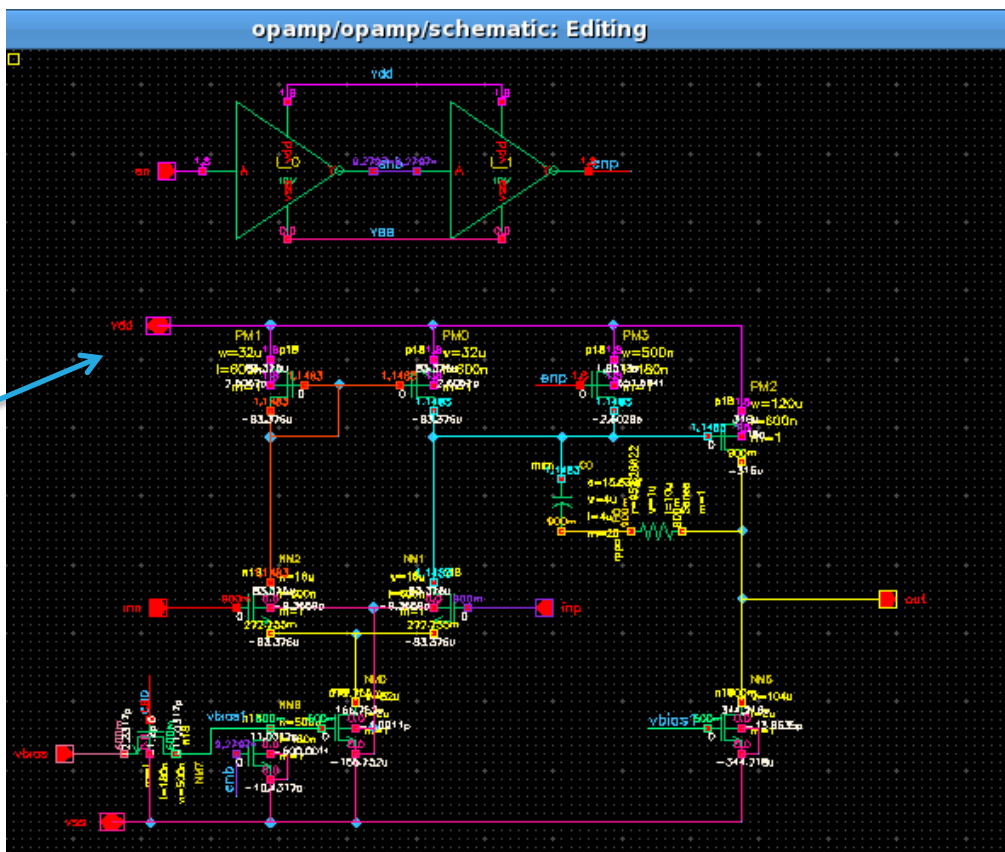
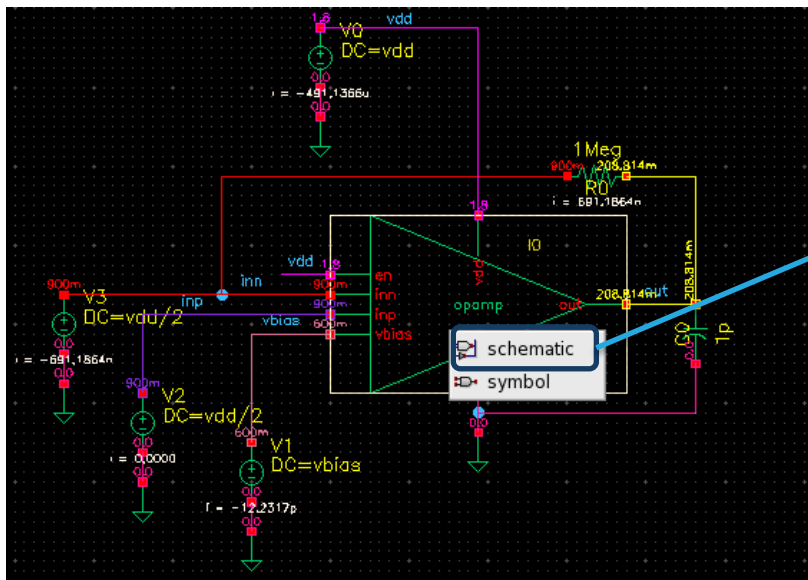
Opamp的开环测试

- 仿真完成后，从MDE点击以下菜单项（分别点击All Voltage和All Current），可将OP仿真得到的静态工作点（包括所有net电压和所有端子电流）反标回SE
- 可以从v0器件的反标值看到：该opamp的静态总消耗电流约为482.8uA

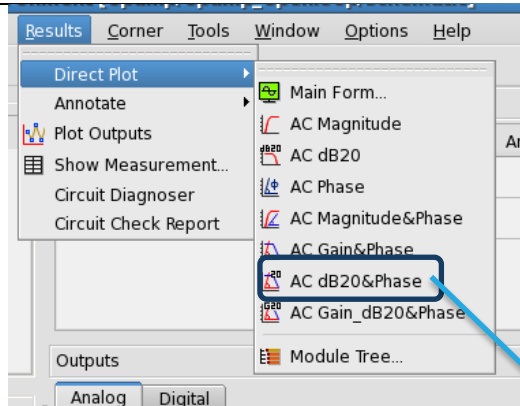


Opamp的开环测试

- 在SE选中opamp器件，使用Shift+E快捷键，在弹出菜单选择schematic进入底层，在这里还能看到各个组成opamp的mos, R, C器件上的静态电压、电流值
- 观察完毕后按Ctrl+E快捷键返回顶层



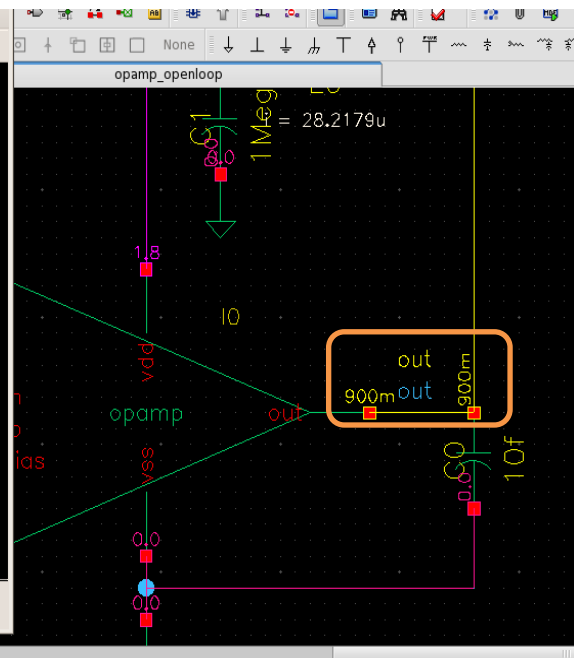
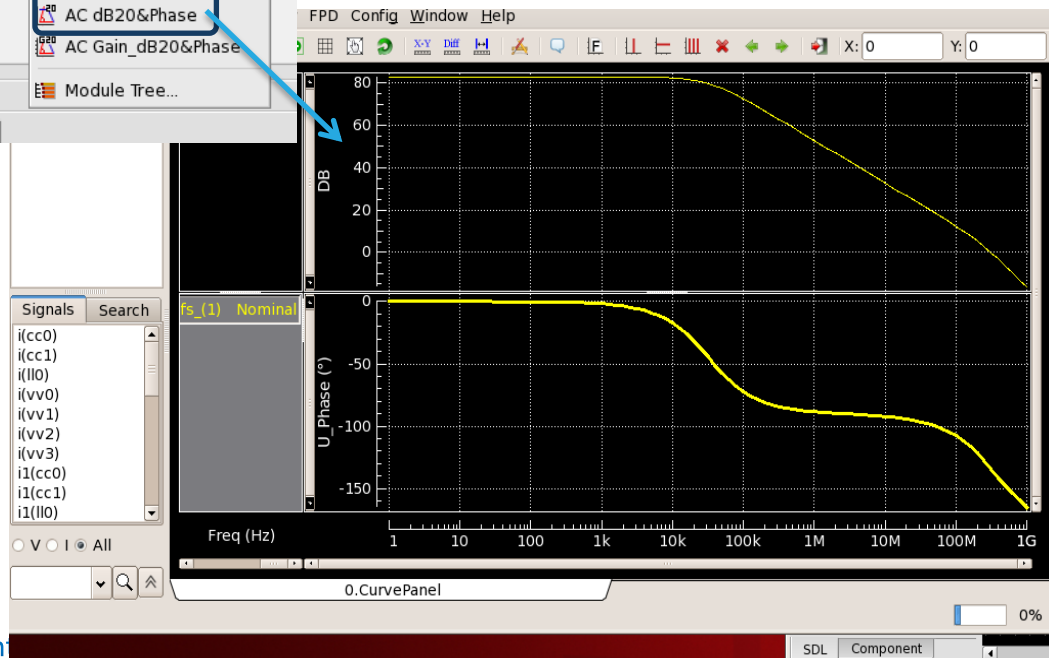
Opamp的开环测试



使用MDE中如左菜单项，自动弹出iWave波形显示工具，然后到SE中点击out net

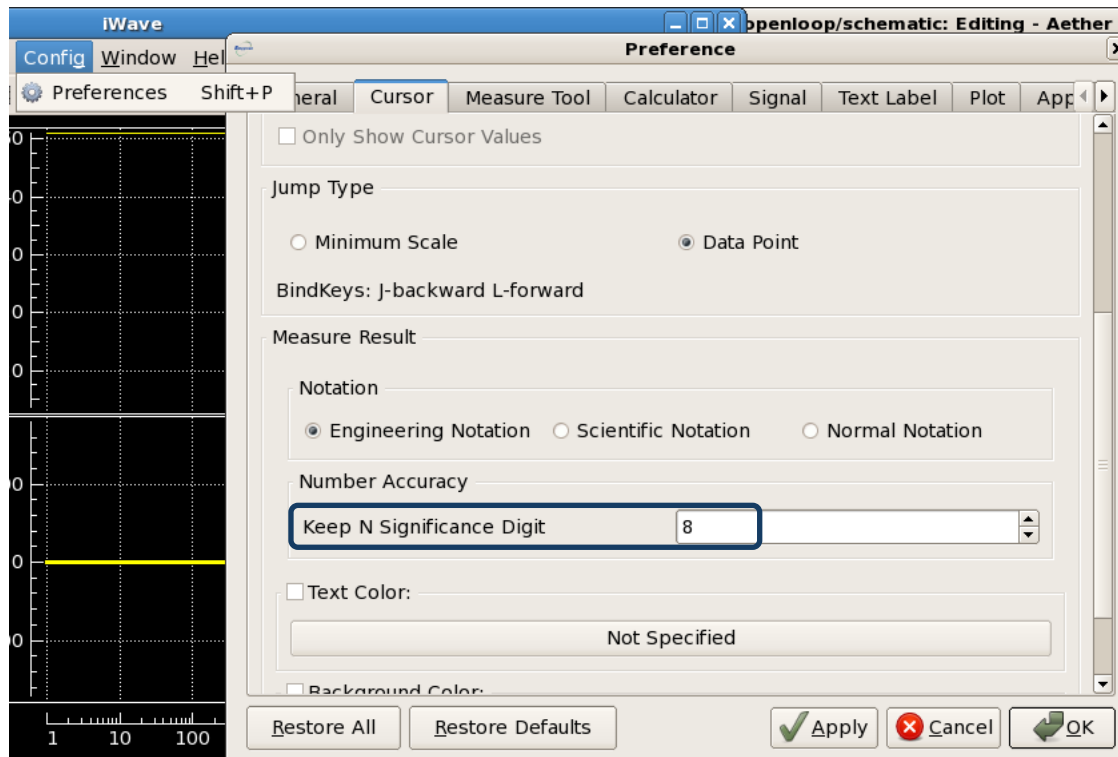


可以看到iWave中plot出out net的开环增益AC曲线（dB值）和相位AC曲线




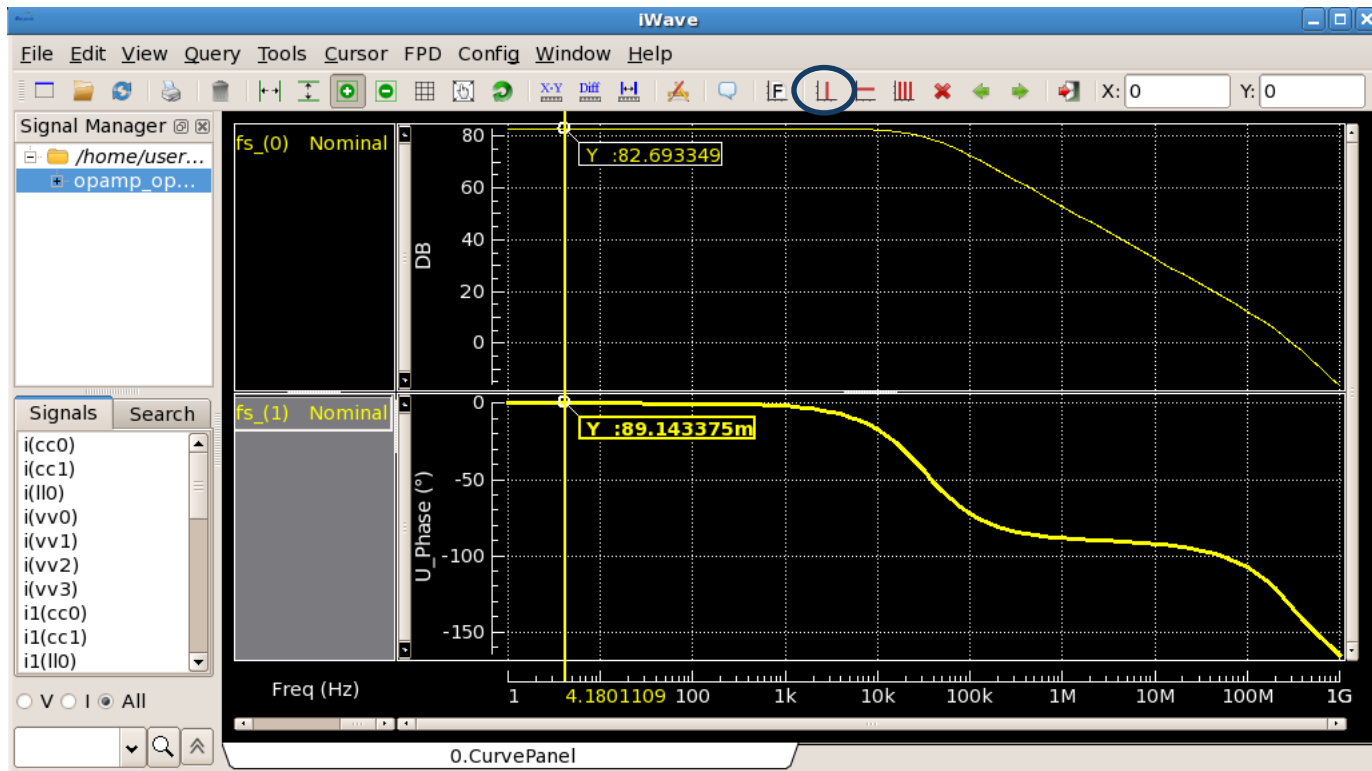
Opamp的开环测试

在iWave中使用菜单Config -> Preference，在弹出对话框中切换到Cursor页，将有效位数从2设为8，点击OK



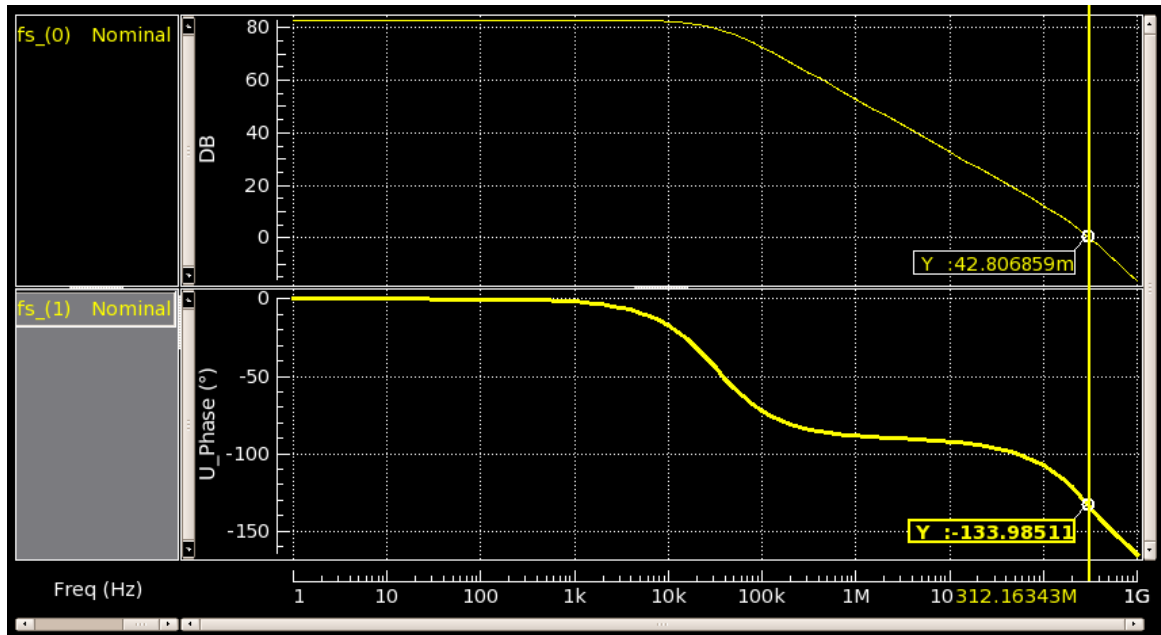
Opamp的开环测试

在iWave中使用快捷图标栏的  键加入X cursor，将其拉到AC曲线的低频平坦处，可知该opamp的低频增益约为82.7dB



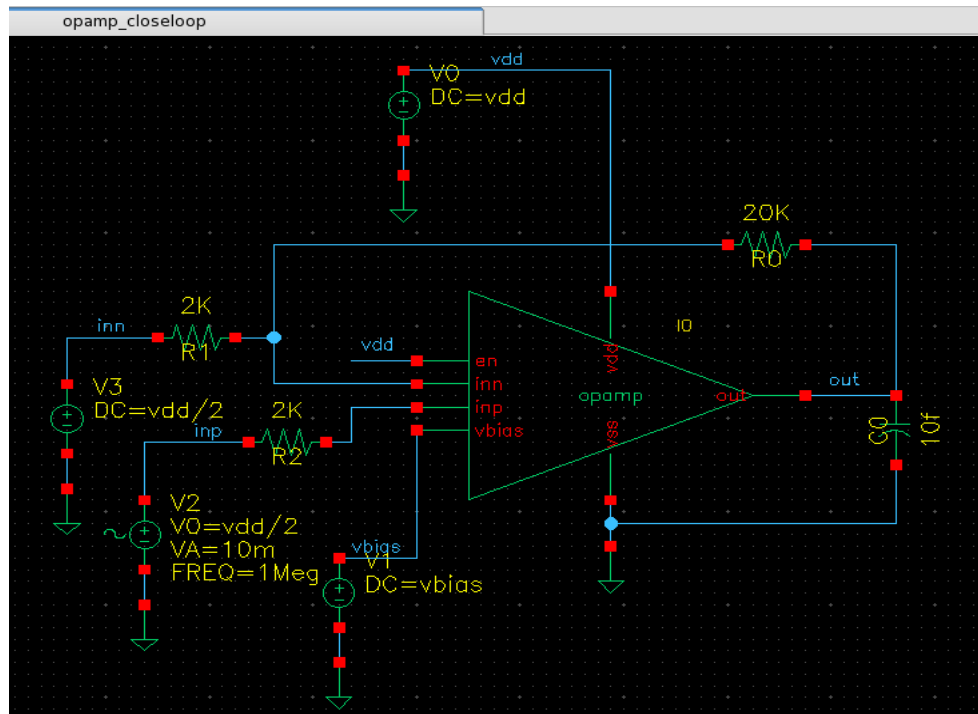
Opamp的开环测试

- 继续将此cursor向右拖动，直至ACMAG值非常接近0dB时，看到此时频率约为312.2MHz（这即为该opamp的0dB带宽值），ACPHASE曲线值约为-134度，故该opamp的相位裕度为 $180 - 134 = 46$ 度



Opamp的闭环测试

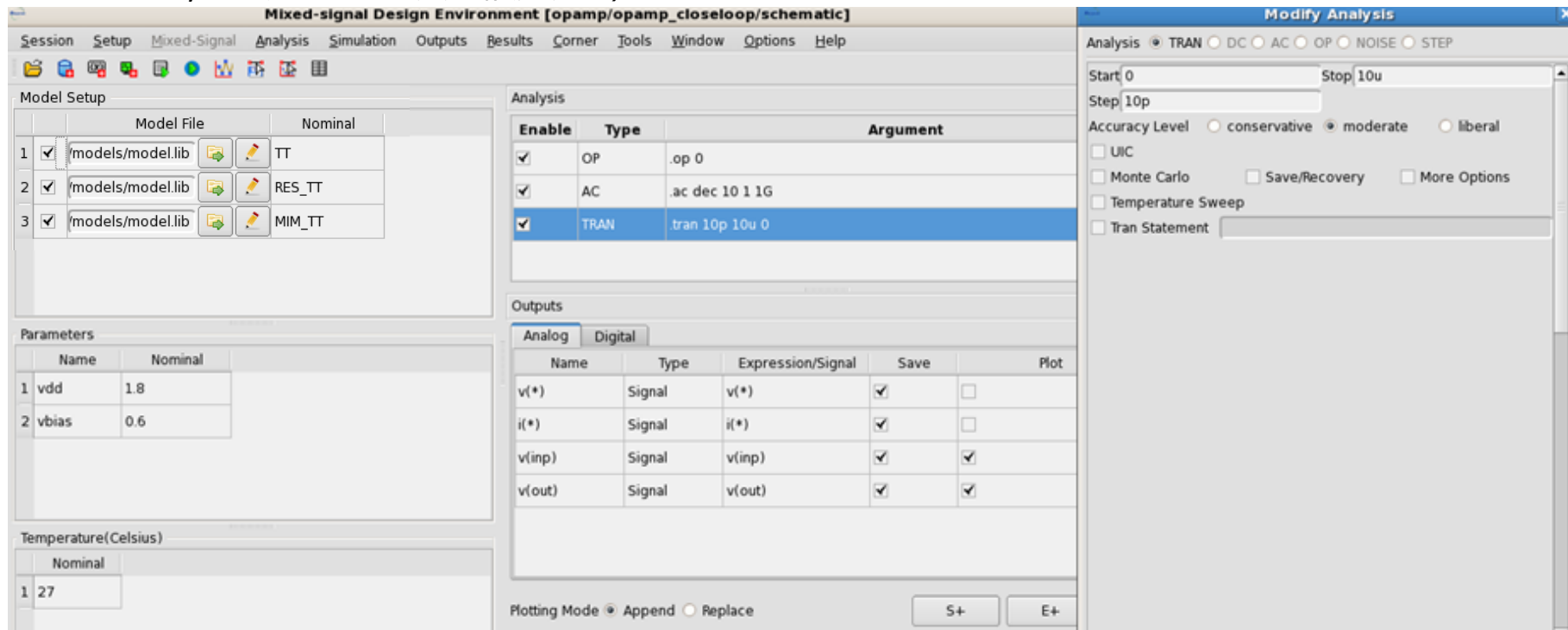
- 关闭除DM外所有窗口，在DM中新建opamp库中的一个opamp_closetest schematic，按照下图建立好该opamp的闭环testbench电路图，各器件参数见右下表



器件名	来源库/cell	参数 (此处未写的参数留空)
V0	analog/vdc	DC=vdd
V1	analog/vdc	DC=vbias
V2	analog/vsin	DC=vdd/2 ACMAG=1 ACPHASE=0 V0=vdd/2 VA=10m FREQ=1Meg TD=0 THETA=0 PHASE=0
V3	analog/vdc	DC=vdd/2
gnd	basic/gnd	
R0	analog/res	R=20K
R1 & R2	analog/res	R=2K
C0	analog/cap	C=10f

Opamp的闭环测试

- 将该testbench进行Check & Save，然后激活MDE界面，按下图进行设置
- 其中和开环测试中不同的在于：Analysis中还需要加入TRAN分析，其设置对话框如下右（这里的Accuracy level是指tran仿真的精度设置）



The screenshot displays the Mixed-signal Design Environment (MDE) interface for the project 'opamp/opamp_closetloop/schematic'. The main window is divided into several panes:

- Model Setup:** A table listing models and their nominal values.
- Parameters:** A table listing parameters and their nominal values.
- Temperature (Celsius):** A table listing temperature values.
- Analysis:** A table listing analysis types and their arguments.
- Outputs:** A table listing output signals and their expressions.
- Modify Analysis:** A dialog box for configuring the analysis settings.

Model Setup Table:

	Model File	Nominal
1	/models/model.lib	TT
2	/models/model.lib	RES_TT
3	/models/model.lib	MIM_TT

Parameters Table:

Name	Nominal
1 vdd	1.8
2 vbias	0.6

Temperature (Celsius) Table:

Nominal
1 27

Analysis Table:

Enable	Type	Argument
<input checked="" type="checkbox"/>	OP	.op 0
<input checked="" type="checkbox"/>	AC	.ac dec 10 1 1G
<input checked="" type="checkbox"/>	TRAN	tran 10p 10u 0

Outputs Table:

Name	Type	Expression/Signal	Save	Plot
v(*)	Signal	v(*)	<input checked="" type="checkbox"/>	<input type="checkbox"/>
i(*)	Signal	i(*)	<input checked="" type="checkbox"/>	<input type="checkbox"/>
v(inp)	Signal	v(inp)	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
v(out)	Signal	v(out)	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>

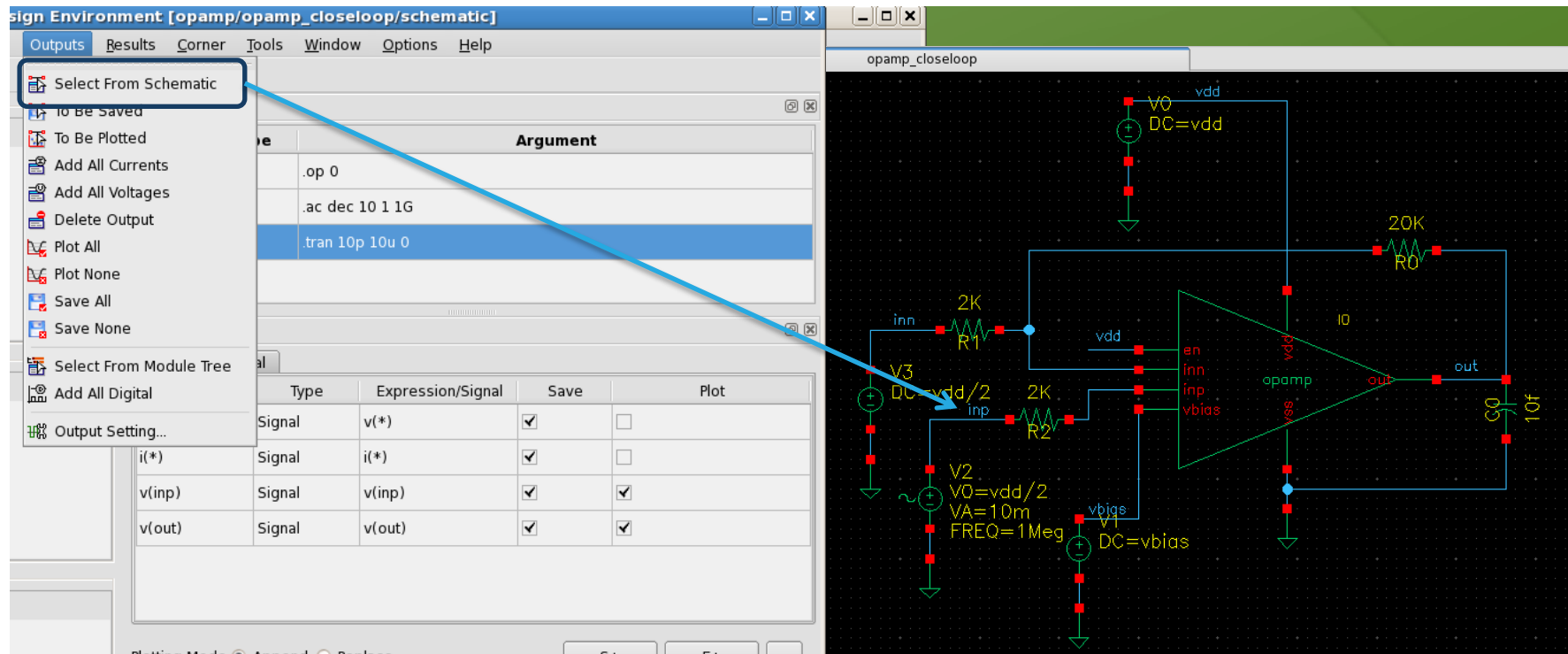
Modify Analysis Dialog:

- Analysis: ☒ TRAN ☐ DC ☐ AC ☐ OP ☐ NOISE ☐ STEP
- Start: 0 Stop: 10u
- Step: 10p
- Accuracy Level: ☐ conservative ☒ moderate ☐ liberal
- ☐ UIC
- ☐ Monte Carlo ☐ Save/Recovery ☐ More Options
- ☐ Temperature Sweep
- ☐ Tran Statement

Plotting Mode: ☒ Append ☐ Replace

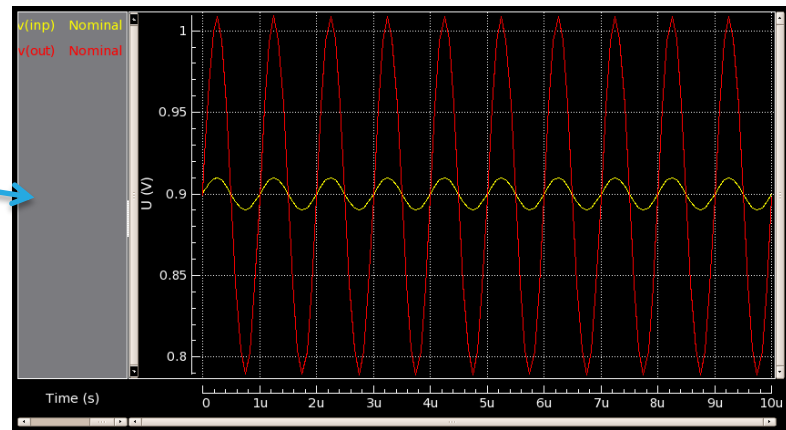
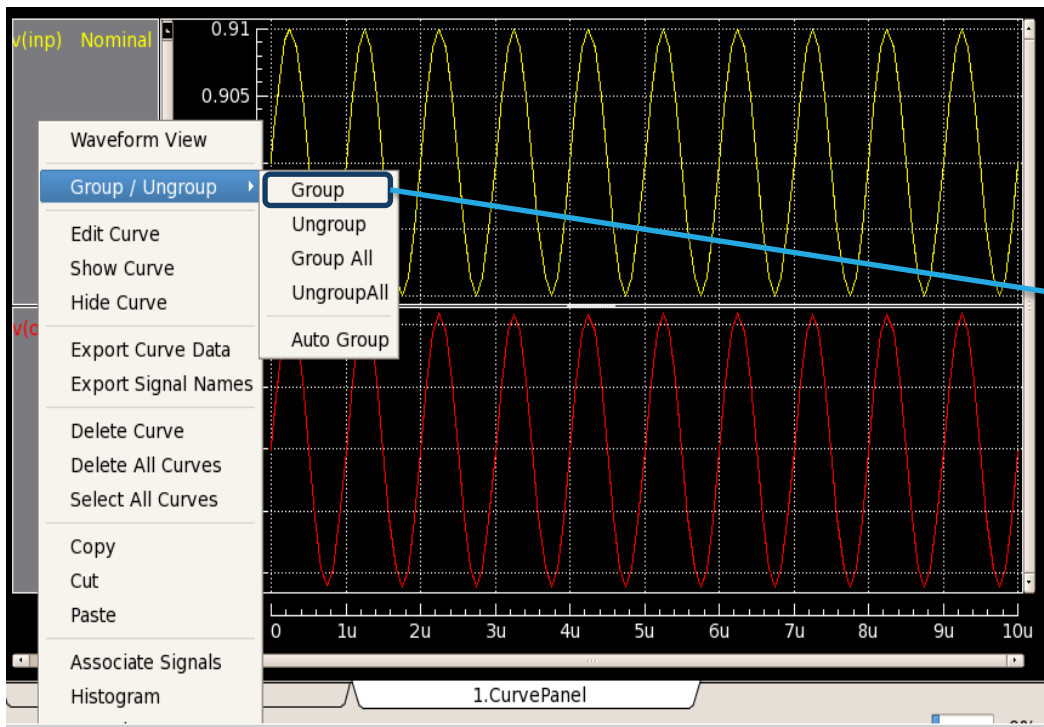
Opamp的闭环测试

- 另外Outputs设置中，需要单独plot的v(inp)和v(out)两个信号，使用MDE菜单的Outputs -> Select From Schematic，激活后可以到SE中去点击某条net（保存相应电压）或器件的端子（保存通过该端子的电流），这样我们依次点击net inp和out



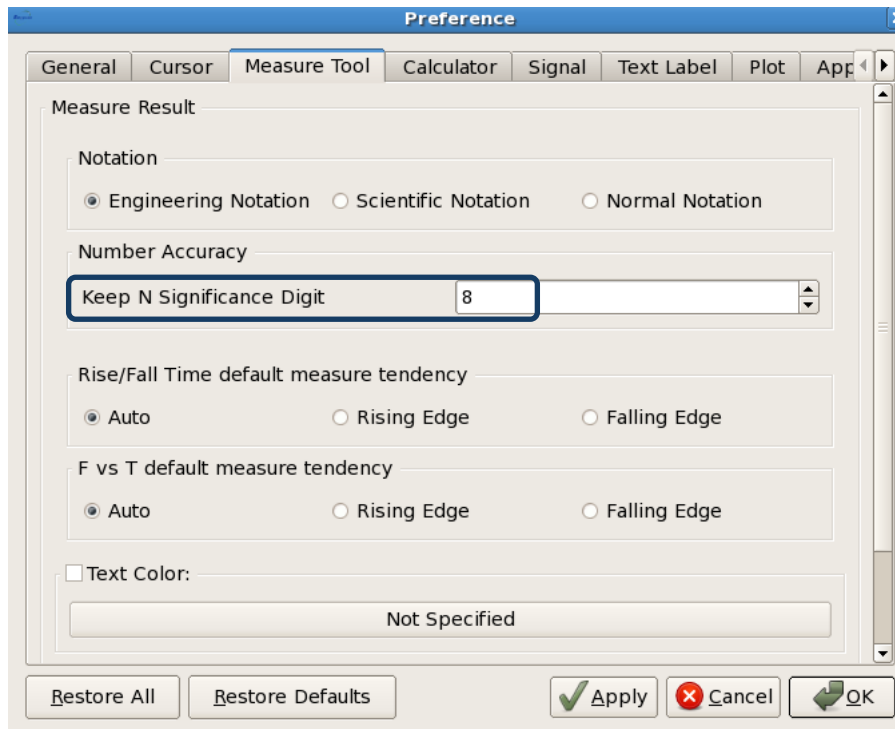
Opamp的闭环测试

- 在MDE进行Netlist and Run，完成仿真后iWave将自动plot出 $v(inp)$ 和 $v(out)$ 两个信号的tran波形，同时选中两个波形（在其左列波形名点击即可选中，然后按Ctrl键再点击另一波形名），激活鼠标右键菜单中的Group功能，可将两波形进行组合，一起显示



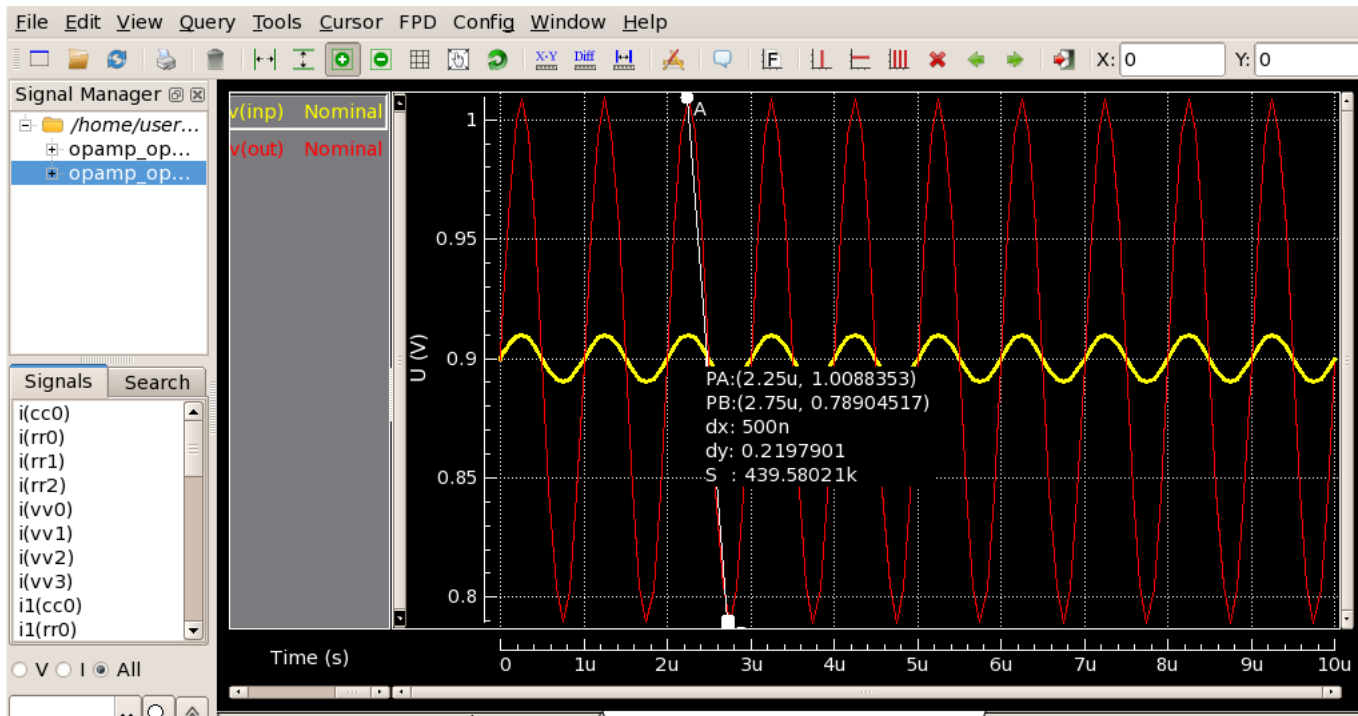
Opamp的闭环测试

- 在iWave中使用菜单Config -> Preference，在弹出对话框中切换到Measure Tool页，将有效位数从2设为8，点击OK



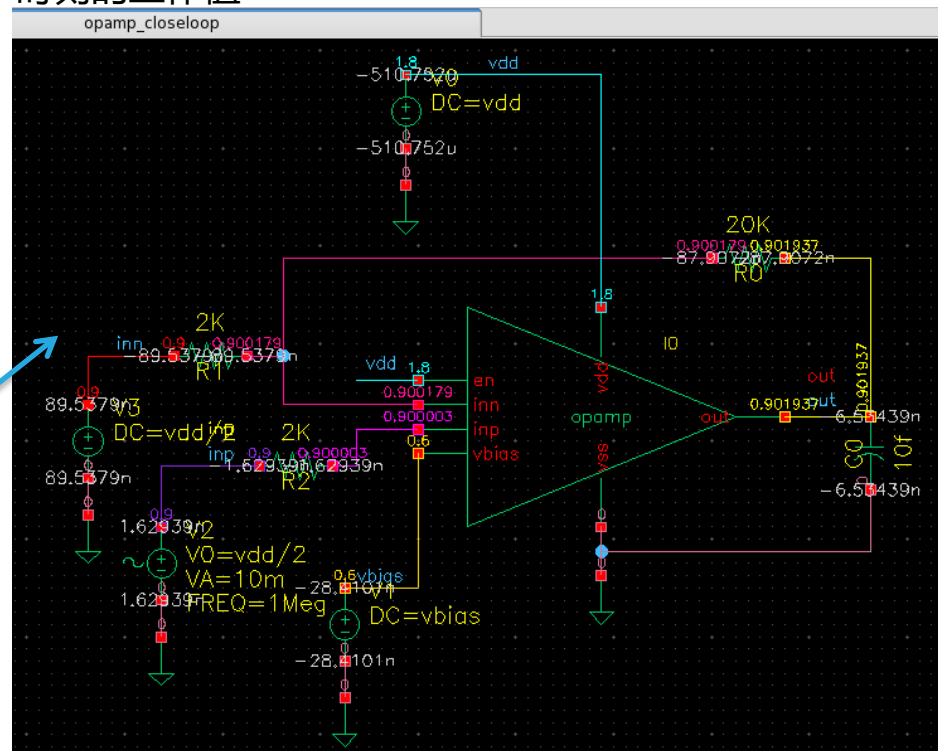
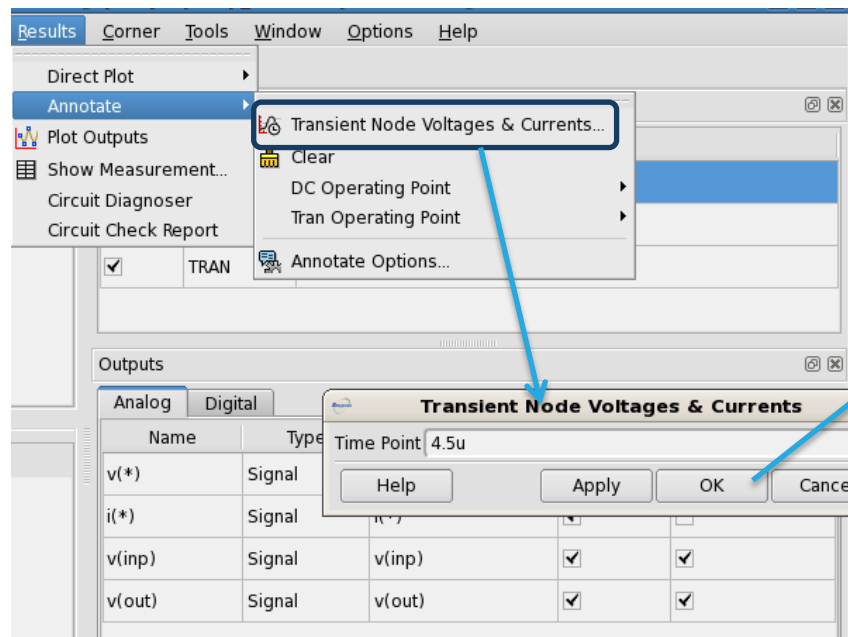
Opamp的闭环测试

- 在v(out)波形处，按快捷键A和B，将其分别拉到v(out)的最高、最低值，可测得该波形的信号输出 peak-peak幅度（图中dy值），移动AB两点至v(inp)波形的最高、最低值上，可以测出v(inp)波形的 peak-peak幅度。二者相除即为该opamp在FREQ=1Meg条件下的闭环增益



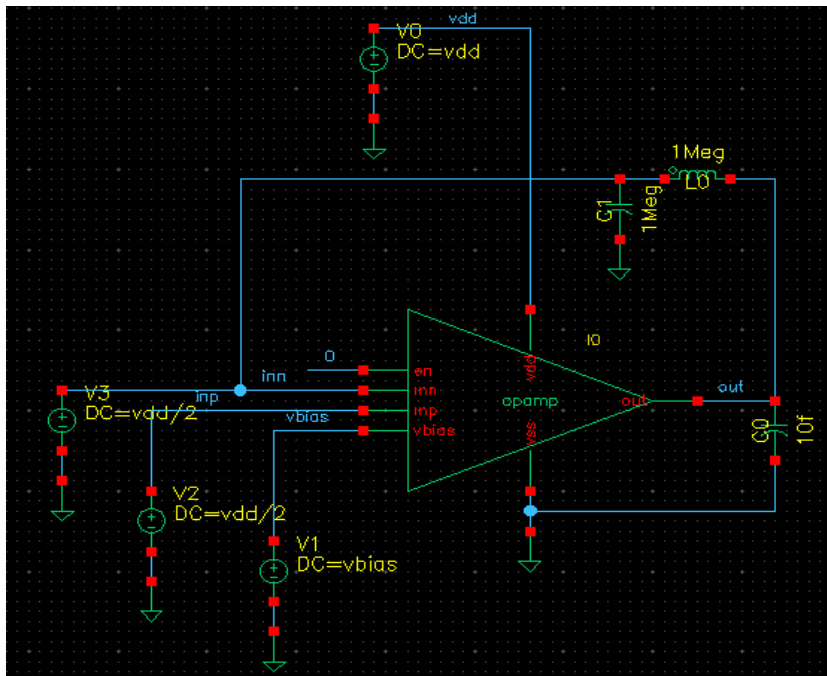
Opamp的闭环测试

- 同样的，可以针对闭环仿真结果使用MDE菜单的Results -> Annotate -> DC Operating Point来反标DC工作值
- 另外，我们还可以利用以下菜单，来反标Tran某个时刻的工作值



Opamp的关断电流测试

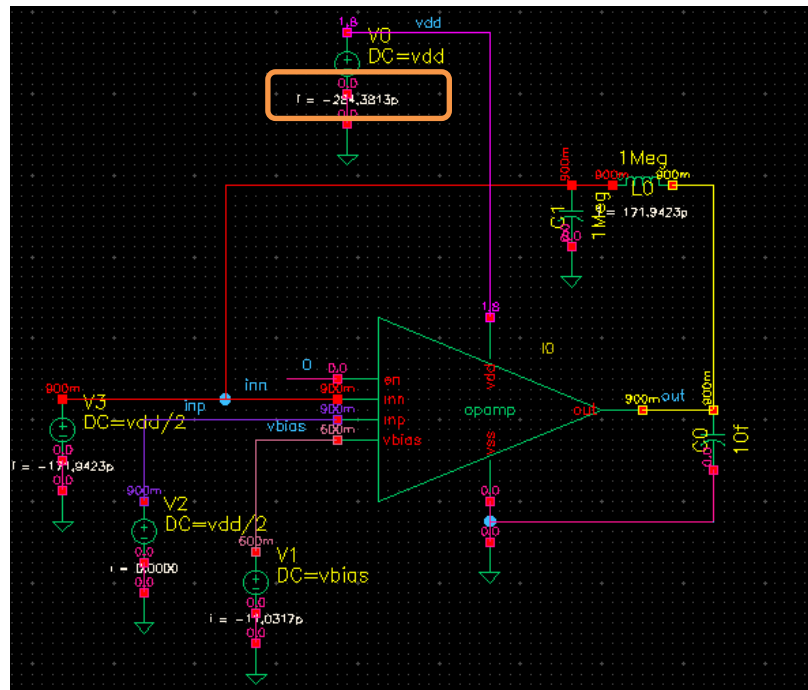
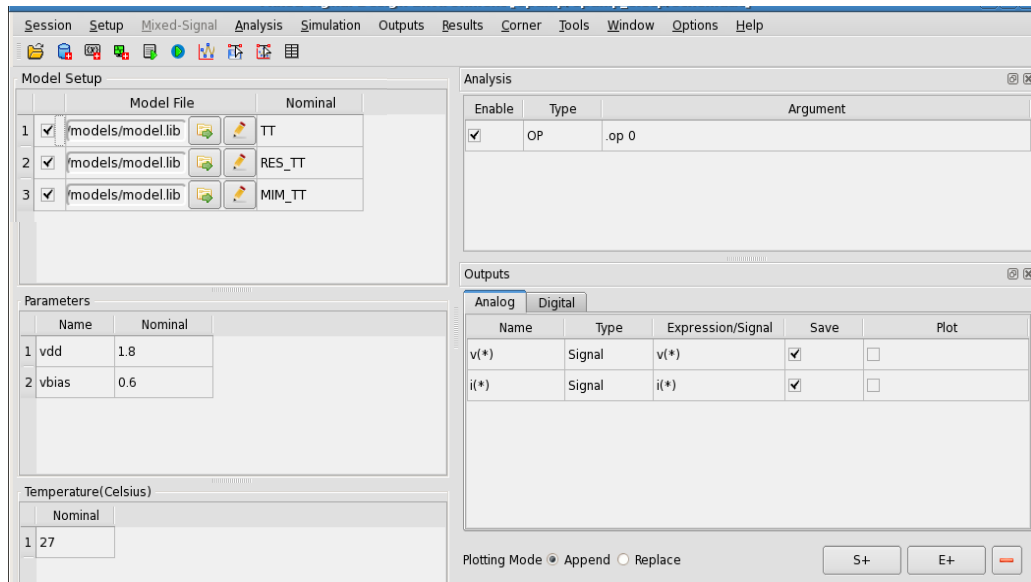
- 关闭除DM外所有窗口（关闭MDE时会提示是否保存state，选择Yes保存到opamp_closetloop的state1 cell）
- 在DM中新建opamp库中的一个opamp_sleep schematic，按照下图建立好该opamp的关断状态testbench电路图，各器件参数见右下表
- 注意：将opamp的en pin连接label为0，而不是vdd，这样就可以关断opamp



器件名	来源库/cell	参数 (此处未写的参数留空)
V0	analog/vdc	DC=vdd
V1	analog/vdc	DC=vbias
V2 & V3	analog/vdc	DC=vdd/2
gnd	basic/gnd	
C0	analog/cap	C=10f
C1	analog/cap	C=1Meg
L0	analog/ind	C=1Meg

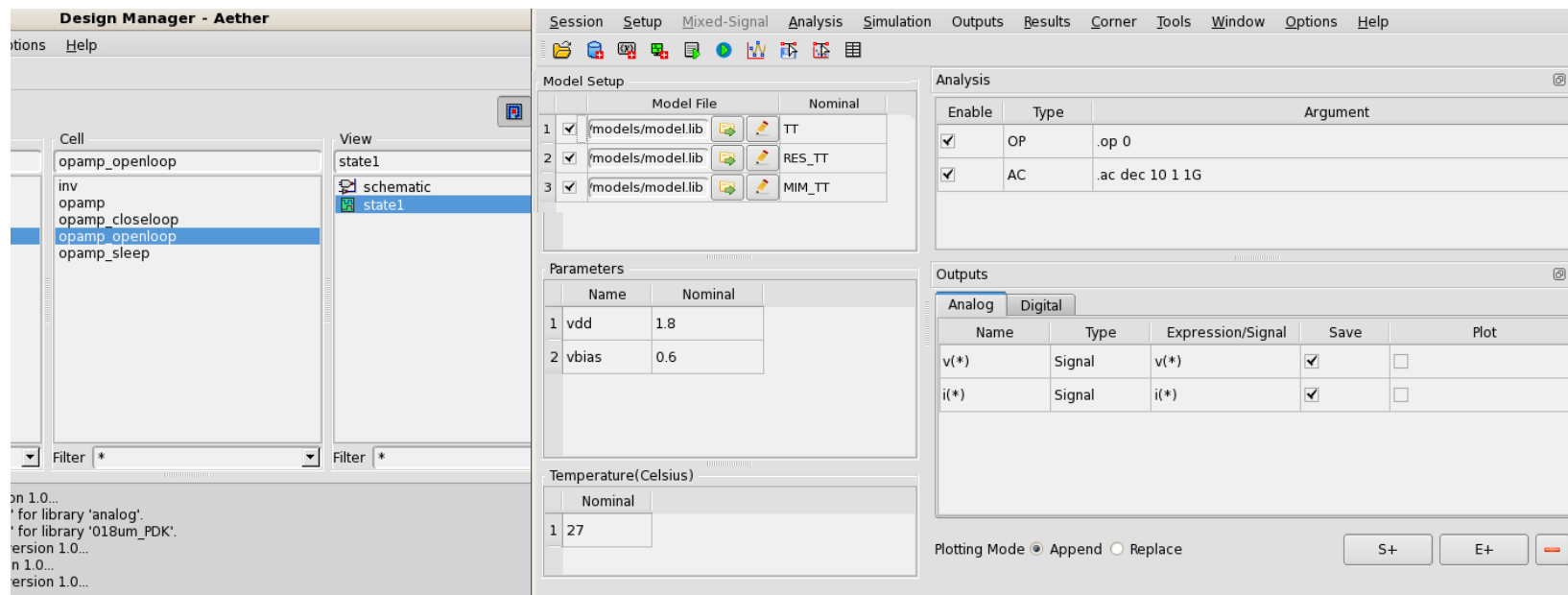
Opamp的关断电流测试

- 在SE中打开MDE窗口，按下左图进行设置，并保存state；执行OP分析，并反标All current，即可得知该opamp的关断消耗电流约为284.4pA



进行Corner扫描仿真

- 截止目前，我们学习了使用MDE来进行opamp的开环、闭环和关断状态的仿真，但是这些仿真都是在同一个PVT corner下进行的（P=工艺角，V=电源电压，T=温度）；实际IC设计中，往往需要综合考虑电路在不同PVT corner下的性能；下面，我们将以该opamp的开环测试testbench为例，来展示如何方便地进行PVT corner扫描仿真的过程
- 我们还是关闭目前除DM外所有其他窗口，然后在DM直接双击打开opamp_openloop的state1 view



The screenshot displays the Design Manager - Aether interface, which is used for managing and configuring simulation projects. The interface is divided into several panes:

- Cell Pane:** Lists the components in the design, including `opamp_openloop`, `inv`, `opamp`, `opamp_closetloop`, `opamp_openloop` (highlighted), and `opamp_sleep`.
- View Pane:** Shows the selected view for the highlighted component, which is `state1`.
- Model Setup Pane:** Contains a table for defining model files and their nominal values.
- Parameters Pane:** Contains a table for defining simulation parameters.
- Analysis Pane:** Contains a table for defining analysis configurations.
- Outputs Pane:** Contains a table for defining simulation outputs.
- Temperature(Celsius) Pane:** Contains a table for defining simulation temperatures.

The **Model Setup** pane shows the following configuration:

	Model File	Nominal
1	/models/model.lib	TT
2	/models/model.lib	RES_TT
3	/models/model.lib	MIM_TT

The **Parameters** pane shows the following configuration:

Name	Nominal
1 vdd	1.8
2 vbias	0.6

The **Analysis** pane shows the following configuration:

Enable	Type	Argument
<input checked="" type="checkbox"/>	OP	.op 0
<input checked="" type="checkbox"/>	AC	.ac dec 10 1 1G

The **Outputs** pane shows the following configuration:

Name	Type	Expression/Signal	Save	Plot
v(*)	Signal	v(*)	<input checked="" type="checkbox"/>	<input type="checkbox"/>
i(*)	Signal	i(*)	<input checked="" type="checkbox"/>	<input type="checkbox"/>

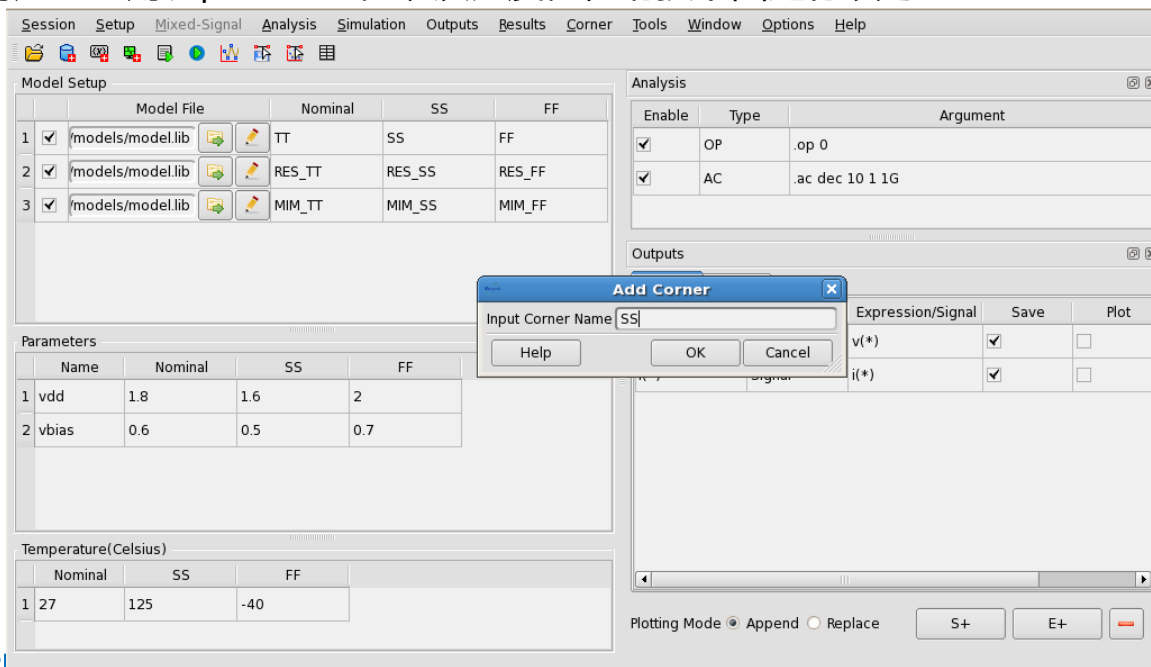
The **Temperature(Celsius)** pane shows the following configuration:

Nominal
1 27

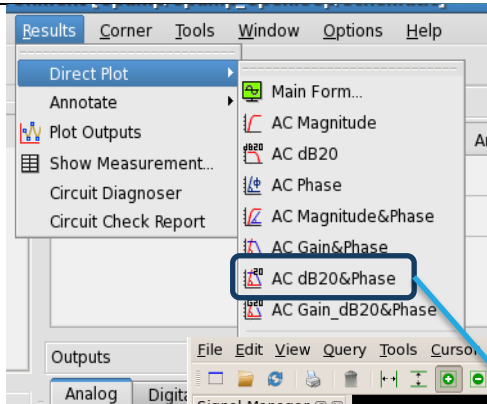
The **Plotting Mode** is set to **Append**.

进行Corner扫描仿真

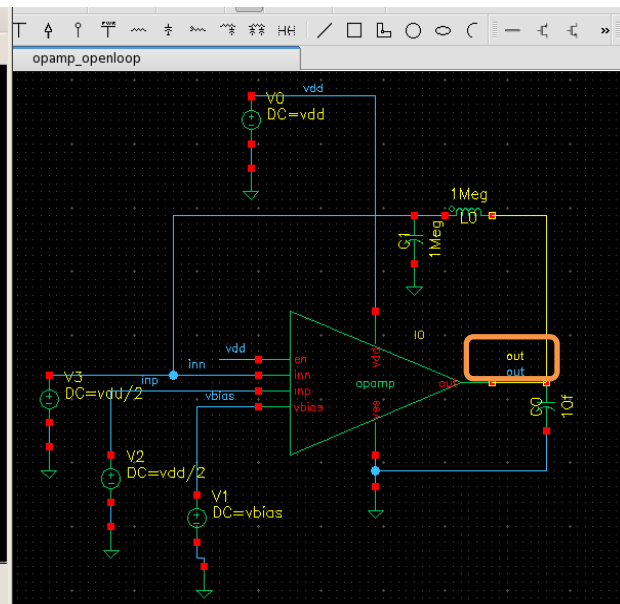
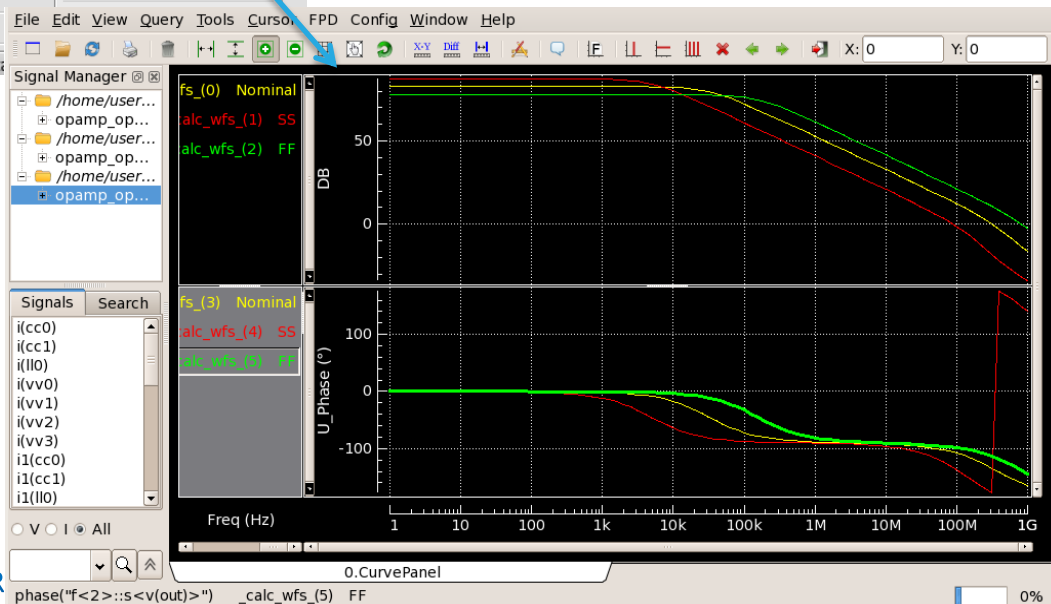
- 可以在MDE中激活菜单Session -> Schematic Window来打开其对应电路图
- 在MDE中，使用菜单Corner -> Add Corner，弹出Add corner的对话框，填入一个corner名比如SS，点击OK；重复该操作再增加一个FF名的corner。此后，MDE界面的Model setup，Parameter setup和Temperature三部分将各新增两列
- SS列和FF列的对应工艺角、parameter值以及温度值，请按下图进行填写



进行Corner扫描仿真



完成设置后，Save一个名为state1_cornersweep的新view；然后在MDE中执行Netlist & Run，仿真结束后，同样使用如左图的菜单功能，点击SE中的net out，iWave将把三次扫描所得AC曲线同时plot出来



进行蒙特卡洛仿真



回顾本Lab刚开始时，我们观察到mos_diode.lib这个model文件中，对mos管的Vth0参数和u0参数都加入了高斯随机变量，用以拟合IC生产过程中引入的工艺偏差，蒙特卡洛仿真将通过多次仿真来考虑这些随机变量给opamp性能造成的影响



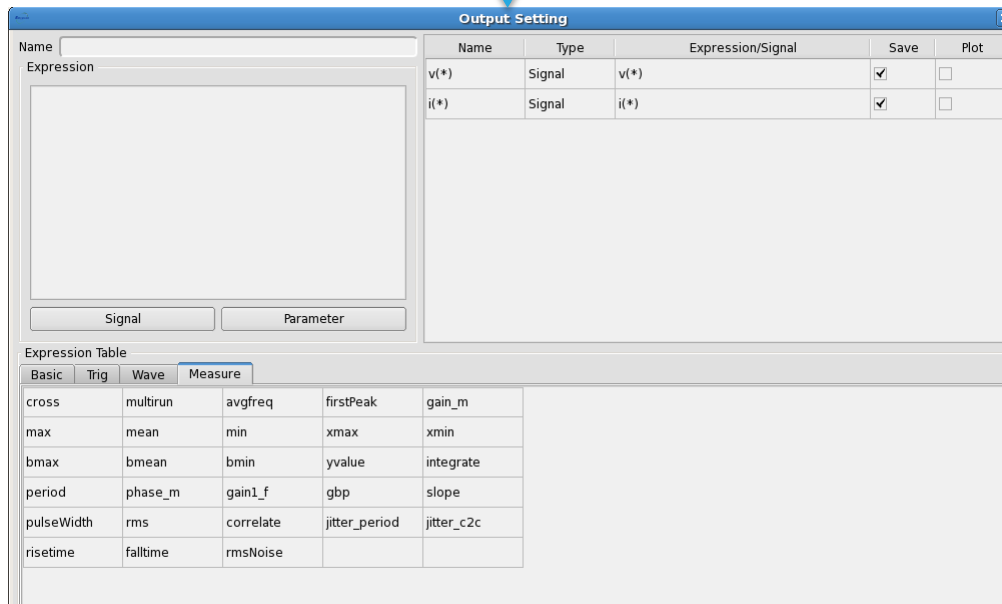
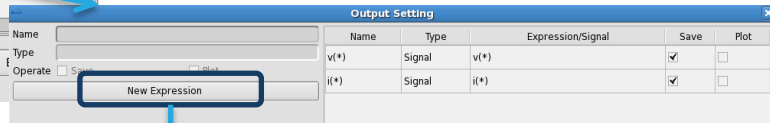
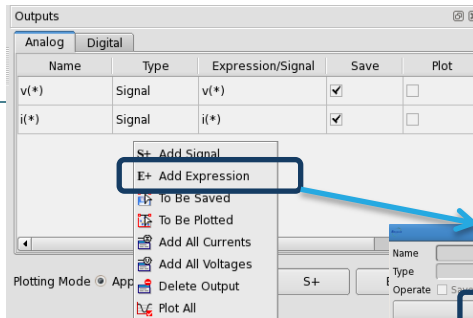
关闭iWave窗口，在MDE中，通过菜单Corner -> Delete corner，在弹出对话框中，将SS和FF都选中，进行删除



在Analysis中，选中OP行，按Delete键删除OP分析，仅保留AC分析

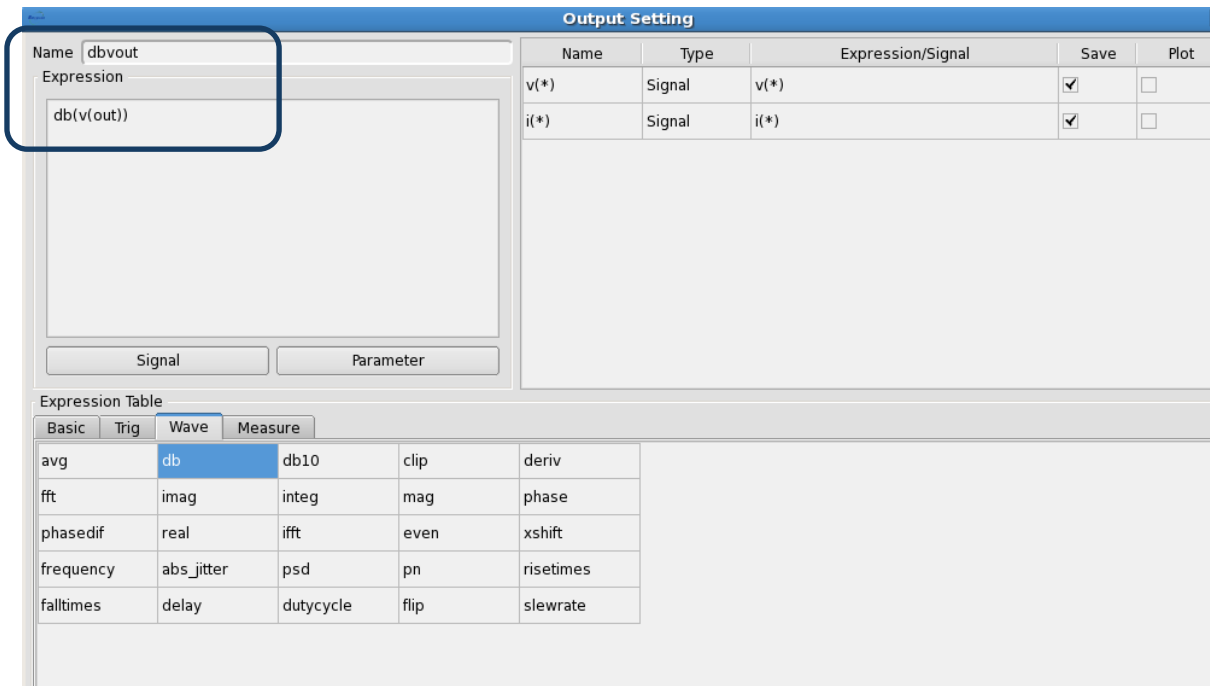


在Outputs的空白部分，如右上图激活鼠标右键菜单的Add Expression项，弹出Output Setting对话框中，点击New Expression按钮，该对话框变为如右下方图所示



进行蒙特卡洛仿真

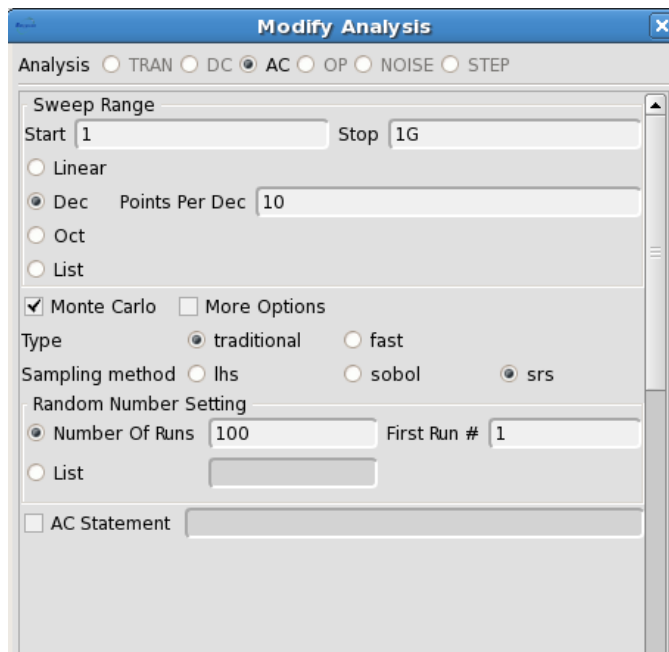
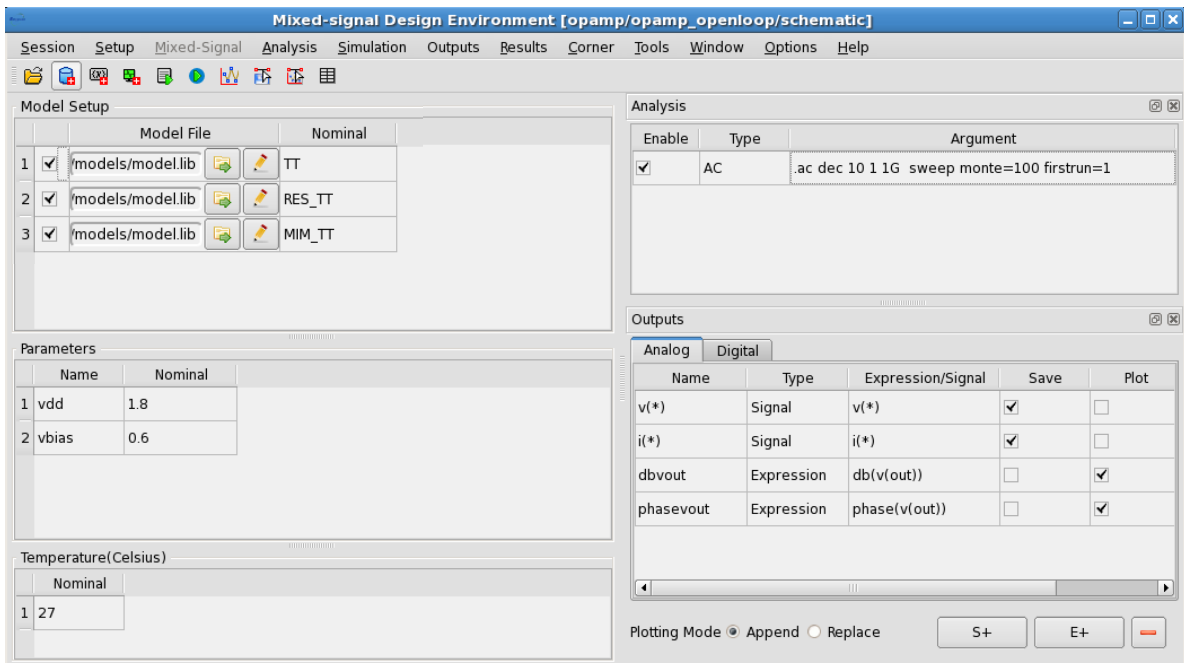
- 在Output Setting中，首先下方是表达式支持的函数列表，点击Wave中的db函数，这时，在其上方Expression处出现了db(v(out))，在括弧之间输入信号名v(out)，再给该表达式取一个Name叫dbvout




- 点击Output Setting右下角的Add按钮，该expression将被加入MDE的Outputs部分中

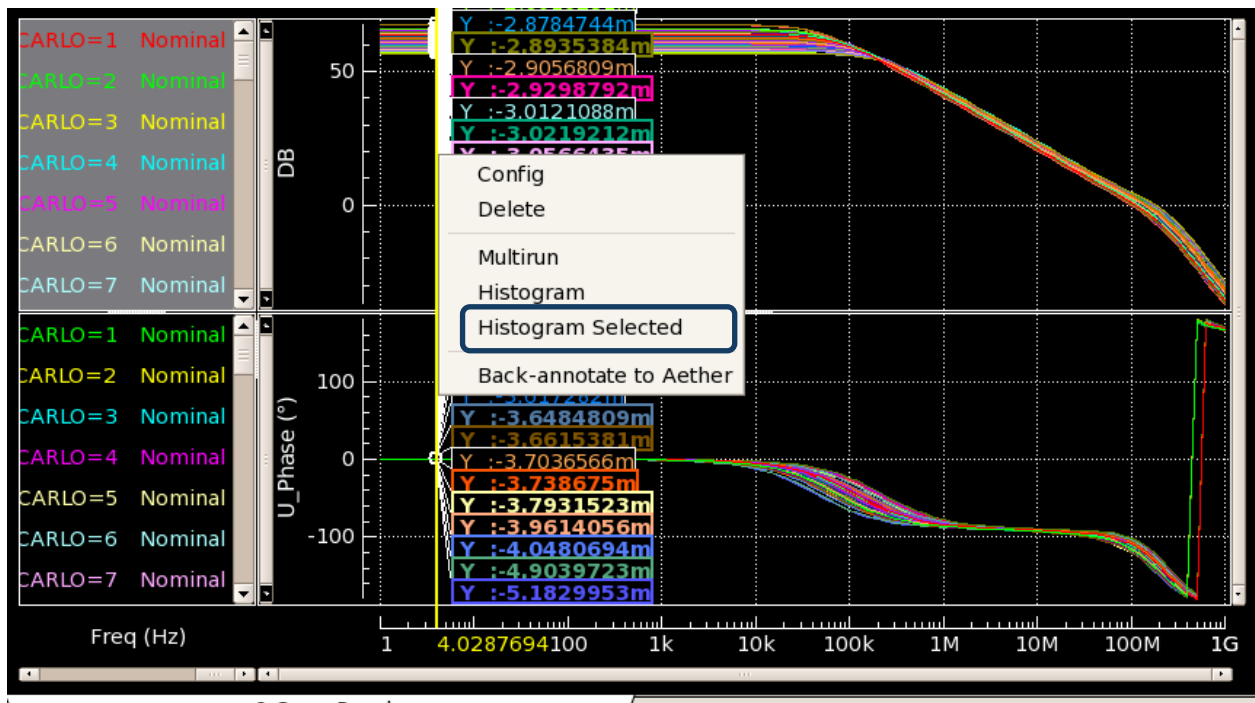
进行蒙特卡洛仿真

- 用同样的方法再添加一个Name叫phasevout的表达式，式为： $\text{phase}(v(\text{out}))$ ；然后关闭Output Setting对话框
- 回到MDE，双击Analysis中的AC，按右图重设AC分析对话框，加入对进行100点蒙特卡洛仿真的支持，点击OK关闭对话框
- 设置完毕后的MDE界面如下图，随后进行Netlist & Run



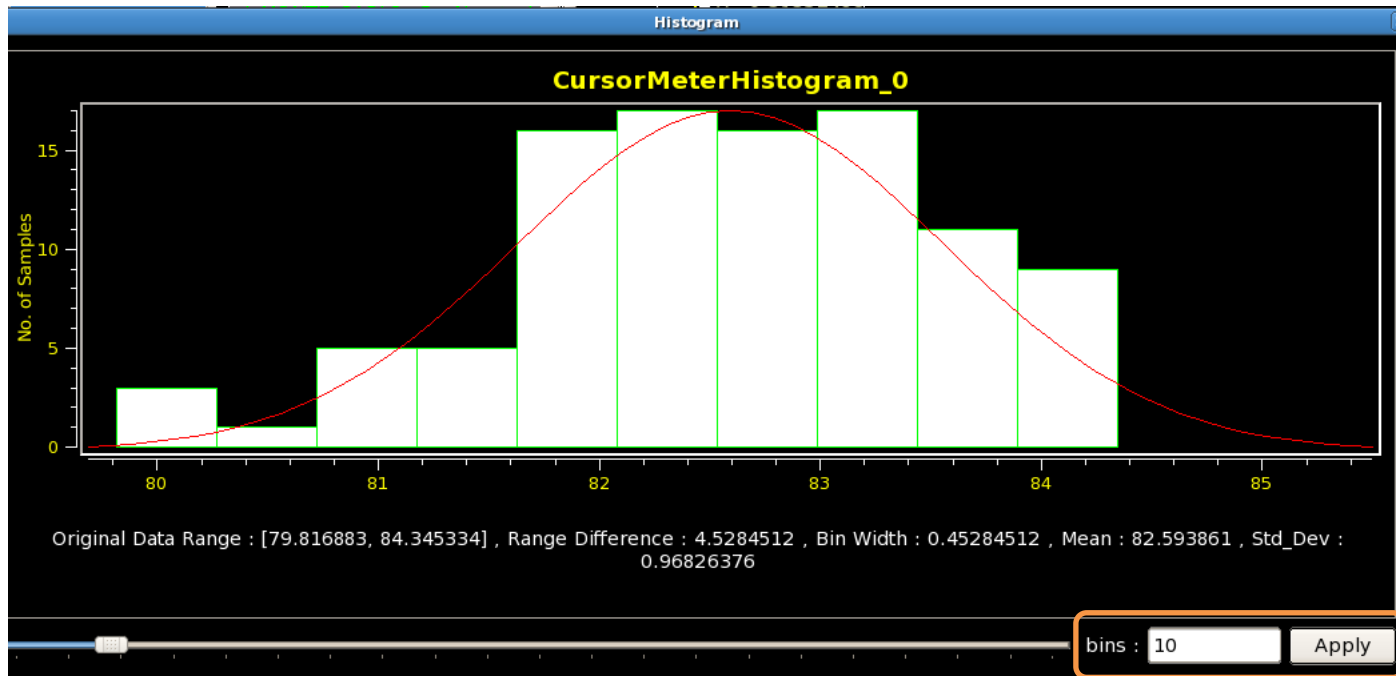
进行蒙特卡洛仿真

- 100点蒙特卡洛仿真结束后，iWave会自动打开并plot这100点的v(out)的幅度和相位曲线
- 我们选中幅度曲线头部，然后使用快捷图标栏的  键加入X cursor，将其拉到低频平坦处
- 右键点击该Cursor，弹出菜单中选择Histogram Selected



进行蒙特卡洛仿真





- 得到的幅度直方统计图中，将bins设定为10（可以直接设定该值后Apply，或者拖拉其左边拉杆实现），观察幅度的分布趋势



- 回到MDE，保存当前state为一个state1_mc的view；退出aether



思考题

-  在opamp的开环testbench中，说明C0、C1和L0器件各自的作用，说明C1和L0的值为何设定为1Meg这么大的数值？
-  通过opamp的闭环testbench，而不参考仿真结果，说出该电路的理论闭环低频增益是多少？
 - A: 10倍 B: 11倍 C: -10倍 D: -11倍
-  闭环testbench仿真得到的增益结果，和理论值是否有误差？如有，试解释该差距的来源
-  在Corner扫描仿真中，三个PVT corner扫描的结果，该opamp是否都足够稳定？考虑如何改进opamp的稳定性措施