

实验二 二进制计数器的设计

本实验是一个异步时序逻辑电路，由四个触发器构成，这里选用 JK 触发器，把它们的 JK 端全接高电平，前一级的输出作为后一级的时钟信号。观察四个触发器输出端所组成的二进制数的变化是否为 0~F(即 0000~1111)。

本实验的目的是在 Proteus 软件的设计环境中进行简单逻辑电路的设计输入和仿真。



一、创建一个新的工程

创建工程可以点击 Start 面板中的“New Project”，也可以从主菜单的 File--> New Project 打开创建新工程的向导窗口。按照实验一的步骤，在 E:\myproject2 下建立一个新工程 myproject2。该工程只进行原理图的设计，暂不考虑 PCB 板和固件的设计。

二、ISIS Schematic Capture 原理图设计与仿真

新工程创建完成以后，出现 Schematic Capture 原理图设计界面，我们在这个界面中进行逻辑电路的设计。

1. 拾取元器件

单击工具箱中的  按钮，在对象选择器中单击  键，弹出“Pick Devices”界面。或者选择主菜单“Library”→“Pick parts from libraries”，也可弹出“Pick Devices”界面。

如果不知道所用元件的确切名字及所在的库，可以用查询的方法在所有库里海选。我们在“Keywords”栏中输入“JK”，所有“JK”触发器元件都被找出，列在图 1 中间部分的查询结果中。

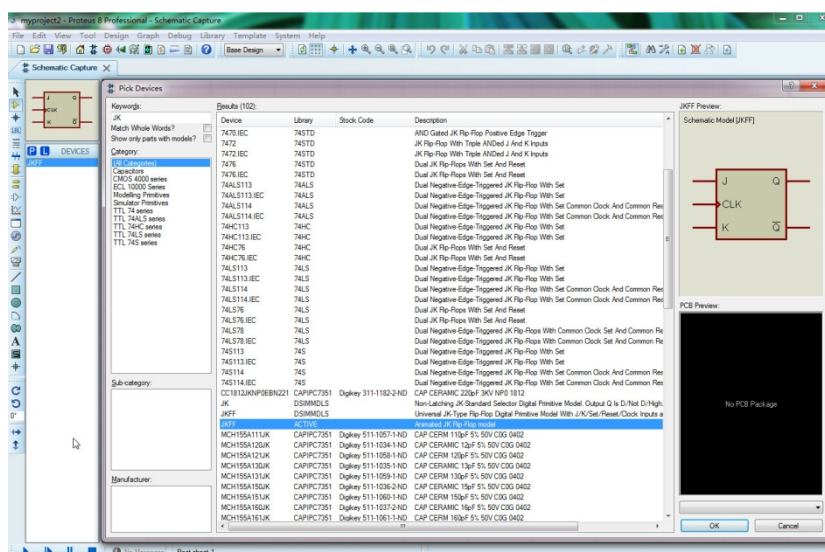


图 1

选中“JKFF(ACTIVE)”，即选中仿真库中的元件，单击“OK”按钮，元件拾取到对象选择器中，如图 1 所示。按表 1 所示，采用直接查询法，把所有元件都拾取到编辑区的元件列表中，关闭“Pick Devices”界面，如图 2 所示。

表 1

元件名	含义	所在库
JKFF	触发器	ACTIVE
CLOCK	时钟	ACTIVE
7SEG-BCD	含译码驱动的数字	DISPLAY
LOGICPROBE[BIG]	逻辑电平显示	ACTIVE

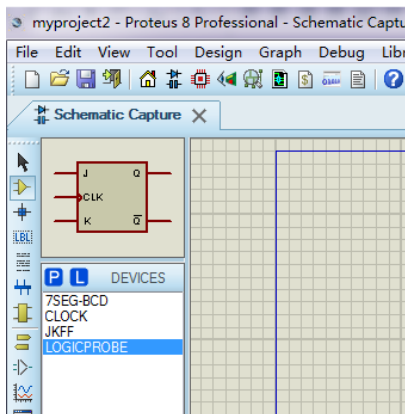



图 2

2. 放置元器件

先在编辑区放置一个 JK 触发器，然后在左侧工具箱中选择“Terminals Mode”图标 , 单击“POWER”，一个箭头形状的标准数字直流电源(即高电平)出现在元件预览区，拖出后与触发器的 JK 端接上，如图 3 所示。

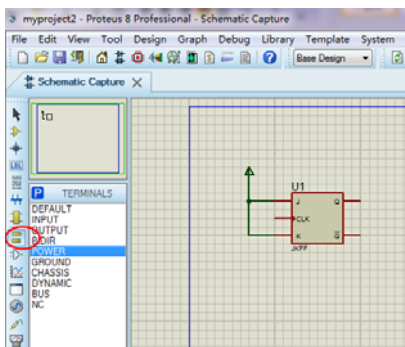



图 3

因为四个触发器的 JK 端接法都一样，故采取复制法画其他三个触发器。用左键选中刚才所画的图形，选取上方的复制按钮 , 连续单击鼠标 3 次，得到如图 4 所示的图形。

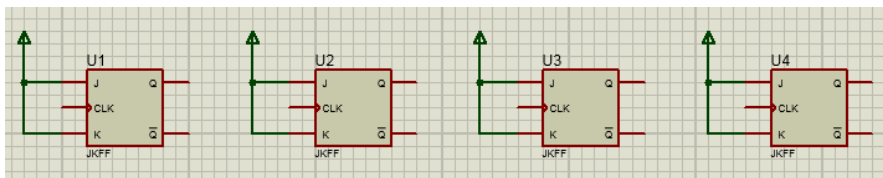


图 4

接下来，把前一个触发器的输出端 \bar{Q} 连接到下一个触发器的时钟 CLK 端上。再把时钟“CLOCK”拖出，连在第一个触发器的 CLK 输入端上，如图 5 所示。如果是下降沿触发的触发器，则把前一个触发器的 Q 端连到下一个触发器的时钟 CLK 端上。点击 File-->Save Project,

保存一下工程。

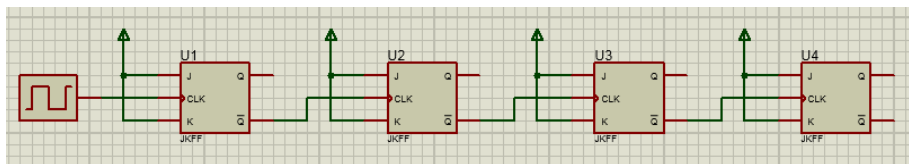


图 5

3. 电路的动态仿真

为了观察计数器计数的动态过程,在每个触发器的输出端 Q 连接一个逻辑电平探测器,能够显示 0 和 1。把 LOGICPROBE(BIG)元件拖到图形编辑区内,连续双击鼠标 3 次,得到四个逻辑探测器,分别接到每个 JK 触发器的输出端 Q 上。最后一个触发器为最高位(MSB)。

同时,把七段数码管显示拖入编辑区。数码管的最左端是高位,分别和各触发器的输出端 Q 相连,如图 6 所示。

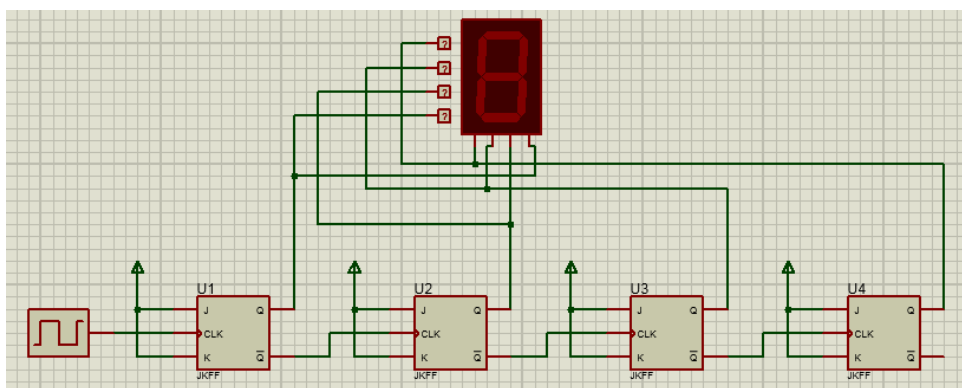


图 6

按下仿真运行按钮,四个逻辑探测器组成的四位二进制数从 0000~1111 变化,而七段数码管则显示 0~F。另外,还观察到每个器件的连线端都有红蓝两色小方块来显示该端的电平变化,红色为高电平,蓝色为低电平。如图 7 所示,十六进制计数器计到 6,显示“6”。

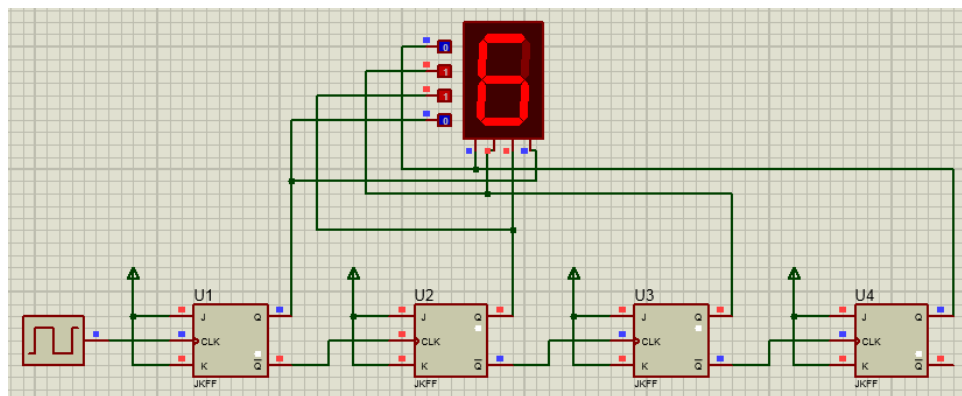



图 7

4. 电路波形的生成

有时为了方便分析,还会在已绘制好的图中加上波形图。在一个波形图中,可以插入多个观测点的波形,它们既可以是数字波形,又可以是模拟波形或是其他形式的波形。现在把上图中四个触发器的输出端 Q 的波形分别显示出来。

单击工具箱中的“Probe Mode”图标,在编辑区内加入四个电压探针,接在被测点。

双击电压探针，弹出电压探针的编辑窗口，将四个电压探针分别命名为 Q1、Q2、Q3 和 Q4。如图 8 所示。

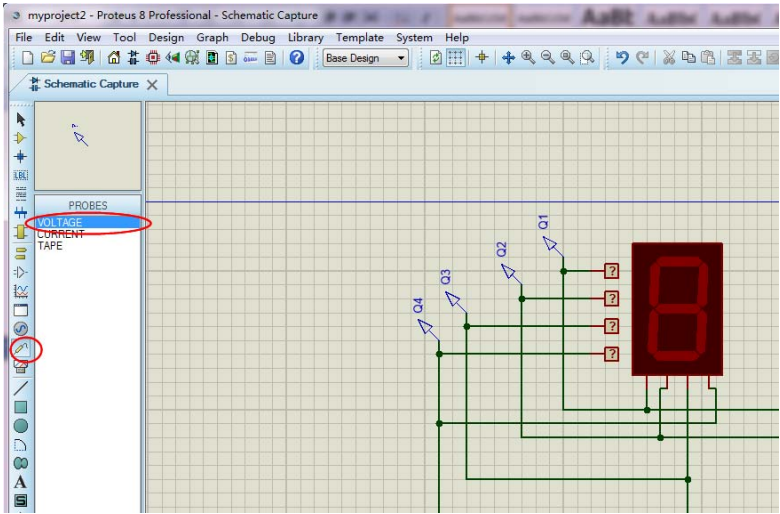



图 8

单击左侧工具箱中的“Graph Mode”图标，在对象选择器中显示各种波形种类，如图 9 所示。此处选择数字波形(DIGITAL)或数字模拟混合波形(MIXED)。

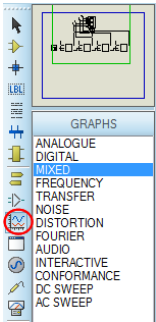


图 9

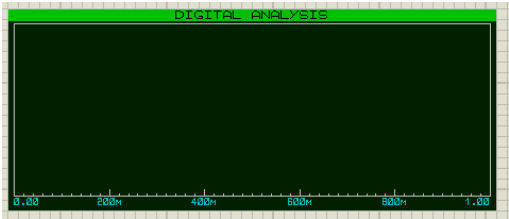


图 10

接下来放置波形。选择主菜单 Graph-->Edit Graph，在图形编辑区的下方单击鼠标左键拖出一个长方形波形区域，再次单击左键确定，如图 10 所示。

选择 Graph-->Add Trace，添加轨迹，在弹出的对话框中，选择右侧的数字(Digital)波形，选中 Probe P1 中的 Q1(电压探针加上后，所有探针的名称自动出现在这里)，单击“OK”按钮如图 11 所示，Q1 的坐标出现在波形图中。

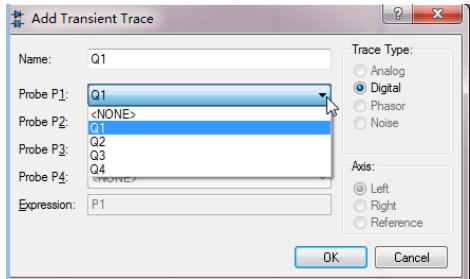


图 11

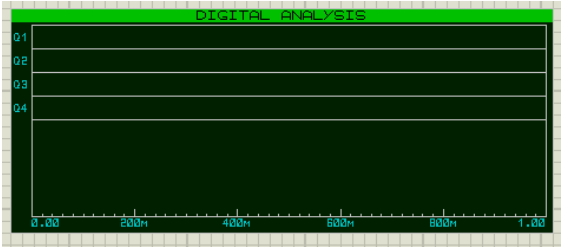


图 12

继续选择 Graph-->Add Trace，选中 Q2，重复上一步骤，直到四点波形坐标都加到图形中为止，如图 12 所示。

选择主菜单 Graph-->Edit Graph，把波形标题更改为“DIGITAL ANALYSIS”(数字波形分析)，

把停止时间改为 16，如图 13 所示，点击 OK。

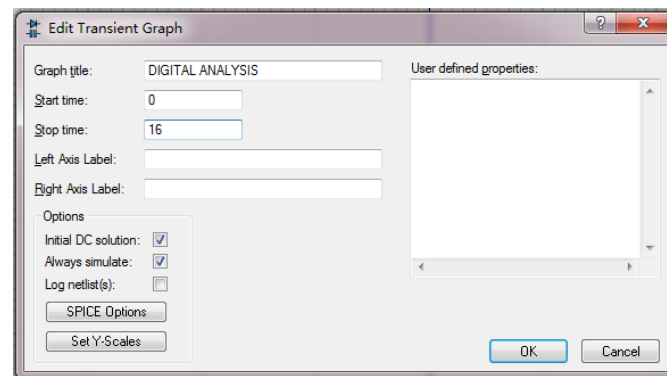


图 13

选择 Graph-->Simulate Graph 或按空格键，可以在波形框中生成波形。执行这一步的时候，如果出现图 14 的错误提示，表示选用的时钟元件没有仿真波形，因此需要换一种模型。

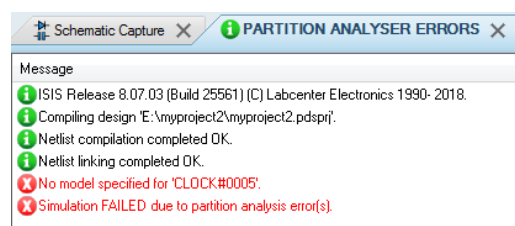


图 14

为了生成电路波形，我们可以把时钟元件换成一个时钟激励源。单击工具箱中的激励源按钮，然后在对象选择区选择 DCLOCK，在编辑区中添加数字时钟激励源。如图 15 所示。

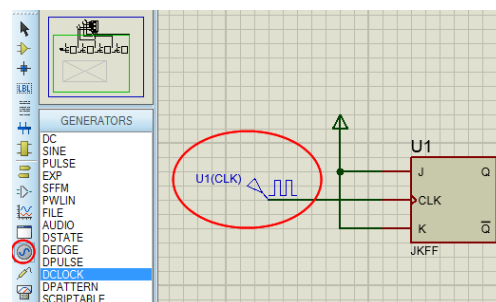


图 15

双击 DCLOCK 图标，弹出其参数修改窗口，将频率设置为 1，点击 OK。选择 Graph-->Simulate Graph 或按空格键，可以在波形框中生成从 0000~1111 的波形图，如图 16 所示。修改 DCLOCK 的频率为 2，则可以看到波形从 0000~1111 的变化重复两次，如图 17 所示。这种波形不同于示波器显示的波形，它能够静态地保留在原理图中，供读者分析或随图形一起输出打印。当按下空格键后，它可以再次刷新生成。



图 16

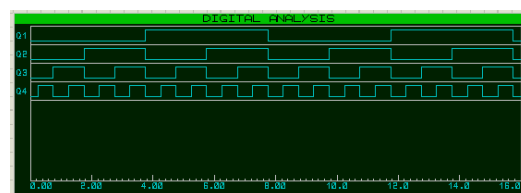


图 17

双击波形图的绿色标题栏部分，可全屏显示波形，并可根据全屏显示的菜单更改波形及背景的颜色；拉动竖线，可以在左侧查看各时刻各观测点电平的高低。

五、变式演练

自己动手设计一个如图 18 所示的同相求和电路。在此电路中，输入信号是 V1、V2，运算工作电源是 VCC，使用同相运算放大器对两个输入信号做加法。

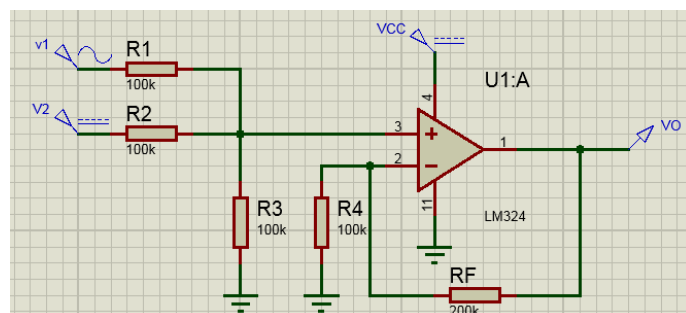


图 21

操作步骤为：

(1) 按图 18 建立电路图，运算放大器选“Operational Amplifiers”类中的“Quad”子类，名称是“LM324”，库是“OPAMP”。

(2) 在原理图中添加激励源，选用正弦信号发生器，命名为 V1，并设置其幅度为 1V，周期为 1s。将该信号源接至电阻 R1 的一端。激励源的添加方法见图 15。

(3) 在原理图中添加激励源，选用 DC 信号发生器，命名为 V2，并设置其幅度为 1.5V，将该信号源接至电阻 R2 的一端。

(4) 在原理图中添加激励源，选用 DC 信号发生器，命名为 VCC，并设置其幅度为 5.0V，将该信号源作为工作电源接至运放的第 4 脚。

(5) 在运放的输出端放置直流电压探针，命名为 VO。直流电压探针的添加方法见图 8。

(6) 在编辑区放置模拟分析图，并将 V1、V2、VO 添加到分析图中。模拟分析图的添加方法见图 9。

点击 Graph-->Simulate Graph，在模拟分析图中产生波形图。

点击 File-->Save Project 保存设计，再点击 File-->Close Project 关闭工程，回到 Home Page。