

七段数码管动态显示电路设计

liyh@Advanced Electronics System Lab. @201702

实验目的：

- 1、熟悉 8 位七段数码管动态显示的控制；
- 2、熟练掌握 VHDL test bench(测试平台/测试激励)的编写和仿真流程；
- 3、熟练掌握 Altera FPGA 的开发环境、设计步骤和流程。

实验形式：边做实验边写实验报告，实验完成后即提交实验报告。

扩展实验内容：

一、 实验步骤

按照“Altera FPGA 开发入门”中的完整流程：建立设计工程(注意工程名，顶层实体名及存放文件夹等工程参数的设置)、添加并编写源文件、综合与分析、仿真、及硬件验证等等步骤。

RTL 级的电路结构查看同基本实验。

二、 扩展实验内容 1：8 位七段数码管动态显示的设计

1、七段数码管的原理

七段数码管是用七个不同形状的发光二极管（LED）摆放在不同的位置构成的，如图 1 所示。通常为了方便使用，七段数码管还会多出一段用来表示“小数点”，因此七段数码管实际上是八段，习惯上仍称为“七段数码管”。七段数码管分共阴极和共阳极两种封装形式，当七段数码管中所有段 LED 的负极连接在一起进制控制，而所有的 LED 正极单独控制，则称为“共阴极”数码管，反之则称为“共阳极”数码管。本实验中 FPGA 实验板上用到的是“共阳极”七段数码管，如图 2 所示。

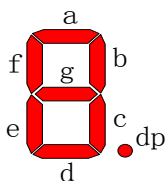


图 1 七段数码管构成图

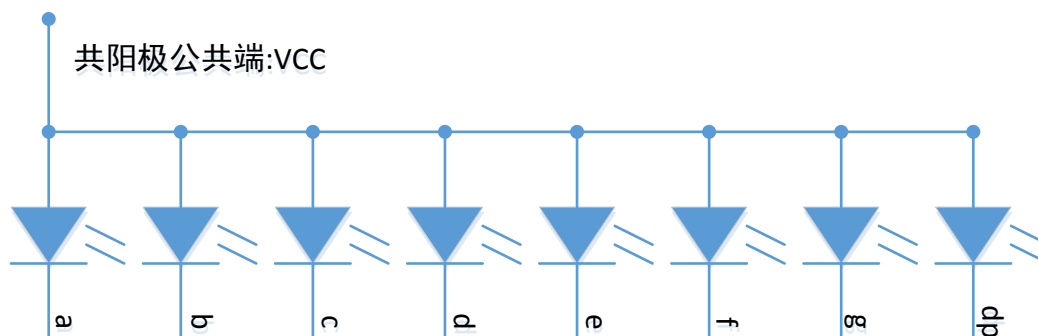


图 2 共阳极七段数码管结构示意图

2、8 位七段数码管的动态连接方式

将 8 位七段数码管中每一位的**相同段**控制端（负极，如 8 位七段数码管的 8 个 a 端,...）连接在一起，通过一位控制信号进行控制，而 8 位七段数码管中的每一位公共控制端（阳极，如 LED_S0, ...）则分别由一位控制信号单独控制，这样连接起来的 8 位七段数码管就是动态的连接方式，如下图所示。

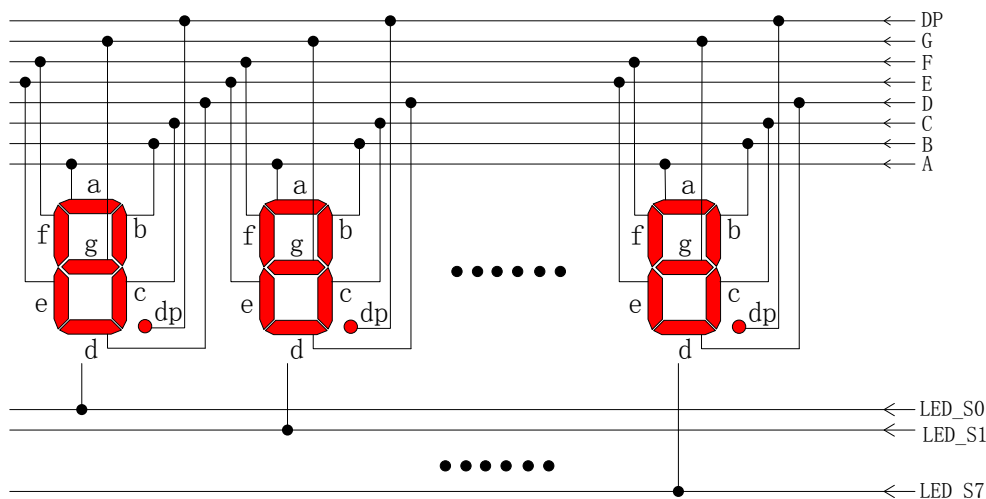
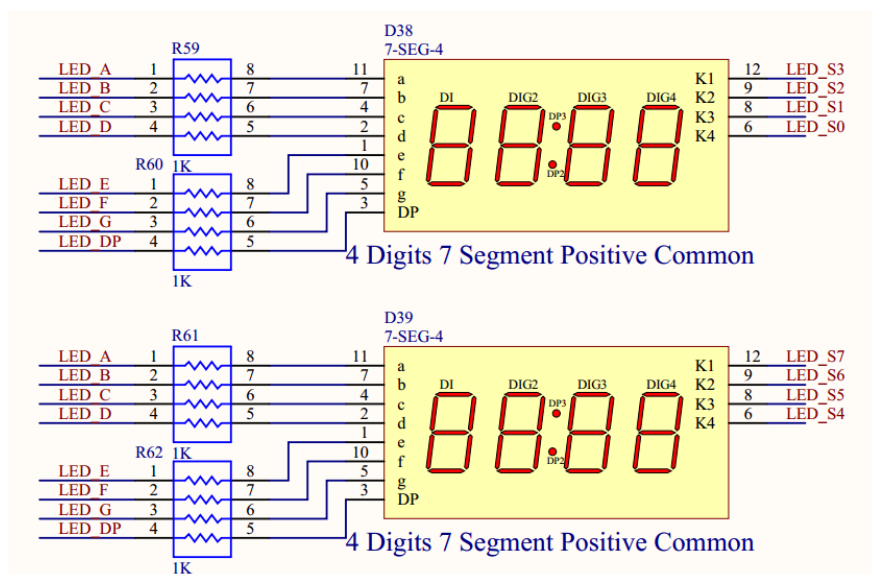
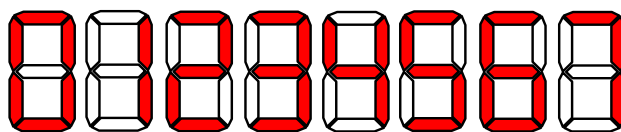


图 3 多位共阴极七段数码管的动态连接方式

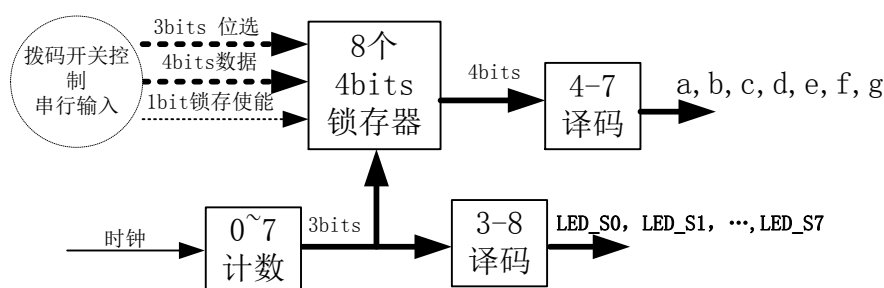


3、实验内容

- 1) 用 VHDL 设计一个电路，实现在 8 位七段数码管上同时显示不同的数据（0~9，A~F）。而且要求可以通过拨码开关控制在不同的数码管上显示不同的数。如下图所示。



设计电路的基本结构如下图所示。



- 2) 8 位七段数码管正极端的控制：

在 8 位七段数码管上同时显示不同的数据，则要 4*8bits 数据，采用拨码开关从 FPGA 外部串行输入。串行输入数据时要在设计中锁存。指定或输入锁存的数据由计数器来选择 8 个中的一个，在经过 4-7 译码后给 a,b,c,d,e,f,g。

- 3) 8 位七段数码管负极端的控制

8 位七段数码管共有 8 个共阳极端（LED_S0~7），其控制来自于 0~7 计数值经 3-8 译码后的输出（注意：这里的 3-8 译码输出为高电平有效）。

- 4、编写 VHDL test bench，设置相关参数，完成功能仿真。
- 5、查看 RTL 级的电路原理图。
- 6、完成管脚的分配。
- 7、实现硬件验证。

三、 结束

如果你结束了今天的实验，请备份实验数据，关闭所有打开的软件后再关闭计算机；关闭实验盒的电源，并拆除所有相关的连线，恢复到实验之前的整齐样子，别留下任何物品。O(∩_∩)O 谢谢！