

GONZALO AMOEDO, AGUSTÍN CAMPENY, JAVIER CONTRERAS,
JORGE GAC, EDUARDO GUARDA, STEFAN KLEMMER, AGUS-
TÍN MACAYA, PAVEL MASOLIVER, FRANCISCO OYARZÚN, FRAN-
CISCO TORRES, ANGEL ABUSLEME

APUNTES IEE3453 DISEÑO DE CIRCUITOS INTEGRADOS DE RA- DIOFRECENCIA I-2021

EDICIONES DIE-UC

Copyright © 2021 Gonzalo Amoedo, Agustín Campeny, Javier Contreras, Jorge Gac, Eduardo Guarda, Stefan Klemmer, Agustín Macaya, Pavel Masoliver, Francisco Oyarzún, Francisco Torres, Angel Abusleme

published by ediciones die-uc

tufte-latex.googlecode.com

Licensed under the Apache License, Version 2.0 (the “License”); you may not use this file except in compliance with the License. You may obtain a copy of the License at <http://www.apache.org/licenses/LICENSE-2.0>. Unless required by applicable law or agreed to in writing, software distributed under the License is distributed on an “as is” basis, without warranties or conditions of any kind, either express or implied. See the License for the specific language governing permissions and limitations under the License.

Primera edición, Julio 2021

Índice general

1	<i>Sistemas Distribuidos</i>	15
2	<i>Carta de Smith</i>	31
3	<i>Circuitos RLC pasivos</i>	38
4	<i>Componentes pasivos en CMOS</i>	51
5	<i>Sistemas inalámbricos</i>	76
6	<i>Diseño de amplificadores de alta frecuencia</i>	84
7	<i>Ruido</i>	102
8	<i>Diseño de LNAs</i>	126
9	<i>Mixers</i>	160
10	<i>PLLs</i>	184
11	<i>Osciladores y sintetizadores de frecuencia</i>	212

12	<i>Instrumentos</i>	245
13	<i>Amplificadores de potencia</i>	268

Índice de figuras

- 1.1. Modelo circuital de línea de transmisión con impedancia característica Z_0 , conectada al generador y a la carga. 20
- 1.2. Línea de transmisión modelada como una escalera de impedancias y admitancias diferenciales. 21
- 1.3. Modelo diferencial de línea de transmisión para el cálculo de la constante de propagación. 22
- 1.4. Patrón de ondas estacionarias producido en una línea de transmisión debido a la superposición de la onda incidente y la onda reflejada. 27
- 2.1. Plano Γ para la construcción de la Carta de Smith. 31
- 2.2. Carta de Smith con anotaciones. 33
- 2.3. Lugar geométrico del coeficiente de reflexión del ejemplo. 34
- 2.4. Carta de Smith para Imitancias. 35
- 2.5. Representación simbólica de una red de 2 puertos. 36
- 2.6. Representación simbólica de una red de 2 puertos. 36
- 3.1. Circuito RLC paralelo. 39
- 3.2. Circuito RLC paralelo. 42
- 3.3. Equivalencia entre circuito serie y circuito paralelo. Esta equivalencia es válida sólo para una frecuencia. 43
- 3.4. Conversión de impedancia "hacia arriba". 44
- 3.5. Conversión de impedancia "hacia abajo". 45
- 3.6. Adaptación π . 46
- 3.7. Adaptación T. 46
- 3.8. Resonador con derivación capacitiva, utilizado como transformador de impedancia. 48
- 4.1. Infografía del periódico The Oregonian, diseñada por Steve Cowden, replicada aquí con permiso del autor. 53
- 4.2. Estructura de capacitor integrado vertical. 56
- 4.3. Estructura de capacitor integrado lateral. 57
- 4.4. Curva de Hilbert de orden creciente. 58
- 4.5. Estructura de capacitor MIM. 60

4.6. Microfotografía de una parte de un chip, donde se aprecian inductores espirales. La fotografía fue obtenida de [Aug. Accessed on 04/10/2021].	63
4.7. Modelo circuital de parámetros concentrados de un inductor espiral.	65
4.8. Modelo circuital T de un transformador sin pérdidas.	68
4.9. Modelo circuital T de un transformador sin pérdidas, incluyendo razón de transformación.	68
4.10. Modelo circuital alternativo de un transformador sin pérdidas, incluyendo razón de transformación.	69
4.11. Modelo circuital de parámetros concentrados de un transformador.	70
5.1. Arquitectura básica de todo receptor RF. La señal RF corresponde a $s(t)$ y el mensaje es $m(t)$.	76
5.2. Arquitectura de un receptor TRF. Obtenido del libro <i>RF Circuit Design</i> , de Christopher Bowick.	77
5.3. Arquitectura de un receptor DCR. Obtenido del libro <i>RF Circuit Design</i> , de Christopher Bowick.	78
5.4. Arquitectura de un receptor superheterodino.	79
5.5. Filtro pasabanda ideal en el dominio de la frecuencia. La señal roja es el mensaje, y el cuadro azul representa la pasabanda.	79
5.6. Salida del <i>mixer</i> vista en frecuencia. La señal roja corresponde a $M(f)$ desplazada f_{LO} a la derecha e izquierda de f_c	81
5.7. Efecto de imagen, uno de los principales problemas en receptores superheterodinos.	82
6.1. Amplificador con <i>shunt peaking</i>	84
6.2. Amplificador con <i>shunt peaking</i> en pequeña señal	85
6.3. Amplificador con <i>bridged shunt peaking</i>	86
6.4. Circuito simplificado osciloscopio	87
6.5. Amplificador con cancelación de polo-cero	88
6.6. Amplificador <i>bridged shunt and series peaking</i>	89
6.7. Amplificador <i>bridged shunt and double series peaking</i>	89
6.8. Amplificador <i>T-coil peaking</i>	90
6.9. Duplicador de f_T basado en topología diferencial.	91
6.10. Duplicador de f_T basado en un par Darlington.	91
6.11. Duplicador de f_T basado en un par Darlington, incluyendo polarización.	92
6.12. Amplificador de fuente común con carga sintonizada.	92
6.13. Modelo del amplificador de fuente común con carga sintonizada, para pequeñas señales.	93
6.14. Esquemático del amplificador de fuente común cascodeado, con carga sintonizada.	95

6.15.Esquemático del amplificador de fuente común acoplado en fuente, con carga sintonizada.	95
6.16.Esquemático del amplificador diferencial de fuente común sintonizado, con capacitancias de neutralización.	96
6.17.Esquemático del amplificador de fuente común sintonizado, con capacitancia de neutralización.	96
6.18.Reducción relativa del ancho de banda a medida que conectamos más etapas en cascada. Este gráfico fue generado con Octave.	98
6.19.Esquemático de un amplificador distribuido.	100
7.1. Modelo del ruido térmico de una resistencia como una fuente de voltaje en serie con otra resistencia.	103
7.2. Modelo del ruido térmico de una resistencia como una fuente de corriente en paralelo con otra resistencia.	104
7.3. Sección transversal de un NMOS con capacitancia entre canal y sustrato en serie con resistencia de sustrato.	106
7.4. Modelo del ruido de compuerta como fuente de corriente.	108
7.5. Densidad espectral de ruido <i>flicker</i> .	110
7.6. Representación del ruido de dos puertos usando diferentes componentes. Imagen modificada por Francisco Oyarzún	115
7.7. Fuente acoplada a modelo de dos puertos con propiedades de ruido macroscópicas.	116
7.8. Curvas de nivel para F en función de G_s y B_s , con $F_i > F_j$ si $i > j$	119
8.1. Relación entre fuentes de ruido del MOSFET y parámetros de dos puertos.	127
8.2. Esquemático de un amplificador de un sólo transistor considerando sus redes de adaptación.	131
8.3. Círculos de estabilidad	132
8.4. Amplificador CS	134
8.5. Amplificador CS con adaptación resistiva a la entrada.	134
8.6. Análisis del CS con carga inductiva	135
8.7. LNA CS con realimentación resistiva	137
8.8. CS con realimentación resistiva y con amplificación en paralelo.	138
8.9. LNA CS con degeneración en la fuente.	138
8.10.Capacitancia de <i>pad</i> e inductor serie agregado para adaptación del CS con degeneración en la fuente.	139
8.11.LNA tipo CS con degeneración en la fuente, adaptación en la entrada, y casodo	140
8.12.Topología CG con carga inductiva	141

8.13. Impedancia de entrada de la etapa CG en función de la frecuencia.	143
8.14. Amplificador CG de carga inductiva con cascodo	143
8.15. Análisis de ruido del CG cascodeado ignorando la capacitancia entre compuerta y fuente, r_o finito y efecto cuerpo.	144
8.16. LNA con CG cascodeado indicando su polarización.	145
8.17. Concepto detrás de un LNA con cancelación de ruido. Una implementación ejemplar es presentada por Brucolieri et al. [2004] .	146
8.18. Concepto detrás de un LNA con cancelación de reactancia. Con la parte real de Y_1 adaptamos la impedancia y con su parte imaginaria cancelamos la capacitancia de entrada $C_{in}\omega$.	146
8.19. Ejemplo de un <i>layout</i> típico para un transistor y su cascodo	147
8.20. Implementación final de un LNA tipo CS con degeneración y carga inductivas. La red M_B se encarga de polarizar M_1 .	147
8.21. Representación gráfica del IIP3. También aparecen otras cifras de desempeño relacionadas con la linealidad. Las señales involucradas en este gráfico tienen frecuencias en la banda pasante del LNA.	157
9.1. Mixers en el dominio de la frecuencia: Señales de entrada (superior) y señales de salida (inferior).	161
9.2. Factor de ruido unilateral: La señal de salida contiene el ruido a $-\omega_\Delta$ y $+\omega_\Delta$	162
9.3. Parámetros que determinan la linealidad de un mixer (Extraído de <i>The design of CMOS radio-frequency integrated circuits</i> por Tom Lee).	163
9.4. Mixer basado en diodos.	165
9.5. Mixer basado en BJTs.	165
9.6. Mixer basado en CMOS.	165
9.7. Productos de intermodulación hasta el tercer orden	167
9.8. a) Mezclador de <i>downconversion</i> con un diodo usado como dispositivo no lineal. b) Su representación equivalente idealizada.	169
9.9. Receptor heterodino con mezcladores planares Schottky para ciencias interplanetarias a frecuencias de THz. Véase https://microdevices.jpl.nasa.gov/capabilities/submillimeter-devices/	169
9.10. Mezclador de conmutación doble balanceado	170
9.11. Operación del DBM	170
9.12. Esquemático general de <i>Single-Balanced Mixer</i> .	172
9.13. Espectro resultante de <i>Single-Balanced Mixer</i> .	172
9.14. Esquemático general de <i>Double-Balanced Mixer</i> .	173
9.15. <i>Double-Balanced Mixer</i> terminado en plegador de corriente.	174
9.16. Transconductor <i>MOSFET Cascomp</i> .	175
9.17. Mezclador potenciométrico diferencial.	175
9.18. Esquemático general de <i>Double-Balanced Mixer</i> pasivo.	176

9.19.	<i>Double-Balanced Mixer</i> pasivo con filtros sintonizados.	176
9.20.	Mezclador pasivo de anillo.	177
10.1.	Diagrama de bloques de un PLL.	185
10.2.	LGR para el PLL con control PI.	187
10.3.	Señales cuadradas sin (rojo) y con (negro) ruido de fase	189
10.4.	Lazo de control linealizado de un PLL, con fuentes de ruido en ϕ_{in} y V_{noise}	189
10.5.	Resúesta a un escalón en V_{noise} que produce un 1 % de variación en la frecuencia, para distintos coeficientes de amortiguación y anchos de banda (del lazo de control)	191
10.6.	Potencia de ruido de fase según frecuencia. En rojo se muestra el ruido flicker (para $\zeta = 1, 3$ y 5 de arriba a abajo) y en negro el rui- do térmico, cada uno normalizado por su factor de ruido.	192
10.7.	Diagrama de bloques del detector de fase analógico.	194
10.8.	Gráfico de $V_p(\phi)$, equivalente a la salida del detector de fase.	194
10.9.	Gráfico de la derivada de $V_p(\phi)$ con respecto a ϕ .	195
10.10.	Diagrama de bloques del detector de fase comutador.	196
10.11.	Gráfico de la función signo evaluada con $\cos(t + \frac{\pi}{4})$.	196
10.12.	Diagrama de bloques del detector de fase con compuerta XOR.	197
10.13.	Gráfico del comportamiento de la compuerta XOR en el tiempo con desfase $\phi = \frac{\pi}{4}[\text{rad}]$ a la izquierda y $\phi = \frac{3\pi}{4}[\text{rad}]$ a la dere- cha. Los <i>duty cycle</i> de la salida son 25 % y 75 %, respectivamen- te.	197
10.14.	Gráfico del promedio de la salida de la compuerta XOR a distintos valores de ϕ .	198
10.15.	Esquema de compuertas NOR para formar un <i>flip-flop</i> tipo SR.	199
10.16.	Gráfico que muestra el promedio de la señal de salida del <i>flip-flop</i> SR según el desfase de las entradas. Obtenido de Lee, T. <i>The design of CMOS radio-frequency integrated circuits</i> . Cambridge university press, 2003.	199
10.17.	Diagrama del detector secuencial con rango extendido.	200
10.18.	Gráfico que muestra $\langle V_{up}(t) - V_{down}(t) \rangle$ según ϕ . Obtenido de Lee, T. <i>The design of CMOS radio-frequency integrated circuits</i> . Cam- bridge university press, 2003.	200
10.19.	Diagrama del detector de Hogge.	201
10.20.	Diagrama de señales del detector de Hogge. Obtenido de Lee, T. <i>The design of CMOS radio-frequency integrated circuits</i> . Cambridge university press, 2003.	202
10.21.	Diagrama del detector <i>triwave</i> .	203
10.22.	Diagrama de señales del detector <i>triwave</i> . Obtenido de Lee, T. <i>The design of CMOS radio-frequency integrated circuits</i> . Cambridge uni- versity press, 2003.	203

10.23	Diagrama del detector <i>trrowave</i> modificado para des-sensibilizar a cambios de <i>duty cycle</i> de la señal <i>clock</i> .	203
10.24	Modelo lineal de un PLL	204
10.25	Primer ejemplo de circuito para implementar un loop filter	204
10.26	Implementación de loop filter basada en charge pumps	205
10.27	Detector de fase con rango extendido	206
10.28	Implementación a nivel de transistores de charge pumps	207
10.29	Espectro de un sintetizador con charge pumps con altas fugas	208
10.30	Espectro de un sintetizador con charge pumps bien diseñados	209
11.1.	Lazo de realimentación positiva genérico [Osc, Accessed on 05/24/2021].	213
11.2.	Lugar geométrico de las raíces con posibilidad de oscilar [roo, Accessed on 05/24/2021].	213
11.3.	Circuito comparador ideal [Com, Accessed on 05/24/2021].	213
11.4.	Espectro de salida de comparador ideal con entrada sinusoidal [img, Accessed on 05/24/2021].	214
11.5.	Circuito de prueba para función descriptora de transistores [Lee, 2003].	216
11.6.	Voltajes y corrientes en transistor con voltaje de compuerta sinusoidal [MAT, Accessed on 05/25/2021].	216
11.7.	Lazo cerrado genérico con bloques lineales y funciones descriptoras [Wang, 2017].	217
11.8.	Oscilador de relajación con Schmitt-Trigger y filtro RC [Wang, 2017].	218
11.9.	Transferencia entrada-salida de Schmitt-Trigger [Wang, 2017].	218
11.10	Diagrama de Nyquist de bloques lineales y funciones descriptoras en oscilador de relajación [Wang, 2017].	219
11.11	Resonador de elementos concentrados en paralelo.	221
11.12	Circuito resonador con carga externa conectada.	222
11.13	Estructuras de resonadores $\lambda/2$ con líneas de transmisión. a) Uniform impedance resonator (UIR). b) Capacitor loaded UIR. c) Step-peaked impedance resonator (SIR) (adaptado de [Guillon and Kajfez, 1998])	225
11.14	Expansión de imitancias para los dos casos estudiado. Se puede observar que el circuito posee infinitas redes RLC serie en paralelo.	228
11.15	Circuito equivalente para un resonador de cristal en una vecindad de alguna de sus frecuencias de resonancias para los dos casos estudiados.	228
11.16	Oscilador de Colpitts.	230
11.17	Oscilador de Colpitts pequeña señal.	230
11.18	Oscilador de Hartley pequeña señal.	231
11.19	Oscilador de Clapp pequeña señal.	231
11.20	Oscilador TITO.	232
11.21	Oscilador de cristal de Colpitts.	232

11.21	Oscilador de cristal de Colpitts Modificado.	233
11.23	Oscilador de cristal de Pierce.	233
11.24	Diagrama de bloques de un oscilador de cuadratura.	234
11.25	Circuito conversor de impedancias	234
11.26	Oscilador de resistencia negativa básica.	235
11.27	Resistencia negativa en un amplificador cg.	235
11.28	Oscilador diferencial de resistencia negativa simple.	236
11.29	Oscilador diferencial de resistencia negativa con tanque modificado.	236
11.30	Oscilador diferencial de resistencia negativa controlado por voltaje.	237
11.31	Ejemplo <i>sample and hold</i>	237
11.32	Retardo gráfico del <i>sample and hold</i>	238
11.33	Sintetizador de frecuencia con 2 divisores de frecuencia	238
11.34	Sintetizador de frecuencia con 3 divisores de frecuencia	239
11.35	Sintetizador de frecuencia con prescaler	239
11.36	Sintetizador de frecuencia con prescaler <i>dual modulus</i> .	240
11.37	Sintetizador de frecuencia con modulo vacilante	241
11.38	Implementación dither	241
12.1.	Diagrama de un CRT, obtenido de [Commons, 2021a].	246
12.2.	Esquemático del circuito equivalente de una punta pasiva.	248
12.3.	Possible implementación de un TDR, figura obtenida de [Commons, 2021b].	250
12.4.	Ejemplos de formas de onda vistas en un TDR, en función de la carga; figura obtenida de [Abo].	251
12.5.	Diagrama de bloques de un swept spectrum analyzer, obtenida de [Rohde&Schwarz].	255
12.6.	Fotografía de un analizador de espectro, obtenida de [Schwarz, a]. La entrada aparece desconectada, pero es sólo para efectos de mercadotecnia.	255
12.7.	Diagrama de bloques de un vector signal analyzer, obtenida de [Tektronix, b].	256
12.8.	Fotografía de un analizador vectorial de señales, obtenida de [Keysight, b].	256
12.9.	Diagrama de bloques de un real-time spectrum analyzer, obtenida de [Tektronix, b].	257
12.10.	Diferentes visualizaciones de un RTSA, figura obtenida de [about circuits].	257
12.11	Diagrama general de un VNA.	259
12.12	Diagrama funcional del receptor de un VNA, obtenido de [Caspers, Accessed on 06/09/2021].	260
12.13	Representación de magnitud y fase en gráfico cartesiano.	261

- 13.1.Modelo general de un amplificador de potencia. En [H. Solar, 2013] a este modelo se le llama también modelo de transconductancia. 269
- 13.2.Corrente de dren y su voltaje en un amplificador de clase A ideal, obtenida de [Lee, 2003] 271
- 13.3.Corrente de dren y su voltaje en un amplificador de clase B ideal, obtenida de [Lee, 2003] 274
- 13.4.Topología amplificador clase B, obtenida de [Lee, 2003] 276
- 13.5.Corrente de dren y su voltaje en un amplificador de clase C ideal, obtenida de [Lee, 2003] 276
- 13.6.Eficiencia de dren y la capacidad de potencia de salida normalizada versus el ángulo de conducción, obtenida de [H. Solar, 2013]. 278
- 13.7.Topología básica amplificador clase D, obtenida de [Lee, 2003]. 279
- 13.8.Señales de voltaje y corriente M₁, obtenida de [Lee, 2003]. 279
- 13.9.Señales de voltaje y corriente T₂, obtenida de [Lee, 2003]. 280
- 13.10Topología amplificador de potencia Clase-E. EL inductor *BFL* se refiere a *Big Fat L* (inductancia grande). 281
- 13.11Curvas características de voltaje, corriente y potencia disipada del conmutador para un amplificador Clase-E. 282
- 13.12Topología amplificador Clase-E. A - Topología característica general. B - Posibles implementaciones del amplificador, superior con línea de transmisión de cuarto de longitud de onda, inferior, filtros sintonizados en cascada. Los valores de ω_0 indican la frecuencia a la cual esta sintonizada la red LC. 283
- 13.13Curvas características de voltaje, corriente y potencia disipada del conmutador para un amplificador Clase-F. 284

Índice de tablas

- 4.1. Valores referenciales de resistencia de hoja de diferentes capas de un circuito integrado y sus propiedades, adaptado de [Maloberti, 1988]. 55
- 6.1. Resumen valores de diseño *shunt peaking*. 86
- 7.1. Valores referenciales del voltaje de ruido a temperatura ambiente para un ancho de banda de 1 Hz. 104
- 7.2. Dependencia de la densidad espectral del ruido *flicker* en función de la frecuencia para distintos materiales y dispositivos [Kogan, 2008]. 111
- 8.1. Resumen parámetros de ruido intrínsecos del MOSFET 129
- 8.2. Resúmen de los parámetros importantes para las topologías vistas en el capítulo. 148
- 9.1. Productos de intermodulación hasta el tercer orden 167
- 9.2. Comparación de estrategias de mixer basadas en multiplicación. 177
- 10.1.Tabla de verdad de la compuerta XOR de entradas x e y . 197

Aquí va la dedicatoria

Capítulo 1

Sistemas Distribuidos

1.1. Ondas

ESTA SECCIÓN TRATA sobre **ondas** en general, y en particular sobre la matemática de algunos tipos de onda. Es muy básico y corresponde a un repaso de conceptos aprendidos por todos en cursos de física, pero nos servirá para establecer una nomenclatura común para este curso.

Las ondas¹ son perturbaciones dinámicas presentes en un sinnúmero de sistemas eléctricos, mecánicos, biológicos, electromagnéticos, cuánticos, etc.² En todos ellos las ondas tienen similitudes en cuanto a que se propagan llevando con ellas energía, e indirectamente, información. También se parecen en cuanto a su matemática.

Existen ondas transversales³ y longitudinales, y pueden existir en una o más dimensiones.

En términos matemáticos, una onda puede ser modelada por una **ecuación de onda**⁴, que es una ecuación diferencial de segundo orden. En el caso de una dimensión, la ecuación de onda es:

$$\frac{\partial^2 u}{\partial t^2} = c^2 \frac{\partial^2 u}{\partial x^2} \quad (1.1)$$

donde u representa la **amplitud de la onda**, x es la dimensión espacial, t es el tiempo, y c es una constante. Una solución sencilla para esta ecuación $\Psi(x, t)$ puede ser obtenida para el caso de una onda sinusoidal propagándose en una dimensión⁵ x en el tiempo t , con **amplitud** A y **fase** ϕ :

$$\Psi(x, t) = A \cos(kx - \omega t + \phi) \quad (1.2)$$

En esta ecuación el argumento del coseno está en radianes; k es el **número de onda** medido en radianes por unidad de distancia⁶, ω es la **frecuencia angular** medida en radianes por unidad de tiempo⁷, y ϕ es la componente constante de la fase. A partir de esta ecuación, es posible determinar la amplitud de una onda en una posición x y tiempo t

¹ Waves en inglés.

² Wave, February 2021. URL <https://en.wikipedia.org/w/index.php?title=Wave&oldid=1007054674>. Page Version ID: 1007054674

³ En las ondas transversales, la amplitud de la onda es perpendicular a la dirección del movimiento de la onda.

⁴ Wave equation - wikipedia. https://en.wikipedia.org/wiki/Wave_equation, 2021. (Accessed on 03/18/2021)

⁵ Ejemplo: en un cable eléctrico.

⁶ El número de onda o *wavenumber* es la magnitud del *wavevector* y corresponde al número de radianes por unidad de longitud. Es una frecuencia espacial, de la misma forma que existe una frecuencia temporal ω .

⁷ ¿Por qué el signo frente a la frecuencia es negativo?

determinados, simplemente reemplazando los valores correspondientes en el argumento del coseno.

Esta ecuación implica varias relaciones interesantes. Por ejemplo, a partir de la frecuencia ω podemos encontrar el **período** temporal:

$$T = \frac{2\pi}{\omega} = \frac{1}{f} \quad (1.3)$$

donde $f = \frac{\omega}{2\pi}$ es la frecuencia (temporal) de la onda. Y así como existe un período temporal o cantidad de tiempo entre dos crestas o valles consecutivos, también existe un período espacial o **longitud de onda** λ , que corresponde la distancia entre dos crestas o dos valles espaciales en un momento t determinado:

$$\lambda = \frac{2\pi}{k} \quad (1.4)$$

Notar la similitud entre (1.3) y (1.4). La onda avanza en el espacio x a una rapidez que representa la rapidez a la cual se propaga la onda. Este concepto se conoce como **velocidad de fase**⁸. En el caso de una onda sinusoidal, un período T de la onda la cresta o el valle se movió un total de λ metros; por lo tanto, la **velocidad** espacial v_p de la onda es λ metros por período, o equivalentemente,

$$v_p = \frac{\lambda}{T} = \lambda f = \frac{\omega}{k} \quad (1.5)$$

Todas estas relaciones tienen más sentido si uno mira el argumento del coseno $\Phi(x, t)$ en (1.2), y que corresponde a la fase (variable) de la onda:

$$\Phi(x, t) = kx - \omega t + \phi \quad (1.6)$$

La expresión para la fase puede ser arbitrariamente complicada en ondas más interesantes. A partir de la fase podemos determinar la frecuencia angular de la onda, que es en esencia cuántos radianes avanza la onda en cada segundo:

$$\omega = -\frac{\partial \Phi}{\partial t} \quad (1.7)$$

De igual forma podemos determinar el número de onda k o número de radianes que avanza la onda por unidad de distancia:

$$k = +\frac{\partial \Phi}{\partial x} \quad (1.8)$$

También podemos definir el concepto de **velocidad de grupo**⁹ v_g , o *group velocity*, que corresponde a la velocidad a la cual se mueve la envolvente de una onda en el espacio, y que puede ser calculada como:

$$v_g = \frac{\partial \omega}{\partial k} \quad (1.9)$$

⁸ Phase velocity - wikipedia. https://en.wikipedia.org/wiki/Phase_velocity, 2021. (Accessed on 03/18/2021)

⁹ Group velocity - wikipedia. https://en.wikipedia.org/wiki/Group_velocity, 2021b. (Accessed on 03/18/2021)

En el caso de una onda sinusoidal como la descrita en (1.2), con ω y k constantes, la velocidad de grupo no está definida ya que la envolvente es constante y no podemos decir si se está desplazando o no. En ondas más interesantes, la velocidad de grupo adquiere mayor importancia.

De igual modo, podemos definir el **retardo de grupo**¹⁰ τ_g , especialmente relevante en sistemas electrónicos. El retardo de grupo se refiere al tiempo que tardan diferentes componentes de frecuencia de una señal en pasar desde la entrada hasta la salida de un circuito. Si el retardo de grupo no es constante, o no es el mismo entre diferentes componentes de frecuencia, se producen distorsiones. Por ejemplo, si el retardo de grupo de un parlante fuera distinto para los agudos que para los graves, escucharíamos a las sopranos y a los bajos cantando en momentos diferentes. En [Flanagan et al., 2005] se establece que el oído humano es capaz de detectar diferencias de retardo de grupo tan pequeñas como 1.6 ms.

El retardo de grupo puede ser calculado a partir de la fase de la onda:

$$\tau_g = -\frac{d\Phi(\omega)}{d\omega} \quad (1.10)$$

Esto significa que en **filtros de fase lineal**¹¹, en que la fase crece linealmente con la frecuencia, el retardo de grupo es constante, una característica muy apreciada en audio.

Hay muchos otros aspectos de ondas que no introduciremos todavía, pero vale la pena enunciarlos aquí. Las ondas que se propagan en un medio pueden sufrir **atenuación** y otros fenómenos interesantes. Cuando el medio tiene una discontinuidad, una parte de las ondas que llegan a ésta se **transmite** y otra parte se **refleja**, se devuelven y se superponen a las ondas que vienen detrás. Esto puede producir patrones como **ondas estacionarias** en el medio. Todo esto aplica naturalmente a ondas eléctricas propagándose en un cable.

Habiendo recordado todos estos conceptos, vale la pena aprender un poco más mediante simulaciones. Sugiero usar Python, partir con un código como el que aparece a continuación, y cambiar algunos parámetros como ω , k y A , tanto en magnitud como en signo.

```
# Simulando animaciones de ondas en 1 dimensión
# Basado en
# http://firsttimeprogrammer.blogspot.com/2015/07/the-wave-equation-2d-and-3d.html
# Requiere Python 3, numpy y matplotlib

import numpy as np
from numpy import pi
import matplotlib.pyplot as plt
import matplotlib.animation as animation

plt.style.use('dark_background')

fig = plt.figure()
fig.set_dpi(100)
```

¹⁰ Group delay and phase delay - wikipedia. https://en.wikipedia.org/wiki/Group_delay_and_phase_delay, 2021a. (Accessed on 03/18/2021)

¹¹ Linear phase - wikipedia. https://en.wikipedia.org/wiki/Linear_phase, Accessed on 03/18/2021

```

ax1 = fig.add_subplot(1,1,1)

xmin = 0      # x mínimo
xmax = 5      # x máximo
w = 5         # Frecuencia angular en rad/tiempo
A = 1         # amplitud
k = 3         # número de onda en rad/distancia
x0 = np.linspace(xmin,xmax,200) # Vector valores discretos en x
t0 = 0         # tiempo inicial
dt = 0.05     # incremento de tiempo

# Solución a la ecuación de onda
def u(x,t):
    return A*np.sin(k*x-w*t)

a = []          # En esta matriz van los puntos de la animación

for i in range(500):
    value = u(x0,t0)
    t0 = t0 + dt
    a.append(value)

k = 0
def animate(i):
    global k
    x = a[k]
    k += 1
    ax1.clear()
    plt.plot(x0,x,color='cyan')
    plt.grid(True)
    plt.ylim([-1.5*A,1.5*A])
    plt.xlim([xmin,xmax])

anim = animation.FuncAnimation(fig,animate,frames=100,interval=10)
plt.show()

```

1.2. Introducción a los Sistemas Distribuidos

LOS FUNDAMENTOS DE LA INGENIERÍA ELÉCTRICA están basados en las ecuaciones de Maxwell^{12,13}:

$$\nabla \cdot \mu_0 \mathbf{H} = 0, \quad (1.11)$$

¹² Aquí se muestran las ecuaciones de Maxwell en el vacío, en su forma diferencial.

¹³ Esta sección está fuertemente inspirada en el libro de Tom Lee.

$$\nabla \cdot \epsilon_0 \mathbf{E} = \rho, \quad (1.12)$$

$$\nabla \times \mathbf{H} = \mathbf{J} + \epsilon_0 \frac{\partial \mathbf{E}}{\partial t}, \quad (1.13)$$

$$\nabla \times \mathbf{E} = -\mu_0 \frac{\partial \mathbf{H}}{\partial t} \quad (1.14)$$

(1.11) indica que no existen monopolos magnéticos o cargas magnéticas netas. (1.12) corresponde a la ley de Gauss que indica que existen cargas eléctricas que a su vez causan la divergencia del campo eléctrico. (1.13) es la ley de Ampere, que señala que la corriente y la tasa de cambio del campo eléctrico afectan el campo magnético. Finalmente, (1.14) describe la ley de Faraday, que indica que un campo magnético que cambia afecta el campo eléctrico. Las últimas dos ecuaciones están íntimamente acopladas e indican que un cambio en el campo eléctrico

produce un cambio en el campo magnético, que a su vez cambia el campo eléctrico, etc. Cuando hacemos $\mu_0 = 0$, (1.14) se convierte en la ley de voltajes de Kirchhoff, mientras que al hacer $\epsilon_0 = 0$, (1.13) tiende a la ley de corrientes de Kirchhoff (los nodos no almacenan carga). Recordemos que la velocidad de la luz en el vacío puede ser expresada como

$$c = \frac{1}{\sqrt{\mu_0 \epsilon_0}} \quad (1.15)$$

Si c fuera infinita, eso implicaría que μ_0 o ϵ_0 o ambos serían nulos y las aproximaciones de Kirchhoff para las ecuaciones de Maxwell serían correctas. En la práctica, la velocidad de la luz es tan alta que a veces podemos asumir que demora un tiempo despreciable en recorrer un circuito. Bajo este supuesto, hablamos de circuitos de parámetros concentrados. Un nodo tiene el mismo voltaje en todos sus puntos y no existen retardos en la propagación de las señales eléctricas. Esta aproximación es válida cuando los circuitos son muy pequeños, mucho más pequeños que la longitud de onda de las señales involucradas¹⁴. Cuando esto no se cumple, ya sea porque el circuito es muy grande¹⁵ o porque las frecuencias son muy altas¹⁶, entonces la aproximación de parámetros concentrados deja de ser válida y tenemos que hablar de **sistemas distribuidos**. En general los elementos circuituales (resistores, capacitores, transistores) son pequeños en comparación con las longitudes de onda de interés más pequeñas, por lo que podemos considerarlos como elementos concentrados. Incluso los chips pueden ser considerados como elementos concentrados. Sin embargo, circuitos con cables largos, con buses de datos, o incluso con discontinuidades en las características de los conductores, deben ser modelados como sistemas distribuidos de manera de tomar en cuenta todos los efectos.

En los sistemas distribuidos, las señales eléctricas demoran un tiempo finito en propagarse por los conductores, guías de onda¹⁷ y elementos circuitales. El modo principal de propagación de las señales eléctricas es el transversal¹⁸, pero puede haber otros modos de propagación. En general vamos a modelar los sistemas distribuidos como un generador con una impedancia equivalente de Thévenin o Norton, una línea de transmisión con **impedancia característica**¹⁹ determinada Z_0 , y una impedancia de carga que puede adoptar cualquier valor entre 0 e infinito. Esto aparece en la Fig. 1.1, donde se aprecia que la impedancia de carga Z_L no está conectada a la misma tierra que la fuente. La velocidad de propagación de la onda eléctrica en conductores depende de las características de la línea de transmisión.

1.3. Líneas de transmisión

¹⁴ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

¹⁵ Ejemplo: las líneas que llevan la electricidad desde la generadora hasta los sistemas de distribución.

¹⁶ Ejemplo: circuitos de comunicaciones inalámbricas.

¹⁷ Waveguide - wikipedia. <https://en.wikipedia.org/wiki/Waveguide>, Accessed on 03/19/2021

¹⁸ Cuando el único modo de propagación es transversal, hablamos de *transverse electromagnetic waves* u ondas TEM.

¹⁹ Characteristic impedance - wikipedia. https://en.wikipedia.org/wiki/Characteristic_impedance, Accessed on 03/19/2021

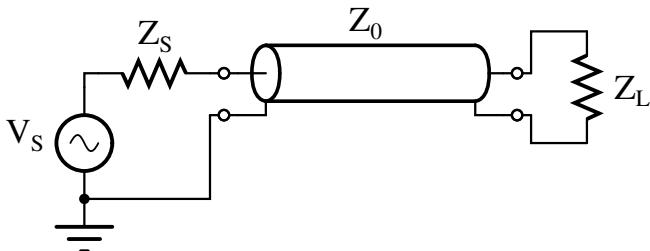


Figura 1.1: Modelo circuital de línea de transmisión con impedancia característica Z_0 , conectada al generador y a la carga.

ACABAMOS DE APRENDER que en un sistema distribuido, los conductores largos actúan como líneas de transmisión. En esta sección trataremos de entender mejor qué significa y qué implica esto.

Cuando transmitimos una onda eléctrica por un cable **homogéneo**, ésta viaja a la velocidad de propagación de la onda en cable, desde el generador hacia la carga. Si nos paramos en un punto cualquiera de una línea de transmisión con resistencia de terminación Z_L igual a la impedancia característica de la línea Z_0 , las ondas que vienen desde el generador (y que llevan energía) no se devuelven, sino que siguen su camino. Si nos movemos por la línea de transmisión hacia la carga, vemos exactamente lo mismo. Sin embargo, si ponemos una discontinuidad, como por ejemplo, un cable de sección transversal diferente, una parte de las ondas se verá reflejada. La clave para entender este comportamiento está en la **impedancia característica**²⁰ del cable, Z_0 .

1.3.1. Impedancia característica

La impedancia característica, medida en ohm, es la razón entre el voltaje y la corriente en todo punto del cable. Al aplicar un voltaje en un extremo, la onda se propaga por el cable llevando energía. La energía requiere potencia o producto entre voltaje y corriente. Por lo tanto, en el cable aparece una onda de voltaje y una onda de corriente, y la razón entre ambas es la impedancia característica Z_0 . La impedancia característica no disipa la energía de la onda, sino que fija una razón entre el voltaje de la onda que viaja, y la corriente de ésta. El generador entregó una onda y ésta se fue por la línea de transmisión. Desde el punto de vista del generador, la onda se perdió en una impedancia Z_0 ; sin embargo, la onda no se perdió, sino que viajó por la línea. Una situación similar sucede cuando un generador entrega potencia a una antena de impedancia Z_L . El generador siente que la onda entregada se disipó, mientras que la antena la convirtió en ondas electromagnéticas que viajan por el espacio.

En términos circuitales y empleando parámetros concentrados, una línea de transmisión puede ser modelada por elementos diferenciales idénticos conectados en cascada, como se muestra en la Fig. 1.2. Cada

²⁰ Characteristic impedance - wikipedia. https://en.wikipedia.org/wiki/Characteristic_impedance, Accessed on 03/19/2021

elemento diferencial corresponde a la impedancia Z_{dx} en serie, y la admitancia Y_{dx} shunt, de una longitud dx de la línea. Los valores Z e Y son impedancia y admitancia shunt por unidad de longitud.

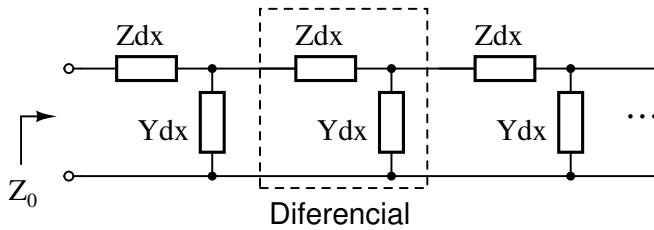


Figura 1.2: Línea de transmisión modelada como una escalera de impedancias y admitancias diferenciales.

Suponiendo que la línea de transmisión es infinita, si nos paramos en cualquier punto de ella, vemos hacia su derecha la misma impedancia característica Z_0 que aparece en su entrada. Por lo tanto, podemos hacer un cálculo muy revelador:

$$Z_0 = Z_{dx} + \frac{1}{Y_{dx}} \parallel Z_0 = Z_{dx} + \frac{Z_0}{1 + Z_0 Y_{dx}} \quad (1.16)$$

Resolviendo para Z_0 y entendiendo que $dx^2 \ll dx$ podemos llegar a la siguiente expresión para la impedancia característica de una línea de transmisión infinita:

$$Z_0 = \sqrt{\frac{Z}{Y}} \quad (1.17)$$

donde Z corresponde a la impedancia serie por unidad de longitud, e Y corresponde a la admitancia shunt por unidad de longitud. Si Z/Y no depende de la frecuencia, entonces la línea de transmisión tiene una impedancia característica resistiva, que deja pasar todas las frecuencias sin discriminar.

Consideremos el caso de una línea de transmisión ideal, en que la impedancia serie es puramente inductiva $Z = sL$ y la admitancia shunt es puramente capacitiva $Y = sC$, sin pérdidas resistivas. En ese caso, (1.17) resulta en la siguiente expresión:

$$Z_0 = \sqrt{\frac{sL}{sC}} = \sqrt{\frac{L}{C}} \quad (1.18)$$

De este modo vemos como una línea de transmisión ideal e infinita, con inductancia por unidad de longitud L y capacitancia por unidad de longitud C , ofrece una impedancia puramente resistiva $\sqrt{L/C}$ en su entrada. Esta línea de transmisión no atenúa, y cualquier onda eléctrica que entra, seguirá viajando por siempre. El generador, en cambio, ve que el pulso se pierde en una resistencia $\sqrt{L/C}$.

Ejemplo 1.1: El cable RG-59²¹ tiene una impedancia característica de 75Ω . Su capacitancia por unidad de longitud es aproximadamente

²¹ RG-59 - wikipedia. <https://en.wikipedia.org/wiki/RG-59>, Accessed on 03/19/2021

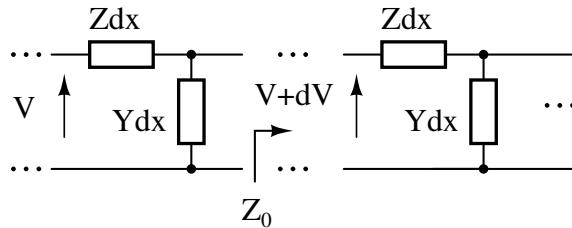
60 pF/m. A partir de estos valores y aplicando (1.18), es posible estimar su inductancia por unidad de longitud en 337.5 nH/m.

Una línea de transmisión con pérdidas se caracteriza por una resistencia por unidad de longitud²² R y una conductancia shunt por unidad de longitud G . En este caso, su impedancia característica resultante es:

$$Z_0 = \sqrt{\frac{R + j\omega L}{G + j\omega C}} \quad (1.19)$$

1.3.2. Constante de propagación

Consideremos ahora una línea de transmisión infinita, con parámetros por unidad de longitud L , R , C y G . Habiendo resistencia serie y conductancia shunt, habrá pérdidas. Por lo tanto, es de esperarse que el voltaje de la onda vaya disminuyendo a medida que ésta avanza por la línea, y también es de esperarse que la atenuación sufrida cumpla con una relación lineal, es decir, que haya un porcentaje de atenuación por unidad de longitud. De hecho, podemos calcular un diferencial de atenuación por diferencial de longitud dx , usando la misma técnica que usamos para el cálculo de la impedancia característica:



²²En lo que resta del capítulo y cuando nos refiramos a la resistencia R , conductancia G , inductancia L y capacitancia C de una línea de transmisión, siempre asumiremos que son valores por unidad de longitud, es decir, valores por metro de línea.

Figura 1.3: Modelo diferencial de línea de transmisión para el cálculo de la constante de propagación.

En este caso podemos calcular el diferencial de voltaje dV entre dos segmentos como:

$$dV = -V \cdot \frac{Zdx}{Zdx + \frac{1}{Ydx} \parallel Z_0} \quad (1.20)$$

Con un poco de manipulación algebraica y considerando que $dx^2 \ll dx$ llegamos a lo siguiente:

$$dV = -V \frac{Zdz}{Zdx + Z_0} \approx -V \frac{Zdx}{Z_0} \quad (1.21)$$

Finalmente, reemplazando (1.17) llegamos a

$$dV \approx -V \sqrt{ZY} \quad (1.22)$$

La solución para esta ecuación diferencial es bastante conocida:

$$V(x) = V_0 e^{-\sqrt{ZY}x} = V_0 e^{-\gamma x} \quad (1.23)$$

El término γ tiene dimensiones de m^{-1} y se denomina **constante de propagación**²³. En general, γ puede ser complejo y expresado en función de la **constante de atenuación α** y la **constante de fase β** :

$$\gamma = \sqrt{(R + j\omega L)(G + j\omega C)} = \alpha + j\beta \quad (1.24)$$

De esta forma, (1.23) queda expresada como:

$$V(x) = V_0 e^{-\alpha x} e^{-j\beta x} \quad (1.25)$$

A partir de esta ecuación podemos ver que la constante de atenuación α está relacionado con las pérdidas de la línea, mientras que la constante de fase β tiene que ver con el desfase de la onda en la línea. En particular, α indica qué porcentaje de la onda es atenuada por unidad de longitud, y puede ser llevada fácilmente a unidades que tienen significado obvio, como dB/km²⁴.

El término β es interesante por varias razones. En ondas TEM, β corresponde al número de onda k visto anteriormente. Adicionalmente, a partir de (1.25) vemos que la exponencial que incluye a β es periódica en x , dado que su argumento es puramente imaginario. Esto significa que a medida que avanzamos en la línea de transmisión, el término exponencial que incluye a β vuelve a repetirse cada λ metros, donde λ es la **longitud de onda de la línea de transmisión** y puede ser calculada como

$$\lambda = \frac{2\pi}{\beta} \quad (1.26)$$

Más adelante veremos que la longitud de onda de una línea de transmisión es un parámetro sumamente importante, especialmente al trabajar con la carta de Smith.

El cálculo de α y β en función de las impedancias y admitancias por unidad de longitud puede ser un poco tedioso, pero los resultados son muy reveladores:

$$\alpha \approx \frac{R}{2Z_0} + \frac{GZ_0}{2} \quad (1.27)$$

$$\beta \approx \omega \sqrt{LC} \quad (1.28)$$

1.3.2.1. Líneas de transmisión sin pérdidas

A partir de las relaciones anteriores, es fácil ver que las condiciones para tener una baja constante de atenuación son $R \ll Z_0$ y G pequeño. En el caso ideal con R y G nulos, tenemos una **línea de transmisión sin pérdidas** que no atenúa la onda y donde la relación en (1.28) es exacta. En ese caso el término β es directamente proporcional a la frecuencia (fase lineal) lo que significa que al aplicar (1.10) llegamos a

²³ Propagation constant - wikipedia. https://en.wikipedia.org/wiki/Propagation_constant, Accessed on 03/19/2021

²⁴ Y por supuesto, tanto α como β pueden ser medidos experimentalmente.

que el **retardo de grupo de una línea de transmisión sin pérdidas es constante** y puede ser calculado como:

$$\tau_g = \frac{d}{d\omega}(-\beta x) = \sqrt{LC}x \quad (1.29)$$

Esta ecuación es notable, porque indica que la capacitancia y la inductancia de la línea no reducen el ancho de banda, pero en cambio retardan las señales a razón de \sqrt{LC} segundos por unidad de longitud. Y es más, ese retardo es independiente de la frecuencia. El término $1/\sqrt{LC}$ es por lo tanto la **velocidad de propagación de la onda**.

Aplicando las mismas ecuaciones vistas recién, es posible diseñar y construir escaleras LC que actúan como líneas de **transmisión artificiales** o líneas de retardo, con impedancia característica y retardo ya vistos. Si no lleva muchos segmentos ni muchos polos, su ancho de banda será limitado.

1.3.2.2. Líneas de transmisión con pérdidas

En el caso de líneas de transmisión **con pérdidas**, en general el retardo de grupo no es constante y produce **dispersión**²⁵, esto es, componentes de la onda de diferentes frecuencias tienen velocidades de grupo diferentes y se van separando espacialmente a medida que la onda se propaga. Esto es evitable si se cumplen las siguientes relaciones entre los componentes de impedancia y reactancia de la línea:

$$RC = GL \iff \frac{L}{R} = \frac{C}{G} \quad (1.30)$$

En ese caso, las constantes de atenuación y fase resultantes son

$$\alpha = \sqrt{RG} \quad (1.31)$$

$$\beta = \omega\sqrt{LC} \quad (1.32)$$

Bajo esta condición, la impedancia característica de la línea con pérdidas se reduce a $Z_0 = \sqrt{L/C}$, resistiva a cualquier frecuencia y por lo tanto, con ancho de banda infinito.

²⁵ Microwaves101 | dispersion.
<https://www.microwaves101.com/encyclopedias/dispersion>, Accessed on 03/19/2021

1.4. Líneas de transmisión de longitud finita

EN LA VIDA, LAS LÍNEAS DE TRANSMISIÓN SON FINITAS. Si uno utiliza una línea de transmisión finita y la termina mediante una **resistencia de terminación** igual a la impedancia característica, la onda incidente no se da cuenta de que hay una discontinuidad y se disipará totalmente en la resistencia. En cambio, si al final de una línea de transmisión con impedancia característica Z_0 conectamos una carga (que puede

ser un resistor u otra línea de transmisión) con impedancia $Z_L \neq Z_0$, sucede un fenómeno que ya hemos adelantado. La impedancia característica Z_0 define la razón entre voltaje y corriente en cada punto de la línea, y cuando la onda incidente llega a la carga, Z_L le impone otra condición de razón entre voltaje y corriente. Para cumplir con las relaciones voltaje-corriente, una parte no nula de la onda incidente se refleja, reduciendo la amplitud de la onda transmitida a la carga. Todo lo anterior puede ser estudiado en forma cuantitativa.

Justo en la carga Z_L , los voltajes incidente V_i y reflejado V_r se superponen. Lo mismo ocurre con las corrientes incidente I_i y reflejada I_r . Por lo tanto, exactamente en la carga, la superposición obliga a que se cumpla la siguiente ecuación²⁶:

$$Z_L = \frac{V_i + V_r}{I_i - I_r} \quad (1.33)$$

El signo negativo en el denominador responde a que la corriente reflejada se devuelve y se resta de la corriente incidente. Sabemos además que la impedancia característica puede ser expresada como $Z_0 = V_i/I_i$. Mediante manipulación algebraica de (1.33) llegamos a:

$$Z_L = Z_0 \frac{1 + \frac{V_r}{V_i}}{1 - \frac{I_r}{I_i}} \quad (1.34)$$

El **coeficiente de reflexión**²⁷ Γ_L representa las razón entre las cantidades reflejadas por la carga y las cantidades incidentes, es decir,

$$\Gamma_L = \frac{V_r}{V_i} = \frac{I_r}{I_i} \quad (1.35)$$

Aplicando esta ecuación en (1.34) llegamos a la siguiente relación:

$$Z_L = Z_0 \frac{1 + \Gamma_L}{1 - \Gamma_L} \quad (1.36)$$

a partir de la cual es posible despejar el coeficiente de reflexión:

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (1.37)$$

En general, Γ_L será una cantidad compleja. Algunas conclusiones:

- Si la terminación es un circuito abierto, toda la onda incidente se reflejará, resultando en $\Gamma_L = 1$;
- Si la terminación es un cortocircuito, toda la onda incidente se reflejará en contrafase, resultando en $\Gamma_L = -1$;
- Si la terminación tiene impedancia igual a la característica, no habrá reflexión, resultando en $\Gamma_L = 0$;

²⁶ Esta sección está fuertemente inspirada en el libro de Tom Lee.

²⁷ Reflection coefficient - wikipedia
https://en.wikipedia.org/wiki/Reflection_coefficient, Accessed on 03/19/2021

En general el coeficiente de reflexión visto a la entrada de la línea será distinto del coeficiente de reflexión justo antes de la carga, ya que la misma línea va a atenuar o retardar el voltaje antes de reflejarlo, y lo atenuará o retardará nuevamente hasta volver a la entrada. Para tomar en cuenta estos factores, generalizamos el **coeficiente de reflexión en función de la posición** $\Gamma(x)$, desde $x = -l$ (fuente) hasta $x = 0$ (justo en la carga):

$$\Gamma(x) = \frac{V_r e^{\gamma x}}{V_i e^{-\gamma x}} = \Gamma_L e^{2\gamma x} \quad (1.38)$$

Vamos un poco más allá. Podemos expresar el voltaje en cualquier punto de la línea de transmisión finita entendiendo que es el resultado de la superposición de la onda incidente y reflejada:

$$V(x) = V_i e^{-\gamma x} + V_r e^{+\gamma x} \quad (1.39)$$

$$I(x) = I_i e^{-\gamma x} - I_r e^{+\gamma x} \quad (1.40)$$

A partir de estas expresiones podemos encontrar la impedancia de la línea finita con terminación arbitraria, en cualquier punto:

$$Z(x) = \frac{V_i e^{-\gamma x} + V_r e^{+\gamma x}}{I_i e^{-\gamma x} - I_r e^{+\gamma x}} = Z_0 \frac{1 + \Gamma_L e^{2\gamma x}}{1 - \Gamma_L e^{2\gamma x}} \quad (1.41)$$

Resulta útil normalizar las impedancias a la impedancia característica Z_0 . Esto tendrá más sentido en el próximo capítulo, pero es importante enunciar los resultados:

$$\frac{Z(x)}{Z_0} = \frac{\frac{Z_L}{Z_0} - \tanh(\gamma x)}{1 - \frac{Z_L}{Z_0} \tanh(\gamma x)} \quad (1.42)$$

En el caso de líneas sin pérdidas, la expresión anterior se simplifica a:

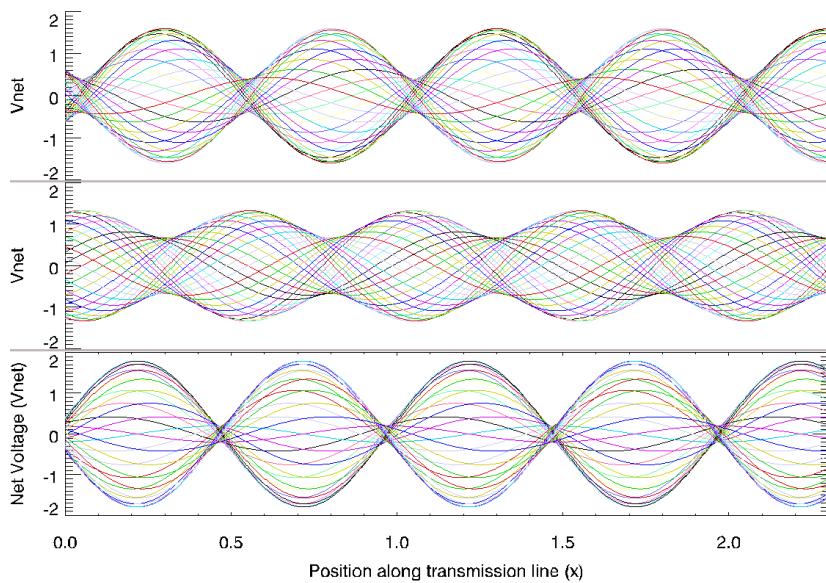
$$\frac{Z(x)}{Z_0} = \frac{\frac{Z_L}{Z_0} - j \tan(\beta x)}{1 - j \frac{Z_L}{Z_0} \tan(\beta x)} \quad (1.43)$$

La impedancia en función de la posición de una línea de transmisión sin pérdidas con terminación arbitraria es una función periódica. Esto es tremadamente importante, ya que basta con preocuparnos de la impedancia en un pedazo de la línea, que se repetirá en el resto de la línea. En particular, basta con mirar la impedancia en la mitad de una longitud de onda.

1.4.1. SWR

Ya hemos aprendido que la impedancia de una línea de transmisión sin pérdidas con terminación arbitraria es una función periódica. De

la misma forma, si una onda se refleja y se devuelve, dada la periodicidad de la impedancia, es posible que forme un patrón de **ondas estacionarias**²⁸ al superponerse con las ondas incidentes²⁹. Estas ondas estacionarias tienen máximos y mínimos periódicos, siendo estos últimos los nodos de la onda, y que pueden tener amplitud no nula. La figura a continuación muestra la amplitud de ondas estacionarias a lo largo de una línea de transmisión³⁰.



²⁸ Standing wave - wikipedia. https://en.wikipedia.org/wiki/Standing_wave, Accessed on 03/21/2021

²⁹ Phillip H Smith. Electronic applications of the smith chart in waveguide, circuit, and component analysis. 1970

³⁰ Interferometrist. Standing waves. CC BY-SA 4.0 <https://commons.wikimedia.org/w/index.php?title=File:StandingWaves-3.png&oldid=1400000>

La razón de ondas estacionarias o *standing wave ratio* (SWR)³¹ es la **razón entre el valor máximo de la amplitud de las ondas (medido en las crestas), y el valor mínimo de la amplitud de las ondas (medido en los nodos)**. La SWR puede adquirir un valor entre 1 (en el caso de terminación perfectamente adaptada a la línea) e ∞ (reflexión completa), en cuyo caso el patrón de crestas y nodos corresponde a una forma sinusoidal.

La SWR se relaciona directamente con el módulo del coeficiente de reflexión en la carga $|\Gamma_L|$ y es una indicación de la calidad de la terminación de la línea de transmisión:

$$|\Gamma_L| = \frac{\text{SWR} - 1}{\text{SWR} + 1} \quad (1.44)$$

Esta ecuación es interesante porque muestra una transformación bilineal³² entre $|\Gamma_L|$ y la SWR. De forma análoga,

$$\text{SWR} = \frac{1 + |\Gamma_L|}{1 - |\Gamma_L|} = \frac{V_{max}}{V_{min}} = \max \left(\frac{Z_L}{Z_0}, \frac{Z_0}{Z_L} \right) \quad (1.45)$$

Es fácil ver que habrá dos crestas y dos nodos o valles por cada lon-

³¹ Standing wave ratio - wikipedia. https://en.wikipedia.org/wiki/Standing_wave_ratio. (Accessed on 03/21/2021)

³² Bilinear transform - wikipedia. https://en.wikipedia.org/wiki/Bilinear_transform, Accessed on 03/21/2021

gitud de onda λ de la línea de transmisión, y por eso es tan importante el concepto de media longitud de onda de una línea de transmisión.

1.4.2. Líneas de transmisión en SPICE

SPICE tiene dos primitivas para líneas de transmisión³³: 0 para líneas de transmisión con pérdidas, y T para líneas de transmisión sin pérdidas. La sintaxis de estas últimas es descrita a continuación:

```
Txxx L+ L- R+ R- Zo=<value> Td=<value>
```

- El primer término Txxx indica el nombre del componente, que debe comenzar con la letra T.
- Los nodos L+ y L- corresponden a un puerto, mientras que R+ y R- corresponden al otro puerto de la línea.
- Zo es la impedancia característica.
- Td es el retardo de propagación de la línea completa y se relaciona con su longitud eléctrica.

En el caso de líneas de transmisión con pérdidas, es posible especificar los parámetros eléctricos por unidad de longitud, la longitud, y una serie de parámetros relativos a la simulación.

El *netlist* a continuación permite simular un circuito compuesto por una fuente con su impedancia equivalente de 50Ω , una línea de transmisión con impedancia característica de 50Ω , y una resistencia de carga arbitraria.

```
* Simulación de línea de transmisión sin pérdidas
TransLine Vin 0 Vout AltGnd Td=50n Z0=50
Rl Vout AltGnd 'Rl'
Rs Vin Vs 50
Vs Vs 0 PULSE(0 1 1u 1p 1p 25n 500n 1)
R1 0 AltGnd 10Meg * Necesaria para evitar nodo flotante
.tran 3u
.param Rl = 50
.step param Rl list 1u 10 25 50 100 1000 1meg
.backanno
.end
```

³³ M Engelhardt. Ltspice manual. Accessed: Jul, 25:2018, 2011

Bibliografía

Standing wave ratio - wikipedia. https://en.wikipedia.org/wiki/Standing_wave_ratio. (Accessed on 03/21/2021).

Group delay and phase delay - wikipedia. https://en.wikipedia.org/wiki/Group_delay_and_phase_delay, 2021a. (Accessed on 03/18/2021).

Group velocity - wikipedia. https://en.wikipedia.org/wiki/Group_velocity, 2021b. (Accessed on 03/18/2021).

Phase velocity - wikipedia. https://en.wikipedia.org/wiki/Phase_velocity, 2021. (Accessed on 03/18/2021).

Wave equation - wikipedia. https://en.wikipedia.org/wiki/Wave_equation, 2021. (Accessed on 03/18/2021).

Wave, February 2021. URL <https://en.wikipedia.org/w/index.php?title=Wave&oldid=1007054674>. Page Version ID: 1007054674.

Linear phase - wikipedia. https://en.wikipedia.org/wiki/Linear_phase, Accessed on 03/18/2021.

Characteristic impedance - wikipedia. https://en.wikipedia.org/wiki/Characteristic_impedance, Accessed on 03/19/2021.

Microwaves101 | dispersion. <https://www.microwaves101.com/encyclopedias/dispersion>, Accessed on 03/19/2021.

Propagation constant - wikipedia. https://en.wikipedia.org/wiki/Propagation_constant, Accessed on 03/19/2021.

Rg-59 - wikipedia. <https://en.wikipedia.org/wiki/RG-59>, Accessed on 03/19/2021.

Reflection coefficient - wikipedia. https://en.wikipedia.org/wiki/Reflection_coefficient, Accessed on 03/19/2021.

Waveguide - wikipedia. <https://en.wikipedia.org/wiki/Waveguide>, Accessed on 03/19/2021.

Bilinear transform - wikipedia. https://en.wikipedia.org/wiki/Bilinear_transform, Accessed on 03/21/2021.

Standing wave - wikipedia. https://en.wikipedia.org/wiki/Standing_wave, Accessed on 03/21/2021.

M Engelhardt. Ltspice manual. Accessed: Jul, 25:2018, 2011.

Sheila Flanagan, Brian CJ Moore, and Michael A Stone. Discrimination of group delay in clicklike signals presented via headphones and loudspeakers. *Journal of the Audio Engineering Society*, 53(7/8): 593–611, 2005.

Interferometrist. Standing waves. CC BY-SA 4.0
<<https://creativecommons.org/licenses/by-sa/4.0>>Wikimedia Commons, Accessed on 03/24/2021. URL <https://commons.wikimedia.org/wiki/File:StandingWaves-3.png>.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Phillip H Smith. Electronic applications of the smith chart in waveguide, circuit, and component analysis. 1970.

Capítulo 2

Carta de Smith

2.1. Introducción a la Carta de Smith

LA CARTA DE SMITH es una herramienta gráfica que ayuda a resolver problemas de líneas de transmisión y adaptación de impedancias¹. Fue desarrollada en tiempos en que, en ausencia de calculadoras digitales, las herramientas gráficas eran muy usadas en ingeniería. Su uso masivo y adopción *de facto* ayudó a su prevalencia incluso en la era digital, al menos para desplegar información. Hay instrumentos que despliegan la Carta de Smith, y también hay software².

La Carta de Smith permite desplegar diferentes tipos de información, incluyendo impedancias y admitancias, coeficientes de reflexión Γ , parámetros de dispersión S y varios otros.

La Carta de Smith es una gráfica realizada sobre el **plano del coeficiente de reflexión**, que es adimensional y complejo, y que permite representar impedancias normalizadas. El plano mencionado sobre el cual se construye la carta de Smith aparece en la Fig. 2.1.

¹ Smith chart - wikipedia. https://en.wikipedia.org/wiki/Smith_chart, Accessed on 03/25/2021; Christopher Bowick. *RF circuit design*. Elsevier, 2011; and Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

² Fritz dellspurger - smith. <http://www.fritz.dellsperger.net.smith.html>, Accessed on 03/25/2021

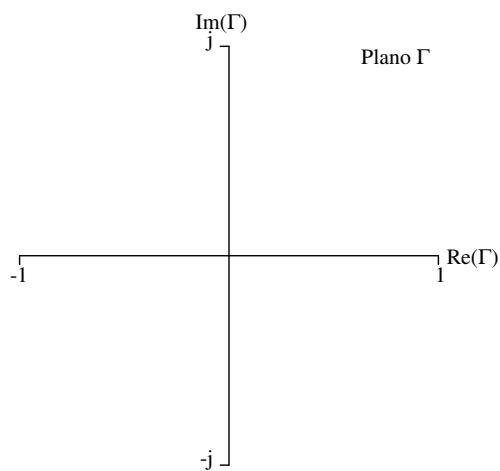


Figura 2.1: Plano Γ para la construcción de la Carta de Smith.

A continuación veremos detalles de la matemática de la Carta de Smith.

2.1.1. Matemática

Recordemos del capítulo anterior:

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} = \frac{\frac{Z_L}{Z_0} - 1}{\frac{Z_L}{Z_0} + 1} = \frac{Z_{nL} - 1}{Z_{nL} + 1}, \quad (2.1)$$

donde $Z_{nL} = Z_L/Z_0$ es la impedancia de carga Z_L normalizada a la impedancia característica Z_0 . Esta expresión bilineal fija una relación biunívoca o mapeo 1-1 entre el coeficiente de reflexión en la carga, Γ_L , y la impedancia de carga normalizada a la impedancia característica de la línea, Z_{nL} . En otras palabras, si conocemos Γ_L entonces podemos encontrar Z_{nL} , y viceversa. Este mapeo convierte circunferencias en circunferencias³, y mantiene los ángulos rectos en el mapeo.

³ Una recta es una circunferencia de radio infinito.

2.1.2. Lugar geométrico

Aplicando esta relación para una impedancia de carga arbitraria, normalizada, $Z_{nL} = R_n + jX_n$, llegamos a las siguientes expresiones para la parte real e imaginaria de Γ_L :

$$\Re(\Gamma_L) = \frac{R_n^2 + X_n^2 - 1}{(R_n + 1)^2 + X_n^2} \quad (2.2)$$

$$\Im(\Gamma_L) = j \frac{2X_n}{(R_n + 1)^2 + X_n^2} \quad (2.3)$$

La Figura 2.2 muestra la Carta de Smith. Es fácil ver a partir de las ecuaciones anteriores, que:

- el origen $\Gamma_L = 0$ corresponde a $Z_L = Z_0$
- el punto $\Gamma_L = 1$ corresponde a $Z_L = \infty$ (puede ser resistiva o reactiva)
- el punto $\Gamma_L = -1$ corresponde a $Z_L = 0$ (puede ser resistiva o reactiva)
- si la impedancia de carga normalizada Z_{nL} es puramente resistiva ($X_n = 0$), entonces el coeficiente de reflexión es puramente real y no depende de la frecuencia
- si la impedancia de carga normalizada Z_{nL} tiene componente inductiva ($X_n > 0$), entonces el coeficiente de reflexión está en el semiplano superior; en caso de componente capacitiva ($X_n < 0$), el coeficiente de reflexión queda en el semiplano inferior

- Si parte resistiva de Z_{nL} es constante, la trayectoria del coeficiente de reflexión Γ_L es una circunferencia que pasa por el punto $\Gamma_L = 1$ y cuyo centro está en el eje real (dibujada en azul); a menor resistencia, mayor el diámetro de la circunferencia, mientras que los cambios en la frecuencia de la señal resultan en desplazamientos sobre la circunferencia
- Si la parte reactiva de Z_{nL} es constante, Γ_L se mueve en líneas perpendiculares a las líneas de resistencia constante (dibujadas en rojo); estas líneas son arcos de circunferencia centrados en la recta descrita por $\Gamma_L = 1$
- Las circunferencias centradas en el origen se llaman circunferencias de SWR⁴; movimientos en el sentido de los punteros del reloj sobre las circunferencias de SWR corresponden a movimientos sobre la línea hacia el generador; si nos movemos 2π , equivalente a una distancia de $\lambda/2$, volvemos al punto inicial
- En una Carta de Smith, el **recíproco** de una impedancia determinada se ubica exactamente 180° del punto donde se ubica la impedancia; por lo tanto, si alargamos la línea de transmisión en $\lambda/4$, la impedancia de carga se ve como su recíproco y podemos convertir un cortocircuito en circuito abierto (y vice versa)
- Líneas de transmisión con pérdidas producen trayectorias en espiral
- Osciladores, resistencias negativas y componentes activos quedan fuera del círculo unitario

⁴ Esto queda claro al darnos cuenta de que la distancia al centro es proporcional a la magnitud del coeficiente de reflexión $|\Gamma_L|$

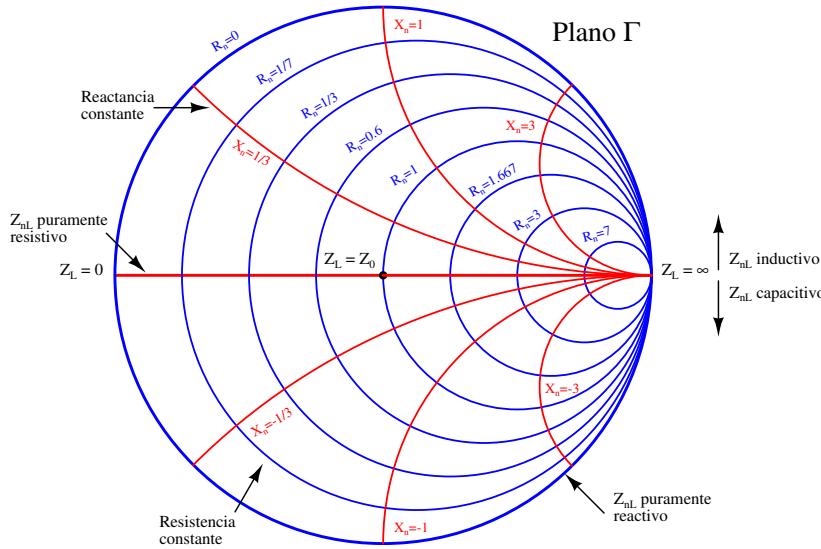


Figura 2.2: Carta de Smith con anotaciones.

En general si uno quiere encontrar el punto de la Carta de Smith correspondiente a una impedancia formada por una resistencia y una reactancia en serie, basta con encontrar la intersección entre las circunferencias correspondientes. Y si uno quiere adaptar impedancias para llegar a una adaptación perfecta, basta con agregar elementos pasivos en serie o shunt. Agregar inductancia serie a la carga nos mueve en una circunferencia de resistencia constante según los punteros del reloj, mientras que agregar inductancia shunt nos mueve en una circunferencia de conductancia constante⁵ en contra de los punteros del reloj. Un comportamiento opuesto ocurre al agregar capacitancias. De esta forma es posible moverse en la carta de Smith para alcanzar la adaptación de impedancias deseada⁶.

Ejemplo 2.1: Consideremos una línea de transmisión con $Z_0 = 50\Omega$, terminada en una resistencia de 16.67Ω en serie con una inductancia de 1nH . Al ser una carga inductiva, su lugar geométrico debiera estar en el semiplano superior. Al tener resistencia constante, el lugar geométrico debiera estar en la circunferencia correspondiente a $R_L/Z_0 = R_n = 0,33$. A bajas frecuencias la carga parece $Z_L = 16.67\Omega$, ya que la inductancia se asemeja a un cortocircuito; a medida que la frecuencia aumenta, la inductancia aumenta su reactancia hasta aproximarse a $|Z_L| = \infty$. La Fig. 2.3 muestra la trayectoria en el lugar geométrico resultante en la Carta de Smith. El valor de la inductancia sólo afecta la posición en función de la frecuencia, pero no afecta la forma de la semicircunferencia en el lugar geométrico.

⁵ En la próxima subsección veremos las circunferencias de conductancia constante.

⁶ No todos los puntos son necesariamente alcanzables.

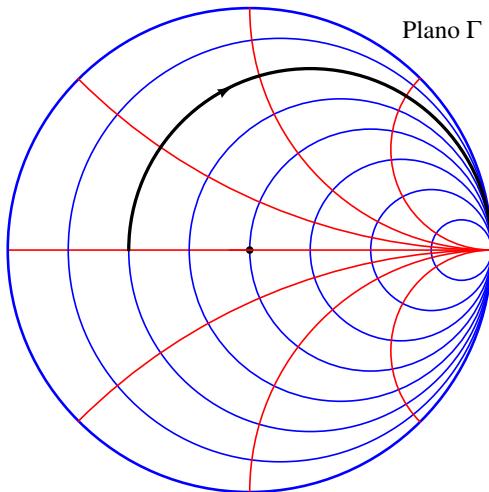


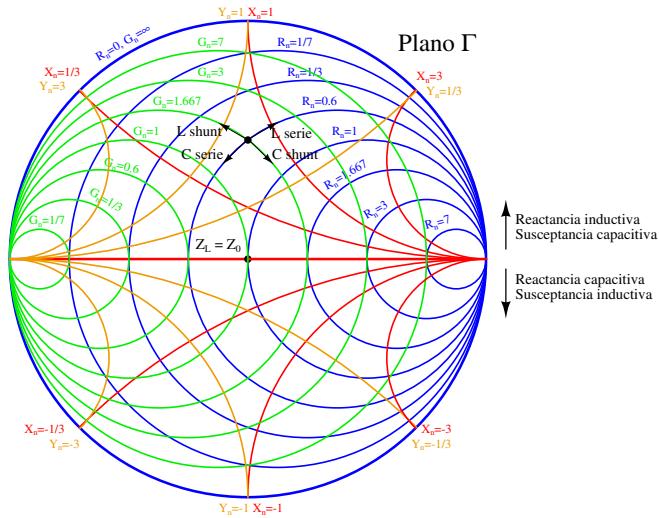
Figura 2.3: Lugar geométrico del coeficiente de reflexión del ejemplo.

2.1.3. Carta de Smith para admitancias

Lo que hemos visto hasta ahora se aplica naturalmente a impedancias de carga Z_L formadas por una resistencia y una reactancia en serie. Si tenemos una terminación compuesta por una conexión en paralelo entre una conductancia y una susceptancia, lo natural sería tratar el problema en el dominio de las admitancias. Para ello, existe la Carta de Smith de admitancias, la versión dual de la carta de Smith de impedancias, y que se ve como un reflejo de ésta. Cuando son graficadas en el mismo plano, terminamos con una Carta de Smith de imitanacias⁷, como se muestra en la Fig. 2.4, que facilita la conversión entre impedancias y admitancias.

⁷ Immittance - wikipedia. <https://en.wikipedia.org/wiki/Immittance>, Accessed on 03/25/2021

Figura 2.4: Carta de Smith para Imitan- cias.



Una de las mejores presentaciones que hay en la web sobre Carta de Smith aparece en la web de CERN⁸. Muy recomendable revisarla después de leer lo que acaban de leer. Es decir, ahora mismo.

2.2. Parámetros S y la Carta de Smith

LAS REDES DE 2 PUERTOS son muy útiles en ingeniería eléctrica⁹, porque nos permiten representar sistemas lineales de 4 terminales por su comportamiento eléctrico externo, sin necesidad de conocer los detalles de su implementación.

Existen numerosas representaciones de sistemas de dos puertos, y que en general se prestan muy bien para ciertos sistemas. Por ejemplo, las representaciones basadas en una matriz de impedancias es ideal para circuitos operando a baja frecuencia, porque uno puede fácilmente hacer un experimento de circuito abierto y de cortocircuito, y despejar los términos de la matriz. Tales representaciones relacionan

⁸ Fritz Caspers. Rf engineering basic concepts: The smith chart. <https://indico.cern.ch/event/69321/contributions/2069667/attachments/1028707/1464819/Caspers-Smith-Chart.pdf>, Accessed on 03/26/2021

⁹ Two-port network - wikipedia.
https://en.wikipedia.org/wiki/Two_port_network, Accessed on 03/26/2021

los términos de voltaje y corriente en los dos puertos, como aparece en la Fig. 2.5

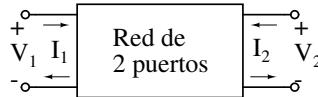
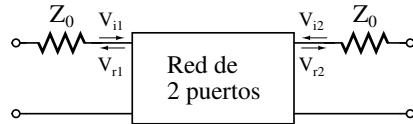


Figura 2.5: Representación simbólica de una red de 2 puertos.

En el caso de radiofrecuencia, los transmisores que están diseñados para funcionar con cierta impedancia de carga pueden exceder sus límites de operación y ser destruidos si son operados en circuito abierto o cortocircuito; adicionalmente, ya hemos visto que la longitud de las líneas de transmisión debe ser tomada en consideración para realizar estas mediciones, y usar cables con longitud nula para los experimentos es complicado.

Para evitar estos problemas existen las representaciones de sistemas de dos puertos en base a parámetros S o parámetros de *scattering*¹⁰, que operan midiendo la reflexión de las ondas suponiendo impedancias de línea Z_0 , como se muestra en la Fig. 2.6.



¹⁰ En español se llaman "parámetros de dispersión", pero no se deben confundir con la dispersión de una señal cuando el retardo de grupo no es constante.

Figura 2.6: Representación simbólica de una red de 2 puertos.

La descripción matemática de una red de dos puertos mediante parámetros S aparece a continuación.

$$\frac{V_{r1}}{\sqrt{Z_0}} = s_{11} \frac{V_{i1}}{\sqrt{Z_0}} + s_{12} \frac{V_{i2}}{\sqrt{Z_0}} \quad (2.4)$$

$$\frac{V_{r2}}{\sqrt{Z_0}} = s_{21} \frac{V_{i1}}{\sqrt{Z_0}} + s_{22} \frac{V_{i2}}{\sqrt{Z_0}} \quad (2.5)$$

donde V_{ix} es el voltaje de la onda incidente del puerto x , y V_{rx} es el voltaje de la onda reflejada del mismo puerto. El uso de $\sqrt{Z_0}$ es para facilitar el cálculo de potencias.

Al usar esta representación de una red de dos puertos, y aplicando un estímulo en el puerto 1 y empleando una impedancia de carga $Z_L = Z_0$ en el puerto 2, entonces no hay reflexión ($V_{i2} = 0$) y por lo tanto es posible encontrar inmediatamente los parámetros s_{11} y s_{21} . Repitiendo el experimento invirtiendo la red, aparecen los otros dos parámetros. En este caso los parámetros S tienen mucho sentido para circuitos de radiofrecuencia:

$$s_{11} = \frac{V_{r1}}{V_{i1}} = \Gamma_1 \quad (2.6)$$

$$s_{22} = \frac{V_{r2}}{V_{i2}} = \Gamma_2 \quad (2.7)$$

Inmediatamente reconocemos aquí los coeficientes de reflexión de los puertos 1 y 2. De igual forma,

$$s_{21} = \frac{V_{r2}}{V_{i1}} \quad (2.8)$$

$$s_{12} = \frac{V_{r1}}{V_{i2}} \quad (2.9)$$

En este caso s_{21} (transmisión directa) es una ganancia que relaciona una onda en la salida con un estímulo en la entrada. Su cuadrado s_{21}^2 se denomina ganancia de potencia de transductor directa con impedancia de fuente y de carga Z_0 . De igual forma, s_{12} (transmisión inversa) es otra ganancia y su cuadrado s_{12}^2 se denomina ganancia de potencia de transductor inversa con impedancia de fuente y de carga Z_0 .

La representación mediante parámetros S permite modelar redes de dos puertos muy diversas, incluso discontinuidades en una línea de transmisión. Los instrumentos de laboratorio para circuitos de RF pueden medir directamente estos parámetros así como determinar trayectorias en función de la frecuencia en la Carta de Smith. Al final del curso aprenderemos sobre estos instrumentos.

Bibliografía

Fritz dellsperger - smith. <http://www.fritz.dellsperger.net/smith.html>, Accessed on 03/25/2021.

Immittance - wikipedia. <https://en.wikipedia.org/wiki/Immittance>, Accessed on 03/25/2021.

Smith chart - wikipedia. https://en.wikipedia.org/wiki/Smith_chart, Accessed on 03/25/2021.

Two-port network - wikipedia. https://en.wikipedia.org/wiki/Two-port_network, Accessed on 03/26/2021.

Christopher Bowick. *RF circuit design*. Elsevier, 2011.

Fritz Caspers. Rf engineering basic concepts: The smith chart. <https://indico.cern.ch/event/69321/contributions/2069667/attachments/1028707/1464819/Caspers-Smith-Chart.pdf>, Accessed on 03/26/2021.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Capítulo 3

Circuitos RLC pasivos

3.1. RLC paralelo

LOS CIRCUITOS DE RADIOFRECUENCIA SUELEN LLEVAR MUCHOS ELEMENTOS PASIVOS, incluyendo inductores, capacitores, transformadores, etc.¹ Sus usos en general son la adaptación de impedancias, la cancelación de componentes parásitos, y el filtrado de componentes de frecuencias no deseadas. Existe una familia de circuitos que pueden ser construidos con un resistor, un inductor y un capacitor, y que se denominan en forma genérica **circuitos RLC**². En esta sección aprenderemos los fundamentos de las redes RLC paralelo, también llamado circuito tanque RLC paralelo³.

En general las redes RLC tienen dos elementos que almacenan energía en forma independiente, L y C, y por lo tanto, dos polos, y responden a ecuaciones diferenciales de segundo orden de la siguiente forma:

$$\frac{d^2x(t)}{dt^2} + 2\zeta\omega_0 \frac{dx(t)}{dt} + \omega_0^2 x(t) = y(t) \quad (3.1)$$

El término ζ es el **factor de amortiguamiento** y se relaciona con la velocidad a la cual la red pierde energía. Una red sobreamortiguada ($\zeta > 1$) tiene sus polos reales y distintos; una red críticamente amortiguada ($\zeta = 1$) tiene ambos polos reales e iguales; finalmente una red subamortiguada ($\zeta < 1$) tiene sus polos complejos conjugados. Este último caso es el que nos interesa más. El término ω_0 es la **frecuencia de resonancia natural** y corresponde a la frecuencia a la cual la red tiende a oscilar en su respuesta natural transiente a una excitación.

Existe otra frecuencia de resonancia ω_d para el caso de circuitos con excitación, y puede ser calculada como

$$\omega_d = \omega_0 \sqrt{1 - \zeta^2} \quad (3.2)$$

Ambas ω_d y ω_0 son muy cercanas para circuitos con $\zeta < 0,5$; en particular si $\zeta = 0$, el circuito no tiene amortiguamiento y $\omega_d = \omega_0$.

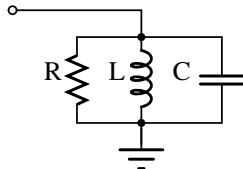
¹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

² Rlc circuit - wikipedia. https://en.wikipedia.org/wiki/RLC_circuit, Accessed on 03/28/2021

³ Se llama circuito tanque porque es como un tanque o estanque que almacena energía en lugar de agua. Dicha energía está almacenada en un campo eléctrico (capacitor) y es transferida a un campo magnético (inductor), provocando oscilaciones que decrecen al disiparse en el resistor.

Para conocer más detalles sobre esta ecuación diferencial, como por ejemplo su solución temporal ante diferentes excitaciones, consulte la bibliografía⁴.

La figura 3.1 muestra un circuito RLC paralelo conectado a tierra. El voltaje de la red y la corriente I_{in} se relacionan a través de una ecuación diferencial similar a la anterior. Comencemos el análisis calculando su admitancia⁵, considerando que la conductancia del resistor es $G = 1/R$.



⁴ Rlc circuit - wikipedia. https://en.wikipedia.org/wiki/RLC_circuit, Accessed on 03/28/2021

⁵ Como es un circuito paralelo, es más conveniente trabajar con admitancias.

Figura 3.1: Circuito RLC paralelo.

$$Y = G + Y_C + Y_L = G + j\omega C + \frac{1}{j\omega L} = G + j \left(\omega C + \frac{1}{\omega L} \right) \quad (3.3)$$

Al analizar esta expresión vemos que a frecuencia nula la red se comporta como un cortocircuito debido a la inductancia; a medida que aumenta la frecuencia, la red va reduciendo su admitancia y luego la aumenta nuevamente, tendiendo a un cortocircuito debido a la capacitancia. La frecuencia a la cual la parte reactiva se cancela (porque las susceptancias del capacitor y el inductor son iguales y opuestas en signo) corresponde a la frecuencia de resonancia natural ω_0 . A esa frecuencia, la red se comporta en forma puramente conductiva y alcanza su mínima admitancia. En un circuito RLC paralelo es fácil calcular la frecuencia de resonancia natural ω_0 analizando la ecuación diferencial, o alternativamente, anulando el término imaginario de (3.3):

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (3.4)$$

En esta expresión el término conductivo no tiene participación; sin embargo, es de gran importancia para establecer la velocidad a la cual el tanque va perdiendo su energía, y también su factor de amortiguamiento.

Estas consideraciones de amortiguamiento nos llevan a la definición del **factor de calidad** de la red resonante, o simplemente el Q de la red⁶. El Q de una red resonante es una medida de su desempeño, tanto selectividad como capacidad de retener energía. La definición de Q más relevante para circuitos de radiofrecuencia es la razón entre la energía almacenada y la energía disipada por cada radián a la

⁶ Q factor - wikipedia. https://en.wikipedia.org/wiki/Q_factor, Accessed on 03/28/2021

frecuencia de resonancia. Esta relación puede ser descrita por:

$$Q = \omega \frac{\text{energía almacenada}}{\text{potencia disipada promedio}} \quad (3.5)$$

Esta ecuación no hace referencia al mecanismo a través del cual el circuito almacena o pierde energía, y por lo tanto es fundamental y puede ser aplicado a diferentes tipos de circuitos, sistemas mecánicos, cristales piezoelectrinos, o incluso a líneas de transmisión. El factor de calidad es adimensional y puede ser especificado para redes con o sin carga. Y en el caso de un sistema modelado por una ecuación diferencial de segundo orden como la vista anteriormente, es posible demostrar que $Q = 1/2\zeta$. Este resultado es muy importante y nos será útil más adelante.

Calculemos Q para la red RLC paralelo. La energía almacenada por la red es la suma de las energías almacenadas por el capacitor y por el inductor. En el instante en el que el capacitor tiene toda la energía de la red, podemos calcularla como

$$E_{tot} = \frac{1}{2}CV_{peak}^2 = \frac{1}{2}C(I_{peak} \cdot R)^2 \quad (3.6)$$

Por otra parte, la potencia promedio disipada por el resistor a la frecuencia de resonancia es

$$P_{avg} = \frac{1}{2}I_{peak}^2R \quad (3.7)$$

A partir de las ecuaciones anteriores podemos calcular el factor de calidad de la red RLC paralelo:

$$Q = \omega_0 \frac{E_{tot}}{P_{avg}} = \frac{1}{\sqrt{LC}} \frac{\frac{1}{2}C(I_{peak} \cdot R)^2}{\frac{1}{2}I_{peak}^2R} = \frac{R}{\sqrt{L/C}} \quad (3.8)$$

Ya vimos en el capítulo anterior que el término $\sqrt{L/C}$ tiene dimensiones de resistencia y corresponde a la impedancia característica de la línea de transmisión. En el caso de redes de elementos concentrados, también se llama impedancia característica, y en el caso de la red RLC paralelo, corresponde a la magnitud de la reactancia del inductor y del capacitor a la frecuencia de resonancia. Reemplazando la expresión (3.4) es posible encontrar otras expresiones equivalentes para Q en la red RLC paralela:

$$Q = \frac{R}{\omega_0 L} = \omega_0 RC \quad (3.9)$$

A continuación veremos cómo Q se relaciona con diferentes cifras de desempeño del circuito. Tal como mencionamos anteriormente, el factor Q se relaciona con la selectividad de la red, es decir, con la capacidad de la red para discriminar frecuencias. En particular, si definimos la frecuencia de corte como aquella a la cual la potencia que

pasa por el circuito se reduce a la mitad de la potencia a la frecuencia de resonancia, entonces en general el ancho de banda de una red modelada por una ecuación diferencial de segundo orden puede ser calculado como:

$$\text{BW} = 2\zeta\omega_0 \quad (3.10)$$

La razón entre ancho de banda y frecuencia de resonancia se denota **ancho de banda fraccionario** $B_f = \text{BW}/\omega_0$. Si calculamos estos términos a partir de la ecuación diferencial de segundo orden, podemos darnos cuenta de que $Q = 1/B_f$, es decir, **el factor de calidad de una red es la razón entre su frecuencia de resonancia y su ancho de banda**. En el caso de la red RLC paralelo, hay varias expresiones para el ancho de banda fraccionario:

$$B_f = \frac{1}{RC\omega_0} = \frac{\sqrt{LC}}{RC} = \frac{\sqrt{L/C}}{R} = \frac{1}{Q} \quad (3.11)$$

Anteriormente mencionamos que la red RLC paralelo tiene mínima admitancia a la frecuencia de resonancia, y esto nos podría llevar a la falsa conclusión de que la corriente es mínima. Esto es correcto para la corriente que pasa por la red completa, pero no hace referencia a las corrientes intercambiadas entre el inductor y el capacitor. Calculemos estas corrientes. En particular, si la red completa tiene una corriente I_{in} , la magnitud de la corriente del inductor a la frecuencia de resonancia es:

$$|I_L| = \frac{|V|}{|Z_L|} = \frac{|I_{in}|R}{\omega_0 L} = |I_{in}| \frac{R}{\sqrt{L/C}} = Q|I_{in}| \quad (3.12)$$

Es posible demostrar que la corriente máxima del capacitor es la misma. El valor de Q puede ser muy elevado en circuitos altamente selectivos, incluso del orden de varios cientos. Esto significa que **a la frecuencia de resonancia, la corriente de los elementos reactivos puede ser varios cientos de veces mayor que la corriente de entrada a la red**. La cancelación matemática de las impedancias del capacitor y el inductor no implican una cancelación de sus corrientes.

El factor Q también se relaciona con el *ringing* o sobreoscilaciones de un circuito. Si la red RLC no es muy disipativa, entonces perderá energía a una tasa lenta y cualquier oscilación natural perdurará en el tiempo. En general la tasa de decaimiento de un sistema de segundo orden responde a una constante de tiempo de $1/(\zeta\omega_0)$. Sabiendo que $Q = 1/2\zeta$, entonces la tasa de decaimiento de una red RLC paralelo responde a la exponencial

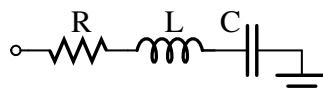
$$e^{-\frac{\omega_0}{2Q}t} \quad (3.13)$$

Además ω_0 es la frecuencia de las oscilaciones, es decir, éstas tienen un período $T = 2\pi/\omega_0$. Entonces la constante de tiempo de decaimiento es QT/π . Esto significa que en Q/π ciclos, la exponencial ha decaído a $1/e$ de su valor inicial. En Q ciclos la exponencial ya avanzó π constantes de tiempo y llegó a menos del 5% de su valor inicial. En otras palabras, **Q es aproximadamente igual al número de ciclos de ringing que tiene la respuesta natural de una red**⁷. Este resultado es bastante general y tremadamente útil para determinar el factor de calidad a partir de una imagen de osciloscopio.

A estas alturas ya debiéramos entender que Q relaciona la constante de tiempo de decaimiento de las oscilaciones $\tau = 1/(\zeta\omega_0)$ con el período de la oscilación natural $T = 2\pi/\omega_0$. De hecho, la relación entre la constante de tiempo de decaimiento y el período de las oscilaciones es Q/π . A mayor Q , mayor es la relación y las oscilaciones naturales demoran más períodos en decaer. Una campana que suena por mucho rato tiene un Q elevado. Un péndulo también. Un cristal de cuarzo tiene un Q altísimo⁸ que puede ir entre 10^4 y 10^6 .

3.2. RLC serie

ASÍ COMO TENEMOS REDES RLC PARALELAS, su dual, redes RLC serie, también son muy utilizados en circuitos de radiofrecuencia. La figura 3.2 muestra la topología⁹.



Al igual que en el caso del circuito de la sección anterior, la resonancia ocurre cuando las reactancias capacitiva y reactiva se cancelan, resultando en $\omega_0 = 1/\sqrt{LC}$. El factor de calidad es el recíproco del factor de calidad para el caso paralelo, y en el caso de una red RLC serie, el **voltaje** del capacitor y del inductor es Q veces mayor que el de la red completa, incluso cientos de veces mayor.

3.3. Otras redes RLC resonantes

RECORDEMOS AQUELLOS TIEMPOS EN QUE NOS ENTRETENÍAMOS convirtiendo equivalentes de Norton en equivalentes de Thévenin, y al revés. Por alguna razón no resultaba muy bien con capacitores e inductores debido a que éstos cambian su reactancia con la frecuencia. Por lo tanto, dichas conversiones únicamente tienen sentido a una única frecuencia. Algo similar ocurre en RF, donde es posible convertir dos

⁷ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

⁸ Crystal oscillator - wikipedia. https://en.wikipedia.org/wiki/Crystal_oscillator, Accessed on 03/28/2021

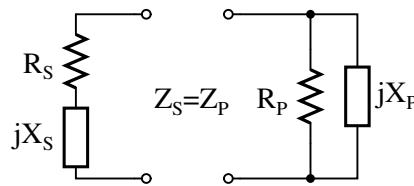
⁹ Perdón lo obvio.

Figura 3.2: Circuito RLC paralelo.

elementos circuitales en serie, en dos elementos en paralelo y viceversa. Esta conversión funciona bien para una única frecuencia y facilita la conversión de redes pasivas arbitrarias en circuitos RLC serie o RLC paralelo.

Consideremos el coeficiente de reflexión Γ_L medido a una frecuencia particular, y que se manifiesta como un punto complejo en la Carta de Smith. Este punto tiene asociada una impedancia de carga en virtud de (2.1). En la Carta de Smith, esa impedancia de carga puede ser vista como la combinación serie de una resistencia y una reactancia, o equivalentemente como una admitancia resultante de una combinación en paralelo de una conductancia y una susceptancia. A esa única frecuencia, un VNA que busca medir Γ_L no tiene cómo saber si ese Γ_L es combinación de elementos en serie, en paralelo, o arbitraria¹⁰.

A continuación exploraremos esta noción. Consideremos un punto arbitrario en la Carta de Smith. Podemos expresarlo como una combinación serie de una resistencia R_S y una reactancia jX_S , o alternativamente como una conductancia $G_P = 1/R_P$ y una susceptancia $jB_P = 1/jX_P$ en paralelo¹¹. La Fig. 3.3 muestra la equivalencia que queremos explorar. Busquemos las condiciones para que ambas representaciones sean iguales.



$$R + jX = \frac{1}{G + jB} \quad (3.14)$$

Separando los términos real e imaginario, llegamos a las siguientes expresiones:

$$R_P = \frac{1}{G_P} = \frac{R_S^2 + X_S^2}{R_S} \quad (3.15)$$

$$X_P = -\frac{1}{B_P} = +\frac{R_S^2 + X_S^2}{X_S} \quad (3.16)$$

Estas expresiones no son muy reveladoras. Es más conveniente si las expresamos en función de Q ¹². En el caso de la impedancia serie, $Q = X_S/R_S$. Reemplazando en las expresiones anteriores, llegamos a:

$$R_P = R_S(Q^2 + 1) \quad (3.17)$$

$$X_P = X_S \frac{Q^2 + 1}{Q^2} \quad (3.18)$$

¹⁰ Al cambiar la frecuencia, la trayectoria descrita en la Carta de Smith será diferente para elementos en serie que para elementos en paralelo, pero a una frecuencia no podemos saber a qué corresponde.

¹¹ La expresión $jB_P = 1/jX_P$ es equivalente a la expresión $B_P = -1/X_P$

Figura 3.3: Equivalencia entre circuito serie y circuito paralelo. Esta equivalencia es válida sólo para una frecuencia.

¹² Aquí cabe preguntarnos cómo se expresa Q en una carta de Smith. Efectivamente un punto en la Carta de Smith tiene asociado un valor de Q , y es posible graficar líneas de Q constante como aparece en [Les, Accessed on 04/01/2021].

Estas expresiones sí son muy reveladoras y más generales. **Un circuito RL serie y un circuito RL paralelo pueden presentar igual impedancia equivalente a una única frecuencia. Un circuito RC serie y un circuito RC paralelo pueden presentar igual impedancia equivalente a una única frecuencia.** Adicionalmente, la conversión entre una representación y la otra están relacionadas con Q Y si Q es muy grande¹³, las expresiones anteriores se simplifican bastante:

$$R_P \approx Q^2 R_S \quad (3.19)$$

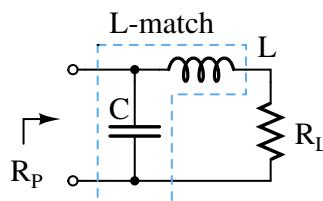
$$X_P \approx X_S \quad (3.20)$$

3.4. Redes RLC para transformación de impedancias

¿Y POR QUÉ NOS INTERESA TRANSFORMAR IMPEDANCIAS? Porque de esa forma aprovechamos la máxima transferencia de potencia¹⁴ a la carga¹⁵, evitando reflexiones que afectan la integridad de la señal y al generador, y empleando los componentes para lo que mejor fueron diseñados. Pero hay otra razón más. Recordemos las trayectorias de SWR constante en la Carta de Smith. Al cambiar la longitud del cable que nos conecta con la carga, nos movemos sobre esas trayectorias. El único punto de la Carta de Smith que es insensible a la longitud del cable es el origen donde $Z_L = Z_0$. Por lo tanto, si apuntamos a una adaptación de impedancias perfecta, no tenemos que preocuparnos mucho por la longitud del cable.

En esta sección aprenderemos la adaptación L, una red muy empleada para adaptar impedancias a una frecuencia particular. El Capítulo 4 del libro [Bowick, 2011] tiene bastante información en este tema.

Consideremos el circuito de la Fig. 3.4¹⁶, donde R_L representa la resistencia de carga que queremos adaptar. Al conectarla a la red L-match, R_L se verá externamente como R_P , entendiendo que la conexión serie entre L y R_L puede ser representada como una conexión paralelo, convirtiendo el circuito extraño en un RLC paralelo¹⁷.



Aplicando las ecuaciones aprendidas en la sección anterior nos damos cuenta de que esta red hace que R_L se vea más grande de lo que

¹³ Cuidado, Q no siempre es grande porque es la raíz de la razón de conversión, que puede no ser muy grande. Se sugiere no usar las aproximaciones en general, salvo para cálculos rápidos.

¹⁴ Recordemos que el teorema de la máxima transferencia de potencia establece que ésta ocurre cuando la impedancia de la carga es el conjugado de la impedancia de la fuente.

¹⁵ Maximum power transfer theorem - wikipedia. https://en.wikipedia.org/wiki/Maximum_power_transfer_theorem, Accessed on 04/02/2021

¹⁶ La red de adaptación L tiene dos elementos, L y C, y por lo tanto sólo dos grados de libertad. Podemos definir la frecuencia de resonancia y la razón de conversión, pero no podemos definir Q .

¹⁷ No olvidemos que esta conversión es válida a una pura frecuencia.

Figura 3.4: Conversión de impedancia "hacia arriba".

realmente es; por lo tanto, esta red convierte impedancias *hacia arriba*. Asumiendo un valor de $Q \gg 1$, llegamos a $R_P \approx Q^2 R_L$.

De igual forma, es posible convertir impedancias *hacia abajo* empleando la red dual de la vista anteriormente, según aparece en la Fig. 3.5 En este caso el paralelo entre la resistencia de carga R_L y el capaci-

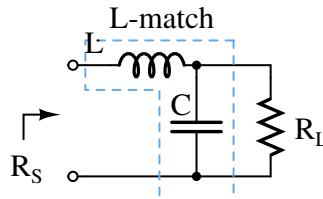


Figura 3.5: Conversión de impedancia "hacia abajo".

tor C son convertidos a una red equivalente serie, con lo que el circuito completo parece un RLC serie. La conversión hacia abajo en este caso resulta en $R_S \approx R_L/Q^2$.

Si nos fijamos bien vemos que la red de las dos figuras anteriores es la misma. Hacia un lado sube la impedancia, hacia el otro la baja. El caso general considerando la nomenclatura R_S y R_P puede ser generalizada según la siguiente expresión:

$$R_P \approx Q^2 R_S = R_S \left(\frac{1}{\omega_0 R_S C} \right)^2 = \frac{1}{R_S} \frac{L}{C} \quad (3.21)$$

De lo anterior llegamos a lo siguiente:

$$R_P R_S \approx \frac{L}{C} \quad (3.22)$$

El término L/C es el cuadrado de la impedancia característica de la red de adaptación de impedancia.

3.5. Redes de 3 elementos para transformación de Z

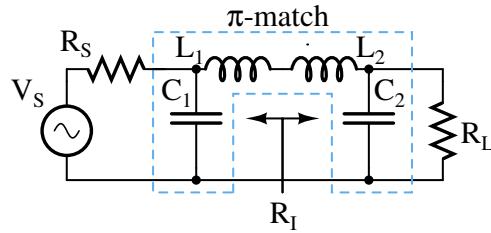
LA ADAPTACIÓN L ES CONVENIENTE pero no ofrece muchos grados de libertad, lo cual no permite establecer Q . Podemos, sin embargo, poner dos redes L en cascada para obtener una red de adaptación π o una red de adaptación T. Ambas tienen un grado de libertad adicional que permite establecer Q .

3.5.1. Adaptación π (π -match)

La Fig. 3.6 muestra una red de adaptación π , en que la inductancia ha sido explícitamente dispuesta como dos inductancias en serie para ilustrar el concepto de dos redes de adaptación L en cascada. Esta red convierte ambas, fuente y carga, a una impedancia intermedia¹⁸ R_I que es *menor* que la impedancia de la fuente y de la carga¹⁹.

¹⁸ Es interesante pensar que podemos movernos sobre la inductancia L acercándonos a la fuente o a la carga, y el valor preciso de la resistencia intermedia cambiará, sin alterar la razón de conversión entre fuente y carga. El valor de R_I incide en el valor de Q .

¹⁹ Primero baja la impedancia y después la sube.

Figura 3.6: Adaptación π .

Aplicando las expresiones de la subsección anterior es posible llegar a lo siguiente²⁰:

$$Q = \frac{\omega_0(L_1 + L_2)}{R_I} = \sqrt{\frac{R_S}{R_I} - 1} + \sqrt{\frac{R_L}{R_I} - 1} \quad (3.23)$$

El cálculo de R_I puede ser realizado mediante métodos numéricos para un valor de Q determinado. Luego es posible determinar el valor de la inductancia:

$$L = L_1 + L_2 = \frac{QR_I}{\omega_0} \quad (3.24)$$

Finalmente los valores de los capacitores son:

$$C_1 = \frac{1}{\omega_0 R_S} \sqrt{\frac{R_S}{R_I} - 1} \quad (3.25)$$

$$C_2 = \frac{1}{\omega_0 R_L} \sqrt{\frac{R_L}{R_I} - 1} \quad (3.26)$$

Esta red es interesante porque típicamente los elementos parásitos más abundantes en RF son las capacitancias, y esta red puede absorber las de la fuente y la carga en las capacitancias explícitas C_1 y C_2 .

3.5.2. Adaptación T (T-match)

La red de adaptación T es la red dual de la anterior. También está formada por dos redes L, pero en este caso están dispuestas de manera que la impedancia intermedia R_I sea *mayor* que las impedancias de fuente y carga²¹. Esta red es útil en lugar de la red de adaptación π , cuando las impedancias de fuente y carga tienen elementos parásitos inductivos.

²⁰ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

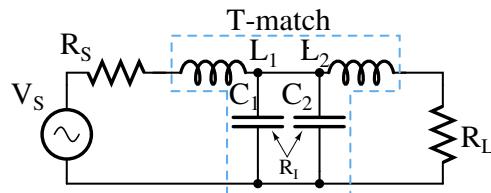


Figura 3.7: Adaptación T.

²¹ Primero sube la impedancia y después la baja.

En este caso, las ecuaciones resultantes nos permiten calcular R_I para un valor de Q determinado:

$$Q = \omega_0 R_I (C_1 + C_2) = \sqrt{\frac{R_I}{R_S} - 1} + \sqrt{\frac{R_I}{R_L} - 1} \quad (3.27)$$

Luego obtenemos el valor de la capacitancia y las inductancias:

$$C = C_1 + C_2 = \frac{Q}{R_I \omega_0} \quad (3.28)$$

$$L_1 = \frac{R_S}{\omega_0} \sqrt{\frac{R_I}{R_S} - 1} \quad (3.29)$$

$$L_2 = \frac{R_L}{\omega_0} \sqrt{\frac{R_I}{R_L} - 1} \quad (3.30)$$

3.6. Otras redes RLC para transformación de Z

ADEMÁS DE LAS REDES VISTAS ANTERIORMENTE, existen varias otras muy utilizadas para adaptar impedancias. En esta sección veremos algunas basadas en resonadores con derivación²². Al igual que las vistas en la sección anterior, estas redes permiten escoger la frecuencia central, el factor de calidad Q y la razón de transformación. La ventaja de estas redes es una mayor flexibilidad en la selección de componentes en algunos casos.

²² Del inglés *tapped resonator*.

3.6.1. Resonador con derivación capacitiva

La Fig. 3.8 muestra una red resonante con derivación capacitiva. Esta red presenta una resistencia equivalente R_S mayor que la resistencia de carga R_L , pero puede ser usada también en sentido opuesto para reducir impedancias. La tasa de conversión puede ser calculada en forma aproximada como:

$$R_S \approx R_L \frac{(C_1 + C_2)^2}{C_1^2} \quad (3.31)$$

¿De dónde sale esta ecuación? El divisor capacitivo actúa como un transformador sin pérdidas, y los transformadores sin pérdidas transforman impedancias según el cuadrado de la razón de transformación. En este caso hay pérdidas, y por eso la expresión es aproximada; sin embargo, a suficientemente alta frecuencia, las impedancias de los capicitores son tan pequeñas que permiten despreciar el efecto de R_L .

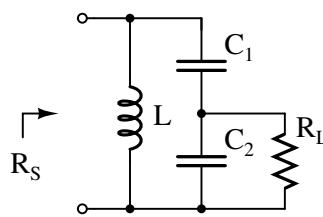


Figura 3.8: Resonador con derivación capacitiva, utilizado como transformador de impedancia.

¿Y en qué momento los divisores de tensión funcionan hacia ambos lados? Recuerden que estamos en RF. Ya hemos visto que en resonancia una red puede elevar el voltaje. Como las relaciones lineales se mantienen, entonces un divisor capacitivo puede elevar el voltaje cuando se aplica señal a la salida del divisor. Esto no es magia, sino simple aplicación de las leyes circuitales. Las ecuaciones pueden ser complicadas, pero se recomienda enfáticamente hacer las derivaciones. En esta sección nos limitaremos a mostrar algunas expresiones útiles para diseñar; las derivaciones completas aparecen en [Lee, 2003]²³.

Lo primero que tenemos que hacer es definir Q como la razón entre la frecuencia central ω_0 y el ancho de banda. Aplicando una de las expresiones que conocemos para Q podemos despejar el valor de la inductancia L :

$$L = \frac{R_S}{\omega_0 Q} \quad (3.32)$$

La capacitancia C_2 es calculada a partir de:

$$C_2 = \frac{Q_L}{\omega_0 R_L} \quad (3.33)$$

donde Q_L es calculado como:

$$Q_L = \sqrt{\frac{R_L}{R_S}(Q^2 + 1) - 1} \quad (3.34)$$

Finalmente calculamos C_1 :

$$C_1 = \frac{C_2(Q_L^2 + 1)}{QQ_L - Q_L^2} \quad (3.35)$$

3.6.2. Resonador con derivación inductiva

Es la red dual de la anterior. La Fig. ?? muestra el circuito. Al igual que en el caso anterior, sólo mostraremos las expresiones útiles para diseñar. A partir de Q podemos determinar la capacitancia:

$$C = \frac{Q}{\omega_0 R_S} \quad (3.36)$$

²³ En estas derivaciones se utiliza mucho la conversión serie-paralelo aprendida en la Sección 3.4. Se sugiere tenerla a mano.

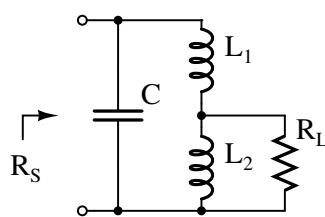


Figura 3.9: Resonador con derivación inductiva, utilizado como transformador de impedancia.

Luego calculamos L_2 :

$$L_2 = \frac{R_L}{\omega_0 Q_L}, \quad (3.37)$$

donde Q_L es:

$$Q_L = \sqrt{\frac{R_L}{R_S}(Q^2 + 1) - 1} \quad (3.38)$$

Finalmente obtenemos L_1 :

$$L_1 = L_2 \frac{QQ_L - Q_L^2}{Q_L^2 + 1} \quad (3.39)$$

3.6.3. Resonador con doble derivación

Esta alternativa (Fig. ??) ofrece más grados de libertad para una mejor selección de los componentes. La impedancia intermedia que aparece entre la red de capacitores e inductores es mayor que la vista desde la fuente o la carga.

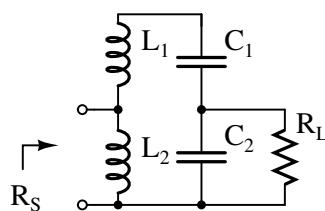


Figura 3.10: Resonador con doble derivación, utilizado como transformador de impedancia.

El cálculo de esta red pasa por las mismas consideraciones vistas anteriormente, es decir, conservación de Q y transformaciones serie-paralelo a una frecuencia particular.

No olviden que todas las redes vistas en esta sección entregan una buena adaptación de impedancias **sólo en la vecindad de la frecuencia de resonancia**, es decir, en el ancho de banda definido para Q , y que pueden ser usadas en cualquier dirección, es decir, con la carga a la derecha o a la izquierda.

Bibliografía

Crystal oscillator - wikipedia. https://en.wikipedia.org/wiki/Crystal_oscillator, Accessed on 03/28/2021.

Q factor - wikipedia. https://en.wikipedia.org/wiki/Q_factor, Accessed on 03/28/2021.

Rlc circuit - wikipedia. https://en.wikipedia.org/wiki/RLC_circuit, Accessed on 03/28/2021.

Lesson 11: Broadband matching with constant q lines - circuit mason. <http://www.circuitmason.com/work-book/lesson-11-broadband-matching-with-constant-q-lines>, Accessed on 04/01/2021.

Maximum power transfer theorem - wikipedia. https://en.wikipedia.org/wiki/Maximum_power_transfer_theorem, Accessed on 04/02/2021.

Christopher Bowick. *RF circuit design*. Elsevier, 2011.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Capítulo 4

Componentes pasivos en CMOS

4.1. Líneas de transmisión y resistores integrados

SI EN UN CHIP DIGITAL EL SUSTRATO ESTÁ TAPIZADO POR UN ARREGLO ENORME DE TRANSISTORES MUY PEQUEÑOS Y CUBIERTO CON MUCHAS CAPAS DE INTERCONEXIONES, en un chip de RF la situación es muy distinta. Hay transistores, pero en general no hay muchos, y no son precisamente de tamaño mínimo; también hay interconexiones que llevan señales de alta frecuencia; y también hay inductores, resistores y capacitores. Algunos inductores acoplados forman transformadores. En este capítulo hablaremos de componentes pasivos integrados, y la tecnología que permite aprovechar al máximo las capacidades de fotolitografía y deposición para lograr circuitos de alto desempeño y manufacturables a bajo costo.

Estos componentes están muy lejos de ser ideales: mucha área, bajo Q y con muchas *parasitancias*¹.

4.1.1. Interconexiones y líneas de transmisión

Los chips tienen interconexiones de metal², típicamente aluminio, cobre o tungsteno³, y en diferentes espesores para diferentes capas, hasta 15 de ellas en circuitos muy complejos. Estas interconexiones sirven para conectar diferentes componentes o bloques del chip, y para proveer su alimentación. Es posible crear buses blindados usando interconexiones. Las capas de metal más bajas o cercanas al sustrato sirven para interconexiones locales, mientras que las capas más altas suelen ser más gruesas y se emplean para alimentar el chip. Las conexiones entre capas son realizadas mediante vías de tungsteno. La Fig. 4.1 muestra la disposición de interconexiones dentro del chip, en

¹ Este término no existe formalmente, pero se lo escuché por primera vez a un alumno en 2011.

² Interconnect (integrated circuits) - wikipedia. [https://en.wikipedia.org/wiki/Interconnect_\(integrated_circuits\)](https://en.wikipedia.org/wiki/Interconnect_(integrated_circuits)), Accessed on 04/09/2021; and All about interconnects. <https://semiengineering.com/all-about-interconnects/>, Accessed on 04/09/2021

³ En algunas partes todavía se le llama wolframio.

diferentes capas de metal.

Los modelos más sencillos de interconexiones en chips contemplan tablas para capacitancia entre líneas paralelas por unidad de longitud, capacitancia a sustrato por unidad de longitud, y resistencia de hoja. Estos datos permiten calcular la diafonía o *crosstalk* entre líneas, y la velocidad de respuesta de una señal determinada en una interconexión.

En algún momento dijimos que si la longitud del componente es mucho menor que la longitud de onda, entonces el componente puede ser considerado como un elemento de parámetros concentrados; en ese sentido, un chip de unos pocos milímetros debiera ser un elemento concentrado hasta frecuencias tan altas como una decena de GHz⁴. Pero es imposible diseñar un chip de RF sin preocuparse de estos detalles. Y no sólo de RF. Cuando trabajamos con señales digitales o pulsantes, hay altas frecuencias relacionadas con las formas rectangulares de los pulsos, y no queremos que esos pulsos se deformen dentro del chip ni que lleguen diferentes componentes de frecuencia en forma descoordinada al destino. Los diseñadores de chips tienen información del proceso de fabricación, que les permiten diseñar las líneas de transmisión para señales relevantes, ya sean para circuitos digitales, RF o cualquiera que la necesidad lo requiera. En el apéndice de [Lee, 2008] hay tablas con dimensiones típicas para líneas de transmisión en circuitos integrados.

Las líneas de transmisión monolíticas también tienen aplicaciones en amplificadores distribuidos^{5,6}, y osciladores distribuidos, ambos con usos en circuitos de RF [Razavi, 2002].

4.1.2. El efecto piel

A las frecuencias de RF, incluso los conductores no se comportan muy bien. Una corriente variable en un conductor genera un campo magnético variable, que a su vez induce un voltaje en el conductor. Este voltaje inducido produce a su vez una corriente que depende de la posición en el conductor: en la superficie, esta corriente inducida va en la misma dirección de la corriente original, mientras que hacia el centro del conductor, va en la dirección contraria. El efecto práctico de esto es que a alta frecuencia la corriente se concentra en la superficie o piel del conductor, reduciendo su área efectiva. Este fenómeno se denomina *efecto piel*⁷.

El análisis cuantitativo de este efecto excede el ámbito de este libro; sin embargo, hay fórmulas simplificadas para casos típicos tales como un conductor cilíndrico, un conductor plano (similar a las interconexiones en los chips), cables coaxiales y pares trenzados.

En el caso de un conductor con sección transversal rectangular, de

⁴ Para vuestra referencia, el 5G llega hasta 39 GHz, ver [5GW, Accessed on 04/09/2021].

⁵ Distributed amplifier - wikipedia. https://en.wikipedia.org/wiki/Distributed_amplifier, Accessed on 04/09/2021

⁶ Los amplificadores distribuidos no tienen las típicas limitaciones de producto ganancia-ancho de banda de los amplificadores de parámetros concentrados.

⁷ Skin effect - wikipedia. https://en.wikipedia.org/wiki/Skin_effect, Accessed on 04/09/2021

INSIDE INTEL

Revolutionary transistor

Intel engineers in Oregon reformulated the tiniest building blocks of a computer processor – transistors – in a move that will open the door to faster, smarter and more energy-efficient PCs and consumer gadgets.

Steve Cowden | THE OREGONIAN

WHAT IT MEANS

For computers	For smart phones	For new gadgets
<ul style="list-style-type: none"> Faster PCs Longer laptop battery life Better video and games 	<ul style="list-style-type: none"> Long battery life More music Quicker e-mail and video 	<ul style="list-style-type: none"> A whole PC in a laptop Fast Web access Sophisticated games

THE NEW TRANSISTOR

Intel has created a smaller, more powerful transistor out of new materials

Intel's new 45-nanometer transistor is so small that it can be viewed only under an advanced microscope (a nanometer is a billionth of a meter). Transistors are the most basic building blocks of a computer. They turn bits either on or off, translating user commands into "1's" and "0's," the language of computers. You can think of transistors as switches.

Transistor off An electrical charge is applied to the transistor's source. The source is an area on a silicon chip where electrons are collected. The channel is the narrow area of silicon between the source and drain. It acts as an insulator and electrons don't flow through it. The computer reads this as a "0."

Transistor on An electrical charge is applied to the gate, causing it to act like a magnet and pulling electrons from the source into the channel. The channel is now a conductor and provides a path between the source and drain. The electrons flow from the source to the drain. The computer reads this as a "1."

The gate insulator keeps current from leaking into the channel when the transistor is off.

New materials Intel's new transistors use gate insulators made from hafnium dioxide. The new material is relatively easy to manufacture and delivers reliable performance. Through years of work, Intel shrunk the gate insulator to just 5 atoms thick.

The problem The gate insulator became so thin that it could go no smaller without leaking electricity, preventing the transistor from turning off.

The solution Intel researchers in Oregon spent years developing a new transistors gate and insulator. The new gate is made from a secret combination of metals; the new insulator is made from a hafnium-based material.

The result Now Intel can resume shrinking transistors, putting more on each chip and increasing their performance and efficiency. Here's how the new 45nm chip compares with Intel's previous-generation transistor:

- 20% faster in switching on and off
- 30% lower power to operate
- 2x as many transistors can fit into the same space
- 10x lower leakage when the transistor is inactive

IT'S SMALL

An enlarged period

More than 2 million 45nm transistors can fit on the period at the end of this sentence.

If that period were enlarged to about 6 feet in diameter, as shown at left, a one-inch section would bear 500 transistors, shown in the cut-away below.

A slice from a chip Intel's new chip will hold 40 billion transistors. Below is a cutaway of a portion of the chip enlarged over 1 million times. It shows just 500 transistors. We've peeled back the nine layers of copper wires that bring electrical current to the transistors on the bottom layer. Each layer of copper must be thicker than the layer below it because the top layer is large enough to connect to other parts of the computer.

Copper wires

Insulation material

Size comparison Twice as many new transistors fit in the same space as Intel's previous transistors, introduced in 2005. Shown are the new and old transistors in proportion to each other.

IT'S FAST

The new 45nm transistor can switch on and off about 300 billion times a second. Here's how it works:

- Power to source** When the power is turned on, current travels on the copper wires within the chip and arrives at the millions of transistor sources. The transistors are now ready to be activated by software instructions.
- Data in** The parts of a computer talk to each other. When you type something on the keyboard, each key stroke is converted into a series of "1's and 0's." The electrical currents, or data, travel to the chip through the layers of copper wires and finally to the transistors' gates. The data is then stored in the chip's memory to determine what to do with the information. In this example, it needs to make a calculation.
- Data routed** This starts a series of actions in which many transistors switch on and off according to software instructions, reading signals to various parts of the chip where the gates are activated. A chip can perform billions of these actions per second.
- Data out** A series of "1's and 0's" is sent back to the monitor where you see the answer "2."

Figura 4.1: Infografía del periódico The Oregonian, diseñada por Steve Cowden, replicada aquí con permiso del autor.

tamaño semi infinito e infinitamente alejado de un plano de tierra, la densidad de corriente J_S en función de la profundidad z puede ser calculada como:

$$J_S = J_{S0} e^{-\frac{z}{\delta}} \cdot e^{-j\frac{z}{\delta}}, \quad (4.1)$$

donde J_{S0} es la densidad de corriente en la superficie y δ es la **profundidad de la piel**, la que puede ser calculada como

$$\delta = \sqrt{\frac{2\rho}{\omega\mu}}, \quad (4.2)$$

donde ρ es la resistividad del material, ω es la frecuencia de la señal, y μ es la permeabilidad⁸.

A partir de estas ecuaciones podemos concluir que:

- la profundidad de la piel que efectivamente conduce, se hace más delgada a medida que aumenta la frecuencia;
- a una profundidad de δ , la corriente ha decaído en un factor de e ;
- la componente imaginaria resulta en un desfase de 1 rad a una profundidad igual a δ .

Como referencia, a 1 GHz la profundidad de la piel en cobre es $2 \mu\text{m}$, y aproximadamente $2.5 \mu\text{m}$ en aluminio⁹. Si aplicamos estas ecuaciones a un conductor de radio r y longitud l , podemos estimar su resistencia efectiva como $R \approx \frac{\rho l}{2\pi r \delta}$.

El caso de conductores cerca de planos de tierra es diferente al analizado anteriormente. Cuando un conductor está cerca de otro conductor por donde retorna la corriente (ejemplo: par trenzado o cable coaxial), las corrientes se concentran en la cara del conductor que enfrenta al conductor de retorno.

4.1.3. Resistores integrados

En un chip uno puede dibujar lo que quiera, y el fabricante lo fabricará siempre que cumpla con las reglas de diseño y no afecte la manufacturabilidad de otros chips en el mismo lote. Por lo tanto, es posible dibujar un conductor largo y delgado en cualquiera de las capas conductoras del chip, y usarlo como resistencia. También es posible emplear transistores MOS en región de triodo como resistencias. En esta subsección veremos detalles de algunas de estas implementaciones.

Lo primero que debemos aprender es a contar cuadrados. Cuando uno diseña el layout de un resistor, uno tiene el control sobre la forma, esto es, longitud l y ancho w , pero no sobre el espesor d . Este dato está bajo el control del fabricante, al igual que las especificaciones de

⁸ En casi todos los circuitos integrados, μ corresponde a la permeabilidad en el vacío.

⁹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Capa	R_{\square} (Ω/\square)	Exactitud (%)	TC (ppm/ $^{\circ}\text{C}$)	VC (ppm/V)
Dif. n+	30-50	20-40	200-1k	50-300
Dif. p+	50-150	20-40	200-1k	50-300
Pozo n	2k-4k	15-30	5k	10k
Pozo p	3k-6k	15-30	5k	10k
Poly 1	20-40	25-40	500-1500	20-200
Poly 2	15-40	25-40	500-1500	20-200

Tabla 4.1: Valores referenciales de resistencia de hoja de diferentes capas de un circuito integrado y sus propiedades, adaptado de [Maloberti, 1988].

resistividad del material ρ . Por otro lado, sabemos que la resistencia de una pista en ese material es:

$$R = \frac{l\rho}{wd} \quad (4.3)$$

Si agrupamos lo que está bajo el control del diseñador del layout por un lado, y lo que está bajo el control del fabricante por otro, llegamos a lo siguiente:

$$R = \frac{l}{w} R_{\square} \quad (4.4)$$

donde $R_{\square} = \rho/d$ es la **resistencia de hoja** del material, y corresponde a la resistencia de un cuadrado¹⁰ del material. De hecho, se mide en *ohm por cuadrado*, o Ω/\square . Entonces para calcular la resistencia de una capa en particular, tenemos que conocer R_{\square} , que es provisto por el fabricante, y determinar l/w que no es otra cosa que el número de cuadrados de tamaño máximo en los que se puede dividir la forma de la pista del material resistivo. Las esquinas valen 0.56 cuadrados¹¹.

Por lo tanto, para hacer un resistor en un chip, basta con elegir un material con R_{\square} adecuado y dibujar cuadraditos contiguos de ese material. El problema es que diferentes materiales se comportan de diferente forma en términos de emparejamiento, coeficiente de temperatura, capacitancias parásitas y repetibilidad de R_{\square} entre lotes. La Tabla 4.1 muestra valores referenciales de R_{\square} y diferentes parámetros. Al diseñar un chip en una tecnología en particular, el fabricante provee estos valores actualizados como parte del PDK¹². Los datos de la tabla son un poco antiguos¹³ pero pueden servir como referencia.

Uno de los materiales más típicos para hacer resistores en chips es el polisilicio, ya que tiene parasitancias relativamente pequeñas. Procesos modernos tienen silicuro de policilicio, que reduce su resistencia de hoja pero lo vuelve menos atractivo para fabricar resistores. Los procesos CMOS con máscaras opcionales para circuitos analógicos y de señales mixtas incluyen una máscara especial que bloquea el silicuro¹⁴, resultando en resistencias de hoja muy convenientes, del orden de $R_{\square} = 1 \text{k}\Omega/\square$ y con buen emparejamiento. También es posible emplear interconexiones de metal para dibujar resistores. El problema es

¹⁰ En este caso da lo mismo el tamaño del cuadrado, mientras sea cuadrado. A mayor tamaño, el exceso de resistencia debido a la longitud mayor se cancela con el exceso de caminos en paralelo por el mayor ancho.

¹¹ Este dato es útil ya que los resistores suelen ser implementados con forma zigzagueante para mejorar su razón de aspecto, y un zigzag en layout tiene muchos ángulos.

¹² Process design kit.

¹³ Franco Maloberti. Design of cmos analog integrated circuits. 1988

¹⁴ La capa correspondiente a esa máscara se llama silicide block, o bloqueo de silicuro.

que tienen una resistencia de hoja muy baja, del orden de $50 \text{ m}\Omega/\square$, y por lo tanto sólo son prácticas para valores pequeños de resistencia.

4.2. Capacitores integrados

UN COMPONENTE PASIVO FUNDAMENTAL EN ELECTRÓNICA SON LOS CAPACITORES, encontrándose en amplificadores de carga, filtros, osciladores, etc. Prácticamente cualquier circuito va a requerir uno o varios capacitores en su estructura. Como los circuitos integrados, especialmente los de RF tienen especificaciones muy sensibles al valor de las capacitancias, se hace necesario idear estructuras de muy buena calidad que aseguren un funcionamiento predecible y estable en el circuito.

4.2.1. Estructuras

Existen diversas estructuras posibles para diseñar capacitores integrados, las principales son enumeradas a continuación¹⁵.

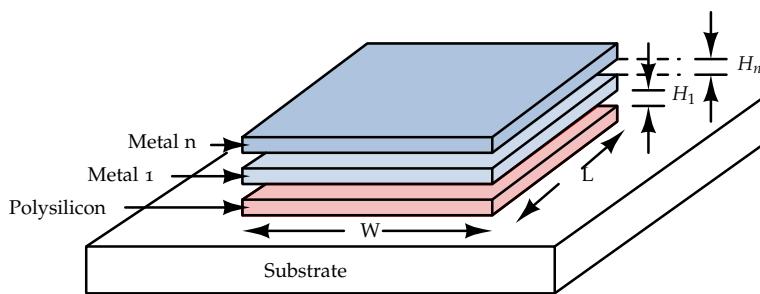
4.2.1.1. Capacitores verticales

Este es el tipo de capacitor más sencillo, consistiendo en dos o más placas paralelas horizontales separadas por un material dieléctrico, como se presenta en la Fig. 4.2. Los electrodos pueden ser capas de metal o de polisilicio, con separación H_n entre cada par n de capas, ancho W y largo L , luego la fórmula aproximada de capacitancia es

$$C \approx \epsilon \frac{A}{H_n} = \epsilon \frac{W \cdot L}{H_n}, \quad (4.5)$$

que tiene el problema de no considerar el efecto de los bordes del capacitor, lo que lleva a imprecisiones cuando la separación entre placas no es mucho menor a las dimensiones de estas. Una mejor aproximación que considera el efecto de los bordes es

$$C \approx \epsilon \frac{(W + 2H) \cdot (L + 2H)}{H} \approx \epsilon \left[\frac{WL}{H} + 2W + 2L \right]. \quad (4.6)$$



¹⁵ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Figura 4.2: Estructura de capacitor integrado vertical.

La capacitancia en estos dispositivos incrementa de forma directamente proporcional con el área, y dependiendo del proceso utilizado, es posible incrementarla aún más al utilizar más de 2 capas en el diseño de este.

4.2.1.2. Capacitores laterales

Otra estructura posible es utilizar capacitores en donde ambos electrodos se encuentran en la misma capa, y se utiliza la superficie entre estos para formar el capacitor, como se presenta en la Fig. 4.3. La capacitancia se calcula de igual manera que en el caso de los capacitores verticales, con la diferencia de que el área que importa es la de la cara lateral de los electrodos.

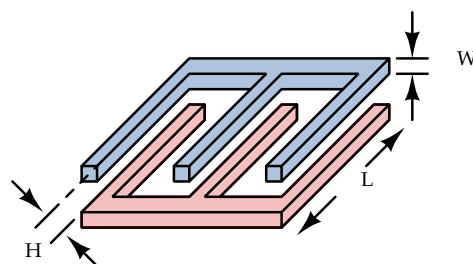


Figura 4.3: Estructura de capacitor integrado lateral.

Una característica de esta estructura es que se tiene control sobre la separación H entre placas, ya que esta se define directamente en el diseño con la separación H entre cada electrodo, y esta especificación es después transmitida directamente al silicio mediante litografía. De forma contraria, no se tiene control sobre el ancho W , ya que este se encuentra predefinido en las especificaciones del proceso según la capa utilizada¹⁶.

La capacitancia en estos dispositivos escala según el perímetro común entre los electrodos, lo que genera que según el diseño se pueda lograr una gran densidad de capacitancia¹⁷.

4.2.1.3. Capacitores fractales

Siguiendo la línea de que la capacitancia en los capacitores laterales incrementa según el perímetro, es normal que se busque la estructura que maximice el perímetro dada un área finita. Aparecen aquí las fractales, estructuras geométricas con patrones repetitivos, que son capaces de definir superficies finitas con perímetros infinitos. Una muy buena representación de este concepto son las *islas de Koch*, que son fractales que buscan modelar los bordes costeros¹⁸.

Los capacitores fractales¹⁹ buscan lograr esta maximización del perímetro entre electrodos por medio de estas estructuras, como se presenta en la Fig. 4.4, en donde cada terminal es un color distinto, y se

¹⁶ En la práctica, uno puede inventar cualquier estructura de placas y dieléctricos, que a su vez tendrá capacitancia que uno puede especificar según las necesidades.

¹⁷ Los cálculos de las capacitancias resultantes requieren un conocimiento total sobre los espesores, distancias y constantes dieléctricas utilizadas. Existe software especializado para extraer tales capacitancias del layout de un circuito, basándose en reglas heurísticas, y también existen programas como 3D solvers para una simulación precisa de la distribución de campos eléctricos y capacitancias resultantes.

¹⁸ Un muy buen video sobre este tema es el siguiente <https://www.youtube.com/watch?v=7dcDuVyzb8Y>

¹⁹ Benjamin Barnes, Othman Suleiman, JeanPaul Badjo, and Kausik S Das. Fractal-based electrolytic capacitor electrodes: Scaling behavior with respect to fractal order and complexity, 2018

puede notar que al incrementar el orden de la geometría fractal, el perímetro también incrementa pero no el área total.

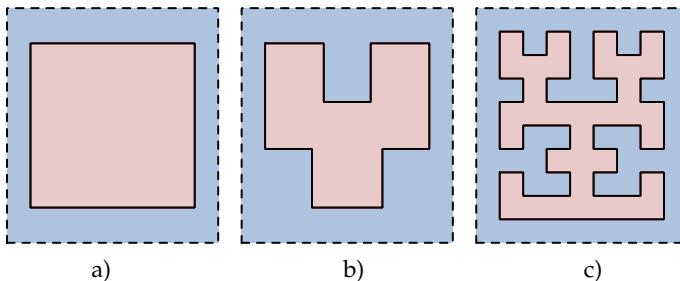


Figura 4.4: Curva de Hilbert de orden creciente.

4.2.2. Implementación

En la literatura es posible encontrar varias implementaciones posibles de las estructuras recién mencionadas, entre ellas existen aquellas implementables en un proceso de fabricación, y aquellas que requieren de capas de litografía adicionales. A continuación se presentan las implementaciones más utilizadas en diseños recientes.

4.2.2.1. Poly-Poly (PIP)

La forma más sencilla de diseñar un capacitor integrado es utilizando las capas estándar que incluyen los procesos, es decir las capas de metal y las de polisilicio, y como dieléctrico utilizar el mismo óxido que aisla las compuertas de los MOSFET, y las distintas capas entre sí. En sustratos de silicio este óxido corresponde generalmente a SiO_2 o Si_3N_4 .

Ya que el grosor del óxido entre capas de metal es grueso, precisamente para evitar capacitancias parásitas entre interconexiones, una primera propuesta es utilizar el óxido presente en regiones activas entre capas de polisilicio, que tiene un grosor muy delgado, comparable al de las compuertas de los MOSFET.

Estos son denominados capacitores *Poly-Poly*²⁰, y si bien ofrecen una buena densidad de capacitancia, presentan diversos problemas. El primero es que como la placa inferior del capacitor se encuentra tan cerca del sustrato, aparece una gran capacitancia parásita a ésta, del orden del 10 % al 30 % del total del capacitor. El segundo es que el polisilicio debe estar fuertemente dopado para que tenga buena conductividad, lo que a diferencia de un conductor metálico, lo hace propenso a variaciones en el voltaje y temperatura en las placas, presentando típicamente un coeficiente de voltaje de hasta 50 ppm/V y de temperatura de 50 ppm/ $^{\circ}\text{C}$, lo que no es relevante para la mayoría de las aplicaciones. Finalmente estos son propensos a variaciones en

²⁰ Paul R. Gray, Robert G. Meyer, Paul J. Hurst, and Stephen H. Lewis. *Analysis and Design of Analog Integrated Circuits*. John Wiley & Sons, Inc., USA, 4th edition, 2001b. ISBN 0471321680

el grosor del óxido, que puede afectar en el orden del 10 % al 30 % la capacitancia total.

4.2.2.2. Metal-Oxide-Metal (MOM)

Una segunda propuesta es utilizar capas de metal como electrodos y óxido como dieléctrico, en los denominados capacitores MOM. Como se mencionó anteriormente el óxido entre capas de metal es demasiado grueso, por lo tanto se utilizan estructuras de capacitores laterales, lo que permite típicamente una menor separación entre placas, y geometrías que maximicen el perímetro, lográndose buenas densidades de capacitancia. Además, es posible utilizar cualquier capa de metal para estos dispositivos, lo que permite mejorar aún más la densidad.

Ventajas de estos capacitores respecto a los *Poly-Poly* es que como se utilizan capas metálicas, desaparecen los problemas relacionados con el dopaje, decreciendo los coeficientes de voltaje y temperatura, además de disminuyendo la resistencia serie de los electrodos. Se tiene además un mucho mejor control sobre la separación entre placas, ya que esta depende del diseño y no del proceso, por lo que es mucho menos propenso a variaciones. Esto los hace ideales en aplicaciones en donde las variaciones en capacitancia deban ser minimizadas, como por ejemplo en conversores de datos y en el diseño de front-ends para comunicaciones inalámbricas o para experimentos de física de partículas.

Los capacitores *Vertical Parallel Plate* (VPP)²¹ son un tipo particular de capacitores MOM, que tienen una estructura lateral interdigitada, como se ve en la Fig. 4.3, y utiliza varias capas de metal conectadas con tantas vias como sea posible, formando una estructura con placas verticales. Estos capacitores ofrecen un muy buen factor *Q* debido a su reducida resistencia serie, y presentan un bajo nivel de asímetria y *mismatch*, lo que los hace ideales para aplicaciones de RF.

²¹ D. Kim, J. Kim, J. Plouchart, C. Cho, R. Trzcinski, M. Kumar, and C. Norris. Symmetric vertical parallel plate capacitors for on-chip rf circuits in 65-nm soi technology. *IEEE Electron Device Letters*, 28(7):616–618, 2007a. DOI: 10.1109/LED.2007.899464

4.2.2.3. Metal-Insulator-Metal (MIM)

Un método más complejo para fabricar capacitores implica la adición de una capa adicional de aislante, abriendo la posibilidad de utilizar aislantes con un alto coeficiente dieléctrico κ , en lugar de óxido, y una separación entre placas verticales mucho menor, que permiten lograr densidades del orden de los $2 \text{ fF}/\mu\text{m}^2$ en tecnologías actuales²². Estos son denominados capacitores MIM²³, y en la Fig. 4.5 se presenta la estructura básica, en donde se puede notar que se incorporan al menos dos capas adicionales, que son la del material dieléctrico, y una capa de metal adicional para la placa superior del capacitor.

²² TSMC MPW shared block MPW services and price: Muse Semiconductor. URL <https://www.musesemi.com/shared-block-tapeout-pricing>

²³ Chit Hwei Ng, Chaw-Sing Ho, Shao-Fu Sanford Chu, and Shi-Chung Sun. MIM capacitor integration for mixed-signal/rf applications. *IEEE Transactions on Electron Devices*, 52(7):1399–1409, 2005. DOI: 10.1109/TED.2005.850642

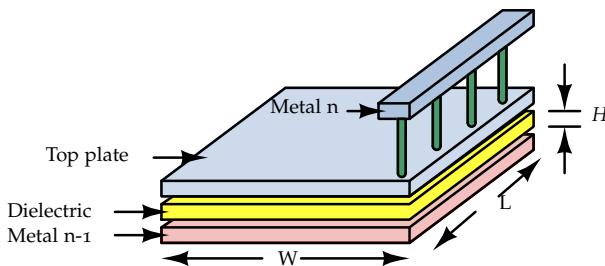


Figura 4.5: Estructura de capacitor MIM.

4.2.2.4. Capacitores MOS y varactores

Un último tipo de implementación relevante son los capacitores basados en dispositivos MOSFET. Los capacitores MOS²⁴ son básicamente un transistor MOSFET en donde la compuerta es la placa superior, y el canal la placa inferior, con los terminales Drain y Source cortocircuitados como conexión a esta. Esto permite llegar a niveles de capacitancia mayores a los de capacitores *Poly-Poly*, pero en procesos CMOS con una sola capa de polisilicio.

Al igual que en los capacitores *Poly-Poly*, existe una fuerte dependencia con el grosor del óxido y una gran capacitancia parásita hacia el sustrato, además, como el canal del transistor forma la capa inferior, es necesario que el transistor se encuentre operando en región de triodo, polarizado en inversión fuerte. Otros problemas que surgen son un alto coeficiente de voltaje debido a un dopaje no muy fuerte en el sustrato, lo que genera variaciones del potencial de superficie en las placas al variar el voltaje, además aparece una importante resistencia serie en los terminales Source y Drain, proporcional al r_{ds} del MOSFET.

Otra posibilidad que surge al utilizar dispositivos semiconductores es aprovechar la capacitancia de unión en diodos de unión PN. Recordando las clases de electrónica, esta capacitancia de unión se comporta de acuerdo a²⁵

²⁴ S. A. St Onge, S. G. Franz, A. F. Puttlitz, A. Kalinoski, B. E. Johnson, and B. El-Kareh. Design of precision capacitors for analog applications. In *1992 Proceedings 42nd Electronic Components Technology Conference*, pages 583–590, 1992. doi: 10.1109/ECTC.1992.204262

²⁵ Angel Abusleme. Electrónica en cápsulas, 2018

$$C_j = \frac{C_{j0}}{\left(1 + \frac{|V_R|}{V_{bi}}\right)^m}, \quad (4.7)$$

en donde C_{j0} es la capacitancia de incremental a voltaje cero, V_R el voltaje inverso aplicado entre los terminales, V_{bi} la barrera de potencial y m el coeficiente de graduación de la unión. Queda claro que la capacitancia depende fuertemente del voltaje entre los terminales del diodo, cualidad que se puede aprovechar para crear dispositivos con capacitancia variable o varactores. Estos son especialmente útiles en dispositivos que requieren sintonización, como osciladores y filtros.

4.2.2.5. Resumen

La siguiente tabla presenta una comparación de parámetros entre implementaciones documentadas de VPP²⁶, MIM y MOM²⁷.

Implementación	VPP 65nm	MIM	MOM
Densidad [fF/um ²]	2.13	1	0.8
Fuga [mA/cm ²]	10 @ 1 V	2.8 @ 40 V	2E-6 @ 40 V
Desv. Est.	2.57 %	0.105 %	0.652 %
Coef. de V [ppm/V ²]	80	1.577	0.09
Coef. de T [ppm/°C]	-	35	15.32
Emparejamiento	-	-	3×MIM
Q	90 @ 1 GHz	40 @ 2 GHz	300 @ 10 GHz

4.2.3. Consideraciones especiales

Dado que en un circuito integrado los dispositivos se encuentran tan estrechamente dispuestos, resulta sumamente relevante tener en mente las posibles interacciones entre estos, y los efectos negativos que pueden surgir a partir de esto. Un ejemplo clásico es el denominado *latch-up*, que ocurre al formarse dispositivos BJT parásitos entre MOSFETs, y su efecto puede ser catastrófico.

En el caso de los capacitores integrados, una consideración a tener en cuenta es el posible acoplamiento de las líneas de campo con otras regiones del circuito o dispositivos sensibles, produciéndose pérdidas de linealidad, disminución de capacitancia o *crosstalk*. Una posible solución a estos problemas es utilizar planos metálicos de blindaje²⁸, que al estar conectados a tierra logran contener las líneas de campo que escapan de entre las placas, evitando así el acoplamiento capacitivo con otros nodos, y variaciones inesperadas en la capacitancia.

Por la forma en que están construidos, los capacitores de placas paralelas horizontales tales como los *Poly-Poly*, MIM, MOM, u otros de este estilo sufren de asimetría. Esto quiere decir que cada terminal presenta características diferentes en cuanto impedancias y componentes parásitos. Un ejemplo es la capacitancia parásita al sustrato, que tiene una mayor magnitud en la placa inferior del capacitor por encontrarse más cerca, y así la capacitancia total medida entre terminales va a cambiar dependiendo de la dirección.

Una forma de mitigar esta asimetría entre terminales es dividir el capacitor en varios capacitores en paralelo, conectados de forma anti-paralela, es decir terminal superior conectado al terminal inferior entre ellos. Luego para lograr buen emparejamiento entre ellos se pueden utilizar técnicas de layout como centroide común o patrón de tablero de damas.

²⁶ D. Kim, J. Kim, J. Plouchart, C. Cho, R. Trzcinski, M. Kumar, and C. Norris. Symmetric vertical parallel plate capacitors for on-chip rf circuits in 65-nm soi technology. *IEEE Electron Device Letters*, 28(7):616–618, 2007b. doi: 10.1109/LED.2007.899464

²⁷ Q. S. I. Lim, A. V. Kordesch, and R. A. Keating. Performance comparison of mim capacitors and metal finger capacitors for analog and rf applications. In *2004 RF and Microwave Conference (IEEE Cat. No.04EX924)*, pages 85–89, 2004. doi: 10.1109/RFM.2004.1411082

²⁸ Angel Abusleme, Angelo Dragone, Gunther Haller, and B. Murmann. Mismatch of lateral field metal-oxide-metal capacitors in 180 nm cmos process. *Electronics Letters*, 48:286–287, 03 2012. doi: 10.1049/el.2011.3804

4.3. Inductores integrados

LOS COMPONENTES MÁS CRÍTICOS EN CIRCUITOS DE RF SON LOS INDUCTORES, pero lamentablemente no hay buenos inductores integrados. Los inductores disponibles en general tienen un Q relativamente bajo y muchos componentes parásitos. En esta sección veremos diferentes implementaciones, además de un análisis bibliográfico.

4.3.1. Inductores espirales

Son los inductores integrados más usados y están formados por un espiral dibujado mediante una pista en una capa de metal. Pueden ser cuadrados, octogonales o circulares²⁹. Uno de los terminales corresponde al extremo del espiral, mientras que el otro terminal es el centro del espiral y va conectado mediante una vía a otra capa de metal. Los inductores espirales requieren un área relativamente grande, limitando sus valores al orden de 10 nH.

El **modelamiento, análisis/simulación y diseño** de inductores espirales monolíticos está muy estudiado y desarrollado en la literatura. Actualmente es muy común encontrar chips de RF que incluyen inductores integrados, como los que aparecen en la Fig. 4.6. Las fórmulas para inductancias en espiral monolíticas no son muy exactas, y generalmente se requieren *3D solvers*³⁰ para hacer cálculos confiables de la inductancia resultante de una estructura particular. Ejemplos de software aparecen en [Spi, Accessed on 04/10/2021a].

En esta sección haremos una breve investigación bibliográfica de lo que existe. Comencemos con **modelamiento**, que es clave en circuitos de radiofrecuencia donde la frecuencia de resonancia y Q dependen del valor exacto del inductor, que a su vez puede incluir una docena de parámetros que lo caracterizan. El artículo en [Spi, Accessed on 04/10/2021b] es un excelente punto de partida. En él se menciona la importancia de las pérdidas del conductor y de cómo evitarlas usando la capa superior de metal, que suele ser la de mayor espesor y la menos acoplada capacitivamente al sustrato. El efecto piel aumenta la resistencia a alta frecuencia, lo cual incide en Q . La inductancia misma cambia con la frecuencia, debido a que la inductancia total de un inductor depende de la inductancia del espiral (inductancia externa) y también de la inductancia del cable que forma el espiral (inductancia interna); esta última se reduce a alta frecuencia debido a la distribución no uniforme de la corriente en la sección transversal del cable, reduciendo así la inductancia total. Los efectos de sustrato también deben ser tomados en cuenta en el modelo. Un acoplamiento al sustrato induce corrientes en éste, y las pérdidas del sustrato redundan en una reducción del Q del inductor. Las estructuras que están debajo

²⁹ La forma del inductor influye relativamente poco en el resultado (10%). Los mejores inductores son circulares, pero requieren software capaz de manejar estructuras con ángulos arbitrarios.

³⁰ Electromagnetic field solver - wikipedia. https://en.wikipedia.org/wiki/Electromagnetic_field_solver, Accessed on 04/10/2021

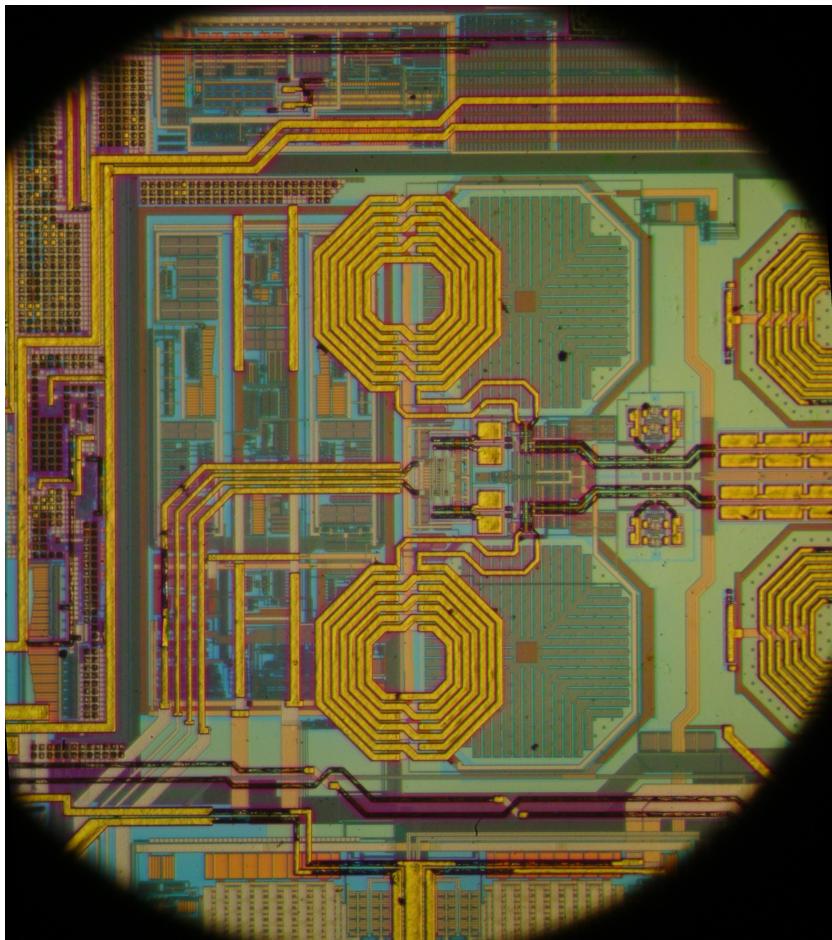


Figura 4.6: Microfotografía de una parte de un chip, donde se aprecian inductores espirales. La fotografía fue obtenida de [Aug, Accessed on 04/10/2021].

del inductor, en el sustrato, determinan el valor exacto de la inductancia. Para evitar que el inductor tenga valores poco predecibles en función de lo que hay debajo de éste, se utiliza blindaje debajo del inductor. Las capacitancias entre espiras, y entre espiras y las estructuras adyacentes, también deben ser consideradas en el modelo exacto del inductor, ya que afectan el desempeño del circuito.

El trabajo de [Niknejad and Meyer, 1998] está basado en la tesis de postgrado del primer autor, la cual es de las obras más completas en modelamiento de inductancias monolíticas en espiral. En ella se presenta una herramienta de CAD desarrollada para analizar estructuras inductivas, y se comparan sus predicciones con las mediciones de inductancias fabricadas en un proceso BiCMOS.

En [Mohan et al., 1999] se presenta un **modelo** simple para inductores en espiral, y que logra un error menor al 5 %. El modelo presentado, que incluye ecuaciones físicas como también factores de ajuste, se presta bien para la optimización de circuitos que incluyan estos elementos, mediante programación geométrica.

En [Chen and Liou, 2004] son presentados varios **modelos** circuitales de inductores, además de técnicas para mejorar su desempeño y **optimizar** sus parámetros.

El documento [Talwalkar et al., 2005] presenta un modelo compacto para inductores en espiral, e incluye resultados de mediciones y una herramienta computacional para **diseñar** y optimizar inductores en espiral. El modelo es exitoso en cuanto a que sus diferencias con los datos medidos hasta 20 GHz son del 10 %.

En [Zhan and Sapatnekar, 2004] se presenta un método de **optimización** de inductores en espiral basado en programación cuadrática. En este caso los autores emplean un modelo π distribuido para el inductor

Otra excelente referencia sobre el **modelamiento** de inductancias es [Passos, 2013], una tesis completa en el tema cargado de complejos modelos matemáticos y circuitales, y validados mediante simulaciones. La tesis incluye además un capítulo sobre **optimización** de inductores integrados.

Como pueden apreciar, la literatura contiene mucha información en el tema, lo cual dificulta su accesibilidad. Para este curso usaremos algunas fórmulas de [Lee, 2003], que son relativamente simples y bastante exactas, entendiendo que existe una infinidad de otros modelos.

Una fórmula muy sencilla que entrega aproximaciones razonables para inductores cuadrados aparece a continuación:

$$L \approx \mu_0 n^2 r = 4\pi \cdot 10^{-7} n^2 r \approx 1,2 \cdot 10^{-6} n^2 r, \quad (4.8)$$

donde n es el número de vueltas y r es el radio máximo en metros. En caso de inductancias circulares, la ecuación debe ser multiplicada por

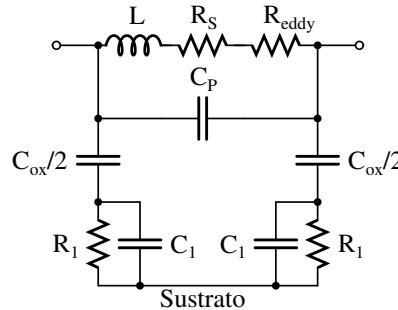
un factor 0.89.

Otra fórmula útil para diseñar inductores espirales planos es la siguiente:

$$n \approx \sqrt[3]{\frac{PL}{\mu_0}}, \quad (4.9)$$

donde P es el *pitch*³¹ de las espiras, es decir, la distancia radial entre el borde de una espira y el borde de la siguiente. En [Lee, 2003] aparecen más fórmulas unificadas y generalizadas para el diseño de inductancias espirales planas en circuitos integrados.

Pero esto no es todo. Además de inductancia, los inductores en espiral tienen capacitancias y resistencias parásitas que modelan las pérdidas. La Fig. 4.7 muestra un modelo sencillo³² de inductancias espirales, donde es posible apreciar la cantidad de elementos parásitos. Todos ellos tienen una explicación.



³¹ Pitch es una palabra muy útil en layout de PCBs y de circuitos integrados, y corresponde al período espacial de una estructura regular. Por ejemplo, el pitch de los pines de un chip DIP es de 0.1 pulgadas, lo que significa que los pines están espaciados a 0.1 pulgadas uno del otro.

³² En las referencias de la revisión bibliográfica hay modelos mucho más complicados, incluso modelos de parámetros distribuidos.

Figura 4.7: Modelo circuital de parámetros concentrados de un inductor espiral.

En este modelo, la resistencia serie depende de la frecuencia debido al efecto piel y su correspondiente profundidad de piel δ , y puede ser modelada mediante la ecuación a continuación:

$$R_S \approx \frac{l}{w\sigma\delta(1 - e^{-t/\delta})}, \quad (4.10)$$

donde w es el ancho de la pista, l es la longitud total de la pista, σ es la conductividad, y t es el espesor de la capa de metal.

El elemento R_{eddy} en la figura modela las corrientes de Foucault^{33,34}, corrientes inducidas en el sustrato y que provocan pérdidas.

La capacitancia C_P modela la capacitancia en paralelo y se debe a la capacitancia entre el conductor que constituye las espiras del inductor, y la pista que pasa por debajo del inductor para conectar el terminal interno. La ecuación que la modela es bastante directa:

$$C_P = nw^2 \frac{\epsilon_{ox}}{t_{ox}}, \quad (4.11)$$

donde ϵ_{ox} es la permitividad del dieléctrico entre metales y t_{ox} es su espesor.

³³ Corriente de foucault - wikipedia, la enciclopedia libre. https://es.wikipedia.org/wiki/Corriente_de_Foucault, Accessed on 04/11/2021

³⁴ En inglés, las corrientes de Foucault se denominan corrientes de remolino, o corrientes de *eddy*. No tienen nada que ver con Eduardo.

Los elementos capacitivos $C_{ox}/2$ modelan la capacitancia entre el espiral y el sustrato. Esta tiene un valor total de $C_{ox} = w\epsilon_{ox}/t_{ox}$ pero el modelo queda un poco mejor si uno la concentra en los extremos.

Los elementos resistivos R_1 modelan la pérdida dieléctrica del sustrato y su modelo incluye parámetros calzados numéricamente. Finalmente las capacitancias C_1 modelan la capacitancia del sustrato y otros efectos, y al igual que R_1 , también contiene parámetros calzados numéricamente.

La optimización de los inductores espirales, tan mencionada en la revisión bibliográfica al principio de esta sección, consiste en mejorar Q para una tecnología particular, y que generalmente es menor que 10. Es posible mejorarlo con estructuras adicionales debajo del inductor, como el Patterned Ground Shield (PGS)³⁵.

4.3.2. Inductores de bondwires

El chip va unido al encapsulado por bondwires o wire bonds, delgados cables que van soldados a los pads del chip y a los pads internos del encapsulado, mediante técnicas ultrasónicas, alta presión (golpe) o alta temperatura³⁶. Estos pelitos de oro tienen diámetros de unos 25 μm , mucho más anchos que cualquier pista dentro del chip, y por lo tanto su resistencia es más pequeña y menos sensible al efecto piel. Tienen una inductancia pequeña, del orden de 1.2 nH/mm, con un Q respetable del orden de 50, y un coeficiente de temperatura de unos 70 ppm/ $^{\circ}\text{C}$, por lo que pueden ser utilizados exitosamente para completar un circuito que requiere un inductor a un pad. Además están alejados de otros elementos parásitos. Lamentablemente la inductancia de los bondwires no está bien controlada y por lo tanto sólo pueden ser empleados en circuitos cuyo desempeño aguanta pequeñas variaciones de inductancia.

Los bondwires sufren de inductancia mutua con otros bondwires, resultando en interacciones inductivas y crosstalk.

4.4. Transformadores integrados

LOS TRANSFORMADORES DE VOLTAJE CONVIERTEN VOLTAJE, CORRIENTE E IMPEDANCIA EN UN AMPLIO RANGO DE FRECUENCIAS. Esto último puede ser muy útil en circuitos de RF, en que tenemos necesidades de adaptación de impedancias³⁷. Esta sección es una introducción a los transformadores integrados o monolíticos, tema que está muy desarrollado en la industria. Para más detalles se sugiere revisar [Bajwa and Yapici, 2019]³⁸.

³⁵ C Patrick Yue and S Simon Wong. On-chip spiral inductors with patterned ground shields for si-based rf ics. *IEEE Journal of solid-state circuits*, 33(5):743–752, 1998

³⁶ Wire bonding - wikipedia. https://en.wikipedia.org/wiki/Wire_bonding, Accessed on 04/11/2021

³⁷ Los circuitos de audio también se benefician de un componente circuitual capaz de adaptar impedancias en un amplio rango de frecuencias. Por ejemplo, un tubo de vacío empleado como amplificador de audio entrega voltajes de salida relativamente altos a impedancias altas; un transformador permite conectar la salida a un parlante de 8 Ω .

³⁸ En ese review paper se discuten cifras de desempeño incluyendo Q y la frecuencia de auto-resonancia f_{SR} , su resistencia característica TCR y su ganancia de potencia G . También se muestran modelos analíticos, implementaciones diversas y técnicas de optimización.

4.4.1. Transformadores ideales y reales

Los ingenieros eléctricos conocemos el modelo circuital de un transformador real, pero para efectos de nomenclatura resulta conveniente recordarlo. Comencemos con el transformador ideal con razón de transformación $1 : n$, donde el primario tiene V_1 e I_1 y el secundario tiene V_2 e I_2 . Las ecuaciones que modelan su comportamiento en voltaje son:

$$V_2 = nV_1 \quad (4.12)$$

Para que la potencia se conserve, un aumento de voltaje conlleva una reducción de la corriente:

$$I_2 = \frac{I_1}{n} \quad (4.13)$$

Como el voltaje crece con n y la corriente decrece con n , la impedancia crece con n^2 . Esto significa que si en el primario conectamos una impedancia Z_1 , ésta se ve desde el secundario como

$$Z'_1 = n^2 Z_1 \quad (4.14)$$

Esta última ecuación es muy útil para *referir* cargas de un lado al otro del transformador. Y esas son todas las ecuaciones de un transformador ideal, que es lineal, sin pérdidas y sin otros elementos parásitos. Estas ecuaciones no toman en cuenta la implementación. En ninguna parte hay referencia a sus inductancias, al número de vueltas o al acoplamiento del campo magnético. Si en el futuro se descubre una tecnología alternativa capaz de transformar voltajes sin incurrir en pérdidas, seguramente tendrá ecuaciones similares.

Los transformadores de RF y especialmente los transformadores integrados están muy lejos de parecerse a un transformador ideal, lamentablemente, por lo que tendremos que conocer y comprender las no idealidades de los transformadores reales. Como entendemos bien el análisis de circuitos, derivaremos modelos circuitales de transformadores.

Para comenzar con modelos reales, los embobinados primario y secundario no están perfectamente acoplados, y una parte del flujo del primario y del secundario se pierde. Las ecuaciones a continuación consideran ese efecto:

$$V_1 = L_1 \frac{di_1}{dt} + M \frac{di_2}{dt} \quad (4.15)$$

$$V_2 = M \frac{di_1}{dt} + L_2 \frac{di_2}{dt} \quad (4.16)$$

donde L_1 es la autoinductancia o inductancia del primario (medida con el secundario en circuito abierto), L_2 es la autoinductancia o in-

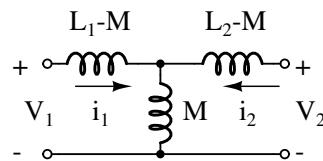
ductancia del secundario (medida con el primario abierto) y M es la inductancia mutua entre los bobinados.

El coeficiente o factor de acoplamiento k entre el primario y el secundario³⁹ establece cuán acoplados están los bobinados en un transformador, y puede ser definido como:

$$k \triangleq \frac{M}{\sqrt{L_1 L_2}} \quad (4.17)$$

En el caso de un transformador ideal, $k = 1$, lo que significa que todo el flujo de un bobinado está pasando por el otro bobinado. Si los bobinados están alejados, k disminuye y M también⁴⁰.

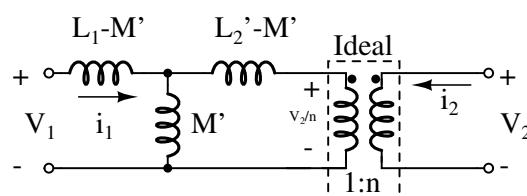
La Fig. 4.8 muestra el modelo circuital correspondiente a estas ecuaciones. Este modelo incluye la autoinductancia L_1 total vista desde el primario, la autoinductancia L_2 total vista desde el secundario, y un acoplamiento entre ambas a través de una inductancia mutua M . Sin embargo, no vemos una razón de transformación explícita, ni tampoco vemos una aislación galvánica entre puertos. Y si analizamos o simulamos este circuito no veremos tampoco efectos de la razón de transformación. Este modelo sólo nos indica cómo se comporta el circuito desde cada uno de los dos terminales y cómo existe un acoplamiento inductivo.



Es posible demostrar que este modelo *implica* una razón de transformación $1:n$, dada por⁴¹

$$n = \frac{L_2}{M} = \frac{1}{k} \sqrt{\frac{L_2}{L_1}} = \frac{M}{L_1 k^2} \quad (4.18)$$

Incorporando dicha razón de transformación, llegamos al modelo circuital de la Fig. 4.9.



En este modelo, las inductancias referidas al primario son⁴²

$$M' = \frac{M}{n} \quad (4.19)$$

³⁹ Self inductance and mutual inductance – analog/rf intgckts. <http://analog.intgckts.com/self-inductance-and-mutual-inductance/>, Accessed on 04/14/2021

⁴⁰ El factor de acoplamiento es un concepto importante en transformadores integrados, en que no hay un núcleo explícito que acople los flujos y a veces no queremos que los bobinados estén muy acoplados, de manera de reducir componentes parásitos.

Figura 4.8: Modelo circuital T de un transformador sin pérdidas.

⁴¹ Coupled inductors as transformer – analog/rf intgckts. <http://analog.intgckts.com/coupled-inductors-as-transformer/>, Accessed on 04/14/2021

Figura 4.9: Modelo circuital T de un transformador sin pérdidas, incluyendo razón de transformación.

⁴² Notar que M' incluye una componente debida a L_1 , que no se transforma, y una debida a L_2 que se transforma con n^2 . Por lo tanto, M se transforma con n .

$$L'_2 = \frac{L_2}{n^2} \quad (4.20)$$

Al haber incorporado el transformador ideal en este modelo para contabilizar la razón de transformación, el término resultante $L'_2 - M'$ se anula, resultando en el modelo circuital en la Fig. ??:

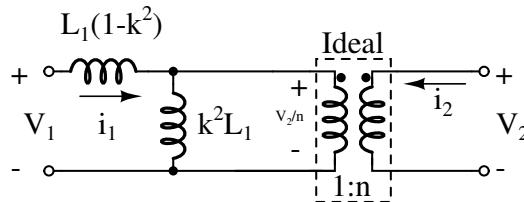


Figura 4.10: Modelo circuital alternativo de un transformador sin pérdidas, incluyendo razón de transformación.

En este modelo, la inductancia $L_1(1 - k^2)$ representa las fugas del acoplamiento inductivo, mientras que la inductancia $k^2 L_1$ es la inductancia de magnetización y modela la parte de la inductancia L_1 que sí participa en el acoplamiento. Se deja como tarea para el lector demostrar que las impedancias vistas en cada puerto, tanto en pruebas de circuito abierto como de cortocircuito, corresponden a las mismas vistas en el modelo de la Fig. 4.8. Este modelo es conveniente porque representa a cabalidad un transformador con acoplamiento incompleto, pero tiene pocos elementos circuitales lo cual simplifica el análisis. Notar que para un mismo transformador, hay varios modelos circuitales posibles. El análisis en [Ossmann, 2013] es muy revelador en este sentido, ya que muestra que diferentes modelos circuitales con diferentes razones de transformación pueden corresponder al mismo transformador.

Un transformador real incluye varias no idealidades adicionales, incorporadas en el modelo circuital de la Fig. 4.11:

- las resistencias del embobinado primario (R_1) y secundario (R_2), que corresponden simplemente a la resistencia de los cables;
- las pérdidas en el núcleo debidas a corrientes de *eddy* que crecen con el cuadrado de la frecuencia, pérdidas de histéresis que crecen con la frecuencia, y pérdida residual ($R_C(f)$),
- las capacitancias entre espiras de cada embobinado, (C_1 y C_2),
- las capacitancias entre embobinados (C).

Los numerosos elementos parásitos de los transformadores reales reducen su respuesta en frecuencia. Por supuesto que no operan en DC debido a la inductancia de magnetización, y tampoco funcionan a muy altas frecuencias debido a las capacitancias entre espiras y entre embobinados.

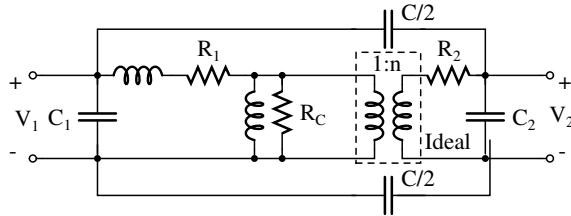


Figura 4.11: Modelo circuital de parámetros concentrados de un transformador.

El modelo que acabamos de ver es un modelo lineal. Lamentablemente los transformadores reales no son lineales, ya que los materiales del núcleo se vuelven no lineales debido a saturación por alta densidad de flujo.

Del análisis anterior y comprendiendo el concepto de k vemos que dos alambres cercanos con señales de alta frecuencia se acoplan, ya que el campo magnético se atenúa lentamente con la distancia. Esto produce pequeños transformadores parásitos entre cualquier par de cables que están lo suficientemente cerca y que son lo suficientemente largos⁴³. La ecuación a continuación⁴⁴ permite calcular en forma aproximada la inductancia mutua entre dos cables paralelos de sección circular, muy delgados y de igual longitud l :

$$M \approx \frac{\mu_0 l}{2\pi} \left(\ln \left(\frac{2l}{D} \right) - 1 + \frac{D}{l} \right), \quad (4.21)$$

donde D es la distancia entre los cables.

4.4.2. Implementaciones monolíticas

Según lo anterior, entonces hacer transformadores en un chip no sería tan difícil: basta con poner dos inductores planos lo más cerca posible. Hay muchas posibilidades de implementación, como es posible apreciar en *review papers* y tesis⁴⁵. Hay tres configuraciones principales: transformadores derivados (tapped), transformadores intercalados (interleaved) y transformadores apilados (stacked). Los tapped son transformadores que tienen un inductor espiral externo y uno interno, dibujados en la misma capa de metal; los intercalados tienen dos inductores espirales con espiras intercaladas en una misma capa de metal, mientras que los apilados tienen los inductores dispuestos uno sobre el otro en diferentes capas, formando espiras tridimensionales. Y por supuesto, cada uno tiene variantes.

La Fig. ?? muestra las estructuras de los tres tipos de transformadores integrados mencionados, donde el primario y el secundario están representados con colores diferentes. Por supuesto, existen muchas otras estructuras con más puertos, distinto número de vueltas, o diferentes características que pueden ser derivadas de estas tres.

La elección de la implementación debe tomar en cuenta la función

⁴³ Uno está entrenado para ver el acoplamiento capacitivo, pero el acoplamiento inductivo puede ser mucho peor en ciertas configuraciones. Es prácticamente imposible modelar analíticamente todas estas posibilidades, y no siempre las simulaciones del circuito extraído capturan esos efectos. Por eso el desarrollo de criterio es tan importante para diseñar circuitos.

⁴⁴ Thomas H Lee. *Planar microwave engineering: a practical guide to theory, measurement, and circuits*, volume 1. Cambridge university press, 2004

⁴⁵ Rayan Bajwa and Murat Kaya Yapici. Integrated on-chip transformers: Recent progress in the design, layout, modeling and fabrication. *Sensors*, 19(16):3535, 2019; Ji Chen. On-chip spiral inductor/transformer design and modeling for rf applications. 2006; and XU DAO-XIAN. Characterization and modeling of microwave spiral inductors and transformers. 2005

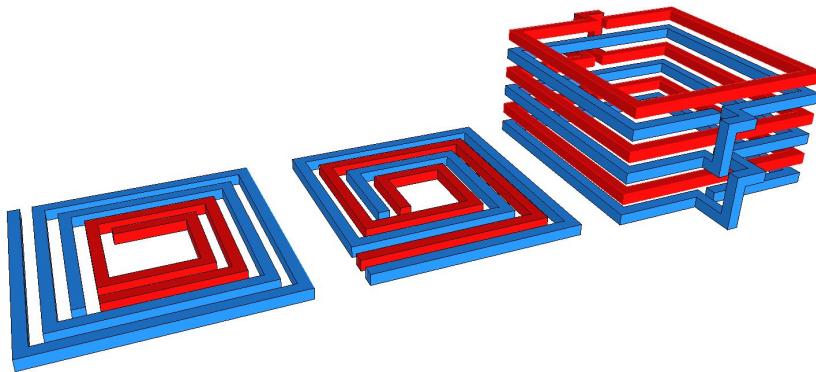


Figura 4.12: Estructura de transformadores integrados, de izquierda a derecha: derivado, intercalado y apilado.

que cumple el transformador en el circuito y sus requerimientos de autoinductancia, resistencia serie y capacitancias parásitas.

Los transformadores derivados son ideales para aplicaciones de tres puertos. Sus capacitancias a sustrato son pequeñas cuando son implementados en la capa de metal superior, y la capacitancia entre puertos es pequeña; sin embargo su coeficiente de acoplamiento es moderado, de orden den $k = 0,3$ a $0,5$. Los transformadores intercalados son más adecuados para aplicaciones que requieren simetrías. El coeficiente de acoplamiento en este caso es del orden de $0,7$. Los transformadores apilados tienen el mejor coeficiente de acoplamiento (del orden de $0,9$), a un costo de alta capacitancia y baja frecuencia de resonancia. Es posible reducirla usando capas más espaciadas, o estableciendo una distancia entre centros, lo cual reduce el coeficiente de acoplamiento. Distancias muy grandes entre centros resultan en coeficientes de acoplamiento negativos.

En la literatura existen modelos analíticos de estos transformadores, y que toman en cuenta las dimensiones físicas, los materiales, pérdidas del dieléctrico, efecto piel, etc. Se sugiere revisar la literatura relevante como [Mohan et al., 1998, El-Gharniti et al., 2007, Hasaneen, 2007, Liu et al., 2013, Tiemeijer et al., 2013]. Las expresiones particulares son áridas y algo incomprensibles, pero en lo general el contenido debiera resultar familiar después de leer esta sección.

Bibliografía

TSMC MPW shared block MPW services and price: Muse Semiconductor. URL <https://www.musesemi.com/shared-block-tapeout-pricing>.

5g - wikipedia. <https://en.wikipedia.org/wiki/5G>, Accessed on 04/09/2021.

All about interconnects. <https://semiengineering.com/all-about-interconnects/>, Accessed on 04/09/2021.

Distributed amplifier - wikipedia. https://en.wikipedia.org/wiki/Distributed_amplifier, Accessed on 04/09/2021.

Interconnect (integrated circuits) - wikipedia. [https://en.wikipedia.org/wiki/Interconnect_\(integrated_circuits\)](https://en.wikipedia.org/wiki/Interconnect_(integrated_circuits)), Accessed on 04/09/2021.

Skin effect - wikipedia. https://en.wikipedia.org/wiki/Skin_effect, Accessed on 04/09/2021.

August | 2012 | resnicklab's blog. <https://resnicklab.wordpress.com/2012/08/>, Accessed on 04/10/2021.

Electromagnetic field solver - wikipedia. https://en.wikipedia.org/wiki/Electromagnetic_field_solver, Accessed on 04/10/2021.

Spiral inductor modeling for rf ics | ee times. <https://www.eetimes.com/spiral-inductor-modeling-for-rf-ics/>, Accessed on 04/10/2021a.

Spiral inductor modeling for rf ics | ee times. <https://www.eetimes.com/spiral-inductor-modeling-for-rf-ics/>, Accessed on 04/10/2021b.

Corriente de foucault - wikipedia, la enciclopedia libre. https://es.wikipedia.org/wiki/Corriente_de_Foucault, Accessed on 04/11/2021.

Wire bonding - wikipedia. https://en.wikipedia.org/wiki/Wire_bonding, Accessed on 04/11/2021.

Coupled inductors as transformer – analog/rf intgckts. <http://analog.intgckts.com/coupled-inductors-as-transformer/>, Accessed on 04/14/2021.

Self inductance and mutual inductance – analog/rf intgckts. <http://analog.intgckts.com/self-inductance-and-mutual-inductance/>, Accessed on 04/14/2021.

Angel Abusleme. Electrónica en cápsulas, 2018.

Angel Abusleme, Angelo Dragone, Gunther Haller, and B. Murrmann. Mismatch of lateral field metal-oxide-metal capacitors in 180 nm cmos process. *Electronics Letters*, 48:286–287, 03 2012. DOI: 10.1049/el.2011.3804.

Rayan Bajwa and Murat Kaya Yapici. Integrated on-chip transformers: Recent progress in the design, layout, modeling and fabrication. *Sensors*, 19(16):3535, 2019.

Benjamin Barnes, Othman Suleiman, JeanPaul Badjo, and Kausik S Das. Fractal-based electrolytic capacitor electrodes: Scaling behavior with respect to fractal order and complexity, 2018.

Ji Chen. On-chip spiral inductor/transformer design and modeling for rf applications. 2006.

Ji Chen and Juin J Liou. On-chip spiral inductors for rf applications: An overview. *JSTS: Journal of Semiconductor Technology and Science*, 4 (3):149–167, 2004.

Chit Hwei Ng, Chaw-Sing Ho, Shao-Fu Sanford Chu, and Shi-Chung Sun. Mim capacitor integration for mixed-signal/rf applications. *IEEE Transactions on Electron Devices*, 52(7):1399–1409, 2005. DOI: [10.1109/TED.2005.850642](https://doi.org/10.1109/TED.2005.850642).

XU DAOXIAN. Characterization and modeling of microwave spiral inductors and transformers. 2005.

O. El-Ghanniti, E. Kerherve, and J. Begueret. Modeling and characterization of on-chip transformers for silicon rfic. *IEEE Transactions on Microwave Theory and Techniques*, 55(4):607–615, 2007. DOI: [10.1109/TMTT.2007.893647](https://doi.org/10.1109/TMTT.2007.893647).

Paul R. Gray, Robert G. Meyer, Paul J. Hurst, and Stephen H. Lewis. *Analysis and Design of Analog Integrated Circuits*. John Wiley & Sons, Inc., USA, 4th edition, 2001. ISBN 0471321680.

E. A. M. Hasaneen. Compact circuit simulation model for on-chip inductor and transformer for rf integrated circuits. In *2007 2nd International Design and Test Workshop*, pages 265–269, 2007. DOI: [10.1109/IDT.2007.4437474](https://doi.org/10.1109/IDT.2007.4437474).

D. Kim, J. Kim, J. Plouchart, C. Cho, R. Trzcinski, M. Kumar, and C. Norris. Symmetric vertical parallel plate capacitors for on-chip rf circuits in 65-nm soi technology. *IEEE Electron Device Letters*, 28(7): 616–618, 2007a. DOI: [10.1109/LED.2007.899464](https://doi.org/10.1109/LED.2007.899464).

D. Kim, J. Kim, J. Plouchart, C. Cho, R. Trzcinski, M. Kumar, and C. Norris. Symmetric vertical parallel plate capacitors for on-chip rf circuits in 65-nm soi technology. *IEEE Electron Device Letters*, 28(7): 616–618, 2007b. DOI: [10.1109/LED.2007.899464](https://doi.org/10.1109/LED.2007.899464).

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Thomas H Lee. *Planar microwave engineering: a practical guide to theory, measurement, and circuits*, volume 1. Cambridge university press, 2004.

William Scott Lee. *Transmission lines on integrated circuits for high speed communication*. PhD thesis, Department of Electrical and Computer Engineering, University of Utah, 2008.

Q. S. I. Lim, A. V. Kordesch, and R. A. Keating. Performance comparison of mim capacitors and metal finger capacitors for analog and rf applications. In *2004 RF and Microwave Conference (IEEE Cat. No.04EX924)*, pages 85–89, 2004. doi: 10.1109/RFM.2004.1411082.

J. Liu, L. Sun, and Z. Yu. An accurate compact model for on-chip vertically coiled transformers. *IEEE Electron Device Letters*, 34(4):484–486, 2013. doi: 10.1109/LED.2013.2247559.

Franco Maloberti. Design of cmos analog integrated circuits. 1988.

Sunderarajan S Mohan, C Patrick Yue, Maria del Mar Hershenson, S Simon Wong, and Thomas H Lee. Modeling and characterization of on-chip transformers. In *International Electron Devices Meeting 1998. Technical Digest (Cat. No. 98CH36217)*, pages 531–534. IEEE, 1998.

Sunderarajan S Mohan, Maria del Mar Hershenson, Stephen P Boyd, and Thomas H Lee. Simple accurate expressions for planar spiral inductances. *IEEE Journal of solid-state circuits*, 34(10):1419–1424, 1999.

Ali M Niknejad and Robert G Meyer. Analysis, design, and optimization of spiral inductors and transformers for si rf ics. *IEEE Journal of Solid-State Circuits*, 33(10):1470–1481, 1998.

Martin Ossmann. A note on transformer models. <https://www.mikrocontroller.net/attachment/347800/TRAFO1.pdf>, October 2013. (Accessed on 04/14/2021).

Fábio Moreira de Passos. *Modeling of integrated inductors for RF circuit design*. PhD thesis, Faculdade de Ciências e Tecnologia, 2013.

B. Razavi. The role of monolithic transmission lines in high-speed integrated circuits. In *Proceedings of the IEEE 2002 Custom Integrated Circuits Conference (Cat. No.02CH37285)*, pages 367–374, 2002. doi: 10.1109/CICC.2002.1012845.

S. A. St Onge, S. G. Franz, A. F. Puttlitz, A. Kalinoski, B. E. Johnson, and B. El-Kareh. Design of precision capacitors for analog applications. In *1992 Proceedings 42nd Electronic Components Technology Conference*, pages 583–590, 1992. doi: 10.1109/ECTC.1992.204262.

Niranjan A Talwalkar, C Patrick Yue, and S Simon Wong. Analysis and synthesis of on-chip spiral inductors. *IEEE Transactions on electron devices*, 52(2):176–182, 2005.

L. F. Tiemeijer, R. M. T. Pijper, C. Andrei, and E. Grenados. Analysis, design, modeling, and characterization of low-loss scalable on-chip transformers. *IEEE Transactions on Microwave Theory and Techniques*, 61(7):2545–2557, 2013. DOI: 10.1109/TMTT.2013.2265684.

C Patrick Yue and S Simon Wong. On-chip spiral inductors with patterned ground shields for si-based rf ics. *IEEE Journal of solid-state circuits*, 33(5):743–752, 1998.

Yong Zhan and Sachin S Sapatnekar. Optimization of integrated spiral inductors using sequential quadratic programming. In *Proceedings Design, Automation and Test in Europe Conference and Exhibition*, volume 1, pages 622–627. IEEE, 2004.

Capítulo 5

Sistemas inalámbricos

5.1. Receptores de radiofrecuencia

TODO RECEPTOR DE ONDAS DE RADIOFRECUENCIA (RF) DEBE, de alguna manera, recuperar un mensaje a partir de una señal modulada cuya frecuencia central pertenece al rango de radiofrecuencia (u ondas milimétricas). Esto se puede lograr de varias maneras, cada una con sus pros y contras dependiendo de la aplicación. Sin embargo, el principio en todos estos sistemas es exactamente el mismo: se filtra la banda de frecuencia de interés, se amplifica, y luego se demodula. El siguiente diagrama de bloques muestra esta arquitectura elemental de los receptores RF:

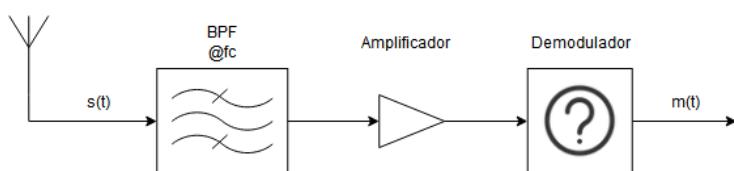


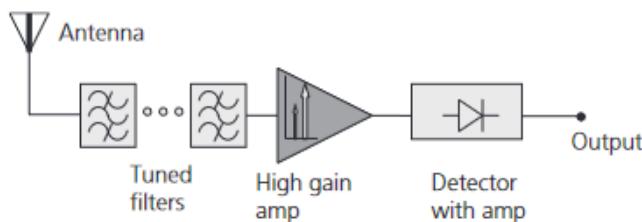
Figura 5.1: Arquitectura básica de todo receptor RF. La señal RF corresponde a $s(t)$ y el mensaje es $m(t)$.

Todos estos bloques están presentes en los sistemas receptores de RF, sin embargo, la manera de diseñar cada uno ha variado a lo largo de la historia de las telecomunicaciones. En este capítulo se habla sobre tres receptores distintos entre sí : el receptor TRF (“tuned-radio-frequency”), el receptor homodino (también llamado “zero-IF”), y finalmente el receptor heterodino, del cual trata principalmente este capítulo, y se detalla en la sección 5.2.

5.1.1. Receptor TRF

En primer lugar tenemos el receptor TRF¹. Este receptor tiene la arquitectura más simple dentro de los receptores de RF, y fue ampliamente utilizado como receptor de radio en los años 20, antes de ser reemplazado por el receptor superheterodino².

En la siguiente imagen se puede ver la arquitectura del receptor TRF:



Como se puede notar, lo que hace este receptor es filtrar el ancho de banda de la señal con una cadena de filtros pasabanda sintonizados a la misma frecuencia (f_c), y luego se amplifica la señal resultante y se pasa por un bloque detector de envolvente de diodo rectificador. La idea de usar varias etapas de filtro en f_c es aumentar la selectividad del filtro (parámetro Q)³.

La gran ventaja de este receptor es su simpleza, puesto que no requiere de bloques complejos como un *mixer* o un oscilador local (mucho menos un bloque corrector de fase). La gran desventaja es que cada filtro debe ser ajustado manualmente a la frecuencia de interés cada vez que se deseé cambiar de portadora. No solo esto, sino que el ancho de banda del filtro aumenta proporcionalmente con la frecuencia portadora que se desea recibir, sujeto a la siguiente relación:

$$BW = \frac{f_c}{Q}, \quad (5.1)$$

Esto implica que para recibir frecuencias más elevadas, se deben emplear aún más etapas de filtro, cada uno con su ajuste individual de perilla. Eventualmente se confeccionaron sistemas mecánicos que permitían ajustar todos los filtros a la vez con una sola perilla, pero aun así se optó por otras arquitecturas.

5.1.2. Receptor homodino

Este receptor, también conocido como receptor de conversión directa⁴, emplea una mezcla⁵ de la señal de entrada con una onda sinusoidal sintonizada a la frecuencia portadora, causando que el mensaje original quede en banda base tras pasar por un filtro pasabajos. Es-

¹ Tuned radio-frequency.

² Tuned radio frequency receiver, March 2020. URL https://en.wikipedia.org/w/index.php?title=Tuned_radio_frequency_receiver&oldid=946634852. Page Version ID: 946634852

Figura 5.2: Arquitectura de un receptor TRF. Obtenido del libro *RF Circuit Design*, de Christopher Bowick.

³ Christopher Bowick. *RF Circuit Design*. Newnes, 2007

⁴ Direct Conversion Receiver, o DCR

⁵ mix, multiplicación o heterodinación

te concepto será revisado en más detalle en la sección 5.2, cuando se hable de *mixers*.

La arquitectura de este receptor se presenta a continuación:

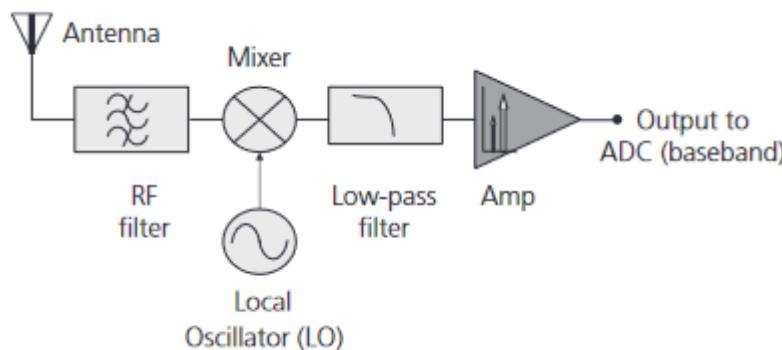


Figura 5.3: Arquitectura de un receptor DCR. Obtenido del libro *RF Circuit Design*, de Christopher Bowick.

Este receptor parece ser ideal, ya que recupera el mensaje en un sólo paso y parece ser relativamente simple. De hecho, en recientes aplicaciones que exigen cada vez más integración y flexibilidad (como *Software Defined Radios*, o SDR), los receptores *zero-IF* son los preferidos, ya que son menos exigentes en espacio y son mucho más flexibles dada la arquitectura correcta⁶. Sin embargo, presenta algunos problemas que han hecho que se prefiera el receptor superheterodino.

El mayor de estos problemas, es que el receptor *zero-IF* es propenso a tener *leakage* del oscilador local (LO) en la línea de entrada, por lo cual en la etapa de mezcla se multiplica consigo misma causando un *offset DC*. Esto es un problema debido a que los amplificadores de ganancia posteriores se pueden quemar. Este problema ha sido tan importante para esta arquitectura, que es el principal motivo por el cual se ha usado el receptor superheterodino con todos los problemas que conlleva, los cuales se discutirán en la sección 5.2, que viene a continuación.

5.2. El receptor superheterodino

SI BIEN PARECE SER UN NOMBRE SACADO DE ALGÚN CÓMIC DE CIENCIA FICCIÓN, el término superheterodino no tiene nada de raro, una vez que se entiende de donde proviene. Es una palabra compuesta por dos términos: **supersónico**, y **heterodino**.

El primer concepto significa que se usan frecuencias fuera del rango audible (ya que fue creado en los años 1920 cuando su principal uso era recepción de señales de amplitud modulada para audio), y el segundo hace alusión al proceso de mezclar señales para generar un corrimiento en frecuencia de una de ellas. Así, se puede entender que

⁶ Brad Brannon. Where Zero-IF Wins: 50% Smaller PCB Footprint at 1/3 the Cost | Analog Devices. URL <https://www.analog.com/en/analog-dialogue/articles/where-zero-if-wins.html>

el receptor superheterodino mezcla la señal RF de tal forma que genera una señal en una frecuencia intermedia (*intermediate frequency o IF*), a diferencia del receptor *zero-IF* que no pasa por esta etapa.

A continuación se presenta la arquitectura básica de un receptor superheterodino (obtenido en <https://www.analog.com/en/analog-dialogue/articles/receiver-design-simplified-by-if-digitizing-subsystem.html>):

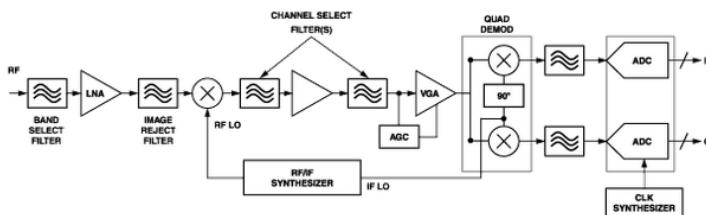


Figure 2. Typical superheterodyne architecture for a digital receiver.

Figura 5.4: Arquitectura de un receptor superheterodino.

A continuación se analizan los bloques paso a paso, para entender bien cómo funciona este receptor desde un punto de vista matemático y entender qué es lo que ocurre en frecuencia.

5.2.1. Filtro RF y LNA

La idea del filtro es obtener toda la información de la señal de interés, eliminando las otras señales que se escapan de su ancho de banda. Es decir, lo que se busca es una alta selectividad. A continuación se representa gráficamente un filtro sintonizado a la frecuencia f_c para recuperar el mensaje rojo y eliminar el mensaje verde que no le interesa al sistema.

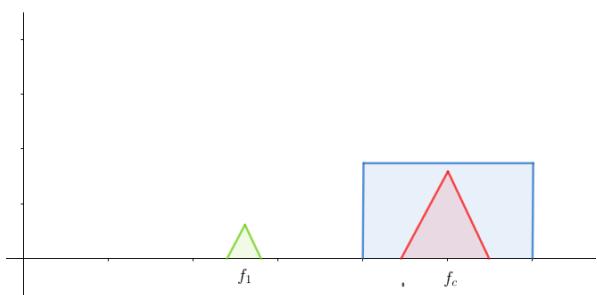


Figura 5.5: Filtro pasabanda ideal en el dominio de la frecuencia. La señal roja es el mensaje, y el cuadro azul representa la pasabanda.

Los filtros RF vienen en varios formatos y arquitecturas. Por ejemplo, hay filtros SAW⁷ que transforman la onda incidente en una onda acústica y luego el proceso inverso, filtros LC, filtros cerámicos, etc, cada uno con sus ventajas y desventajas.

⁷ Surface Acoustic Wave

Por otro lado, el amplificador de bajo ruido (*Low-Noise Amplifier*) se encarga de que la señal tenga la suficiente potencia para superar futuros pisos de ruido. En el capítulo 6 se hablará en más detalle sobre amplificadores de RF.

El último componente antes del *mixer* es el filtro anti-imagen, fenómeno sobre el cual se hablará en la sección 5.2.5.

5.2.2. Oscilador local

El oscilador local (LO) es un bloque que genera una onda sinusoidal con el fin de mezclarla con la onda RF filtrada. Esta señal puede ser generada por un cristal resonante (en versiones sin variabilidad de frecuencia), u ondas generadas digitalmente mediante PLL⁸ (los cuales pueden ser definidos en *software* en arquitecturas SPLL) u otros sistemas, por ejemplo con FPGA. La frecuencia a la que oscila el LO se denomina f_{LO} . Esta señal, asumiendo que está perfectamente sincronizada con la portadora (sin desfase), se representa matemáticamente como:

$$\cos(2\pi f_{LO}t) \iff \frac{1}{2} [\delta(f - f_{LO}) + \delta(f + f_{LO})] \quad (5.2)$$

⁸ Phase-Locked Loop

5.2.3. Mixer

El *mixer* es tal vez el bloque más importante del receptor superheterodino. Su función es tomar la señal RF filtrada y multiplicarla por la sinusoida generada por el LO. Veamos esto matemáticamente, y luego en un gráfico en frecuencia.

Sea $s(t) = m(t) \cdot \cos(2\pi f_c t)$ la señal RF, se tiene que la señal de la salida del *mixer* $y(t)$ es:

$$y(t) = m(t) \cdot \cos(2\pi f_c t) \cdot \cos(2\pi f_{LO}t)$$

Usando la identidad $\cos(\alpha) \cos(\beta) = \frac{1}{2} [\cos(\alpha + \beta) + \cos(\alpha - \beta)]$, esto equivale a:

$$y(t) = m(t) \cdot \frac{1}{2} (\cos[2\pi(f_c + f_{LO})t] + \cos[2\pi(f_c - f_{LO})t]) \quad (5.3)$$

En el dominio de la frecuencia (para frecuencias positivas):

$$Y(f) = \frac{1}{4} (M[f - (f_c + f_{LO})] + M[f - (f_c - f_{LO})]) \quad (5.4)$$

Como se puede ver en la Figura 5-6, se han generado dos señales heterodinas: una ubicada en $f = f_c + f_{LO}$ y otra en $f = f_c - f_{LO}$, ambas con la mitad de la amplitud original. La resta de frecuencias se denomina frecuencia intermedia (*intermediate frequency*, o IF), y se

puede ajustar el LO de tal manera que la frecuencia $f_{IF} = f_c - f_{LO}$ sea siempre la misma, para cada frecuencia que se desee sintonizar en un instante dado.

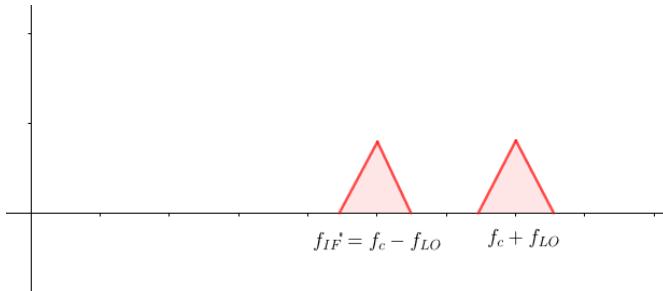


Figura 5.6: Salida del *mixer* vista en frecuencia. La señal roja corresponde a $M(f)$ desplazada f_{LO} a la derecha e izquierda de f_c

5.2.4. Filtro y amplificación

Lo que resta del receptor es una etapa de filtrado, que se hace con filtros pasabanda optimizados para la frecuencia f_{IF} , por lo que se puede llegar a selectividades muy altas. Posterior a esto pasa por una etapa de amplificación y posterior conversión analógica a digital, la cual puede llevarse a cabo con una etapa *zero-IF* seguida de un muestreador, o bien con un conversor ADC lo suficientemente rápido para cubrir la frecuencia de Nyquist.

5.2.5. Demodulación

Se puede demodular la señal en banda base (o a una frecuencia baja) pasando la señal IF por dos *mixers* desfasados en 90° , con el fin de recuperar la componente en fase y en cuadratura de la señal. Después se puede filtrar (en pasabanda si la segunda etapa tiene $f_{IF} \neq 0$, o pasabajos si $f_{IF} = 0$), tras lo cual se puede muestrear en un ADC.

5.2.6. Ventajas y desventajas

La principal ventaja de los filtros superheterodinos es que casi toda su electrónica se puede diseñar para operar en una sola frecuencia, ya que la frecuencia intermedia sólo depende de la diferencia entre la portadora y la generada por el LO, por lo que esta se puede ajustar para llegar a f_{IF} en cada caso. Sin embargo, aún se debe sintonizar adecuadamente el filtro RF. Otra ventaja es que tiene un gran rechazo frente a señales interferentes, lo cual se logra gracias a la heterodinación y posterior filtrado de alta selectividad.

Una desventaja del receptor superheterodino es el efecto de imagen. Este ocurre cuando entra una señal de frecuencia $f_{c2} = f_{LO} - f_{IF}$ junto a la señal de interés, cuya frecuencia podemos expresar como

$f_{c1} = f_{LO} + f_{IF}$. Al ser equidistantes en frecuencia de f_{LO} , cuando se mezclen en el *mixer*, se superponen en la frecuencia IF, por lo que es imposible recuperar la señal de interés. Dicho fenómeno se puede ver en la Figura 5-7 (obtenida de https://en.wikipedia.org/wiki/Image_response):

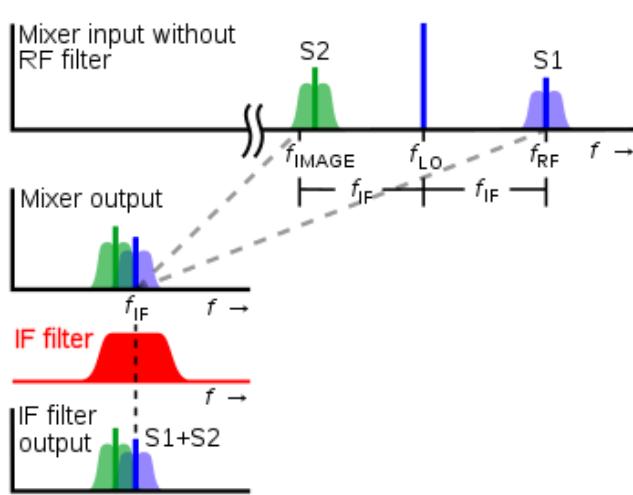


Figura 5.7: Efecto de imagen, uno de los principales problemas en receptores superheterodinos.

Este problema justifica tener el filtro de imagen, el cual se ubica antes del *mixer* para filtrar la señal de imagen lo más posible. La efectividad del filtro se traduce en una cifra de desempeño denominada *Image Rejection Ratio*.

Teniendo estos problemas en mente, no resulta sorprendente que se esté optando por arquitecturas *zero-IF* para los sistemas más modernos. Esto se debe a que muchos de los problemas que han habido en estos receptores se han resuelto con distintas tecnologías, por lo que resultan mucho más convenientes en términos de espacio y costo⁹. Por otro lado, al haber una demanda creciente de ancho de banda con un espectro cada vez más congestionado, se vuelve más complejo implementar buenos filtros de imagen para receptores superheterodinos, mientras que para las arquitecturas *zero-IF* resulta sencillo aplicar buenos filtros pasabajos.

⁹ Brad Brannon. Where Zero-IF Wins: 50% Smaller PCB Footprint at 1/3 the Cost | Analog Devices. URL <https://www.analog.com/en/analog-dialogue/articles/where-zero-if-wins.html>

5.2.7. Software-Defined Radio

Los SDR son sistemas de RF altamente flexibles tanto en frecuencia como en esquemas de comunicación, ya que todos estos parámetros son definidos por *software*. Esto hace que sean extremadamente útiles en varias aplicaciones, como por ejemplo en OFDM¹⁰ y aplicaciones militares donde se deba utilizar el espectro de formas no convencionales.

Se mencionan en este capítulo debido a que estos requieren de una

¹⁰ Orthogonal frequency-division multiplexing

arquitectura *front-end*¹¹ lo suficientemente sencilla como para poder programarla por completo, y los receptores *zero-IF* son los mejores candidatos para esto. Como se menciona en ¹², al tener que filtrar externamente las bandas IF en una arquitectura superheterodina, resulta mucho más compacto e integrable utilizar una *zero-IF*, ya que no requiere de filtros en IF y en muchos casos hasta se puede saltar el paso de filtrado en RF utilizando filtros digitales¹³.

Bibliografía

Tuned radio frequency receiver, March 2020. URL https://en.wikipedia.org/w/index.php?title=Tuned_radio_frequency_receiver&oldid=946634852. Page Version ID: 946634852.

Christopher Bowick. *RF Circuit Design*. Newnes, 2007.

Brad Brannon. Where Zero-IF Wins: 50 % Smaller PCB Footprint at 1/3 the Cost | Analog Devices. URL <https://www.analog.com/en/analog-dialogue/articles/where-zero-if-wins.html>.

Vito Giannini, Jan Craninckx, and Andrea Baschirotto. *Baseband analog circuits for software defined radio*. Analog circuits and signal processing series. Springer, Dordrecht, 2008. ISBN 9781402065378 9781402065385. OCLC: 255732693.

¹¹ Esto se refiere a los receptores que hemos estado revisando. La palabra *front-end* se refiere a que va al frente del sistema, es decir, directamente en la entrada de la antena.

¹² Vito Giannini, Jan Craninckx, and Andrea Baschirotto. *Baseband analog circuits for software defined radio*. Analog circuits and signal processing series. Springer, Dordrecht, 2008. ISBN 9781402065378 9781402065385. OCLC: 255732693

¹³ El concepto de reemplazar electrónica analógica por sistemas digitales se denomina *Digital Signal Processing*, o DSP

Capítulo 6

Diseño de amplificadores de alta frecuencia

6.1. Técnicas de extensión del ancho de banda

6.1.1. *Shunt peaking*

La necesidad de aumentar el ancho de banda a un costo razonable surgió hacia los años 30, con el desarrollo de la televisión. La primera técnica empleada masivamente para cumplir con estos requisitos fue el *shunt peaking*, la cual consiste en un amplificador *common source* con un inductor adicional. La figura 6.1 muestra el amplificador, donde C representa toda capacitancia de salida del amplificador más la capacitancia de entrada de la siguiente etapa. Asumiendo transisto-

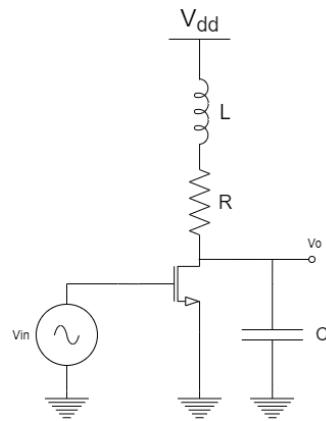
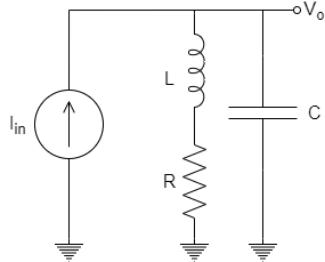


Figura 6.1: Amplificador con *shunt peaking*

res ideales, el esquema en pequeña señal se muestra en la figura 6.2. Pero, ¿por qué al agregar un inductor podría aumentar el ancho de banda?. Para responder esto se tiene que considerar que la salida de un amplificador CS resistivo es proporcional al producto $g_m R_{out}$. Si se

Figura 6.2: Amplificador con *shunt peaking* en pequeña señal

considera también una carga capacitiva, se puede ver que a mayor frecuencia menor será la impedancia de esta última, lo que hará que la impedancia total de salida baje, al igual que la ganancia y el ancho de banda.

El efecto del inductor se puede ver de dos maneras. Por un lado, y en contraposición a la carga capacitiva, la carga inductiva aumentará su valor a mayor frecuencia, alcanzando mayor ganancia. Este es el efecto directo de agregar un cero a la función de transferencia del amplificador. Y por otro lado, se puede ver al inductor como un elemento que retrasa la corriente a través de la rama $L - R$, lo que hace que exista mayor corriente a través de la rama C y el condensador requiera menor tiempo de carga, lo que aumenta el ancho de banda.

El objetivo ahora es encontrar una expresión que sirva para el diseño del amplificador. La ecuación 6.1 muestra la magnitud de la impedancia de salida.

$$|Z(\omega)| = R \sqrt{\frac{\left(\frac{\omega L}{R}\right)^2 + 1}{(1 - \omega^2 LC)^2 + (\omega RC)^2}} \quad (6.1)$$

Para facilitar el análisis, se puede introducir el factor $m = \frac{R^2 C}{L}$ y el factor $\tau = \frac{L}{R}$. Con esto, la ecuación 6.1 queda de la siguiente forma.

$$|Z(\omega)| = R \sqrt{\frac{(\omega\tau)^2 + 1}{(1 - \omega^2\tau^2 m)^2 + (\omega\tau m)^2}} \quad (6.2)$$

Luego, el ancho de banda de esta configuración, es decir, cuando la ganancia disminuye 3 dB, se obtiene según la fórmula 6.3.

$$\frac{\omega}{\omega_1} = \sqrt{\left(-\frac{m^2}{2} + m + 1\right)} + \sqrt{\left(-\frac{m^2}{2} + m + 1\right)^2 + m^2} \quad (6.3)$$

Donde ω_1 representa el ancho de banda del circuito original.

Al maximizar la ecuación 6.3 para lograr el mayor ancho de banda se obtiene el valor $m = \sqrt{2} \approx 1,41$, que aumenta el *BW* en un factor de 1,85. Sin embargo, con este valor se alcanza cerca de un 20% de *peaking*, lo que no es deseable. Otro valor que se puede buscar en 6.3 es el valor de m para el cual se extiende el ancho en banda pero no se produce *peaking*. Este valor corresponde a $m \approx 2,41$, que entrega un ancho de banda de 1,72 veces el ancho original.

A partir de la ecuación 6.3 se pueden obtener distintos valores de m para lograr objetivos como mantener la misma ganancia en la ancho de banda original ($\omega = \frac{1}{RC}$), o mejorar el retardo de fase. La tabla 6.1 muestra algunos de estos diseños.

Objetivo	m	Ancho de banda	Peak
Mayor ancho de banda	1,41	1,85	1,19
Igual ganancia en ω	2	1,8	1,03
Respuesta plana	2,41	1,72	1
Mejor retardo de grupo	3,1	1,6	1

Tabla 6.1: Resumen valores de diseño *shunt peaking*.

6.1.1.1. Bridged shunt peaking

Otro método para extender el ancho de banda sin producir un *peak* en la respuesta en frecuencia es utilizando un capacitor en paralelo con el inductor del *shunt peaking*, tal como se muestra en la figura 6.3. Este capacitor debe ser lo suficientemente grande como para evitar el *peak* y lo suficientemente pequeño como para no disminuir la ganancia. Con-

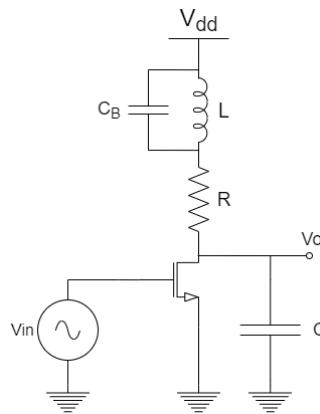


Figura 6.3: Amplificador con *bridged shunt peaking*

siderando este nuevo elemento, la impedancia de salida normalizada es

$$Z(s) = \frac{1 + \frac{s}{m\omega_0} + \frac{k_B s^2}{m\omega_0^2}}{1 + \frac{s}{\omega_0} + \frac{(k_B+1)s^2}{m\omega_0^2} + \frac{k_B s^3}{m\omega_0^3}} \quad (6.4)$$

Donde $k_B = \frac{C_B}{C}$ y $\omega_0 = \frac{1}{RC}$.

Utilizando esta técnica, y eligiendo los valores de $m = 2,4$ y $k_B = 0,3$ se puede alcanzar una extensión del ancho de banda de un 1,83 sin *peaking*.

6.1.2. Cancelación polo-cero

Como se mostró con el *shunt peaking*, el uso de ceros para mejorar la respuesta en frecuencia parece bastante provechoso, puesto que ayuda a cancelar el efecto de los polos, deseados o indeseados, de un circuito. Un ejemplo de una cancelación directa de un polo con un cero se da en el uso de la sondas de los osciloscopios.

Los osciloscopios presentan impedancias de hasta $10 M\Omega$, a la vez que proveen anchos de banda cercanos a los $200 MHz$, lo que sugiere una capacitancia de $72 aF$ ($BW = \frac{1}{RC}$), valor que no es muy realista. Para lograr esto, los osciloscopios se valen de un capacitor regulable según se muestra en la figura 6.4.

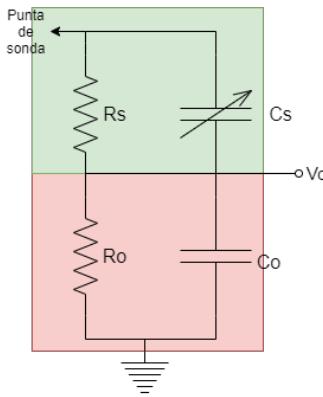


Figura 6.4: Circuito simplificado osciloscopio

La función de transferecia para este circuito es

$$H(s) = \frac{R_s(sR_oC_s + 1)}{R_s(sR_oC_s + 1) + R_o(sR_sC_o + 1)} \quad (6.5)$$

De esta se puede ver claramente que para el caso DC, la señal de entrada al osciloscopio se verá atenuada en $\frac{R_s}{R_s+R_o}$ (en general se tienen valores de $R_s = 9 M\Omega$ y $R_o = 1 M\Omega$ para lograr atenuaciones de $\times 10$). Mientras que al aumentar la frecuencia se puede ver el efecto de las capacitancias en el circuito comenzarán a limitar el ancho de banda. Sin embargo, ¿qué sucedería si se logra que $R_oC_s = R_sC_o = RC$? En dicho caso la función de transferencia queda como sigue.

$$H(s) = \frac{R_s(sRC + 1)}{(R_s + R_o)(sRC + 1)} = \frac{R_s}{R_s + R_o} \quad (6.6)$$

Lo que resulta en una función que ya no depende de la frecuencia y permite ampliar notoriamente el ancho de banda. Esto sucede porque el cero introducido cancela el decaimiento generado por el polo.

Como es prácticamente imposible conseguir la relación $R_o C_s = R_s C_o = RC$ de forma permanente y con elementos fijos, la capacitancia C_s suele ser una regulable para lograr la cancelación del polo mediante el cero introducido.

Esta cancelación de polos y ceros también se puede implementar en filtros activos como el que se muestra en la figura 6.5. Este tipo de

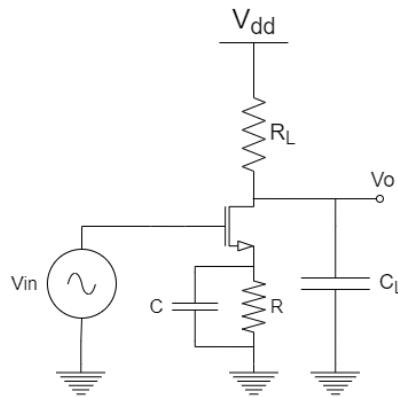
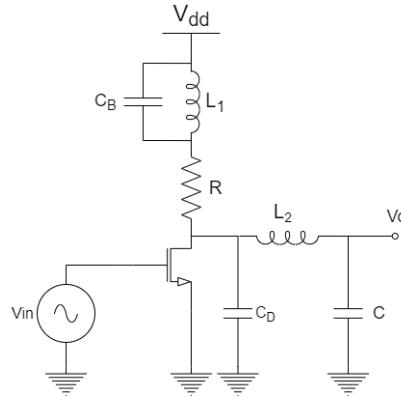


Figura 6.5: Amplificador con cancelación de polo-cero

cancelación se logra agregando una degeneración de fuente con un capacitor de bypass. La idea del capacitor C es que empiece a cortocircuitar R al mismo tiempo que C_L cortocircuite R_L . De esta forma se ve de inmediato que se busca que $R_L C_L = RC$.

6.1.3. Bridged shunt and series peaking

En caso de que la capacitancia C_D del transistor tenga un valor significativo respecto a C_L , entonces se puede hacer uso de otro inductor que separe C_D de C_L y mejore la respuesta en frecuencia. La figura 6.6 muestra el amplificador *bridged shunt* con el inductor en serie. La lógica de agregar un inductor en serie radica en que este separa las capacitancias y retraza la corriente que va hacia la carga, por lo tanto el transistor sólo tiene que cargar C_D en primera instancia en vez de $C_L + C_D$, lo que aumenta los tiempos de respuesta y el ancho de banda. La ecuación 6.7 muestra la impedancia de salida de esta configuración.

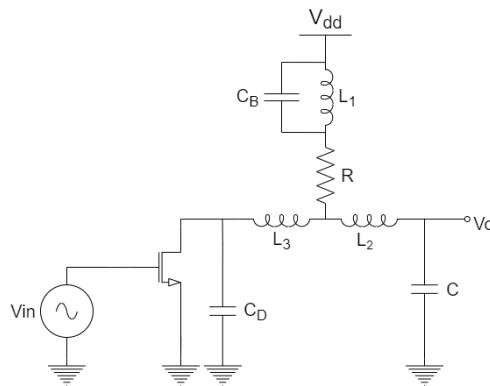
Figura 6.6: Amplificador *bridged shunt and series peaking*

$$Z(s) = \frac{1 + \left(\frac{s}{m_1\omega_0}\right) + \left(\frac{k_B s^2}{m_1\omega_0^2}\right)}{1 + \frac{s}{\omega_0} + \left(\frac{1+k_B}{m_1} + \frac{1-k_C}{m_2}\right)\frac{s^2}{\omega_0^2} + \left(\frac{k_B}{m_1} + \frac{k_C(1-k_C)}{m_2}\right)\frac{s^3}{\omega_0^3} + \left(\frac{(k_C+k_B)(1-k_C)}{m_1 m_2}\right)\frac{s^4}{\omega_0^4} + \left(\frac{k_B k_C (1-k_C)}{m_1 m_2}\right)\frac{s^5}{\omega_0^5}} \quad (6.7)$$

Donde $m_1 = \frac{R^2 C}{L_1}$, $m_2 = \frac{R^2 C}{L_2}$ y $k_C = \frac{C_d}{C}$.

Mediante esta configuración se pueden lograr anchos de banda de hasta 4 veces el ancho de banda original con $m_1 = 6$, $m_2 = 2,4$, $k_B = 0,2$ y $k_c = 0,4$.

El siguiente paso para mejorar esta configuración es agregar otro inductor que separe la rama $L_1 - R$ de la rama C_D , de forma que el retardo en la corriente introducido por este inductor sirva para cargar C_d antes que las demás ramas y aumente la velocidad el circuito. Esta configuración se muestra en la figura 6.8. Luego de cargar el C_D

Figura 6.7: Amplificador *bridged shunt and double series peaking*

se continua con la rama $L_1 - R$ hasta cargar C_B y finalmente se carga C . Como se puede notar, la carga de capacitores de forma serial en el tiempo hace que aumente el *delay*, por lo que este tipo de circuito hace que exista un *trade-off* entre el *delay* y el aumento del ancho del ancho

de banda.

6.1.4. T-Coil peaking

Una forma eficiente de implementar un circuito de 3 inductores es mediante el acoplamiento magnético. En un circuito integrado esto permite ahorrar espacio y, mediante el diseño geométrico de los inductores se puede lograr el acoplamiento magnético deseado. También se puede agregar un capacitor entre los inductores que sirva para crear una resonancia que ayude a incrementar la corriente circulante, y en consecuencia, ampliar el ancho de banda. Para un caso simétrico

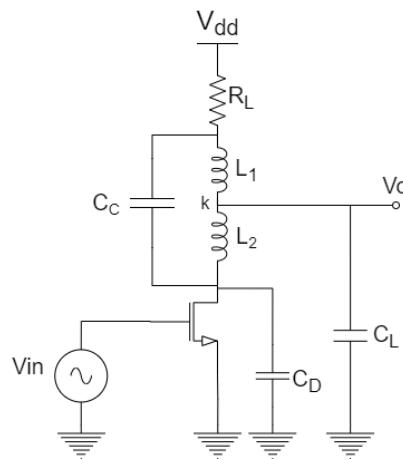


Figura 6.8: Amplificador T-coil peaking

$(L_1 = L_2 = L)$ se puede obtener el valor de los inductores y C_c sesgún las siguientes expresiones

$$L = \frac{R^2 C_L}{2(1+k)} \quad (6.8)$$

$$C_c = \frac{C_L}{4} \left(\frac{1-k}{1+k} \right) \quad (6.9)$$

Donde k , el factor de acoplamiento, se elige según el objetivo del diseño, ya sea para una respuesta plana ($k = \frac{1}{3}$) o para mejorar el retardo de grupo ($k = \frac{1}{2}$). Logrando hasta un aumento de 2,83 en el ancho de banda para el primer caso.

También es posible realizar el diseño utilizando distintos valores de inductancias ($L_1 \neq L_2$), conocido como *Asymmetrical T-Coil peaking*. Donde se puede conseguir una extensión de 5,59 veces el ancho de banda con 2 dB de *ripple*.

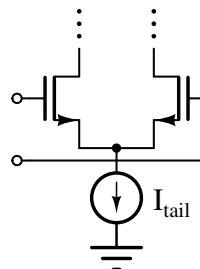
6.2. Duplicadores de f_T

¿QUÉ TAL SI TUVIÉRAMOS ACCESO A TRANSISTORES MÁS RÁPIDOS? En general un f_T mayor puede ayudar a mejorar el ancho de banda y quizás hay formas de hacerlo mediante topologías circuitales, sin necesidad de mejorar los procesos.

Recordemos que la frecuencia de tránsito f_T , frecuencia a la que una etapa de fuente común tiene ganancia de corriente unitaria, puede ser expresada como:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (6.10)$$

Es posible reducir la capacitancia sin afectar la transconductancia mediante los llamados *duplicadores de f_T* o *f_T doublers*, que originalmente fueron empleados en amplificadores para osciloscopios¹. El circuito de la Fig. 6.9 muestra un ejemplo de implementación.



¹ Carl R Batties. Amplifier circuit, January 4 1972. US Patent 3,633,120

Figura 6.9: Duplicador de f_T basado en topología diferencial.

El circuito corresponde a un par diferencial. La entrada es un voltaje diferencial mientras que la salida es una corriente diferencial. La transconductancia del circuito es g_m , mientras que las capacitancias C_{gs} están efectivamente en serie para efectos de la señal de entrada. Por lo tanto, si no tomamos en cuenta C_{gd} , este circuito duplica f_T . El inconveniente es que está pensado para una topología diferencial. En el caso de una topología single-ended, es posiblemente emplear el circuito de la Fig. 6.10.

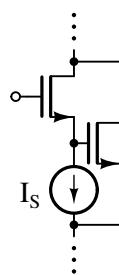


Figura 6.10: Duplicador de f_T basado en un par Darlington.

Esta topología, basada en un par Darlington², tiene una capacitancia equivalente a la de dos C_{gs} en serie, mientras que el voltaje compuerta-fuente V_{gs} se distribuye entre dos transistores cuyas corrientes se suman en el nodo de dren³. Para que este circuito funcione de mejor

² Darlington transistor - wikipedia. https://en.wikipedia.org/wiki/Darlington_transistor, Accessed on 04/19/2021

³ Se sugiere dibujar el circuito equivalente para pequeña señal y confirmar esta afirmación.

manera, ambos transistores debieran tener igual punto de operación. Esto puede ser logrado con el circuito de la Fig. 6.11, que emplea un espejo de corriente para replicar la corriente del primer transistor en el segundo.

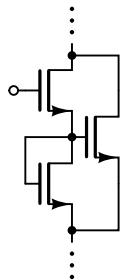


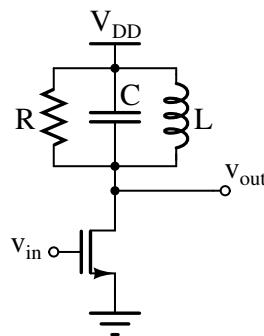
Figura 6.11: Duplicador de f_T basado en un par Darlington, incluyendo polarización.

Los duplicadores de f_T pueden ser útiles cuando efectivamente la frecuencia de tránsito está limitando el desempeño del circuito. En la práctica no se logra duplicar f_T considerando efectos de C_{gs} y las interconexiones adicionales en el layout.

6.3. Amplificadores Sintonizados

EN LAS ÚLTIMAS SECCIONES HEMOS APRENDIDO TÉCNICAS QUE AUMENTAN EL ANCHO DE BANDA. Veamos ahora cómo podemos poner ese ancho de banda en torno a una frecuencia arbitraria⁴.

En general, la dificultad para lograr un ancho de banda determinado no depende mucho de la frecuencia central⁵. Comprobemos esto con el circuito de la Fig. 6.12



⁴ Tuned amplifier - wikipedia. https://en.wikipedia.org/wiki/Tuned_amplifier, Accessed on 04/19/2021

⁵ Salvo que la frecuencia central sea muy alta y cercana a f_T .

Figura 6.12: Amplificador de fuente común con carga sintonizada.

En este amplificador, R incorpora efectos de la resistencia dren-fuente, y C incluye la capacitancia del transistor C_{ds} . Si la ganancia es lo suficientemente grande y la resistencia de la fuente de señal es nula, incluso C_{gd} puede ser incluido en C . A bajas frecuencias la carga es un cortocircuito debido a L ; a altas frecuencias también lo es debido a C ; a la frecuencia resonante de la carga, las impedancias de L y C se

anulan y nos queda una carga puramente resistiva. El ancho de banda es $1/RC$ y el producto ganancia-ancho de banda es

$$G \cdot BW = g_m R \cdot \frac{1}{RC} = \frac{g_m}{C} \quad (6.11)$$

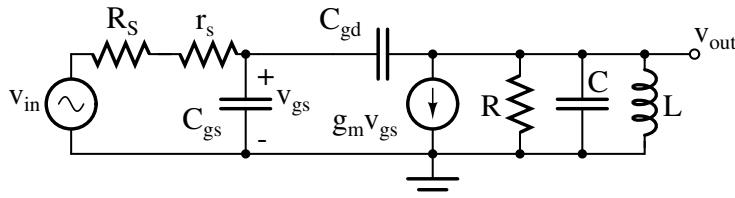
Este resultado es el mismo que en el caso de amplificadores no sintonizados. El efecto del inductor es simplemente elevar la frecuencia central hasta un valor igual a la frecuencia de resonancia dada por

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (6.12)$$

La conclusión aquí es muy importante y viene a continuación.

Interpretación: Si tenemos acceso a los dos terminales de una capacitancia de carga, podemos poner en paralelo una inductancia y hacerlos resonar para que se cancelen a una frecuencia particular. El resultado es un producto ganancia-ancho de banda constante con frecuencia central arbitraria, dada por la frecuencia de resonancia.

El análisis anterior es muy simplista ya que asume que C_{gd} puede ser incorporado en C . En la práctica si asumimos que la fuente de señal tiene una resistencia R_S y que la compuerta tiene resistencia serie r_s , entonces el circuito equivalente en pequeña señal es el de la Fig. 6.13.



La admitancia vista por la carga hacia su izquierda es una expresión complicada⁶ pero en cierto rango de frecuencias está dominado por una capacitancia equivalente C_{eq} :

$$C_{eq} = C_{gd}(1 + g_m(R_S + r_s)) \quad (6.13)$$

Esta ecuación nos recuerda a Miller aplicado desde el puerto de salida. Puede ser contraintuitivo pensar que C_{gd} crece a causa de Miller cuando es vista desde la entrada y también desde la salida⁷. Es como si hubiera una ganancia negativa entre la salida y la entrada que hace crecer C_{gd} . Pero lo cierto es que el efecto es más indirecto: al poner una fuente de voltaje de prueba en la salida, un aumento de ésta resulta en un aumento de v_{gs} debido al divisor de tensión capacitivo que depende de C_{gd} . Ese aumento de v_{gs} aumenta la corriente del transductor, corriente que carga la fuente de prueba y hace ver

Figura 6.13: Modelo del amplificador de fuente común con carga sintonizada, para pequeñas señales.

⁶ La derivación es muy engorrosa.

⁷ Tuve que simularlo para convencerme.

una impedancia aparente menor. Ese efecto es el que resulta en una capacitancia aparente C_{eq} , que puede ser bastante elevada.

El principal efecto de C_{eq} es reducir la frecuencia de resonancia y reducir el producto ganancia-ancho de banda. En principio, C_{eq} podría ser absorbida en C , requiriendo una mayor inductancia para mantener la frecuencia de resonancia; sin embargo, su valor tiene mucha variabilidad y no puede ser compensado con exactitud. Una opción de mitigar el efecto de C_{eq} es empleando una capacitancia C explícita grande, de manera que C_{eq} sea despreciable, pero ya vimos que eso reduce el producto ganancia-ancho de banda.

Por otro lado, el efecto de C_{gd} también es apreciable desde la entrada. El resultado puede ser descrito por⁸:

$$y_{in} = \frac{y_L y_F}{y_L + y_F} + \frac{g_m y_F}{y_L + y_F} \quad (6.14)$$

donde y_{in} es la admitancia vista hacia la derecha de C_{gs} , y_F es la admitancia de C_{gd} , e y_L es la admitancia del tanque. Si $|y_F| \ll |y_L|$, entonces podemos aproximar y_{in} a:

$$y_{in} \approx y_F + \frac{j\omega C_{gd} g_m}{y_L} \quad (6.15)$$

El problema es que la parte imaginaria de y_L es negativa a las frecuencias en que la carga se ve inductiva, es decir, por debajo de la frecuencia de resonancia. Entonces la parte real de la ecuación anterior se vuelve negativa, lo cual siempre eleva el peligro de oscilaciones⁹. Este peligro de oscilaciones es consecuencia de C_{gd} y el acoplamiento que produce entre entrada y salida.

Hay dos formas de mitigar este problema: unilateralización y neutralización. La primera consiste en un desacople entre entrada y salida, mientras que la segunda consiste en la cancelación del efecto de C_{gd} a través de la inyección de corrientes opuestas mediante capacitancias equivalentes negativas.

Es posible lograr la unilateralización mediante un cascodo, que es precisamente la misma que elimina el efecto Miller en el amplificador de CS. La Fig. 6.14 muestra el esquemático correspondiente. El resultado es un circuito menos propenso a oscilar y más estable en su sintonización.

Otra alternativa para unilateralizar el amplificador sintonizado es mediante la topología de amplificador acoplado en fuente, que es una especie de amplificador de CS plegado¹⁰ por el lado de la fuente, y cascodeado. La Fig. 6.15 muestra el esquemático correspondiente.

Pasemos a las alternativas de neutralización de C_{gd} , que ya fueron exploradas en el curso anterior. La idea es aprovechar el efecto Miller para inyectar una corriente opuesta que cancele el efecto de C_{gd} .

⁸ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

⁹ Una resistencia equivalente negativa es comparable a un elemento activo. En lugar de atenuar, aumenta la amplitud de una señal. En el caso de sistemas de segundo orden, esto resulta en oscilaciones crecientes en amplitud.

¹⁰ No es exactamente un amplificador plegado, porque la rama del plegador suele ir por el lado de alta impedancia. En este caso el modelo de pequeña señal no corresponde al de un amplificador plegado, pero su funcionamiento es parecido.

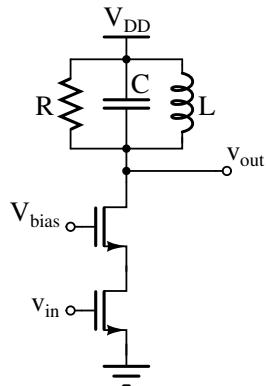


Figura 6.14: Esquemático del amplificador de fuente común cascodeado, con carga sintonizada.

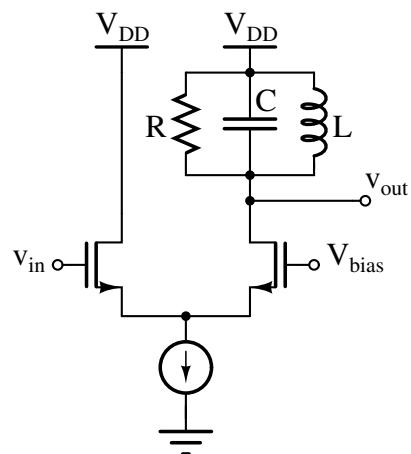


Figura 6.15: Esquemático del amplificador de fuente común acoplado en fuente, con carga sintonizada.

Para ello necesitamos conectar una capacitancia de neutralización entre la entrada y un nodo que cambie su voltaje en igual amplitud y sentido opuesto al del nodo de salida. Podemos hacerlo naturalmente en topologías diferenciales, aprovechando la polaridad inversa del semicircuito opuesto, tal como se aprecia en la Fig. 6.16 donde los capicitores C_N cruzados producen capacitancias negativas en los nodos de entrada, que cancelan las corrientes de C_{gd} . Para ello, C_N debe ser igual a C_{gd} .

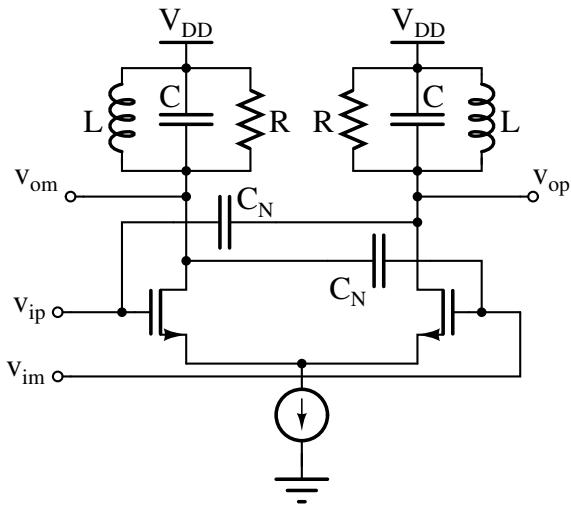


Figura 6.16: Esquemático del amplificador diferencial de fuente común sintonizado, con capacitancias de neutralización.

También es posible implementarlo en circuitos single-ended usando un transformador con derivación central (Fig. 6.17), que produce la inversión de fase necesaria para la generación de la corriente igual en magnitud pero opuesta a la de C_{gd} . El problema de la implementación single-ended es que requiere un inductor o transformador de buena calidad, no disponible en circuitos integrados monolíticos.

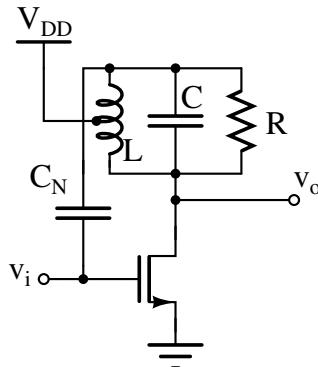


Figura 6.17: Esquemático del amplificador de fuente común sintonizado, con capacitancia de neutralización.

Las técnicas de neutralización funcionan en base a la cancelación, que nunca es perfecta.

6.4. Más amplificadores

LAS TÉCNICAS Y TOPOLOGÍAS QUE HEMOS VISTO HASTA AHORA cubren una buena parte de los amplificadores empleados en RF. Pero a veces necesitamos llegar a frecuencias mayores. Las alternativas que nos quedan son los amplificadores en cascada y los amplificadores distribuidos. Lo que sigue es una breve introducción.

6.4.1. Amplificadores en cascada

El concepto es simple: si un amplificador no tiene suficiente producto ganancia-ancho de banda, tal vez podemos poner varios amplificadores de ganancia pequeña¹¹ en cascada. Cada uno tiene un ancho de banda respetable, y a medida que vamos poniéndolos en cascada, el ancho de banda decrece un poco mientras la ganancia crece mucho. Veamos la matemática mediante un modelo sencillo.

Supongamos que tenemos un amplificador implementado mediante una transconductancia g_m , una resistencia de salida r_o y una capacitancia de carga C . La ganancia es $|A_V| = g_m r_o$ mientras que el ancho de banda es $BW = 1/r_o C$. El producto entre ambos es $|A_v BW| = g_m / C$. Si aumentamos r_o aumentamos la ganancia pero disminuimos el ancho de banda en igual proporción. Este simple modelo muestra el compromiso entre ganancia y ancho de banda.

¿Qué sucede si conectamos n de estos amplificadores idénticos de un solo polo en cascada? La ganancia combinada en la banda pasante es simplemente $|A_V|^n$. El cálculo del ancho de banda requiere un poco más de trabajo. Consideremos la función de transferencia de un amplificador:

$$A_1(s) = \frac{A_v}{1 + s\tau}, \quad (6.16)$$

donde τ es la constante de tiempo del amplificador de un solo polo, y que se relaciona con su ancho de banda. En particular, podemos calcular su ancho de banda ω_0 y relacionarlo con su constante de tiempo. El resultado debiera ser obvio, pero hagámoslo por completitud:

$$|A_1(j\omega_0)| = \frac{A_v}{|1 + j\omega_0\tau|} = \frac{A_v}{\sqrt{1 + \omega_0^2\tau^2}} = \frac{A_v}{\sqrt{2}} \quad (6.17)$$

A partir de esta expresión despejamos el ancho de banda:

$$1 + \omega_0^2\tau^2 = 2 \rightarrow \omega_0 = \frac{1}{\tau} \quad (6.18)$$

Ahora si ponemos n amplificadores en cascada y asumiendo que no hay atenuación al conectar la salida de una etapa a la entrada de la

¹¹ Si ponemos amplificadores de alta ganancia y poco ancho de banda, en cambio, terminamos con un amplificador con demasiada ganancia, muy lento y con muchos polos. Y ya veremos que cuando un amplificador tiene más de un polo dominante, el producto ganancia-ancho de banda deja de ser constante.

siguiente, la función de transferencia resultante es

$$A_n(s) = \left(\frac{A_v}{1 + s\tau} \right)^n \quad (6.19)$$

A partir de ella podemos llegar a una expresión para calcular el ancho de banda combinado ω_{0n} :

$$A_n(j\omega_{0n}) = \left| \frac{A_v}{1 + j\omega_{0n}\tau} \right|^n = \frac{A_v^n}{(1 + \omega_{0n}^2\tau^2)^n} = \frac{A_v^n}{\sqrt{2}} \quad (6.20)$$

Entonces despejamos el ancho de banda de n etapas en cascada:

$$\omega_{0n} = \frac{1}{\tau} \sqrt[n]{\sqrt{2} - 1} \quad (6.21)$$

Este resultado es exacto y predice que el ancho de banda combinado decrece a medida que aumentamos el número de etapas. La Fig. 6.18 muestra la evolución del ancho de banda normalizado al de un amplificador individual, a medida que conectamos más amplificadores en cascada.

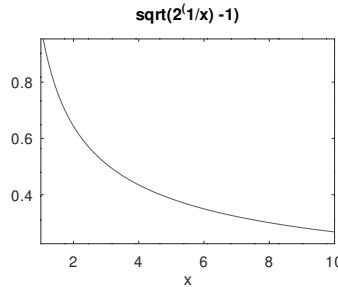


Figura 6.18: Reducción relativa del ancho de banda a medida que conectamos más etapas en cascada. Este gráfico fue generado con Octave.

Para llegar a expresiones más reveladoras y útiles para análisis (aunque menos exactas), podemos hacer una expansión de Taylor para 2^x en torno a 0, y evaluarla para $x = 1/n$ cuando n es grande:

$$\sqrt[n]{2} \approx 1 + \frac{\ln 2}{n} \quad (6.22)$$

Reemplazando esta aproximación en (6.23) llegamos a

$$\omega_{0n} \approx \frac{0,833}{\tau\sqrt{n}} \quad (6.23)$$

Esta aproximación funciona muy bien cuando el número de etapas en cascada n es grande¹², y nos indica que el ancho de banda combinado decrece según $1/\sqrt{n}$.

Ahora supongamos que necesitamos una ganancia combinada determinada $G = A_v^n$ y el máximo ancho de banda posible. Si usamos una pura etapa el ancho de banda no es mucho, porque una buena parte del producto ganancia-ancho de banda se va en ganancia. Si

¹² El error de esta expresión es menor al 5 % cuando $n \geq 4$.

usamos dos etapas el ancho de banda aumenta. Pero si usamos muchas etapas, el ancho de banda nuevamente disminuye. Debe haber un óptimo. Usemos la expresión simplificada de (6.23) para determinar la ganancia óptima por etapa A_v y el número de etapas n que maximizan el ancho de banda para una ganancia combinada fija. Consideraremos amplificadores idénticos con producto ganancia-ancho de banda ω_T . El ancho de banda de uno de estos amplificadores es, por lo tanto,

$$\omega_0 = \frac{\omega_T}{G^{1/n}} \quad (6.24)$$

Empleando (6.23) podemos escribir el ancho de banda combinado como:

$$\omega_{0n} \approx \frac{\omega_T}{G^{1/n}} \cdot \frac{\sqrt{\ln 2}}{\sqrt{n}} \quad (6.25)$$

Esta función es continua y diferenciable, y es relativamente fácil¹³ llegar a un ancho de banda máximo que ocurre para la siguiente ganancia por etapa A_v :

$$A_v = G^{1/n} = \sqrt{e} \quad (6.26)$$

La conclusión es que si queremos maximizar el ancho de banda de una cadena de amplificadores idénticos dispuestos en cascada, cada uno con ganancia A_v y producto ganancia-ancho de banda fijo, la ganancia de cada etapa debiera ser $A_v = \sqrt{e}$. Esto implica un número de etapas dado por

$$n = 2 \ln G \quad (6.27)$$

Y el ancho de banda resultante en este caso es

$$\omega_{0n} = \omega_T \sqrt{\frac{\ln 2}{2e \ln G}} \approx \frac{0,357\omega_T}{\sqrt{\ln G}} \quad (6.28)$$

El ancho de banda resultante depende poco de la ganancia total. Y si nos fijamos bien, aquí deja de cumplirse que el producto ganancia-ancho de banda es constante. Aquí el **producto entre la raíz cuadrada del logaritmo de la ganancia y el ancho de banda es constante**. En otras palabras, el producto ganancia-ancho de banda puede crecer sin límites, si disponemos de muchos amplificadores en cascada idénticos, cada uno con su producto ganancia-ancho de banda finito¹⁴.

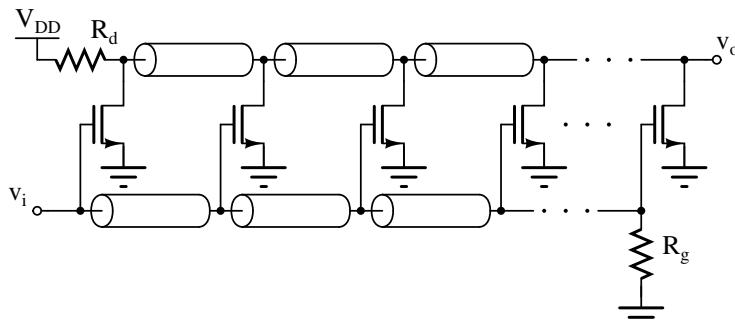
La posibilidad de transar ganancia por ancho de banda es una característica de los sistemas de un solo polo. Si tenemos n polos con n grande, entonces ese canje ya no vale y el producto ganancia-ancho de banda puede crecer sin límites. El canje en este caso es por retardo, ya que a medida que el número de etapas crece, el retardo también crece.

¹³ Se recomienda hacer el ejercicio.

¹⁴ Advertencia: En el pasado habíamos dicho que uno puede intercambiar ganancia y ancho de banda arbitrariamente en amplificadores de un solo polo, y que mediante realimentación podemos ajustar qué ganancia y qué ancho de banda queremos tener. Si disponemos de n amplificadores en cascada, cada uno con su ganancia y ancho de banda, nos libramos de la limitante producto ganancia-ancho de banda constante; sin embargo, no podemos realimentar. Tendríamos un margen de fase paupérrimo.

6.4.2. Amplificadores distribuidos

Los amplificadores distribuidos son amplificadores que incorporan ideas de la teoría de líneas de transmisión para lograr un producto ganancia-ancho de banda mayor que el alcanzable con circuitos de parámetros concentrados¹⁵. El circuito de la Fig. 6.19 muestra el esquemático de un amplificador distribuido.



¹⁵ Distributed amplifier - wikipedia. https://en.wikipedia.org/wiki/Distributed_amplifier, Accessed on 04/25/2021

Figura 6.19: Esquemático de un amplificador distribuido.

Los amplificadores distribuidos tienen grandes diferencias respecto de los amplificadores de parámetros concentrados. Estos últimos ven limitada su frecuencia de operación debido a sus capacitancias de entrada y salida. El amplificador distribuido, en cambio, utiliza dos líneas de retardo artificial formadas por elementos L y C en escalera, como la vista en la Subsección 1.3.2.1, y que actúan como líneas de transmisión para las señales de entrada y salida. Al tener capacitancias explícitas en sus extremos, esta línea artificial puede absorber los elementos capacitivos de los transistores sin afectar la transmisión de las señales. **Esta es la clave para lograr velocidad.**

En un amplificador distribuido, por lo tanto, el transductor está distribuido en varios transistores dispuestos a lo largo de dos líneas de retardo hechas mediante líneas de transmisión artificiales bien terminadas y bien emparejadas, una para la entrada y una para la salida. Cada transistor produce una salida para la misma entrada. Las señales de salida de diferentes transistores son sumadas en la línea de transmisión bien adaptada ubicada a la salida; por lo tanto, la amplitud de la salida crece en forma proporcional al número de transistores o etapas del amplificador distribuido. Esto significa que **la ganancia total crece linealmente con el número de etapas**¹⁶. Al igual que en el caso de los amplificadores en cascada, el amplificador distribuido transa retardo (y no ganancia) para lograr un ancho de banda determinado.

Miremos la línea de transmisión de entrada (la que está abajo en el esquemático de la Fig. 6.19). Al pasar cada tramo de la línea, la señal de entrada v_i estimula el transistor correspondiente. Como fue mencionado anteriormente, la capacitancia de entrada del transistor no se ve porque está absorbida en los parámetros concentrados de la

¹⁶ En un amplificador de parámetros concentrados implementado en base a varias etapas, la ganancia combinada es el producto de las ganancias.

línea de transmisión artificial.

Miremos ahora la línea de transmisión de la salida. Cada transistor ve una impedancia de salida dada por $R_d/2$, y una parte de la señal se va a la izquierda (hacia la fuente), donde se pierde, mientras que la otra parte se va a la derecha (hacia la carga) donde aporta a la amplitud de la salida. Entonces suponiendo que cada transistor tiene una transconductancia g_m , la ganancia total del amplificador de n etapas es:

$$A_v = -\frac{ng_m R_d}{2} \quad (6.29)$$

La principal desventaja de estos amplificadores es que, para una misma ganancia, consumen mucha más potencia que un amplificador en cascada. Sin embargo, con ellos es posible alcanzar anchos de banda del orden de $f_T/2$.

En [Mic, Accessed on 04/25/2021] es posible ver fotos de amplificadores distribuidos, tanto en implementaciones integradas como discretas.

Bibliografía

Darlington transistor - wikipedia. https://en.wikipedia.org/wiki/Darlington_transistor, Accessed on 04/19/2021.

Tuned amplifier - wikipedia. https://en.wikipedia.org/wiki/Tuned_amplifier, Accessed on 04/19/2021.

Distributed amplifier - wikipedia. https://en.wikipedia.org/wiki/Distributed_amplifier, Accessed on 04/25/2021.

Microwaves101 | distributed amplifiers. <https://www.microwaves101.com/encyclopedia/distributed-amplifiers>, Accessed on 04/25/2021.

Carl R Batties. Amplifier circuit, January 4 1972. US Patent 3,633,120.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Capítulo 7

Ruido

EL RUIDO ELECTRÓNICO JUEGA UN PAPEL FUNDAMENTAL EN EL DISEÑO DE CIRCUITOS INTEGRADOS, minimizarlo no es trivial y mucho menos barato, dado que existe un compromiso entre ruido con potencia y ancho de banda.

Los primeros trabajos orientados a comprender la naturaleza y origen del ruido fueron realizados por H. Nyquist¹, J. B. Johnson² y W. Schockley³, a quienes les debemos lo que a continuación aprendaremos.

7.1. Ruido térmico y ruido de disparo

7.1.1. Ruido térmico

El origen del ruido térmico fue explicado por primera vez por Nyquist, quien relacionó el movimiento browniano⁴ de los portadores de carga en un medio conductor con el ruido. En otras palabras, el movimiento aleatorio de los portadores de carga agitados térmicamente en un conductor producen una corriente eléctrica variable que a su vez, como consecuencia de la Ley de Ohm, genera un voltaje variable. Dado que el movimiento de portadores de carga es un proceso aleatorio, las corrientes y voltajes que produzcan serán también de naturaleza aleatoria con una distribución Gaussiana.

Como el movimiento de los portadores de carga guarda relación con la temperatura (absoluta), es de esperarse que exista una relación entre el ruido y la temperatura. Precisamente, existe una relación directa (lineal) entre la temperatura absoluta y la potencia del ruido térmico, que podemos cuantificar mediante la **potencia de ruido disponible** (*available noise power*) en unidades de Watt.

$$P_{NA} = kT\Delta f \quad (7.1)$$

¹ H. Nyquist. Thermal agitation of electric charge in conductors. <https://journals.aps.org/pr/abstract/10.1103/PhysRev.32.110>, July 1928. (Accessed on 04/12/2021)

² J. B. Johnson. Thermal agitation of electricity in conductors. <https://journals.aps.org/pr/abstract/10.1103/PhysRev.32.97>, July 1928. (Accessed on 04/12/2021)

³ W. Schockley. A unipolar "field-effect" transistor. <https://ieeexplore.ieee.org/document/4050836>, November 1952. (Accessed on 04/12/2021)

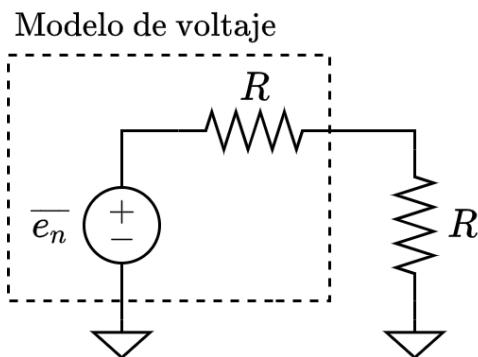
⁴ Wikipedia. Brownian motion. https://en.wikipedia.org/wiki/Brownian_motion, March 2021a. (Accessed on 04/11/2021)

En esta definición k es la constante de Boltzmann ($1,38 \cdot 10^{-23}$ J/K), T es la temperatura absoluta (K) y Δf (Hz) **es el ancho de banda rectangular de ruido** sobre el cual medimos la potencia.

Lo más interesante de esta expresión es que la potencia disponible es independiente de la frecuencia y crece a medida que el ancho de banda se hace más grande. ¿Será que realmente la frecuencia no juega un papel aquí? Responderemos esta pregunta un poco más adelante.

La definición de la potencia de ruido disponible nos dice también que la potencia del ruido no cambiará para un ancho de banda absoluto determinado a temperatura constante. Es decir, la potencia de ruido en la banda de 1 MHz a 2 MHz es la misma que en la banda entre 1000 MHz y 1001 MHz⁵. Debido a esto el ruido térmico suele ser descrito como ruido blanco, por su propiedad de energía constante por hertz.

El término "potencia de ruido disponible" hace referencia a la máxima potencia que se le puede entregar a una carga. Recordemos del Teorema de máxima transferencia de potencia que la condición que se debe cumplir es que la resistencia de la fuente debe ser igual a la resistencia de carga. Esto nos lleva a nuestro primer modelo para el ruido térmico:



⁵ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Figura 7.1: Modelo del ruido térmico de una resistencia como una fuente de voltaje en serie con otra resistencia.

La fuente de voltaje en serie con una resistencia, de valor igual a la carga, modela el ruido generado por la resistencia que recibe la máxima potencia disponible que se le puede entregar desde la fuente de ruido y se puede expresar como:

$$P_{NA} = kT\Delta f = \frac{\overline{e_n^2}}{4R} \quad (7.2)$$

Donde $\overline{e_n^2}$ es el voltaje de ruido RMS de circuito abierto generado por una resistencia R sobre la banda Δf a una temperatura T . De la ecuación anterior fácilmente encontramos una expresión para el voltaje de ruido de circuito abierto cuadrático medio:

$$\overline{e_n^2} = 4kTR\Delta f \quad (7.3)$$

Resistencia	Temperatura	Ancho de banda	Voltaje de ruido
50 Ω	20°C	1 Hz	0,9 nV
1000 Ω	20°C	1 Hz	4 nV
10000 Ω	20°C	1 Hz	12,7 nV

Tabla 7.1: Valores referenciales del voltaje de ruido a temperatura ambiente para un ancho de banda de 1 Hz.

Un término alternativo para voltaje de ruido y potencia de ruido disponible es la densidad espectral (también conocido como *noise temperature*⁶), que equivale al cociente entre el voltaje de ruido $\overline{e_n^2}$ y el ancho de banda rectangular Δf . La densidad espectral del ruido térmico se caracteriza por depender solamente de la temperatura y ser independiente de la frecuencia (por ahora).

El modelo de voltaje para el ruido térmico presentado en la figura 7.1 corresponde a una representación del ruido como un equivalente de Thévenin. Otra manera de modelar el ruido térmico es mediante su equivalente de Norton, compuesto por una fuente de corriente $\overline{i_n}$ en paralelo con una resistencia shunt.

⁶ Wikipedia. Noise temperature. https://en.wikipedia.org/wiki/Noise_temperature, October 2020. (Accessed on 04/11/2021)

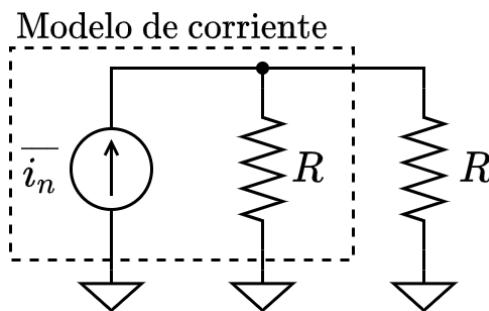


Figura 7.2: Modelo del ruido térmico de una resistencia como una fuente de corriente en paralelo con otra resistencia.

$$\overline{i_n^2} = \frac{\overline{e_n^2}}{R^2} = \frac{4kT\Delta f}{R} = 4kTG\Delta f \quad (7.4)$$

Una consideración muy importante a la hora de analizar y calcular el nivel de ruido térmico (ya sea potencia, voltaje o corriente) es comprender que el ancho de banda del ruido Δf corresponde a un ancho de banda rectangular y por lo tanto no siempre será igual al ancho de banda definido por una caída de -3 dB respecto a la pasabanda. El ancho de banda de ruido formalmente lo definimos como:

$$\Delta f = \frac{1}{|H_{pk}|^2} \int_0^\infty |H(f)|^2 df \quad (7.5)$$

Donde H_{pk} corresponde al valor *peak* de la magnitud de la función de transferencia $H(f)$. Consideremos como ejemplo un filtro RC de primer orden y calculemos su ancho de banda de ruido:

$$\Delta f = \frac{1}{|1|^2} \int_0^\infty \left(\frac{1}{(2\pi f \cdot RC)^2 + 1} \right) df = \left(\frac{\pi}{2} \right) f_{-3dB} \quad (7.6)$$

$$\Delta f \approx 1,57 \cdot f_{-3dB} \quad (7.7)$$

Vemos que para un filtro RC de primer orden el ancho de banda de ruido es 1,57 veces el ancho de banda definido hasta los -3 dB. Este resultado es coherente con el hecho de que la magnitud de la función de transferencia del filtro RC caiga con una pendiente de -20 dB/dec y no abruptamente como sería en su Bode de magnitud ideal. Con un desarrollo similar podemos demostrar que el ancho de banda de ruido de un filtro de segundo orden críticamente amortiguado es 1,22 veces su ancho de banda de -3 dB⁷.

Podemos concluir que a medida que la magnitud de la función de transferencia de un filtro se asemeja más a la del mismo filtro ideal, más similares serán el ancho de banda de ruido con el ancho de banda de -3 dB.

Retomando la pregunta que nos hicimos al definir la potencia de ruido disponible en la ecuación (7.1), la verdad es que la frecuencia sí influye en el valor de la potencia de ruido y por lo tanto también en el voltaje y corriente de ruido. Sin profundizar en el por qué y el cómo detrás de esto, una expresión más correcta para el voltaje de ruido térmico es:

$$\overline{e_n^2} = \left(\frac{h\omega R \Delta f}{\pi} \right) \coth \left(\frac{h\omega}{4\pi kT} \right) \quad (7.8)$$

Donde h corresponde a la constante de Planck ($6,62 \cdot 10^{-34}$ J·s). Si bien la expresión dista de ser parecida a la que planteamos originalmente, el error resulta despreciable para frecuencias menores a 80 THz a temperatura ambiente (20 °C)⁸.

Hasta el momento no hemos definido concretamente qué elementos de un circuito son agentes de ruido térmico, ¿Será que todos los elementos de un circuito producen ruido? La respuesta es no, por ejemplo los elementos puramente reactivos (como inductancias y capacitores) no generan ruido térmico. **En la práctica, tanto capacitores como inductores poseen una componente resistiva que genera ruido, sin embargo es la parte real de estas impedancias la que produce ruido y no sus componentes capacitivas o inductivas. Lo anterior no quiere decir que todas las resistencias de un circuito necesariamente generen ruido.** Un buen ejemplo de esto es la resistencia r_π ubicada entre base y emisor en el modelo de pequeña señal de un BJT. Recordemos que esta resistencia modela la linealización de un transistor bipolar en torno a un punto de operación, pero que físicamente no existe en la estructura del transistor. Al ser una resistencia físicamente ficticia, esta no genera ruido térmico.

¿Y existirá algún método para atenuar el ruido térmico en nuestros circuitos? Lamentablemente esto no es factible debido a la naturaleza

⁷ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

⁸ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

intrínseca del ruido, cuyo origen viene de la agitación térmica de los portadores de carga. Como mucho podemos apuntar a mantener baja la temperatura y reducir el ancho de banda a lo justo y necesario.

7.1.2. Ruido térmico en MOSFETs

Los MOSFETs tampoco se libran de producir ruido térmico, ya que estos en esencia son resistencias controladas por voltaje. Uno de los primeros trabajos enfocados en comprender mejor el ruido en FETs fue realizado por A. van der Ziel⁹, quien a su vez se apoyo en W. Shockley y su trabajo en torno a los transistores unipolares.

Bajo consideraciones teóricas, la corriente de ruido en el dren de un FET se define como:

$$\overline{i_{nd}^2} = 4kT\gamma g_{d0}\Delta f \quad (7.9)$$

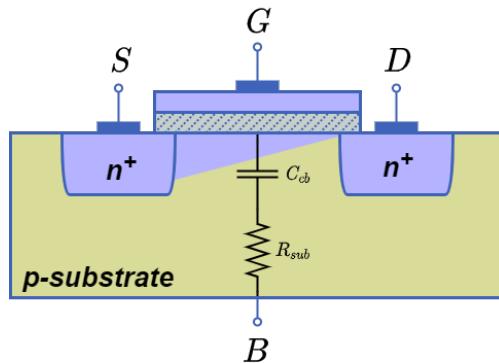
Donde g_{d0} es la conductancia entre dren y fuente con $V_{DS} = 0$ V y γ es un parámetro igual a 1 cuando $V_{DS} = 0$ y cuyo valor decrece a $2/3$ en modelos de canal largo en región de saturación.

Mediciones de ruido en transistores NMOS de canal corto han demostrado que poseen un ruido térmico significativamente mayor respecto a transistores de canal largo. Se ha atribuido este fenómeno al hecho de que en transistores de canal corto el ruido térmico es mucho mayor como consecuencia de que los campos eléctricos son mucho más fuertes. Sin embargo, trabajos más recientes¹⁰ apuntan a que este incremento de ruido térmico es **ocasionado principalmente por la resistencia del sustrato R_{sub}** , junto a la capacitancia parásita entre el canal y el sustrato C_{cb} , y no por campos eléctricos más intensos.

⁹ A. Van Der Ziel. Thermal noise in field-effect transistors. <https://ieeexplore.ieee.org/abstract/document/4066927>, August 1962. (Accessed on 04/12/2021)

¹⁰ et al. J.-S. Goo. Impact of substrate resistance on drain current noise in mosfets. https://link.springer.com/chapter/10.1007/978-3-7091-6244-6_40, 2001. (Accessed on 04/12/2021)

Figura 7.3: Sección transversal de un NMOS con capacitancia entre canal y sustrato en serie con resistencia de sustrato.



A frecuencias muy bajas es posible despreciar C_{cb} y definir la corriente de ruido en el dren introducida por la resistencia del sustrato

como:

$$\overline{i_{nd,sub}^2} = 4kTR_{sub}g_{mb}^2\Delta f \quad (7.10)$$

Donde g_{mb} corresponde a la transconductancia del sustrato que actúa como un segundo terminal de compuerta cuyo voltaje produce variaciones de corriente de dren. Por otra parte, a frecuencias mucho mayores a la frecuencia del polo formado entre C_{cb} y R_{sub} el ruido ocasionado por el sustrato deja de ser predominante como dejará ver su expresión para la corriente de ruido:

$$\overline{i_{nd,sub}^2} = \frac{4kTR_{sub}g_{mb}^2}{1 + (\omega R_{sub}C_{cb})^2}\Delta f \quad (7.11)$$

En varios procesos de fabricación de circuitos integrados el polo es ubicado en torno a 1 GHz. Afortunadamente, el ruido térmico generado por el sustrato es más factible de reducir mediante estrategias de diseño de layout enfocadas en reducir la resistencia del sustrato.

Además del ruido en la corriente de dren de los MOSFETs, la agitación térmica de los portadores de carga en el canal del transistor produce **ruido de compuerta**. Este se produce como consecuencia del voltaje variante en el canal del transistor, el cual se acopla capacitivamente en el terminal de compuerta produciendo una corriente de ruido $\overline{i_{ng}}$. Este tipo de ruido también puede ser producido por el ruido térmico originado por material resistivo utilizado en la compuerta.

La corriente de ruido de compuerta es definida por A. van der Ziel de la siguiente forma:

$$\overline{i_{ng}^2} = 4kT\delta g_g\Delta f \quad (7.12)$$

$$g_g = \frac{\omega^2 C_{gs}^2}{5g_{d0}} \quad (7.13)$$

Y al parámetro δ se le da un valor de $4/3$ para modelos de canal largo. De la expresión de la conductancia g_g inferimos claramente que el ruido de compuerta varía con el cuadrado de la frecuencia angular ω , reflejándose en una densidad espectral no constante que crece con la frecuencia. Por esto mismo, el ruido de compuerta es llamado también ruido azul¹¹.

El modelo circuital para el ruido de compuerta consiste en una fuente de corriente de ruido $\overline{i_{ng}}$ en paralelo con la conductancia g_g (entre dren y fuente) y la capacitancia parásita C_{gs} (entre compuerta y fuente).

¹¹ Wikipedia. Colors of noise. https://en.wikipedia.org/wiki/Colors_of_noise, April 2021c. (Accessed on 04/14/2021)

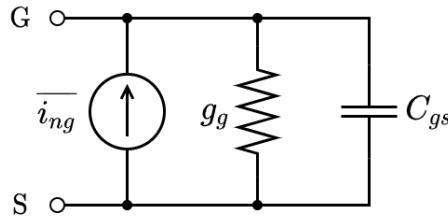


Figura 7.4: Modelo del ruido de compuerta como fuente de corriente.

7.1.3. Ruido de disparo

Otro fenómeno de ruido es el **ruido de disparo** (*shot noise*¹²), también conocido como ruido Poisson ya que puede ser modelado mediante un proceso Poisson¹³. El origen del ruido de disparo viene de la naturaleza discreta de los portadores de carga.

Para que se produzca ruido de disparo dos condiciones fundamentales se deben satisfacer: debe existir una corriente DC y debe existir una barrera de potencial la cual los portadores de carga deben saltar. De la segunda condición podemos anticipar que elementos como resistores lineales no generan ruido de disparo y, en cambio, estará presente en elementos no lineales. Sin embargo, no todos los elementos no lineales producen ruido de disparo.

Recordemos que la unión entre un semiconductor tipo P y un semiconductor tipo N, comúnmente denominada como unión PN, produce una región de agotamiento en la cual se establece un potencial que los portadores de carga deben superar para atravesar esta barrera de potencial.

El ruido de disparo se manifiesta como una corriente ruidosa $\overline{i_n^2}$ cuyo valor depende de la carga de un electrón q ($1,6 \cdot 10^{-19}$ C), una corriente directa I_{DC} (A) y el ancho de banda de ruido Δf (Hz).

$$\overline{i_n^2} = 2qI_{DC}\Delta f \quad (7.14)$$

Al igual que con el ruido térmico, idealmente la densidad espectral del ruido de disparo se mantiene constante para diferentes valores de frecuencia. Por suerte, en la práctica la variación del ruido de disparo en función de la frecuencia no es significativa dentro del ancho de banda en el cual típicamente trabajamos con dispositivos que lo presentan.

En el caso de transistores bipolares, las corrientes de base y colector son fuentes de ruido de disparo debido a la existencia de una barrera de potencial presente en sus junturas. Por otra parte, en transistores de efecto de campo (MOSFETs y JFETs) solamente la corriente de fuga DC a través de la compuerta produce ruido de disparo, en menor magnitud dado que la corriente de fuga es mucho menor que las corrientes del transistor bipolar.

¹² Wikipedia. Shot noise. https://en.wikipedia.org/wiki/Shot_noise, March 2021f. (Accessed on 04/14/2021)

¹³ Wikipedia. Poisson point process. https://en.wikipedia.org/wiki/Poisson_point_process, April 2021d. (Accessed on 04/14/2021)

7.2. Ruido flicker y ruido burst

7.2.1. Flicker - Excess - Pink - 1/f

Estudios en la década del 1920 sobre las fluctuaciones de corriente en tubos de emisión termoiónica presentaron, aparte de una componente de ruido cuyo espectro es independiente de la frecuencia, otra fuente de ruido con una densidad espectral que aumentaba conforme disminuía la frecuencia. En esa época se sugirió que este ruido aparece debido a cambios lentos y aleatorios en la superficie del termo-cátodo¹⁴, y se propuso el nombre de ruido *flicker*, debido a las vibraciones (*flickering*) que producía en las agujas de los medidores de corriente¹⁵. Hoy se considera uno de los más misteriosos tipos de ruido, puesto que está presente en diferentes fenómenos, más allá de situaciones eléctricas^{16,17}. La importancia de la modelación del ruido *flicker* en el análisis de circuitos electrónicos, en particular, se debe a que se ha presentado en mediciones del espectro de ruido de corriente en un gran número de semiconductores, semimetales, metales, superconductores, junturas túnel (*tunnel junctions*), conductores fuertemente desordenados, etc.¹⁸, elementos que configuran cada uno de los dispositivos, tanto pasivos como activos, que conforman dichos circuitos.

7.2.2. Características ruido flicker

Su característica principal, como se mencionó anteriormente y tal como dice uno de sus nombres, es que su densidad espectral aumenta con la disminución de la frecuencia, por lo que su función de densidad de probabilidad (PDF por su sigla en inglés) no es gaussiana¹⁹. No se ha encontrado una cota inferior de frecuencia en que su comportamiento creciente cambie o se detenga, llegando algunas mediciones comprobarlo hasta frecuencias de 10^{-7} Hz (mediciones que requieren tiempos del orden de meses)²⁰. A frecuencias elevadas, este ruido es despreciable frente a ruido de espectro constante (térmico o *shot*). La frecuencia a la cual se puede dejar de considerar depende en la intensidad de ambos ruidos, en varios sistemas se encuentra entre el rango de frecuencias desde 10^2 a 10^6 Hz²¹. Un ejemplo de esto se encuentra en los procesos CMOS actuales, donde se presentan frecuencia límite del orden de 1 MHz²². La forma característica de la densidad espectral del ruido flicker se puede observar en la figura 7.5.

En componentes electrónicos, el ruido flicker ruido se atribuye a la existencia de una corriente DC en medios discontinuos y se presenta más prominentemente cuando la corriente es debido a un pequeño número de portadores de carga²³. Por ejemplo, en semiconductores el ruido 1/f puede ser generado por las fluctuaciones debido al movimiento aleatorio de los portadores al ser capturados y liberados por

¹⁴ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

¹⁵ Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017

¹⁶ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

¹⁷ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

¹⁸ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

¹⁹ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

²⁰ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

²¹ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

²² Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

²³ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

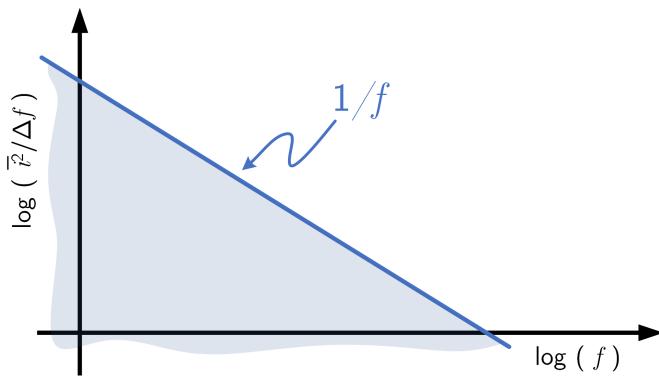


Figura 7.5: Densidad espectral de ruido *flicker*.

trampas asociadas a las imperfecciones de la superficie del cristal^{24,25}. Es por esto que, incluso, se ha detectado que este ruido varía entre dispositivos fabricados en la misma partida, encontrando una correlación entre la intensidad del ruido *flicker* y la calidad de los dispositivos²⁶, lo cual indica que es posible reducirlo mejorando las técnicas de fabricación.

7.2.3. Modelos ruido *flicker*

A lo largo de la historia se han propuesto variados modelos para el ruido *flicker*. El problema se ha abordado desde constantes de tiempo asociados con la recombinación, desde los efectos en medios disipativos, desde la emisión de fotones debido a las colisiones de los portadores de carga, y desde la difusión de portadores²⁷. Después de todas estas aproximaciones a la solución del problema, se ha convenido que el ruido *flicker* se puede modelar, de manera general, como un generador de corriente cuyo valor cuadrado está dado por²⁸

$$\bar{i_n^2} = K \frac{I^a}{f^b} \Delta f \quad (7.15)$$

Donde Δf es el ancho de banda de interés, I es la corriente DC, K es una constante referida al dispositivo en particular, a es una constante en el rango $0.5 - 2$, y b es una constante cerca de la unidad (ver tabla). Es claro que la rareza en la naturaleza de este ruido solo permite llegar a una expresión con una gran componente empírica²⁹ en contraste con otras fuentes de ruido presentadas en este documento. En la tabla 7.2 se presentan valores para la constante b de distintos materiales y dispositivos.

Si consideramos que el exponente es cercano a la unidad ($b \approx 1$), es posible integrar de manera sencilla la expresión entre un rango de

²⁴ Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017

²⁵ Paul R Gray, Paul Hurst, Robert G Meyer, and Stephen Lewis. *Analysis and design of analog integrated circuits*. Wiley, 2001a

²⁶ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

²⁷ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

²⁸ Paul R Gray, Paul Hurst, Robert G Meyer, and Stephen Lewis. *Analysis and design of analog integrated circuits*. Wiley, 2001a

²⁹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Fuente de ruido	Rango de frecuencia (Hz)	Constante b
Ag on saphire	0,25 – 50	0,9 – 1,15
Cu on saphire	0,25 – 50	1,1 – 1,3
Au on saphire	0,25 – 50	0,9 – 1,45
Ni on saphire	0,25 – 50	0,85 – 1,2
Sn on glass	0,1 – 50	1
Pb on glass	1 – 1000	1,1
Cr on glass	0,1 – 50	1,1
Bi on glass	0,1 – 50	1,0
Bi whiskers	1 – 100	0,9 – 1,2
Ge	$3 \cdot 10^{-2} – 1$	1
Ge, $B = 0,5$ T	$3 \cdot 10^{-2} – 1$	1,1 – 1,2
VO ₂	$2 – 2 \cdot 10^4$	1,188
Carbon resistor	$2,5 \cdot 10^{-4} – 10$	1
Ge photodiodes	$2 \cdot 10^{-3} – 2 \cdot 10^4$	1 – 1,28
Bipolar transistor	$10^{-4} – 10^{-1}$	0,86
Operational amplifier	$10^{-6,3} – 1$	1 – 1,3

Tabla 7.2: Dependencia de la densidad espectral del ruido *flicker* en función de la frecuencia para distintos materiales y dispositivos [Kogan, 2008].

frecuencias f_1 y f_2

$$\bar{v}_n^2 = \int_{f_1}^{f_2} \frac{C}{f} df = C \ln \left(\frac{f_2}{f_1} \right) \quad (7.16)$$

Es posible observar que, a diferencia del ruido térmico y *shot*, la potencia de ruido es proporcional al ancho de banda y no a la diferencia de frecuencias. Lo anterior también indica que la magnitud rms del ruido producido por este mecanismo es proporcional a la raíz cuadrada del número de décadas de interés³⁰. Se han encontrado expresiones para distintos dispositivos en función de sus parámetros característicos. A continuación, se enlista los modelos convenidos para distintos dispositivos

- **Resistor integrado:** Para estos dispositivos el ruido esta dado por

$$\bar{v}_n^2 = K \frac{R_s}{A} V_{DC}^2 \frac{\Delta f}{f} \quad (7.17)$$

Donde V_{DC} es la diferencia de voltaje en los terminales del resistor, R_s es la resistencia de hoja, A es el área del resistor, K una constante referida a la tecnología del dispositivo. Para un resistor por difusión o implante de iones, $K \approx 5 \cdot 10^{-24}$ S² cm², mientras que para un resistor de película gruesa (*thick-film*) es aproximadamente 10 veces más grande³¹. En el caso de resistores de carbón, el ruido *flicker* solo aparece si existe un voltaje en sus terminales y es debido a la producción de micro-arcos entre los granos de carbón que lo componen.

³⁰ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

³¹ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

- **Transistor bipolar:** El mecanismo que produce el ruido consiste en la captura y liberación de manera aleatoria de portadores de carga por medio de trampas que aparecen por defectos de la red cristalina o impurezas no deseadas, situadas en la región emisor-base ³². La expresión para el ruido está dada por

$$\bar{i_n^2} = K \frac{I^a}{f^b} \Delta f \quad (7.18)$$

Donde K es una constante del dispositivo que depende levemente de la temperatura, I es la corriente a través del dispositivo, a es una constante entre 0.5 y 2, y b es cercano a la unidad. Se puede encontrar que los transistores PNP exhiben un menor ruido que los NPN. Por otro lado, el nivel de ruido posee una dependencia en la orientación cristalográfica del silicio con el que se fabrican ³³. Presentan una *corner frequency* de alrededor de decenas y centenas de Hz.

- **MOSFET:** Estos dispositivos presentan mayor ruido *flicker* que sus contrapartes bipolares, esto debido a la sensibilidad de su magnitud a las superficies involucradas en el fenómeno ³⁴. Por otro lado, un mayor tamaño del dispositivo muestra una disminución de la intensidad de ruido, mientras que una menor temperatura lo aumenta ³⁵. El promedio cuadrado del ruido en corriente está dado por la siguiente expresión ³⁶

$$\bar{i_n^2} = K \frac{g_m^2}{WLC_{ox}} \frac{\Delta f}{f} \approx K \omega_T^2 A \frac{\Delta f}{f} \quad (7.19)$$

Donde $A \approx WL$ es el área de la compuerta, K es una constante referida al dispositivo, y ω_T la frecuencia de tránsito. En dispositivos PMOS K es típicamente $10^{-28} \text{ C}^2\text{m}^{-2}$, mientras que para dispositivos NMOS es alrededor de 50 veces mayor ³⁷. Esta expresión es válida para transistores operando en inversión fuerte, puesto que para el caso de inversión débil existe una dependencia del voltaje de compuerta por parte del ruido *flicker*.

- **Diodos:** Dispositivos conformado por juntas también presentan ruido *flicker* y, al igual que los casos anteriores, se debe a la captura y liberación de portadores por trampas ³⁸. En general, la expresión que representa este ruido es proporcional a la corriente *bias* e inversamente proporcional al área de la junta ³⁹

$$\bar{i_n^2} = K \frac{I}{A} \frac{\Delta f}{f} A \frac{\Delta f}{f} \quad (7.20)$$

Donde K es una constante cuyo valor es alrededor de 10^{-25} Am^2 , I es la corriente que circula por la junta, y A el área de la junta.

³² Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

³³ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

³⁴ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

³⁵ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

³⁶ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

³⁷ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

³⁸ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

³⁹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

7.2.4. Burst – Popcorn – Random telegraph Noise – Biestable

En muchos sistemas que comprenden semiconductores como juntas p-n, MOSFETs, juntas túnel MIM, pequeños resistores semiconductores o pequeñas muestras metálicas, se presentan saltos discretos entre dos (o varios) valores de su resistencia y, en consecuencia, de su corriente y voltaje. El intervalo de tiempo entre dichos cambios es aleatorio, sin embargo, los dos valores entre los cuales fluctúan las cantidades es dependiente del tiempo ⁴⁰. La primera vez que se observó esta fuente de ruido fue en 1952, en donde se asoció el ruido al alto dopaje de la junta del emisor, puesto que algunos transistores NPN de germanio exhibieron dicho comportamiento, especialmente cuando fueron sometidos previamente a un alto voltaje *bias* ⁴¹. También se ha relacionado a la presencia de contaminación de iones metálicos pesados, donde, por ejemplo, dispositivos dopados con oro ha mostrado niveles muy altos de ruido ⁴², o por daños cristalográficos en regiones cerca de la junta ⁴³. Frecuentemente, este fue interpretado como rupturas eléctricas locales acompañadas de microplasmas en una región de campo eléctrico intenso, o por fluctuaciones de prendido y apagado en canales de conducción superficiales, por lo que el fenómeno estaría mediado por un comportamiento colectivo de cargas. Posteriormente, se descubrió cambios de resistencia debidas a transiciones de un único electrón o defecto en varios conductores y dispositivos ⁴⁴.

7.2.5. Características ruido burst

Usualmente, este fenómeno se presenta en dispositivos de dimensiones pequeñas que están sometidos a campos o densidades de corriente intensas ⁴⁵. Siempre se presenta con ruido térmico, *shot* e incluso ⁴⁶, por lo que muchas veces no permiten su detección ⁴⁷. La tasa de fluctuación puede ir desde cientos por segundo a unos pocos por minuto ⁴⁸, mientras que la duración de cada “burst” (ancho de la fluctuación) va desde los microsegundos hasta unos pocos minutos ^{49,50}. La diferencia entre los niveles de corriente es típicamente del orden de 10^{-8} A y la amplitud es constante y determinada solo por el defecto específico de cada dispositivo ⁵¹. El espectro de este ruido no es gaussiano y es proporcional a $1/f^a$, donde a es cercano a 2, por lo que afecta solo a bajas frecuencias y, a diferencia del ruido *flicker*, el espectro no aumenta indefinidamente a medida que la frecuencia disminuye, sino que se nivela a una frecuencia que depende de la frecuencia de transición entre los dos niveles de corriente ⁵². Para todos los dispositivos fabricados en una única partida, el ruido puede afectar solo a unos pocos, lo que usualmente implica una peor calidad ⁵³. Mejoras en las tecnologías de manufactura logrado eliminar casi completamente la presencia de este ruido en dispositivos de gran tamaño, sin embargo,

⁴⁰ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

⁴¹ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

⁴² Paul R Gray, Paul Hurst, Robert G Meyer, and Stephen Lewis. *Analysis and design of analog integrated circuits*. Wiley, 2001a

⁴³ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

⁴⁴ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

⁴⁵ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

⁴⁶

⁴⁷ Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017

⁴⁸ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

⁴⁹ Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017

⁵⁰ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

⁵¹ Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017

⁵² Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017

⁵³ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

este sigue presente en transistores submicrométricos bipolares y MOS con daños en su red cristalina en áreas sensibles⁵⁴.

7.2.6. Modelos ruido burst

Puesto que el comportamiento del ruido *burst* en distintos dispositivos posee características similares, es posible definir una estadística común para todos ellos. Ahondar en esto se aleja del ámbito de este documento, sin embargo, es bueno mencionar que una forma de modelar este fenómeno es mediante procesos discretos de Markov, en donde las cantidades más importantes que definen la estadística son la probabilidad de encontrar el sistema en cada estado (niveles de corriente para nuestro caso) y la probabilidad de transición entre estados⁵⁵. A continuación, se presentan tres modelos, desde lo más teórico a lo más práctico.

- **Modelo teórico:** Tomando las consideraciones mencionadas anteriormente, es posible llegar a una expresión para la densidad espectral considerando un sistema de dos estados, la que depende solo de propiedades de este. Dicha expresión está dada por

$$S(f) = \frac{S_0}{\cosh\left(\frac{\Delta E}{k_b T}\right) \left(\cosh\left(\frac{\Delta E}{k_b T}\right) + (2\pi f \tau_0)^2\right)} \quad (7.21)$$

Donde S_0 es la densidad espectral a frecuencia nula con $\Delta E = 0$, ΔE es la mitad de la diferencia de energía entre los estados, T la temperatura, y τ_0 el tiempo de relajación del sistema⁵⁶. Es posible observar que para diferencias de energía mucho menores a la energía térmica ($\Delta E \ll k_b T$) la expresión se simplifica y solo depende de una función de la frecuencia y el tiempo de relajación, ponderada por una constante propia del sistema⁵⁷.

- **Modelo General:** Es posible definir un modelo quasi-empírico que se puede utilizar para aproximar el comportamiento de este ruido para distintos dispositivos. Este modelo corresponde a la siguiente expresión

$$\bar{i_n^2} = K \frac{KI^a}{1 + \left(\frac{f}{f_c}\right)} \Delta f \quad (7.22)$$

Donde K corresponde a una constante propia del dispositivo, a una constante entre 0.5 y 2, I es la corriente directa que atraviesa el dispositivo, y f_c la frecuencia de corte particular para cada dispositivo⁵⁸.

⁵⁴ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

⁵⁵ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

⁵⁶ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

⁵⁷ Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008

⁵⁸ Paul R Gray, Paul Hurst, Robert G Meyer, and Stephen Lewis. *Analysis and design of analog integrated circuits*. Wiley, 2001a

- **Transistor bipolar:** Un modelo particular se puede encontrar para este tipo de dispositivos, en donde la fuente de ruido se localiza cerca de la juntura del emisor, mucho más cercana al contacto de base que la correspondiente al ruido *flicker*. Dicha fuente se modela según la siguiente expresión

$$\bar{i_n^2} = K \frac{KI_b}{1 + \frac{\pi^2 f^2}{4a^2}} \Delta f \quad (7.23)$$

Donde a representa el número de fluctuaciones por segundo, K es una constante del dispositivo, e I_b es la corriente en la base del transistor ⁵⁹.

7.3. Teoría de ruido de dos puertos

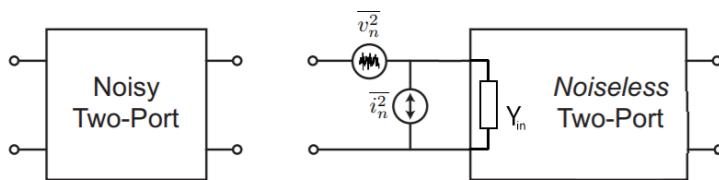
TRABAJAR CON MUCHAS FUENTES DE RUIDO PUEDE SER UNA LABOR TE-DIOSA, es por esto que a veces es mejor modelar todo el ruido de un circuito en unos pocos componentes. Esto permite obtener características macroscópicas del circuito y poder extraer interesantes conclusiones.

Si se tiene un sistema de dos puertos ruidoso, es posible aproximar lo usando una fuente de voltaje en serie con uno de los puertos, una fuente de corriente entre ambos puertos de entrada y la impedancia o admitancia de entrada del puerto, seguido por un terminal de dos puertos ideal, es decir, sin ruido. Esto se puede ver representado en la siguiente figura ⁶⁰.

⁵⁹ Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006

⁶⁰ lect12.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee142_fa05lects/pdf/lect12.pdf, Accessed on 04/02/2021

Figura 7.6: Representación del ruido de dos puertos usando diferentes componentes. Imagen modificada por Francisco Oyarzún



Una vez que tenemos esta representación, podemos conectarlo a una fuente de señal con su propio ruido y conductancia de salida, como se observa en la figura 7.7.

7.3.1. Factor de ruido

Para poder representar la cantidad de ruido que agrega un sistema de dos puertos se define el **Factor de ruido**, representado por la letra F . Este factor es la razón entre la potencia de ruido total y la potencia

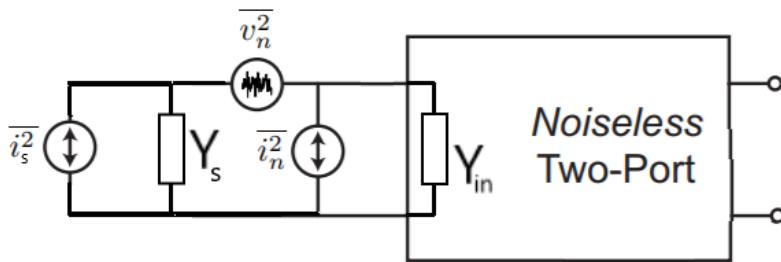


Figura 7.7: Fuente acoplada a modelo de dos puertos con propiedades de ruido macroscópicas.

de ruido generada por la fuente

$$F = \frac{\text{Potencia de ruido total}}{\text{Potencia de ruido por la fuente}} \quad (7.24)$$

Este factor se puede entender como una medida de la degradación en la razón señal a ruido (SNR) que introduce el sistema de dos puertos⁶¹. Mientras mayor sea este factor, entonces mayor será la degradación de la señal.

A continuación veremos cómo se calcula el factor de ruido para el sistema de dos puertos, sus implicancias y las optimizaciones que se le pueden hacer al sistema.

La corriente que entra al sistema de dos puertos puede ser obtenida usando el principio de superposición, observando que hay un divisor de corriente entre las admitancias Y_s & Y_{in} .

$$\bar{i}_{in} = \bar{i}_s \left(\frac{Y_{in}}{Y_{in} + Y_s} \right) + (\bar{v}_n Y_s + \bar{i}_n) \left(\frac{Y_{in}}{Y_{in} + Y_s} \right) \quad (7.25)$$

Luego, la corriente que fluye por la admittance Y_{in} debido únicamente a la fuente de corriente de entrada \bar{i}_s corresponde al divisor de corriente dada por ambas admittancias. Reemplazando esto en la expresión para el factor de ruido se obtiene

$$F = \frac{\bar{i}_s^2 \left(\frac{Y_{in}}{Y_{in} + Y_s} \right)^2 + (\bar{v}_n Y_s + \bar{i}_n)^2 \left(\frac{Y_{in}}{Y_{in} + Y_s} \right)^2}{\bar{i}_s^2 \left(\frac{Y_{in}}{Y_{in} + Y_s} \right)^2} \quad (7.26)$$

$$F = 1 + \frac{(\bar{v}_n Y_s + \bar{i}_n)^2}{\bar{i}_s^2} \quad (7.27)$$

En general, \bar{i}_n está correlacionado de alguna manera con \bar{v}_n ⁶², por lo que se descompone la corriente en dos partes

$$\bar{i}_n \triangleq \bar{i}_u + \bar{i}_c \quad (7.28)$$

donde \bar{i}_u ⁶³ corresponde a la corriente que no tiene correlación con

⁶¹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

⁶² Por ejemplo el ruido de compuerta de un CMOS esta relacionado con la corriente entre Drain y Source

⁶³ El subíndice "u" es por *uncorrelated*

$\overline{v_n}$, mientras que $\overline{i_c}$ es la corriente que esta completamente correlacionada. Al coeficiente de correlación se le denomina Y_c , por lo que se tiene

$$\overline{i_c} = Y_c \overline{v_n} \quad (7.29)$$

Reemplazando esto en la expresión para el factor de ruido se obtiene

$$F = 1 + \frac{|\overline{i_u} + (Y_c + Y_s)\overline{v_n}|^2}{\overline{i_s^2}} \quad (7.30)$$

Debido a que $\overline{i_u}$ e $\overline{i_c}$ no están correlacionados (por construcción), se puede separar el modulo y queda la siguiente expresión

$$F = 1 + \frac{\overline{i_u^2} + |(Y_c + Y_s)|^2 \overline{v_n^2}}{\overline{i_s^2}} \quad (7.31)$$

A continuación se definen parámetros que corresponden a impedancias o admitancias ficticias que producen el mismo ruido que alguna de las fuentes de ruido del sistema

$$R_N \triangleq \frac{\overline{v_n^2}}{4kT\Delta f} \quad (7.32)$$

$$G_u \triangleq \frac{\overline{i_u^2}}{4kT\Delta f} \quad (7.33)$$

$$G_s \triangleq \frac{\overline{i_s^2}}{4kT\Delta f} \quad (7.34)$$

Reemplazando estos parámetros se obtiene

$$F = 1 + \frac{G_u + |Y_c + Y_s|^2 R_N}{G_s} \quad (7.35)$$

Es conveniente separar la parte real e imaginaria de las admitancias, para poder tener conocimiento de la conductancia (G) y la susceptancia (B) tanto de la fuente como de la parte correlacionada del sistema de dos puertos.

$$Y_c = G_c + jB_c \quad (7.36)$$

$$Y_s = G_s + jB_s \quad (7.37)$$

Notar que es el mismo G_s que para la expresión del factor de ruido, ya que es la parte real de la fuente la que produce el ruido. Resolviendo el modulo, la expresión para el factor de ruido es la siguiente

$$F = 1 + \frac{G_u + [(G_c + G_s)^2 + (B_c + B_s)^2] R_N}{G_s} \quad (7.38)$$

Esta expresión quiere decir que cualquier sistema ruidoso de dos puertos puede ser caracterizado por cuatro parámetros: G_u , G_c , B_c y R_N .

7.3.2. Admitancia óptima de la fuente

Cuando estamos enviando información por un cable, es importante preservar la calidad de la señal lo mayor posible. Es por esto que en muchas aplicaciones se desea minimizar lo mas posible el ruido, tales como las telecomunicaciones o la radioastronomía^{64 65 66}. No es posible cambiar el sistema de dos puertos ni la fuente, por lo que hay que incorporar algo al circuito. Al igual que en la transmisión de potencia, que se ajusta la impedancia de la fuente para que coincida con la de carga, para un circuito ruidoso es posible hacer un circuito que ajuste la impedancia de la fuente de alguna manera para disminuir lo mas posible el ruido.

Si observamos la ecuación 7.38, es posible notar que el valor de F depende de G_s y B_s . Aun cuando no podemos cambiar directamente estos valores para la fuente, es posible hacer algún circuito de ajuste para que el sistema de dos puertos vea otra impedancia para la fuente. Como queremos minimizar el ruido, y sabemos que este aumenta con F , es necesario minimizar F . Para esto podemos derivar la ecuación 7.38 y encontrar la conductancia y susceptancia óptimas de la fuente que produzcan la menor cantidad de ruido total.

$$\frac{\partial F}{\partial B_s} \Big|_{B_s=B_{opt}} = 0 \longrightarrow 2(B_c + B_{opt}) = 0 \quad (7.39)$$

$$B_{opt} = -B_c \quad (7.40)$$

$$\frac{\partial F}{\partial G_s} \Big|_{G_s=G_{opt}} = 0 \longrightarrow \frac{2(G_c + G_{opt})}{G_{opt}} - \frac{G_u + [(G_c + G_{opt})^2 + (B_c + B_s)^2]R_N}{G_{opt}^2} = 0 \quad (7.41)$$

$$G_{opt} = \sqrt{\frac{G_u}{R_N} + G_c^2} \quad (7.42)$$

Estos valores que fueron obtenidos corresponden a la admitancia óptima de la fuente, es decir que para minimizar el ruido puede ser necesario incluir un circuito de acoplamiento. Similar al circuito de acoplamiento para la transmisión de potencia, la susceptancia óptima equivale al inverso de la susceptancia del sistema de dos puertos (en este caso solo de la componente correlacionada). En cambio, la conductancia óptima para alcanzar el menor nivel de ruido es diferente a la de transmisión óptima de potencia. Esto quiere decir que, al diseñar

⁶⁴ Radio astronomy - wikipedia. https://en.wikipedia.org/wiki/Radio_astronomy, Accessed on 04/03/2021

⁶⁵ Cosmic microwave background - wikipedia. https://en.wikipedia.org/wiki/Cosmic_microwave_background, Accessed on 04/03/2021

⁶⁶ esta ciencia observa los objetos mas fríos del universo, tales como la radiación cósmica de fondo de microondas, las cuales tienen intensidades del orden de los $10^{-26} W m^{-2} Hz^{-1}$

un sistema, hay que hacer un balance entre la cantidad de potencia que se desea transmitir y el nivel de ruido que es aceptable para mantener la integridad de la señal.

Si reemplazamos los valores óptimos obtenidos anteriormente, podemos encontrar una expresión para el nivel mínimo de ruido esperado

$$F_{min} = 1 + \frac{G_u + [(G_c + G_{opt})^2 + (B_c + B_{opt})^2]R_N}{G_{opt}} \quad (7.43)$$

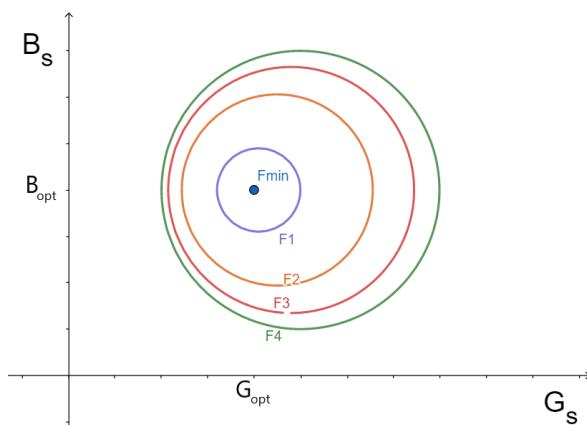
$$F_{min} = 1 + 2R_N(G_c + G_{opt}) \quad (7.44)$$

$$F_{min} = 1 + 2R_N \left[G_c + \sqrt{\frac{G_u}{R_N} + G_c^2} \right] \quad (7.45)$$

Luego, es posible representar F en función de F_{min} ⁶⁷. Haciendo el álgebra, el factor de ruido queda de la siguiente manera

$$F = F_{min} + [(G_s - G_{opt})^2 + (B_s - B_{opt})^2] \frac{R_N}{G_s} \quad (7.46)$$

La ecuación anterior entrega información sobre la perdida de calidad de señal que se produce al no utilizar un circuito de acoplamiento que minimiza el ruido. Es posible graficar las curvas de nivel de F para el espacio de admitancias (i.e. G_s y B_s), y es interesante notar que estas corresponden a circunferencias no concéntricas⁶⁸, cuyo centro se acerca a (G_{opt}, B_{opt}) a medida que F se acerca a F_{min} .



⁶⁷ La deducción de esta expresión queda como un ejercicio para el lector

⁶⁸ Satish Kashyap. (1) lecture 14 classical two port noise theory - youtube. https://www.youtube.com/watch?v=4LAV35wQj-U&t=5s&ab_channel=SatishKashyap, Accessed on 04/03/2021

Figura 7.8: Curvas de nivel para F en función de G_s y B_s , con $F_i > F_j$ si $i > j$

7.3.3. Optimización de ruido en la práctica

En muchas aplicaciones es importante mantener los niveles de ruido al mínimo posible, sobretodo para aquellas en que la razón de señal

a ruido es baja, por lo que se deben tomar todas las medidas posibles para disminuir lo más que se pueda el factor de ruido del sistema. Hasta ahora hemos estudiado cómo se comporta un sistema de dos puertos de manera individual. ¿Qué es lo que pasa cuando hay varios de estos sistemas en cascada? Esta pregunta es de suma importancia, ya que varios sistemas se componen de varios componentes, muchos de ellos ruidosos, por lo que es necesario saber como se comportan cuando se conectan unos con otros.

Imaginemos que tenemos un sistema de dos puertos con ganancia G_1 y factor de ruido F_1 . A este le conectamos a la salida otro sistema de dos puertos con ganancia G_2 y factor de ruido F_2 . Recordemos la expresión para el factor de ruido⁶⁹

$$F_2 - 1 = \frac{P_{N_2}}{P_{N_{fuente}}} \quad (7.47)$$

con P_{N_2} la potencia de ruido agregada por la segunda etapa y $P_{N_{fuente}}$ la potencia de ruido entregada por la fuente. Reordenando esta ecuación podemos obtener una ecuación para la potencia de ruido agregada por la segunda etapa

$$P_{N_2} = P_{N_{fuente}}(F_2 - 1) \quad (7.48)$$

Luego, si es que referimos esta potencia de ruido a la entrada de la primera etapa tenemos que tomar en cuenta su ganancia.

$$P_{N_{i,2}} = \frac{P_{N_{fuente}}(F_2 - 1)}{G_1} \quad (7.49)$$

En general, si queremos referir la potencia de ruido de la k -esima etapa, tenemos que tomar en cuenta la ganancia de todas las etapas anteriores a esta, es decir

$$P_{N_{i,k}} = \frac{P_{N_{fuente}}(F_k - 1)}{G_1 \cdot G_2 \dots G_{k-1}} \quad (7.50)$$

Combinando la potencia de ruido de todas las etapas podemos conseguir el factor de ruido equivalente para un sistema de N etapas, nuevamente utilizando la expresión para F

$$F = 1 + \frac{\sum_{k=1}^N P_{N_{i,k}}}{P_{N_{fuente}}} \quad (7.51)$$

$$F = 1 + \frac{P_{N_1}}{P_{N_{fuente}}} + \frac{P_{N_{fuente}}(F_2 - 1)}{G_1 \cdot P_{N_{fuente}}} + \dots + \frac{P_{N_{fuente}}(F_N - 1)}{G_1 \cdot G_2 \dots G_{N-1} \cdot P_{N_{fuente}}} \quad (7.52)$$

⁶⁹ eecs242_lect8_twoportnoise.pdf.
http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eecs242_lect8_twoportnoise.pdf, Accessed on 04/20/2021

Reconociendo que $F_1 = 1 + \frac{P_{N_1}}{P_{N_{fuente}}}$, podemos escribir el factor de ruido como

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 \cdot G_2} + \dots \quad (7.53)$$

A esta expresión se le conoce como Formula de Friis ⁷⁰. Al observar esta formula, es posible observar que, si es que el primer elemento de un sistema es un amplificador de bajo ruido (LNA), F_1 va a ser un numero lo mas pequeño posible y G_1 va a ser un numero muy grande. Esto significa que el factor de ruido del sistema completo va a estar dominado por el factor de ruido del LNA, y que para las otras etapas no se tiene que preocupar tanto por este factor, ya que están fuertemente atenuados por ganancias que pueden llegar por sobre los 60 dB ⁷¹. Por otra parte, se puede notar que si es que la ganancia de alguna etapa es menor a la unidad, entonces este amplifica el factor de ruido de todas las etapas que le siguen.

⁷⁰ Friis formulas for noise - wikipedia.
https://en.wikipedia.org/wiki/Friis_formulas_for_noise, Accessed on 04/20/2021

⁷¹ srt_finalreport.pdf. https://www.haystack.mit.edu/wp-content/uploads/2020/07/srt_FinalReport.pdf, Accessed on 04/20/2021

7.3.4. Figura de ruido y Temperatura de ruido

La figura de ruido⁷² se relaciona directamente con el factor de ruido, ya que esta es su representación en decibeles, es decir

$$NF = 10\log_{10}(F)$$

De una manera similar, la temperatura T_R de ruido se define como el aumento en temperatura necesario en la resistencia de fuente para producir un ruido equivalente al del sistema de dos puertos ruidoso (además de su propio ruido). Como temperatura base, en general se toma temperatura ambiente ($T_a = 290 K$), pero para hacer mediciones mas precisas podría ser ajustado a las condiciones de operación. El factor de ruido y la temperatura de ruido se relacionan de la siguiente manera

$$F = 1 + \frac{T_R}{T_a} \longrightarrow T_R = T_a (F - 1)$$

La formula de Friis también se puede expresar en función de la temperatura de ruido, y significa el aumento en temperatura en la resistencia de fuente para dar cuenta del ruido de un sistema compuesto por varias etapas

$$T_R = T_{R1} + \frac{T_{R2}}{G_1} + \frac{T_{R3}}{G_1 \cdot G_2} + \dots \quad (7.54)$$

El factor de ruido, figura de ruido y la temperatura de ruido nos entregan la misma información sobre el sistema, pero en tres formas distintas de entenderlo. El factor de ruido nos entrega una relación directa entre la SNR de entrada y la de salida, pero como probablemente

⁷² Noise figure en ingles. Fue incorrectamente traducido a figura de ruido en vez de cifra de ruido

muchos de los lectores tengan algún grado de expertiz en ingeniería eléctrica, les resultará más cómodo expresarlo en decibeles utilizando la figura de ruido, ya que resulta mas fácil compararlo con, por ejemplo, la definición de frecuencia de corte o la ganancia de algún amplificador. La expresión en temperatura resulta útil en situaciones cuando el factor de ruido es cercano a la unidad ($NF \approx 0$), ya que entrega una mayor resolución al multiplicar por la temperatura ambiente.

Otro uso útil de la temperatura de ruido es en radioastronomía. En esta ciencia, muchas veces se busca medir la temperatura de un objeto celeste⁷³ y en los resultados que obtienen viene incorporado directamente la temperatura de ruido de los componentes electrónicos que componen el receptor, además de otras temperaturas externas como el brillo de la atmósfera o el fondo de radiación cósmica⁷⁴. Visto en forma de ecuación se tiene

$$T_{ant} = T_s + T_{rx} + T_{CMB} + T_{atm} + T_{spill} \quad (7.55)$$

Donde T_{ant} es la temperatura medida por la antena, T_s es la temperatura de la fuente (Lo que se quiere medir), T_{rx} es la temperatura que agrega el receptor (principalmente por la electrónica), T_{CMB} es la temperatura del fondo de radiación cósmica y T_{amb} el equivalente en temperatura a la potencia que agrega el brillo de la atmósfera y T_{spill} corresponde a la temperatura agregada por todos los otros objetos que pueden estar directa o indirectamente en el campo de vista del radio-telescopio. Si es que queremos conocer la temperatura de la fuente es necesario sustraer la contribución de todas las otras temperaturas.

La temperatura del fondo de radiación cósmica de microondas fue medida por primera vez en el año 1965 por los científicos Arno Penzias y Robert Wilson⁷⁵, trabajo por el cual ambos ganaron el premio Nobel en el año 1978. La temperatura medida era extremadamente constante en todas las direcciones, con variaciones de aproximadamente 1 en 100,000. Las mediciones actuales mas precisas nos entregan una temperatura de $T_{CMB} = 2,72548 \pm 0,00057 \text{ K}$ ⁷⁶. La temperatura de brillo de la atmósfera es afectada por diversos factores, pero en radio el principal es el vapor de agua presente en la atmósfera. Es por esta razón que los grandes observatorios de radioastronomía como ALMA se encuentran cercano a los 5500 metros sobre el nivel del mar, en un desierto.⁷⁷ Esta temperatura es medida en cada observatorio y en la frecuencia de observación deseada para poder ser luego restada de la medición. La temperatura de *spillover* es a la contribución de potencia de todas las fuentes que llegan al detector que no corresponden a la región del cielo observada. Usando teoría de antenas, es posible demostrar que para un disco parabólico, la potencia que se concentra en el punto focal no corresponde solamente a lo que esta directamente enfrente de la antena, sino que también hay lóbulos laterales que

⁷³ Hay ocasiones donde la temperatura medida no corresponde a una temperatura física, ya que los procesos que están emitiendo energía pueden no corresponder a emisión de cuerpo negro

⁷⁴ Thomas L Wilson, Kristen Rohlfs, and Susanne Hüttemeister. *Tools of radio astronomy*, volume 5. Springer, 2009

⁷⁵ Cosmic microwave background - wikipedia. https://en.wikipedia.org/wiki/Cosmic_microwave_background, Accessed on 04/03/2021

⁷⁶ DJ Fixsen. The temperature of the cosmic microwave background. *The Astrophysical Journal*, 707(2):916, 2009

⁷⁷ Atacama large millimeter/submillimeter array | alma. <https://www.almaobservatory.org/es/inicio/>, Accessed on 04/23/2021

pueden producir interferencia en las mediciones. Esta temperatura va a depender de la posición en la que está mirando la antena y puede ser obtenida experimentalmente para ser sustraída de la medición. La temperatura del receptor corresponde a una temperatura intrínseca del sistema antena-receptor y corresponde principalmente a la temperatura de ruido de la electrónica asociada al receptor. Como ya vimos anteriormente, la temperatura de ruido de un sistema de dos puertos es fuertemente influenciada por el primer componente si es que este resulta ser un LNA, por lo que en muchos casos, la temperatura de receptor es similar a la temperatura de ruido del LNA.

Todas estas temperaturas mencionadas anteriormente se pueden agrupar en una sola temperatura que se llama temperatura de sistema (T_{sys}), la cual no depende el objeto observado. Cuando lo que se desea medir tiene una intensidad muy baja, la temperatura que mide la antena es dominada por esta temperatura de sistema. Usando teoría de señales es posible demostrar que el error asociado a una medición es proporcional a la temperatura de sistema, y que el tiempo de integración requerido para obtener ese error (o menos) es proporcional al cuadrado de la temperatura de sistema⁷⁸. Es por esto que es de suma importancia disminuir esta cantidad lo mas posible, ya que permitiría obtener mediciones más precisas y en un menor tiempo, optimizando el calendario de observaciones. De querer diseñar un instrumento como este, solo tenemos acceso a optimizar la temperatura del receptor⁷⁹, mediante el uso de electrónica de menor ruido y la adaptación correcta de impedancias entre las etapas.

⁷⁸ Thomas L Wilson, Kristen Rohlfs, and Susanne Hüttemeister. *Tools of radio astronomy*, volume 5. Springer, 2009

⁷⁹ También es valido considerar la ubicación del telescopio

Bibliografía

lect12.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee142_fa05lects/pdf/lect12.pdf, Accessed on 04/02/2021.

Cosmic microwave background - wikipedia. https://en.wikipedia.org/wiki/Cosmic_microwave_background, Accessed on 04/03/2021.

Radio astronomy - wikipedia. https://en.wikipedia.org/wiki/Radio_astronomy, Accessed on 04/03/2021.

Friis formulas for noise - wikipedia. https://en.wikipedia.org/wiki/Friis_formulas_for_noise, Accessed on 04/20/2021.

eecs242_lect8_twoportnoise.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eecs242_lect8_twoportnoise.pdf, Accessed on 04/20/2021.

srt_finalreport.pdf. https://www.haystack.mit.edu/wp-content/uploads/2020/07/srt_FinalReport.pdf, Accessed on 04/20/2021.

Atacama large millimeter/submillimeter array | alma. <https://www.almaobservatory.org/es/inicio/>, Accessed on 04/23/2021.

Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017.

DJ Fixsen. The temperature of the cosmic microwave background. *The Astrophysical Journal*, 707(2):916, 2009.

Paul R Gray, Paul Hurst, Robert G Meyer, and Stephen Lewis. *Analysis and design of analog integrated circuits*. Wiley, 2001.

et al. J.-S. Goo. Impact of substrate resistance on drain current noise in mosfets. https://link.springer.com/chapter/10.1007/978-3-7091-6244-6_40, 2001. (Accessed on 04/12/2021).

J. B. Johnson. Thermal agitation of electricity in conductors. <https://journals.aps.org/pr/abstract/10.1103/PhysRev.32.97>, July 1928. (Accessed on 04/12/2021).

Satish Kashyap. (1) lecture 14 classical two port noise theory - youtube. https://www.youtube.com/watch?v=4LAV35wQj-U&t=5s&ab_channel=SatishKashyap, Accessed on 04/03/2021.

Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

H. Nyquist. Thermal agitation of electric charge in conductors. <https://journals.aps.org/pr/abstract/10.1103/PhysRev.32.110>, July 1928. (Accessed on 04/12/2021).

W. Shockley. A unipolar "field-effect"transistor. <https://ieeexplore.ieee.org/document/4050836>, November 1952. (Accessed on 04/12/2021).

Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006.

Wikipedia. Noise temperature. https://en.wikipedia.org/wiki/Noise_temperature, October 2020. (Accessed on 04/11/2021).

Wikipedia. Brownian motion. https://en.wikipedia.org/wiki/Brownian_motion, March 2021a. (Accessed on 04/11/2021).

Wikipedia. Colors of noise. https://en.wikipedia.org/wiki/Colors_of_noise, April 2021b. (Accessed on 04/14/2021).

Wikipedia. Poisson point process. https://en.wikipedia.org/wiki/Poisson_point_process, April 2021c. (Accessed on 04/14/2021).

Wikipedia. Shot noise. https://en.wikipedia.org/wiki/Shot_noise, March 2021d. (Accessed on 04/14/2021).

Thomas L Wilson, Kristen Rohlfs, and Susanne Hüttemeister. *Tools of radio astronomy*, volume 5. Springer, 2009.

A. Van Der Ziel. Thermal noise in field-effect transistors. <https://ieeexplore.ieee.org/abstract/document/4066927>, August 1962. (Accessed on 04/12/2021).

Capítulo 8

Diseño de LNAs

8.1. Parámetros de ruido de dos puertos del MOSFET

Del capítulo anterior aprendimos que se puede modelar el ruido de un dispositivo de dos puertos mediante dos fuentes: una de voltaje en serie a la entrada, que da cuenta del ruido con la entrada en cortocircuito; y una de corriente en paralelo, que muestra el ruido con la entrada en circuito abierto. Para dar cuenta de la correlación, esta última se divide en 2 partes: una proporcional a la fuente de voltaje, y otra completamente independiente, como se muestra a la derecha en la figura 8.1.

Por otro lado, es necesario considerar las fuentes de ruido intrínsecas del mosfet. Como se vio en el capítulo 7.1, este se puede modelar a partir de dos fuentes: una de corriente en el *drain* con potencia dada por:

$$\overline{i_{nd}^2} = 4KT\Delta f \gamma g_{d0} \quad (8.1)$$

Y una fuente de corriente en la compuerta, con potencia dada por:

$$\overline{i_{ng}^2} = 4KT\Delta f \frac{\delta}{5g_{d0}} \omega^2 C_{gs}^2 \quad (8.2)$$

Finalmente, hay que considerar la correlación entre estas dos fuentes. Para dispositivos de canal largo, el valor teórico es $c = -0,395j$ ¹, y para canal corto el valor se mantiene cercano². Para simplificar los cálculos, la corriente i_{ng} se puede dividir en una parte completamente correlacionada con i_{nd} (i_{ngc}) y una completamente independiente (i_{ngu}).

Para calcular los parámetros de ruido solo es necesario considerar los aportes que se muestran en la figura 8.1. Es trivial ver que el ruido de compuerta i_{ng} no aporta a v_n , ya que al hacer cortocircuito en la entrada su valor no afecta a la salida. Por esto, el valor de v_n será proporcional a i_{nd} , y el aporte de i_{nd} al ruido de corriente estará com-

¹ Es importante notar que c tiene un valor puramente imaginario, indicando un desfase entre las corrientes.

² Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

pletamente correlacionado con el ruido de voltaje (la flecha azul solo va a la fuente con correlación).

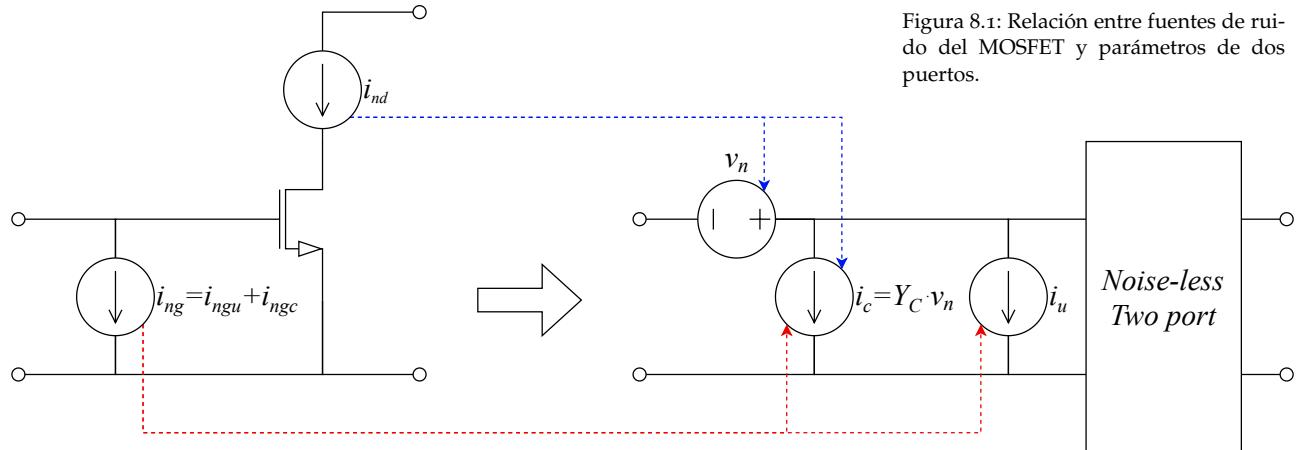


Figura 8.1: Relación entre fuentes de ruido del MOSFET y parámetros de dos puertos.

8.1.1. Cálculo de R_n

Para calcular el ruido de voltaje, basta con hacer un cortocircuito en la entrada. Al hacer esto todo el aporte de ruido será debido a v_n en el modelo de 2 puertos, y debido a i_{nd} en el MOSFET. Entonces se puede reflejar i_{nd} a la entrada con la transconductancia g_m .

$$\overline{v_n^2} = \frac{\overline{i_{nd}^2}}{g_m^2} = 4KT\Delta f \frac{\gamma g_{d0}}{g_m^2} \quad (8.3)$$

El parámetro de ruido que se busca es el valor de resistencia que produciría esta potencia de ruido, es decir:

$$R_n = \frac{\gamma g_{d0}}{g_m^2} \quad (8.4)$$

8.1.2. Cálculo de Y_c

8.1.2.1. Aporte de i_{nd}

Para ver su aporte al ruido de corriente, se puede dejar la entrada en circuito abierto. En este caso, en el modelo de dos puertos, la fuente v_n queda flotando, por lo que el ruido observado debe asignarse a i_n . Nuevamente el ruido de *drain* puede reflejarse a la entrada como

$$\overline{i_{n1}^2} = \overline{i_{nd}^2} \cdot \frac{(j\omega C_{gs})^2}{g_m^2} = -\omega^2 C_{gs}^2 \overline{v_n^2} \quad (8.5)$$

8.1.2.2. Aporte de i_{ng}

La fuente de ruido i_g aporta directamente a i_n (ya que se encuentran en la misma posición en el circuito). Sin embargo, falta considerar su

correlación con v_n . Para esto la podemos separar en una parte completamente correlacionada con v_n y una parte completamente independiente, de modo que

$$i_{ng} = i_{ngc} + i_{ngu} \quad (8.6)$$

Por lo tanto, podemos expresar la admitancia de correlación como el valor esperado de:

$$Y_c = \frac{i_c}{v_n} = \frac{i_{n1} + i_{ngc}}{v_n} = j\omega C_{gs} + g_m \frac{i_{ngc}}{i_{nd}} \quad (8.7)$$

Este último término se puede desarrollar para quedar en función del coeficiente de correlación c y de las potencias de ruido conocidas (considerando que el término i_{ngu} es independiente de i_{nd})

$$\overline{\left(\frac{i_{ngc}}{i_{nd}} \right)} = \overline{\left(\frac{i_{ng} - i_{ngu}}{i_{nd}} \cdot \frac{i_{nd}^*}{i_{nd}^*} \right)} = \frac{\overline{i_{ng}} \overline{i_{nd}^*}}{\overline{i_{nd}^2}} \cdot \frac{\sqrt{\overline{i_{ng}^2}}}{\sqrt{\overline{i_{ng}^2}}} \quad (8.8)$$

$$= \frac{\overline{i_{ng}} \overline{i_{nd}^*}}{\sqrt{\overline{i_{ng}^2} \overline{i_{nd}^2}}} \cdot \frac{\sqrt{\overline{i_{ng}^2}}}{\sqrt{\overline{i_{nd}^2}}} = c \cdot \frac{\sqrt{\overline{i_{ng}^2}}}{\sqrt{\overline{i_{nd}^2}}} \quad (8.9)$$

Con esto se obtiene la expresión para Y_c

$$Y_c = j\omega C_{gs} + g_m c \frac{\sqrt{\overline{i_{ng}^2}}}{\sqrt{\overline{i_{nd}^2}}} \quad (8.10)$$

Al reemplazar las potencias de ruido y usando $c = -j|c|$ se obtiene

$$Y_c = j\omega C_{gs} \left(1 - |c| \frac{g_m}{g_{d0}} \sqrt{\frac{\delta}{5\gamma}} \right) \quad (8.11)$$

8.1.3. Cálculo de G_u

La potencia de ruido sin correlación se puede sacar a partir de la relación

$$\overline{i_{ngu}^2} = \overline{i_{ng}^2} - \overline{i_{ngc}^2} = (1 - |c|^2) \overline{i_{ng}^2} \quad (8.12)$$

Entonces

$$G_u = (1 - |c|^2) \frac{\delta}{5g_{d0}} \omega^2 C_{gs}^2 \quad (8.13)$$

Parámetro	Expresión
R_n	$\frac{\gamma g_{d0}}{g_m^2}$
Y_c	$j\omega C_{gs} \left(1 - c \frac{g_m}{g_{d0}} \sqrt{\frac{\delta}{5\gamma}} \right)$
G_u	$\omega^2 C_{gs}^2 (1 - c ^2) \frac{\delta}{5g_{d0}}$

Tabla 8.1: Resumen parámetros de ruido intrínsecos del MOSFET

8.1.4. Figura de ruido óptima

Como se vio en el capítulo anterior, al conocer los parámetros de ruido se puede optimizar la impedancia de la fuente para minimizar la figura de ruido del dispositivo. Si se utiliza

$$G_s^* = \sqrt{\frac{G_u}{R_n} + G_c^2} \quad B_s^* = -B_c$$

se obtiene la figura de ruido óptima dada por:

$$F_{min} = 1 + 2R_n(G_s^* + G_c)$$

Al reemplazar con los valores de la tabla 8.1 se obtiene que:

$$G_s^* = \omega C_{gs} \frac{g_m}{g_{d0}} \sqrt{\frac{\delta}{5\gamma} (1 - |c|^2)} \quad (8.14)$$

$$B_s^* = -\omega C_{gs} \left(1 - |c| \frac{g_m}{g_{d0}} \sqrt{\frac{\delta}{5\gamma}} \right) \quad (8.15)$$

$$F_{min} \approx 1 + 2 \frac{\omega}{\omega_T} \sqrt{\frac{\gamma\delta}{5} (1 - |c|^2)} \quad (8.16)$$

Lo primero a destacar es que la admitancia de fuente óptima es inductiva, lo que puede ser un problema para diseñar en circuitos integrados. Otro detalle relevante, es que si la correlación entre I_{nd} e I_{ng} fuera completa, teóricamente se podría obtener una figura de ruido unitaria³ utilizando una impedancia de fuente puramente inductiva, lo que sugiere fuertemente que hay un ruido de compuerta independiente del de drain.

Finalmente, al analizar la expresión para la figura de ruido mínima, se puede ver que tiende a mejorar con la tecnología. En transistores de canal corto, los factores γ y δ crecen hasta no más del doble, pero la frecuencia de transito aumenta considerablemente, lo que permite trabajar a frecuencias muy superiores o crear dispositivos de muy bajo ruido.

Se usó la aproximación $\omega_T \approx \frac{g_m}{C_{gs}}$.

³ Es decir, el dispositivo no agregaría ruido.

Ejemplo 8.1: Si consideramos que γ y δ aumentan al doble de su valor de canal largo (de $2/3$ y $4/3$), y conservando el valor de c en $0,395$, la figura de ruido queda dada por

$$F_{min} = 1 + 1,84 \frac{\omega}{\omega_T}$$

8.2. Diseño y topologías de LNAs

8.2.1. Consideraciones generales de un LNA⁴

Un *Low Noise Amplifier* tiene un rol crítico como el primer elemento en la cadena de recepción,⁵ y en su diseño hay varios factores determinantes tales como su factor de ruido, su ganancia, su ancho de banda, su linealidad, y también su estabilidad.

Como vimos antes, es imperativo que el factor de ruido sea mínimo, y aún logrando esto el LNA usualmente aporta hasta el 60 % del ruido total en la cadena de recepción, con un factor de ruido entre 2 y 3 dB. Tan solo la resistencia de línea que conecta una fuente con el LNA puede causar una degradación del NF de 0.79 dB!⁶ Esto de por sí nos limita al uso de **una sola etapa** para limitar el ruido agregado por el propio ruido térmico, *shot*, y *flicker* totales.

La ganancia del LNA es también de alta importancia ya que aporta a que el ruido de las etapas siguientes no afecte notoriamente el desempeño. Para este mismo propósito suelen usarse varios LNA en cascada.

A continuación estudiaremos en algo más de detalle el tema de la estabilidad y luego el tema de la adaptación de la entrada.

8.2.2. Estabilidad en redes⁷

Especialmente en el mundo moderno de comunicaciones móviles, un sistema de radiofrecuencia está sujeto a variaciones de impedancia —por ejemplo, al colocar la mano en torno a un teléfono celular, la impedancia característica de su antena variará debido a la presencia de este nuevo dieléctrico. Claramente, nos interesa que los sistemas sean robustos a tales variaciones, y en particular, que sean estables. A continuación haremos un tratamiento de estabilidad en términos de redes eléctricas con parámetros S y coeficientes de reflexión Γ , el punto de vista preferido a nivel de *sistemas* de radiofrecuencia ya que es independiente de la implementación específica de los componentes y es extensible hasta el rango de ondas milimétricas y sub-milimétricas (GHz a THz).

A una frecuencia de operación en particular, un amplificador de un sólo transistor inmerso en una red puede observarse como el circuito

⁴ Behzad Razavi [2012], *RF Microelectronics*, capítulo 5.1.

⁵ Recordemos de la fórmula de Friis que este primer elemento domina el ruido de todo el sistema

⁶ (Razavi, 2012), ejemplo 5.1.

⁷ David Pozar [2012], *Microwave Engineering*, Capítulo 12.2.

de la figura 8.2. La ganancia total de la red de amplificación está dada por

$$G_T = G_S G_0 G_L$$

donde usando los parámetros S del transistor⁸ podemos escribir

$$G_S = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_{in}\Gamma_S|^2}$$

$$G_0 = |S_{21}|^2$$

$$G_L = \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2}$$

⁸ Véase el Apéndice ??? para detalles sobre cómo se derivan y se usan los parámetros S

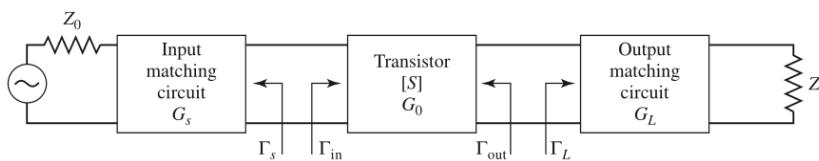


Figura 8.2: Esquemático de un amplificador de un sólo transistor considerando sus redes de adaptación.

Para analizar la estabilidad del transistor, notamos que un circuito estable jamás entrega más energía de la que el sistema le entrega y por ende $|\Gamma_{in}| < 1$ y $|\Gamma_{out}| < 1$. Cuando se dan estas condiciones para toda carga a la entrada y a la salida decimos que el circuito es *incondicionalmente estable*, y si existe alguna combinación de estas cargas que haga que $|\Gamma_{in}| \geq 1$ o $|\Gamma_{out}| \geq 1$ entonces el sistema es *condicionalmente estable* o *potencialmente inestable*.

El uso de los parámetros S (conocidos para cada transistor) facilita mucho la interpretación de estabilidad con el apoyo de la carta de Smith. Sabemos que

$$|\Gamma_{in}| = \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \right| \quad (8.17)$$

$$|\Gamma_{out}| = \left| S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \right| \quad (8.18)$$

de donde, al igualar $|\Gamma_{in}| = 1$ y $|\Gamma_{out}| = 1$ y desarrollando algebraicamente obtenemos (tras un arduo trabajo) la ecuación

$$|\Gamma_L - C_L| = R_L$$

con

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2}$$

$$R_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right|$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

Esta ecuación define un *círculo de estabilidad para la salida* en el plano Γ_L centrado en el punto C_L y de radio R_L . El equivalente para la estabilidad en la entrada se obtiene trabajando con S_{11} en vez de S_{22} , efectivamente reemplazando C_L y R_L con

$$C_S = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2}$$

$$R_S = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right|$$

Teniendo estos círculos necesitamos saber cual lado (exterior o interior) es estable y cual lado es inestable. Al colocar una carga $Z_L = Z_0$ tal que $\Gamma_L = 0$, tendremos de la ecuación 8.17 que $|\Gamma_{in}| = |S_{11}|$. Por lo tanto, en el caso de estabilidad a la entrada, si $|S_{11}| < 1$ entonces el centro de la carta de Smith es estable mientras que si $|S_{11}| > 1$ el centro será inestable. La conclusión es igual para la estabilidad de salida pero con $|S_{22}|$. Dada esta información sabemos si el exterior o interior del círculo de estabilidad correspondiente es o no estable. Esto está ejemplificado en la figura 8.3.

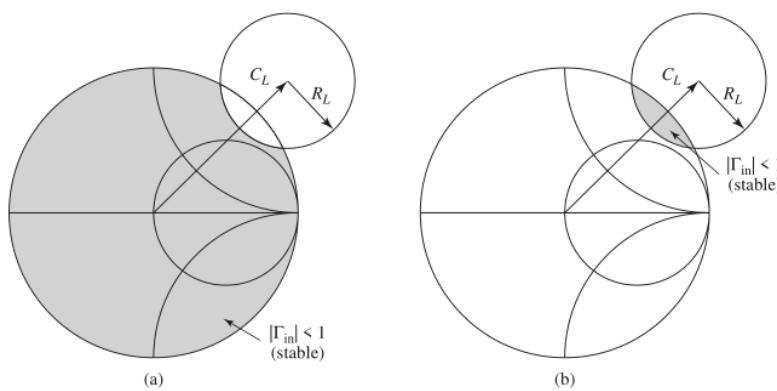


Figura 8.3: Círculos de estabilidad para un amplificador condicionalmente estable. En el caso (a) el transistor tiene $|S_{11}| < 1$ y por lo tanto el exterior del círculo de estabilidad corresponde a la condición estable. En el caso (b) el transistor tiene $|S_{11}| > 1$ y ahora todo el exterior del círculo de estabilidad es inestable.

Para verificar la estabilidad incondicional, el test más usado es la *condición de Rollet* que se basa en la definición del denominado *factor K*:

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|}$$

El amplificador será incondicionalmente estable (bajo toda combinación de impedancia de fuente y carga) sí y solo sí $K > 1$ y $\Delta < 1$, donde Δ es aquel definido más arriba y corresponde al determinante de la matriz S de parámetros S ⁹. En caso de no satisfacerse este test, habrá que recurrir al análisis de estabilidad condicional con los círculos de estabilidad antes vistos.

Una concesión importante al criterio del factor K es que supone que el amplificador es internamente estable, lo cual puede no ser el caso con amplificadores de múltiples etapas¹⁰. De no satisfacerse esta condición, un análisis riguroso de polos y ceros será necesario, posiblemente apoyado en la metodología de doble inyección de Middlebrook.

8.2.3. El problema de la impedancia de entrada¹¹

El diseño de amplificadores analógicos con dispositivos FET es en gran parte fundamentado en el hecho que un MOSFET posee una impedancia de entrada altísima en DC, efectivamente infinita para todo propósito práctico a bajas frecuencias. Sin embargo, este objetivo es contrario a la adaptación de impedancia necesaria para que no se produzcan reflejos en la línea de entrada, y esto a la vez no es necesariamente consistente con los parámetros que minimizan la figura de ruido. La adaptación de impedancia (en particular, adaptación conjugada para maximizar la transferencia de potencia) es importante ya que la degradación de rendimiento en la línea que precede al LNA puede cambiar por completo las características de la antena a la recepción; estas son usualmente diseñadas con una carga adaptada en mente, y la operación fuera de este supuesto provoca pérdidas no características en la antena y posiblemente la atenuación del voltaje recibido (el cual suele ya ser diminuto!).¹² Por lo tanto, en general es un requisito duro que el LNA “presente al mundo exterior” una impedancia de 50Ω adaptada a la línea antes de intentar mejorar sus características de amplificación y figura de ruido.

Si consideramos el caso de un amplificador CS como el de la figura 8.4 podemos determinar la admitancia de entrada:

$$\begin{aligned}\Re\{Y_{in}\} &= R_D C_F \omega^2 \frac{C_F + g_m R_D (C_L + C_F)}{R_D^2 (C_L + C_F)^2 \omega^2 + 1} \\ \Im\{Y_{in}\} &= C_F \omega \frac{R_D^2 C_L (C_L + C_F) \omega^2 + 1 + g_m R_D}{R_D^2 (C_L + C_F)^2 \omega^2 + 1}\end{aligned}$$

⁹ Esta matriz es $S = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix}$

¹⁰ Stephane Dellier. K factor >1 does not ensure unconditional stability ! URL <https://www.slideshare.net/StephaneDellier/k-factor-1-does-not-ensure-unconditional-stability>

¹¹ Behzad Razavi [2012], RF Microelectronics. Capítulo 5.2.

¹² Esta restricción se puede relajar si el LNA y la antena (y en efecto toda la cadena RF) son co-diseñados como parte de un sistema en conjunto.

Figura 8.4: Amplificador CS

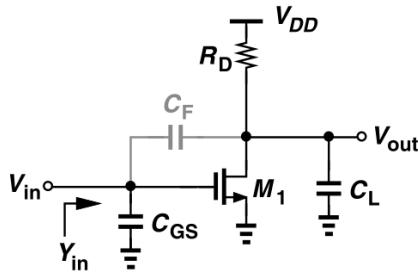
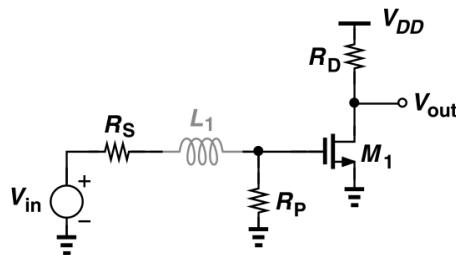


Figura 8.5: Amplificador CS con adaptación resistiva a la entrada.



Con valores “razonables” de $C_F = 10 \text{ fF}$, $C_L = 30 \text{ fF}$, $g_m R_D = 4$ y $R_D = 100 \Omega$, tenemos $\Re\{Y_{in}\} = \frac{1}{7.8 \text{ k}\Omega}$ a 5 GHz, bastante lejos de los $\frac{1}{50 \Omega}$ que necesitamos. Podríamos usar una terminación resistiva a la entrada para realizar la adaptación, en cuyo caso necesitamos un resistor serie R_S y otro en paralelo R_P para adaptar $\Re\{Z_{in}\} = 50 \Omega$ y un inductor serie para cancelar la parte imaginaria, tal como muestra la figura 8.5. Sin embargo, el circuito resultante ahora queda con tres grandes fuentes de ruido en vez de solo dos:

$$\overline{V_{n,out}^2} = \underbrace{4kT(R_S||R_P)(g_m R_D)^2}_{\text{Ruido de los resistores}} + \underbrace{4kT\gamma g_m R_D^2}_{\text{Ruido del MOSFET}} + \underbrace{4kTR_D}_{\text{Ruido de la carga}}$$

Como la ganancia entre V_{in} y V_{out} es

$$A_v = -\frac{R_P}{R_P + R_S} g_m R_D$$

entonces la nueva figura de ruido es

$$\begin{aligned} \text{NF} &= \frac{\overline{V_{n,out}^2} / |A_v|^2}{4kTR_S} = \frac{\text{Ruido total referido a la entrada}}{\text{Ruido de la fuente}} \\ &= 1 + \frac{R_S}{R_P} + \frac{\gamma R_S}{g_m (R_S||R_P)^2} + \frac{R_S}{g_m^2 (R_S||R_P)^2 R_D} \end{aligned}$$

Como se puede ver, la terminación resistiva agrega por sí sola una figura de ruido de $1 + R_S/R_P$, cerca de 3 dB si $R_S \approx R_P$. Esto es inacep-

table, razón por la cual en el diseño de LNAs el objetivo es conseguir esta adaptación de 50Ω sin utilizar resistores físicos.

8.2.4. Topologías típicas¹³

A continuación haremos una derivación deductiva de las dos topologías más usadas para los LNA: amplificadores *common-source* cascodeados con degeneración compuerta-fuente, y amplificadores *common-gate* cascodeados. En cada punto estudiamos la ganancia, impedancia de entrada (con tal de lograr la adaptación) y la figura de ruido. En caso de no querer entrar en los detalles, un resumen que sintetiza este análisis se encuentra en la página 148.

¹³ Behzad Razavi [2012], *RF Microelectronics*. Capítulo 5.3.

Topologías Common-Source Ya vimos del ejemplo anterior que un amplificador de CS con carga resistiva no es capaz de adaptar su impedancia de entrada adecuadamente a 50Ω sin agregar resistencias que destruyan la figura de ruido. Sin embargo, existen varias técnicas para volver esta configuración factible.

CS con carga inductiva — Como se discutió en la sección 6.1 *Técnicas de extensión del ancho de banda*, un inductor en serie con la carga resistiva es capaz de aumentar el ancho de banda y permitir la operación a mayores frecuencias. ¿Qué sucedería si no sólo agregamos este inductor, sino que reemplazamos al resistor con él?

Por un lado, el inductor implica una menor caída de tensión por la corriente de alimentación y por ende permite usar un voltaje de alimentación más bajo que con la carga resistiva. Por otro lado y al igual que con el *shunt peaking*, el inductor y la capacitancia asociada a la salida conforman un tanque resonante que permite operación a altas frecuencias y aumenta notablemente el ancho de banda.

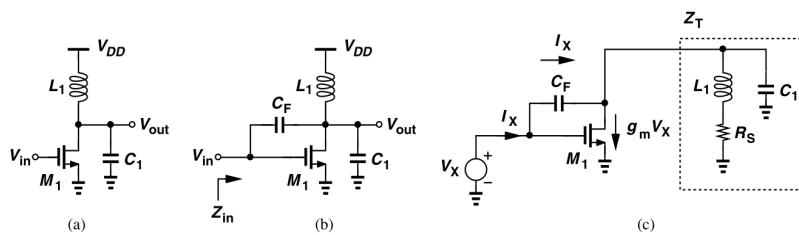


Figura 8.6: Análisis del CS con carga inductiva

En la figura 8.6 vemos el circuito equivalente de esta topología, considerando el efecto de la capacitancia C_{gd} del transistor como rama de realimentación parásita. Un análisis de Laplace muestra que

$$Z_T = \frac{L_1 s + R_S}{L_1 C_1 s^2 + R_S C_1 s + 1}$$

donde R_S es la resistencia parásita del inductor. El voltaje a la entrada se puede expresar como el voltaje del tanque resonante más la caída del capacitor C_F :

$$V_X = \frac{I_X}{sC_F} + (I_X - g_m V_X) Z_T$$

de donde reemplazando Z_T obtenemos la siguiente expresión para la impedancia de entrada:

$$Z_{\text{in}}(j\omega) = \frac{1}{\omega C_F} \cdot \frac{1 - L_1(C_1 + C_F)\omega^2 + jR_S(C_1 + C_F)\omega}{-(R_S C_1 + g_m L_1)\omega + j(g_m R_S - L_1 C_1 \omega^2 + 1)}$$

De aquí se puede extraer la parte real y encontrar valores tal que $\Re\{Z_{\text{in}}\} = 50\Omega$ a la frecuencia de interés. Sin embargo, la capacitancia C_F hace posible que el signo de esta impedancia se invierta, provocando inestabilidad! En particular, habrá un cambio de signo a la frecuencia

$$\omega_1^2 = \frac{R_S C_1 + g_m L_1 - (1 + g_m R_S) R_S (C_1 + C_F)}{g_m L_1^2 (C_1 + C_F)}$$

Es posible diseñar esta frecuencia para que se encuentre lejos del rango deseado de operación, pero usualmente es preferible eliminar su efecto del todo. Para esto, un inductor en serie con C_F (i.e. conectado como realimentación entre compuerta y dren) puede usarse para neutralizar a C_F , pero como C_F toma valores diminutos (por tratarse de una *parasitancia*) entonces este inductor debe tomar valores grandes; esto implica la adición de nuevas capacitancias y con ello la degradación general del rendimiento.

Como existen alternativas que obvian estos problemas de estabilidad y capacitancias parásitas, **esta topología es raramente usada**.

CS con feedback resistivo — Si operamos los transistores a frecuencias un orden de magnitud por debajo de sus f_T tenemos acceso a la topología de la figura 8.7. En pequeña señal es fácil obtener su resistencia de entrada:

$$R_{\text{in}} = \frac{V_X}{I_X} = \frac{(r_{o1}||r_{o2}) + R_F}{1 + g_{m1}(r_{o1}||r_{o2})}$$

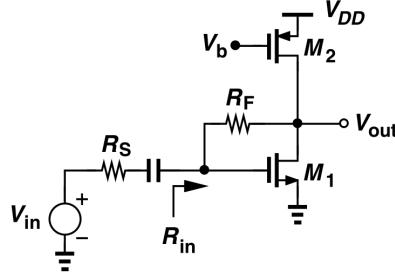
Si hacemos tender $r_{o1}||r_{o2} \rightarrow \infty$ entonces

$$R_{\text{in}} = \frac{1}{g_{m1}}$$

La decisión de elegir $g_{m1} = \frac{1}{R_S} = \frac{1}{50\Omega}$ se hace evidente!

Para calcular la figura de ruido asociada procedamos a calcular la ganancia de este circuito. Si mantenemos el supuesto de $r_{o1}||r_{o2} \rightarrow \infty$

Figura 8.7: LNA CS con realimentación resistiva



(i.e. despreciamos la modulación por largo de canal en los transistores), entonces toda la corriente de dren de M_1 vuelve por R_F y por lo tanto

$$V_{\text{out}} = V_X - g_m V_X R_F$$

donde V_X es el voltaje en la compuerta. Entonces, la ganancia entre V_{in} y V_{out} es

$$A_v = \frac{1 - g_m R_F}{1 + g_m R_S} = \frac{1 - R_F / R_S}{2}$$

Bajo los mismos supuestos podemos encontrar la impedancia observada a la salida por los transistores:

$$R_{\text{out}} = \left(\frac{1 + R_F / R_S}{g_m} \right) \parallel (R_F + R_S) = \frac{R_F + R_S}{2}$$

Ahora podemos obtener el ruido total referido a la salida:

$$\overline{V_{n,\text{out}}^2} = \underbrace{4kT R_S A_v^2}_{\text{Ruido de fuente}} + \underbrace{4kT R_F}_{\text{Ruido por } R_F} + \underbrace{4kT \gamma (g_{m1} + g_{m2}) \left[\frac{R_F + R_S}{2} \right]^2}_{\text{Ruido debido a los FET}}$$

Para obtener la figura de ruido asociada, referimos esto a la entrada y dividimos por el ruido de la fuente:

$$\begin{aligned} \text{NF} &= \frac{4kT R_S A_v^2 / A_v^2}{4kT R_S} + \frac{4kT R_F}{4kT R_S A_v^2} + \frac{4kT \gamma (g_{m1} + g_{m2}) (R_F + R_S)^2}{4kT R_S A_v^2} \\ &= 1 + \frac{4R_F}{R_S \left(1 - \frac{R_F}{R_S} \right)^2} + \frac{\gamma (g_{m1} + g_{m2}) (R_F + R_S)^2}{\left(1 - \frac{R_F}{R_S} \right)^2 R_S} \\ &= 1 + \frac{4R_S}{R_F} + \gamma (g_{m1} + g_{m2}) R_S = 1 + \frac{4R_S}{R_F} + \gamma + \gamma g_{m2} R_S \end{aligned}$$

Lamentablemente, seguimos en una mala situación ya que incluso si $4R_S / R_F + \gamma g_{m2} R_S \ll 1$, si $\gamma \approx 1$ entonces $\text{NF} \approx 3 \text{ dB}$ al igual que antes.

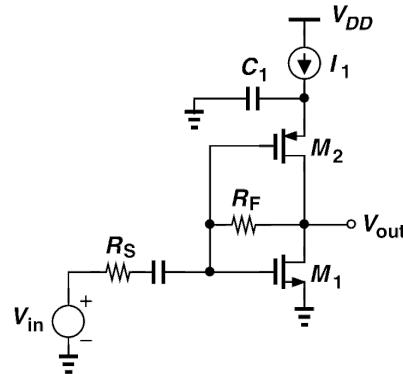


Figura 8.8: CS con realimentación resistiva y con amplificación en paralelo.

Una topología similar que mejora la figura de ruido (pero se enfrenta al mismo límite anterior) considera el uso de M_2 para realizar parte de la amplificación, tal como lo muestra la figura 8.8. Los dos transistores actúan como uno solo con transconductancia $g_{m1} + g_{m2}$ y por lo tanto elegimos $g_{m1} + g_{m2} = 1/R_S$ y tenemos finalmente

$$\text{NF} \approx 1 + \frac{4R_S}{R_F} + \gamma$$

Sin embargo, este circuito requiere mayor voltaje de alimentación debido a la rama de polarización añadida y nuevamente nos encontramos ante la limitante de 3 dB aún si $4R_S/R_F \ll 1$.

CS cascodeado con carga y degeneración inductivas — Del circuito anterior nos debiera surgir la idea de que podría ser interesante usar un segundo transistor como cascodeo en vez de carga activa. En efecto, añadir este cascodeo en la configuración de carga inductiva desacopla la capacitancia C_F que nos podía causar resistencia negativa y además mejorará la ganancia. Antes de explorar el cascodeo, es una buena idea estudiar qué ocurre en el lado opuesto de M_1 , i.e. en su fuente.

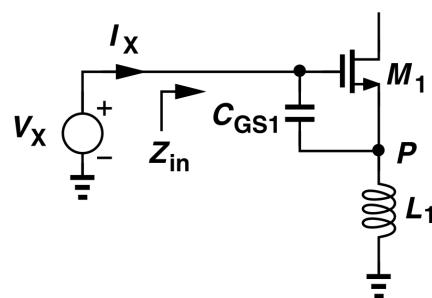


Figura 8.9: LNA CS con degeneración en la fuente.

El circuito con carga inductiva funcionaba por mérito de la misma capacitancia C_F que potencialmente nos causaba problemas, y por lo

tanto tiene sentido ver si es posible utilizar alguna otra de las capacitancias parásitas de M_1 tal como C_{gs} . Si agregamos un inductor L_1 como degeneración inductiva tenemos la situación de la figura 8.9 y un análisis de corriente muestra que la impedancia de entrada es

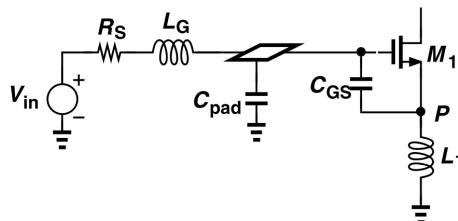
$$\frac{V_X}{I_X} = \frac{1}{sC_{GS1}} + L_1 s + \frac{g_m L_1}{C_{GS1}}$$

Reconociendo que $g_m/C_{GS1} \approx \omega_T$ tendremos que $R_{in} \approx \omega_T L_1$. Si bien esto parece útil, un f_T de 160 GHz dicta un valor para L_1 de 50 pH para adaptar la entrada a 50Ω . Esto es ridículamente pequeño! Las mejoras técnicas que usan los mismos *bond wires* del chip para implementar L_1 ¹⁴ logran a lo más 0.5 nH. Con esta cota inferior, una solución está en reducir f_T a 16 GHz con un capacitor en paralelo, pero seguramente existe alguna opción que nos permite mantener el f_T alto, ¿no?

Resulta que la capacitancia de los mismos *pads* que conectan al amplificador con el resto del chip nos puede ser útil. Esta capacitancia C_{GS1} va conectada *shunt* a tierra en la compuerta de M_1 , y se puede demostrar (con la ayuda de transformaciones serie-paralelo de circuitos resonantes) que a la frecuencia de interés tendremos una atenuación de impedancia a la entrada dada por

$$R_{eq} = \left[\frac{C_{GS1}}{C_{GS1} + C_{pad}} \right]^2 R_1$$

Esto indica que si $C_{GS1} \approx C_{pad}$ entonces la impedancia de entrada será reducida en un factor de 4. Esto relaja las condiciones sobre el valor L_1 , pero este mismo valor en general no logra entrar en resonancia con $C_{GS1} + C_{pad}$ y por lo tanto agregamos un segundo inductor L_G en serie a la entrada¹⁵. Esto resulta en el circuito de la figura 8.10.



¹⁴ Como los *bond wires* son en todo caso necesarios, ¿por qué no aprovechar sus inductancias?

¹⁵ Este inductor usualmente se supone que existe fuera del chip, implementado por *bond wires* o algún elemento inductivo más grande. Figura 8.10: Capacidad de *pad* e inductor serie agregado para adaptación del CS con degeneración en la fuente.

Para este último circuito encontramos, a la frecuencia de resonancia y suponiendo que la entrada está adaptada, la siguiente figura de ruido:

$$NF = 1 + g_m R_S \gamma \left(\frac{\omega_0}{\omega_T} \right)^2$$

A la vez, y sorprendentemente, esta red de entrada presenta una ganancia entre el nodo de entrada y la compuerta del transistor:

$$\begin{aligned}\frac{V_G}{V_{in}} &= \frac{1}{2} \left(1 + \frac{L_G \omega_0}{R_S} \right) \\ &= \frac{1 + Q_{R_S, L_g}}{2}\end{aligned}$$

Como vemos, esta ganancia está dada por el Q de la red $R_S - L_g$ serie. En teoría es posible con Q infinito lograr una figura de ruido unitaria; si minimizamos C_{GS1} entonces $L_1 + L_G$ debe aumentar para mantener el mismo ω_0 , y a medida que L_G aumenta su Q aumenta y con ello la ganancia de voltaje a la entrada. Esto vuelve al ruido de M_1 irrelevante ante R_S y en el límite obtenemos $NF = 1$. Como debe ser aparente, esto no es posible en la práctica ya que los Q siempre serán finitos y los inductores L_G presentan sus propias capacitancias parásitas que limitarán el rendimiento.

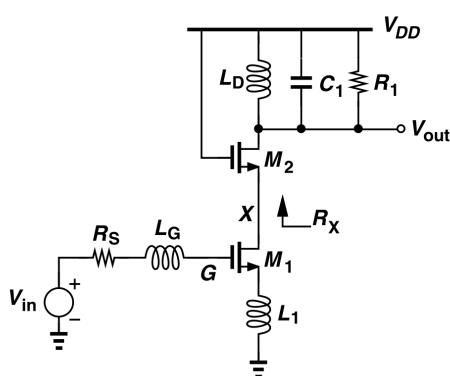


Figura 8.11: LNA tipo CS con degeneración en la fuente, adaptación en la entrada, y cascode

Con todo este análisis a la entrada listo podemos enfocarnos finalmente en el nodo de salida, y la figura 8.11 muestra la configuración final ideal para un LNA tipo CS.¹⁶ El cascode que agregamos desacopla la realimentación a través de C_{gd} del nodo de salida, eliminando la posibilidad de obtener alguna resistencia equivalente negativa. Si la entrada está adaptada, entonces la ganancia final será

$$\begin{aligned}\frac{V_{out}}{V_{in}} &= \frac{\omega_T}{2\omega_0} \frac{R_1}{R_S} \\ &= \frac{R_1}{2L_1\omega_0}\end{aligned}$$

Finalmente sigue habiendo un gran “pero”: si bien el cascode desacopla C_{gd} como se buscaba, la ganancia del primer transistor a la frecuencia de interés puede causar un cambio dramático de la impe-

¹⁶ La resistencia R_1 modela las pérdidas en el inductor L_1

dancia de entrada debido al efecto Miller sobre C_{gd} . La ganancia entre compuerta y dren de M_1 es

$$\frac{V_X}{V_G} = \frac{R_S}{L_1\omega_0} \cdot \frac{R_1 + r_o2}{(1 + g_m r_o2)(R_S + L_G\omega_0)}$$

Y como $Q = \frac{R_S}{L_1\omega_0} \gg 1$, esta ganancia es bastante alta y por lo tanto el efecto Miller de C_{gd} en frecuencia resonante puede volverse nefasto y arruinar nuestra adaptación a la entrada.

Topologías Common-Gate En comparación con el amplificador CS, el CG presenta una baja impedancia de entrada¹⁷ lo cual en aplicaciones de baja frecuencia es un inconveniente que relega esta etapa a buffers de corriente o a cascodos precedidos por el amplificador “de verdad”. Sin embargo, esta baja impedancia la hace justamente atractiva para LNAs ya que el esfuerzo necesario para acercarse a los 50Ω de la línea debiera reducirse. Como la carga resistiva presenta los mismos problemas que con el CS, comenzamos de inmediato estudiando la carga inductiva.

¹⁷ Si $R_L \ll r_o$ entonces

$$Z_{in} = \frac{1}{g_m + g_{mb}} \frac{1}{1 + s \frac{C_S}{g_m + g_{mb}}}$$

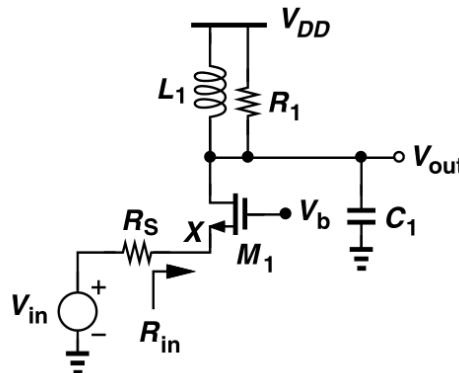


Figura 8.12: Topología CG con carga inductiva

CG con carga inductiva Esta topología se observa en la figura 8.12 en que R_1 representa las pérdidas en L_1 . Asumiremos de inmediato que podemos ignorar el efecto cuerpo y de modulación de largo de canal ($r_o \rightarrow \infty$), de donde no es difícil ver que

$$R_{in} = 1/g_m$$

Claramente habrá de escoger $g_m = (50\Omega)^{-1}$ para adaptar la entrada a la impedancia de línea.

En la frecuencia de resonancia, toda la corriente de L_1 pasa por C_1 y viceversa; por lo tanto, a esta frecuencia tendremos

$$V_{out}/V_X = g_m R_1 = R_1/R_S$$

de donde finalmente

$$A_v = \frac{V_{\text{out}}}{V_{\text{in}}} = \frac{R_1}{2R_S}$$

Siguiendo parados en la frecuencia resonante, podemos calcular el aporte de ruido de M_1 con una fuente de voltaje de valor $\overline{V_{n1}^2} = 4kT\gamma/g_m$ en la compuerta. Este voltaje en la compuerta observa una ganancia $R_1(R_S + 1/g_m)^{-1}$ y por lo tanto

$$\begin{aligned}\overline{V_{n1,\text{out}}^2} &= \frac{4kT\gamma}{g_m} \left[\frac{R_1}{R_S + 1/g_m} \right]^2 \\ &= kT\gamma R_1^2 / R_S\end{aligned}$$

El ruido aportado por R_1 es simplemente $4kTR_1$ referido a la salida, y por lo tanto al referir todo a la entrada obtenemos la figura de ruido:

$$\begin{aligned}\text{NF} &= 1 + \frac{\gamma}{g_m R_S} + \frac{R_S}{R_1} \left(1 + \frac{1}{g_m R_S} \right)^2 \\ &= 1 + \gamma + 4 \frac{R_S}{R_1}\end{aligned}$$

Al igual que antes, aún si $4R_S/R_1 \ll 1 + \gamma$ tendremos $\text{NF} = 3 \text{ dB}$ cuando $\gamma \approx 1$. ¿Estaremos haciendo algo mal que cada topología nos retorna el mismo resultado? Si bien sabemos perfectamente que existe un F_{\min} determinado por los parámetros del transistor, esperaríamos obtener algo mejor que 3 dB... Pronto dilucidaremos la causa de esto, pero primero continuemos con el análisis de estas topologías.

Hasta ahora hemos ignorado en gran parte el efecto de las resistencias de salida de los transistores (i.e. la modulación por largo de canal). Sin embargo, en la etapa CG más que la CS, estas tienen gran importancia debido a que proveen un camino directo a través del transistor y en tecnologías actuales la ganancia intrínseca $g_m r_o$ es diminuta! Si consideramos esta resistencia tendremos

$$R_{\text{in}} = \frac{R_1 + r_o}{1 + g_m r_o}$$

Usualmente podemos aproximar $g_m r_o \gg 1$ por lo que $R_{\text{in}} \rightarrow 1/g_m$, pero ahora se hace necesario igualar toda la expresión anterior con R_S para obtener la adaptación deseada:

$$R_S = \frac{R_1 + r_o}{1 + g_m r_o}$$

En función de la frecuencia, la impedancia de entrada toma la forma de la figura 8.13, donde ω_0 es la frecuencia resonante del tanque LC a la salida. A su vez, la ganancia ahora toma la forma

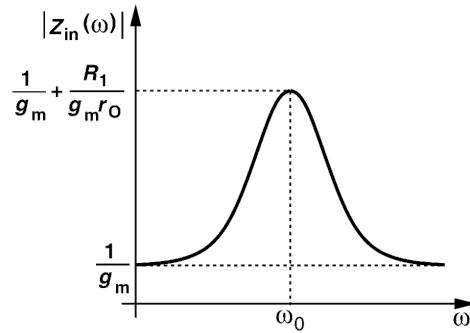


Figura 8.13: Impedancia de entrada de la etapa CG en función de la frecuencia.

$$\begin{aligned} A_v &= \frac{g_m r_o + 1}{r_o + g_m r_o R_S + R_S + R_1} R_1 \\ &= \frac{g_m r_o + 1}{2(1 + r_o/R_1)} \end{aligned}$$

Este es un resultado lamentable, pues si r_o y R_1 son de tamaño comparable, la ganancia es sólo $g_m r_o / 4$. Si bien podemos aumentar el tamaño de M_1 de forma que se reduzca el efecto de la modulación de largo de canal y con ello suba $g_m r_o$ (con el efecto final que $R_{in} \approx 1/g_m$), la ganancia seguirá siendo bastante mala.

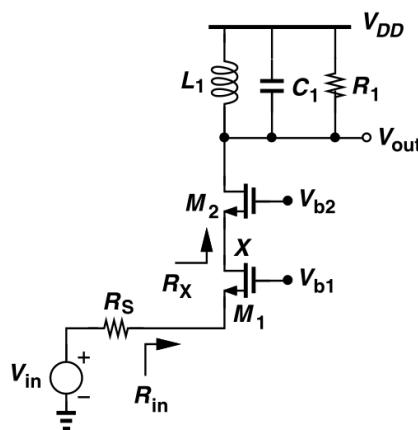


Figura 8.14: Amplificador CG de carga inductiva con cascodo

CG cascodeado En la topología anterior no queda opción que intentar reducir la alta impedancia de entrada debido al aporte de R_1 por sobre r_o . Sin embargo, una alternativa interesante es agregar un segundo transistor a forma de cascodo como se muestra en la figura 8.14.

Ahora la impedancia vista en el nodo X toma la forma que dedujimos antes:

$$R_X = \frac{R_1 + r_{o2}}{1 + g_{m2}r_{o2}}$$

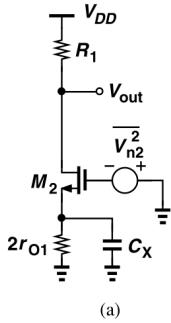
y ahora la resistencia vista por la entrada es

$$R_{in} = \frac{\frac{R_1 + r_{o1}}{1 + g_{m2}r_{o2}} + r_{o1}}{1 + g_{m1}r_{o1}}$$

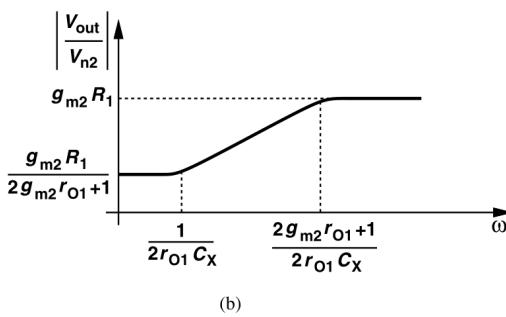
Aún si $g_m r_o$ es comparable con R_1 , este segundo se divide dos veces por una ganancia intrínseca y por lo tanto su aporte permanece despreciable, una gran ventaja en comparación a la topología anterior. Si logramos suponer $g_m r_o \gg 1$ entonces

$$R_{in} \approx \frac{1}{g_{m1}} + \frac{R_1}{g_{m1}r_{o1}g_{m2}r_{o2}} + \frac{1}{g_{m1}r_{o1}g_{m2}}$$

y finalmente, si $g_{m1} \approx g_{m2}$ entonces los dos últimos términos de la ecuación anterior se desprecian frente al primero por lo cual $R_{in} \approx 1/g_{m1}$.



(a)



(b)

Figura 8.15: Análisis de ruido del CG cascodeado ignorando la capacitancia entre compuerta y fuente, r_o finito y efecto cuerpo.

Por cierto, añadir un cascodo trae consigo varios problemas tales como la adición de más ruido y la necesidad de un voltaje de alimentación más alto. Un análisis de ruido simplificado se muestra en la figura 8.15.a. El ruido presente en la compuerta del transistor equivalente observa una ganancia

$$\begin{aligned} \frac{V_{n,out}}{V_{n2}}(s) &= \frac{R_1}{1/g_{m2} + (2r_{o1}) || \frac{1}{sC_X}} \\ &= \frac{2sr_{o1}C_X + 1}{2r_{o1}C_Xs + 2g_{m2}r_{o1} + 1} g_{m2}R_1 \end{aligned}$$

La figura 8.15.b muestra esta función de transferencia y demuestra que el efecto del ruido aumenta a partir de la frecuencia $\omega = (2r_{o1}C_X)^{-1}$. Esta resulta ser mucho menor a f_T y por lo tanto este aporte de ruido puede ser considerable.

El segundo efecto detrimental es la pérdida de holgura para los voltajes dren-fuente. No veremos esto en detalle, pero este consumo da menos espacio para los resistores/transistores de polarización lo cual incrementa su aporte al ruido. Por esto, suele polarizarse con inductores en vez de resistores, terminando con la topología final de la figura 8.16. El diseño para una implementación de este circuito debe considerar la resonancia de L_B con sus propias capacitancias parásitas lo cual dependerá hasta de los *pads* y el layout. Esto se estudia en bastante detalle en el capítulo guía (Razavi, 2012).

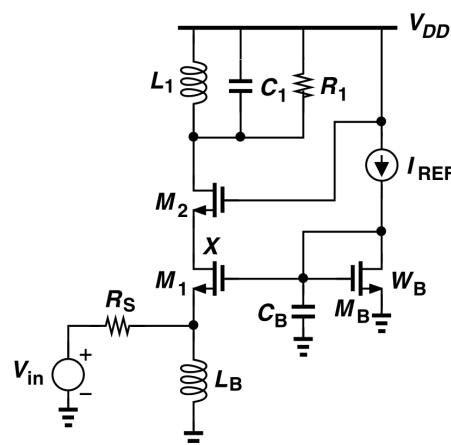


Figura 8.16: LNA con CG cascodeado indicando su polarización.

Topologías CG alternativas El capítulo guía presenta dos otras alternativas para un LNA tipo CG que buscan desacoplar la relación intrínseca entre la ganancia y la figura de ruido que se daba con las topologías más simples. Una consiste en el uso de una red de realimentación entre la salida y la compuerta del transistor, y la otra en una red de pre-alimentación (*feed-forward*) con inversión de fase entre la *entrada* y la compuerta del transistor. Como este capítulo ya se extiende bastante se diferirá el estudio de estos al capítulo guía, pero vale mencionar que cada uno viene con su propio kit de ventajas y *trade-offs*.

Topologías para banda ancha Algunas topologías más novedosas involucran una ingeniosa “cancelación” de parámetros perjudiciales al desempeño. La figura 8.17 consiste en un LNA con *cancelación de ruido*, cuyo propósito es relacionar dos nodos que observen la misma señal de ruido pero con polaridades opuestas, y en la figura 8.18 se muestra un LNA con *cancelación de reactancia* que cancela su capacitancia de entrada por medio de la impedancia de un amplificador realimentado. Estas técnicas logran mejorar sustancialmente la figura de ruido,

y, más interesantemente, lo logran en un amplio ancho de banda, por ejemplo entre 900 MHz y 5 GHz!

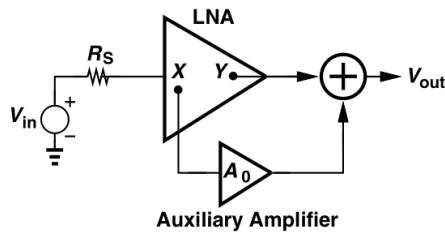


Figura 8.17: Concepto detrás de un LNA con cancelación de ruido. Una implementación ejemplar es presentada por Brucoleri et al. [2004].

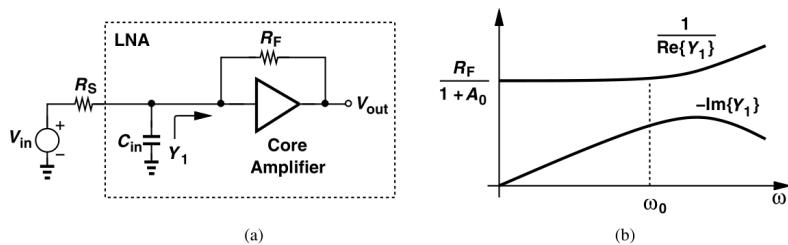


Figura 8.18: Concepto detrás de un LNA con cancelación de reactancia. Con la parte real de Y_1 adaptamos la impedancia y con su parte imaginaria cancelamos la capacitancia de entrada $C_{in}\omega$.

Ejemplo de diseño de un LNA CS con degeneración Conocemos cuatro valores inicialmente: la frecuencia de operación ω_0 , la capacitancia C_{pad} de los pads, el valor de la inductancia de degeneración L_1 y la inductancia serie a la entrada L_G . Estos últimos 3 son flexibles y en general puede hacerse necesario iterar con distintos puntos de partida de estos valores para obtener el mejor resultado.

Las principales ecuaciones que rigen el diseño de este LNA son las siguientes:

$$\omega_0^2 = \frac{1}{(L_G + L_1)(C_{GS1} + C_{pad})}$$

$$R_S = L_1 \omega_T \left(\frac{C_{GS1}}{C_{GS1} + C_{pad}} \right)^2$$

De la primera ecuación obtenemos C_{GS1} y de la segunda obtenemos ω_T y g_m , este segundo por medio de $g_m = \omega_T C_{GS1}$. Con estos valores acudimos a un gráfico de f_T vs. g_m obtenido de simulaciones para obtener el ancho necesario del transistor y polarización que nos entreguen el g_m y f_T simultáneamente. Si el f_T calculado es muy bajo, una capacitancia en paralelo con C_{pad} alivia este requisito, y si en cambio f_T es muy alto, se puede aumentar L_1 .

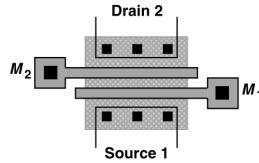


Figura 8.19: Ejemplo de un *layout* típico para un transistor y su cascodo

Al cascodo se le dan las mismas dimensiones que el transistor de entrada, y el layout de estos dos es tal que la capacitancia en su nodo compartido sea mínima, por ejemplo usando aquel de la figura 8.19.

Ahora L_D debe ser elegido para que entre en resonancia a ω_0 en conjunto con las capacitancias de M_2 (dren-compuerta y dren-cuerpo), de la siguiente etapa, y con sus propias capacitancias parásitas. Si la ganancia $R_1 / (2L_1\omega_0)$ es muy alta y afecta el ancho de banda, un resistor explícito en paralelo con L_D puede utilizarse.

Finalmente, debemos verificar que se mantenga la adaptación de entrada a pesar del efecto Miller sobre C_{gd1} ; posiblemente se necesite un ajuste en L_G .

Tras unas pocas iteraciones este diseño obtendrá una figura de ruido entre 1.5 y 2 dB dependiendo sobre todo en la calidad del inductor L_G .

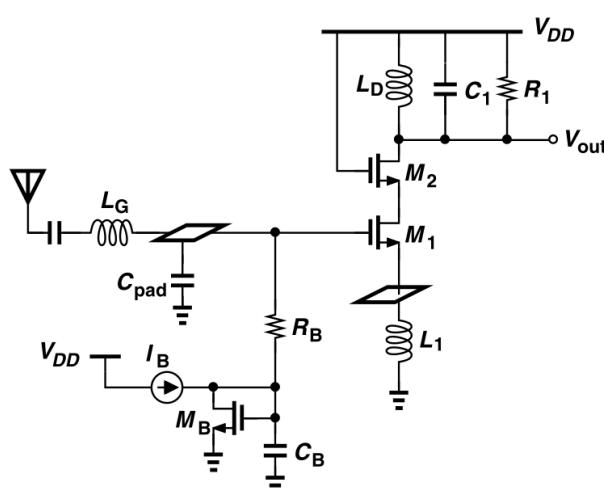


Figura 8.20: Implementación final de un LNA tipo CS con degeneración y carga inductivas. La red M_B se encarga de polarizar M_1 .

Este procedimiento se puede comenzar reemplazando la ecuación de frecuencia con la ecuación para figura de ruido. Recordemos que esta desprecia el ruido del cascodo y la carga:

$$\text{NF} = 1 + g_{m1}R_S \gamma \left(\frac{\omega_0}{\omega_T} \right)^2$$

Un ejemplo de la implementación de tal LNA se muestra en la figura ??.

	R_{in}	Ganancia	NF
CS c/feedback resistivo	$1/g_{m1}$	$\frac{R_F+R_S}{2}$	$1 + \frac{4R_S}{R_F} + \gamma(g_{m1} + g_{m2}) R_S$
CS c/degeneración	$\frac{1}{s(C_{GS1}+C_{pad})} + (L_1 + L_g) s + \omega_T L_1$	$\frac{R_1}{2L_1\omega_0}$	$1 + g_m R_S \gamma \left(\frac{\omega_0}{\omega_T}\right)^2 + \frac{4R_S}{R_1} \left(\frac{\omega_0}{\omega_T}\right)^2$
CG ($r_o \gg R_1$)	$1/g_m$	$\frac{R_1}{2R_S}$	$1 + \frac{\gamma}{g_m R_S} + \frac{R_S}{R_1} \left(1 + \frac{1}{g_m R_S}\right)^2$
CG ($r_o \approx R_1$)	$\frac{R_1+r_o}{1+g_m r_o}$	$\frac{g_m r_o + 1}{2 + 2r_o/R_1}$	idem
CG cascodeado	$\frac{R_1+r_{o1}}{1+g_{m2}r_{o2}} + r_{o1}$	$\frac{R_1}{2R_S}$	idem (+ NF cascodo)

Tabla 8.2: Resumen de los parámetros importantes para las topologías vistas en el capítulo.

Resumen El uso de cargas resistivas en LNAs es indeseable ya que estas provocan una caída del voltaje de operación, y esto limita la ganancia en particular cuando se miniaturizan aún más las dimensiones. Por esto, toda topología está basada en una carga inductiva para la cual hay que encontrar un punto de resonancia correspondiente a la frecuencia de operación deseada.

Vimos en la topología CS que la capacitancia intrínseca C_{gd} provoca un camino de realimentación que nos permite adaptar la entrada a 50Ω pero que potencialmente puede inestabilizar el sistema a distintas frecuencias. Para combatir esto realizamos la adaptación mediante una red de degeneración entre la compuerta y la fuente del transistor, y añadimos un cascodo tanto como para mejorar la ganancia como para desacoplar el nodo de salida y el de entrada. Esta es la topología preferida para LNAs tipo CS ya que las capacitancias parásitas y de los *pads* son favorables para adaptar la entrada con la red de degeneración.

En la topología CG, la baja impedancia de entrada facilita la adaptación a la entrada. Sin embargo, en tecnologías modernas el $g_m r_o$ del transistor no es tan grande en comparación a las resistencias parásitas del inductor de carga, y por lo tanto un CG simple pierde en ganancia y su adaptación se encoge a sólo un rango de frecuencias en torno a ω_0 . Para solucionar esto, un cascodo agregado logra que los $g_m r_o$ combinados de cada transistor sean grandes en comparación a las resistencias parásitas y por lo tanto obtenemos mejoras en la capacidad de adaptación a banda ancha como también la ganancia. El análisis de ruido deberá aún hacerse cuidadosamente, en particular porque existirán ceros y polos que aumentan la potencia de ruido a distintas frecuencias.

En la tabla 8.2 se resumen los principales resultados de las topologías vistas. En el caso de la NF del CS con degeneración añadimos el término $\frac{4R_S}{R_1} \left(\frac{\omega_0}{\omega_T}\right)^2$ asociado a la resistencia parásita del inductor de carga.

8.2.5. Adaptación de ruido vs. adaptación de potencia

Nos percatamos hace un par de páginas que no estábamos logrando la mejora en figura de ruido que esperaríamos de estas complicadas nuevas topologías. Sin darnos cuenta, llegamos y adaptamos la impedancia de entrada a 50Ω sin pensar mucho más al respecto, pero observando las expresiones de la tabla 8.2 la historia se hace clara! Resulta que **adaptar la entrada y minimizar la figura de ruido son objetivos opuestos**.

En el caso del CG ideal con carga inductiva (con $r_o \gg R_1$) adaptamos $1/g_m$ a la impedancia de entrada y esto nos dió una figura de ruido de $1 + \gamma + 4\frac{R_S}{R_i}$. Sin embargo, observamos fácilmente que para minimizar la NF hay que maximizar g_m , y en el límite $g_m \rightarrow \infty$ tendríamos $\text{NF} = 1 + R_S/R_1$.

Obtener una buena adaptación a la entrada en un gran rango de frecuencias y minimizar la figura de ruido es un nuevo *trade-off* a considerar como diseñadores. Si somos capaces de diseñar la totalidad del sistema, es posible co-diseñar los demás dispositivos (e.g. antena en la entrada y un mixer u otro LNA a la salida) para que no requieran una adaptación tan rigurosa, y esto nos daría la oportunidad de minimizar la NF. En cambio, si estamos diseñando un LNA a incorporarse como un chip discreto dentro de una red más grande, el requisito de adaptación a 50Ω es más duro ya que es el lenguaje de comunicación estándar de gran parte de la industria y, como mencionamos antes, no respetar esto puede degradar el rendimiento de toda la cadena.

En particular con relación a las topologías recién vistas, observamos que la topología CG es más capaz de mantener una buena adaptación a la entrada (i.e. R_{in} es meno sensible a parasíticos), mientras que la etapa CS presenta menor figura de ruido. En general solemos elegir la CG si es aceptable que la NF rodee los 4 dB y la CS si necesitamos algo menor. Como dice el autor del capítulo guía B. Razavi,

The choice between the CG and CS LNA topologies is determined by the trade-off between the robustness of the input match and the lower bound on the noise figure.

Otra comparación interesante entre las topologías está en el efecto de la resistencia parásita R_1 en la carga; con el CG adaptado teníamos una NF con una contribución $4R_s/R_1 = 2/|A_v|$, entonces con mayor ganancia menor ruido pero usualmente $|A_v| = 10$ para lo cual la adición de 0,2 a la NF es considerable. En cambio, en el CS esta misma contribución de R_1 está modulada por la razón $(\omega_0/\omega_T)^2$, entonces mientras más lejos de la frecuencia de tránsito operemos, menor será esta contribución.

8.3. Optimización con restricciones de potencia

LA OPTIMIZACIÓN DEL DISEÑO DE LNAs es clave en diseños competitivos. Ya vimos que en el diseño de LNAs hay diversas cifras de desempeño que, lamentablemente, no necesariamente pueden ser optimizadas en forma concurrente: cifra de ruido (o figura de ruido), potencia, adaptación de impedancia, ganancia. En diseño de circuitos monolíticos, la que más nos duele es la potencia, ya que no es fácil extraer el calor de un chip. Lamentablemente un diseño que optimiza la cifra de ruido suele resultar en consumos de potencia excesivos para implementaciones integradas. En esta sección estudiaremos una técnica de optimización para potencia, que aparece en [Lee, 2003]. Esta derivación puede parecer un poco rebuscada, pero es lo mejor que tenemos para diseñar LNAs usando MOSFETs limitados en potencia.

Comencemos con la expresión general para cifra de ruido según la teoría clásica de ruido vista previamente:

$$F = F_{\min} + \frac{R_n}{G_s} \left[(G_s - G_{\text{opt}})^2 + (B_s - B_{\text{opt}})^2 \right] \quad (8.19)$$

Esta expresión, de muy baja entropía, no nos sirve como está debido a que no incluye la potencia en forma explícita. Para resolver el problema de optimización para potencia, expresaremos esta ecuación en función de la potencia. Comencemos suponiendo que la susceptancia de fuente B_s es escogida para adaptarse lo suficientemente bien a B_{opt} , con lo que podemos despreciar el último término. La expresión para la cifra de ruido resultante es:

$$F = F_{\min} + \frac{R_n}{G_s} \left[(G_s - G_{\text{opt}})^2 \right] \quad (8.20)$$

Recordemos el cálculo de la conductancia óptima de fuente que habíamos visto en (7.42), repetida aquí para conveniencia del lector:

$$G_{\text{opt}} = \sqrt{\frac{G_u}{R_N} + G_c^2} \quad (8.21)$$

Esta expresión puede ser escrita de la siguiente forma:

$$G_{\text{opt}} = \sqrt{\frac{G_u}{R_N} + G_c^2} = \alpha \omega C_{gs} \sqrt{\frac{\delta}{5\gamma} (1 - |c|^2)}, \quad (8.22)$$

donde γ es el parámetro de ruido de los MOSFETs, $\alpha = g_m / g_{d0}$ con g_{d0} la conductancia dren-fuente cuando $V_{DS} = 0$ (triodo), c es el coeficiente de correlación del ruido de compuerta, γ es el parámetro de ruido térmico del MOSFET en región activa, y δ es el coeficiente de ruido de compuerta¹⁸.

Procedemos a re-escribir esta última expresión para dejar en forma explícita un parámetro en forma de factor de calidad Q_{opt} , lo cual

¹⁸ Y suele ser aproximadamente el doble de γ .

reducirá la complejidad de algunas expresiones:

$$\frac{G_{\text{opt}}}{\omega C_{gs}} = \alpha \sqrt{\frac{\delta}{5\gamma} (1 - |c|^2)} = Q_{\text{opt}} \quad (8.23)$$

Como optimizaremos para potencia, es probable que la conductancia de fuente no sea la óptima. Para tomar esto en consideración, definamos un factor de calidad Q_s similar al óptimo, pero incluyendo la conductancia real $1/R_s$:

$$Q_s \triangleq \frac{1}{\omega C_{gs} R_s} \quad (8.24)$$

Ahora re-escribimos (8.20) en términos de los factores de calidad recién definidos:

$$F = F_{\text{min}} + \frac{\frac{\gamma}{\alpha g_m}}{Q_s \omega C_{gs}} (Q_s \omega C_{gs} - Q_{\text{opt}} \omega C_{gs})^2 \quad (8.25)$$

Simplificando, llegamos a

$$F = F_{\text{min}} + \left[\frac{\gamma}{\alpha g_m R_s} \right] \left[1 - \frac{Q_{\text{opt}}}{Q_s} \right]^2 \quad (8.26)$$

Ahora expresaremos α , g_m , Q_{opt} y Q_s para incluir explícitamente la disipación de potencia. Para ello, vamos a la ecuación que modela la corriente de dren del transistor en región activa:

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_t)^2 \quad (8.27)$$

Esta expresión puede ser expresada como:

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_t) V_{dsat,l} \quad (8.28)$$

donde $V_{dsat,l} = V_{gs} - V_t$ es el voltaje de saturación de canal largo. A medida que los transistores son más pequeños, el valor de V_{dsat} también se ve reducido debido a la saturación de la velocidad de los portadores.

Es posible demostrar¹⁹ que V_{dsat} puede ser expresado como:

¹⁹ K Ko Ping. Approaches to scaling. *Advanced MOS device physics*, 18:1-37, 1989

$$V_{dsat} \approx (V_{gs} - V_T) \parallel (LE_{sat}) = \frac{(V_{gs} - V_T) \cdot (LE_{sat})}{(V_{gs} - V_T) + (LE_{sat})} \quad (8.29)$$

donde E_{sat} es la intensidad del campo eléctrico al que la velocidad de los portadores ha caído a la mitad del valor extrapolado de la movilidad a campos bajos. Por lo tanto, la corriente del transistor de canal corto en región activa puede ser expresada como:

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_t) [(V_{gs} - V_T) \parallel (LE_{sat})] \quad (8.30)$$

Esta ecuación puede ser re-escrita de la siguiente forma:

$$I_D = WLC_{ox}v_{sat}E_{sat} \frac{\rho^2}{1+\rho}, \quad (8.31)$$

donde $v_{sat} = \mu E_{sat}/2$ y

$$\rho = \frac{V_{gs} - V_t}{LE_{sat}} = \frac{V_{ov}}{LE_{sat}} \quad (8.32)$$

Por lo tanto podemos escribir la disipación de potencia como

$$P_D = V_{DD}I_D = V_{DD}WLC_{ox}v_{sat}E_{sat} \frac{\rho^2}{1+\rho} \quad (8.33)$$

Por otro lado, la transconductancia puede ser obtenida derivando (8.31):

$$g_m = \frac{1 + \frac{\rho}{2}}{(1 + \rho)^2} \mu C_{ox} \frac{W}{L} V_{ov} = \alpha \mu C_{ox} \frac{W}{L} V_{ov} = \alpha g_{d0} \quad (8.34)$$

Volviendo a (8.26), todavía nos falta expresar Q_s en términos de la disipación de potencia. Q_s depende de C_{gs} , que a su vez depende del ancho del transistor. Podemos despejar W de (8.31), calcular C_{gs} y sustituir el resultado en (8.24) para llegar a:

$$Q_s = \frac{P_0}{P_D} = \frac{\rho^2}{1 + \rho}, \quad (8.35)$$

donde

$$P_0 = \frac{3}{2} \frac{V_{DD}v_{sat}E_{sat}}{\omega R_s} \quad (8.36)$$

Este resultado puede ser empleado para re-expresar (8.20) en términos de ρ y P_D , y luego optimizada. El resultado es complicado y se sugiere solución por métodos gráficos; sin embargo, hay una aproximación muy reveladora para $\rho \ll 1$, lo cual se cumple en circuitos de baja potencia. Esto resulta en un circuito de mínima potencia para

$$\rho^2 \approx \frac{P_D}{P_0} \sqrt{\frac{\delta}{5\gamma}(1 - |c|^2)} \left(1 + \sqrt{\frac{7}{4}}\right) \quad (8.37)$$

Sustituyendo esta expresión en (8.35) llegamos al valor de Q_s que minimiza la cifra de ruido considerando restricciones de potencia:

$$Q_{sP} = |c| \frac{5\gamma}{\delta} \left(1 + \sqrt{1 + \frac{3}{|c|^2} \left(1 + \frac{\delta}{5\gamma}\right)}\right) \approx 4 \quad (8.38)$$

El valor numérico de $Q_{sP} \approx 4$ resulta de la insensibilidad relativa de Q_s a valores particulares de δ y γ . Un rango razonable para Q_{sP} es entre 3.5 y 5.5, y la cifra de ruido varía muy poco en ese rango. Valores pequeños de Q_s resultan en circuitos menos sensibles a los parámetros, mientras que valores mayores de Q_s reducen el área.

Una vez obtenido Q_{SP} podemos encontrar el ancho del transistor para mínima cifra de ruido con restricciones de potencia:

$$W_{\text{opt}P} = \frac{3}{2} \frac{1}{\omega L C_{ox} R_s Q_{SP}} \approx \frac{1}{3\omega L C_{ox} R_s} \quad (8.39)$$

La aproximación de la expresión anterior fue obtenida para $Q_{SP} = 4,5$.

Lo interesante es que el escalamiento de los procesos de semiconductores reduce L pero tiende a aumentar C_{ox} en una proporción similar, debido al uso de materiales de compuerta con alta constante dieléctrica o espesores de óxido muy pequeños, lo que resulta en un producto LC_{ox} más o menos constante. Esto permite llegar a una regla de oro muy aproximada para el ancho del transistor, de $250 \mu\text{mGHz}^{20}$ para $R_s = 50\Omega$.

La mínima cifra de ruido resultante con consideraciones de consumo de potencia es

$$F_{\text{min}P} \approx 1 + 2,4 \frac{\gamma}{\alpha} \frac{\omega}{\omega_T} \quad (8.40)$$

Comparando con el resultado del ejemplo 8.1, vemos que al tomar en consideración la potencia, igual es posible obtener cifras de ruido cercanas al mínimo global. La optimización con restricciones de potencia producen resultados bastante balanceados en términos de cifra de ruido y adaptación de impedancia. También es interesante notar que la cifra de ruido mejora a medida que tenemos tecnologías con mejor ω_T .

Para aplicar este método, primero empleamos (8.39) para determinar el ancho del transistor, lo polarizamos con la corriente máxima permitida según restricciones de potencia, y entonces elegimos el valor de la inductancia de degeneración de fuente para lograr la adaptación de impedancia empleando el valor de ω_T correspondiente a la polarización. Finalmente agregamos inductancia en serie a la compuerta para que el lazo de entrada quede resonante a la frecuencia de operación.

8.4. Linealidad de LNAs

NO BASTA CON QUE UN LNA TENGA BAJO RUIDO PARA QUE FUNCIONE BIEN. Cuando un LNA, diseñado para recibir señales muy débiles, es excitado con señales más grandes, se producen varios fenómenos. Para comenzar, el LNA podría saturarse y entrar en régimen no lineal, lo cual llena el espectro de armónicos. Puede haber también un problema cuando queremos detectar una señal pequeña en presencia de una señal mucho mayor en una frecuencia cercana, lo que puede resultar en la modulación cruzada o incluso en el bloqueo o incapacidad de detectar la señal pequeña.

En esta sección aprenderemos algunos efectos de la no-linealidad en un LNA, y cómo cuantificarlos.

²⁰ Esto significa que a medida que aumento la frecuencia, reduzco el ancho del transistor.

8.4.1. Comportamiento de sinusoides frente a no-linealidades

Sabemos que cuando sometemos una sinusoide a una no-linealidad, aparecen armónicos. También sabemos que cuando sometemos la superposición de dos sinusoides a una no-linealidad, además de los armónicos, aparecen productos de intermodulación²¹ (IM)²² con frecuencias relacionadas a combinaciones de sumas y restas de las frecuencias originales²³. Recordemos la matemática de estas operaciones comenzando con una identidad trigonométrica muy importante²⁴:

$$\cos(x)\cos(y) = \frac{\cos(x+y) + \cos(x-y)}{2} \quad (8.41)$$

Consideremos qué sucede cuando elevamos un coseno al cuadrado:

$$\cos^2(\omega t) = \frac{\cos(\omega t + \omega t) + \cos(\omega t - \omega t)}{2} = \frac{1}{2} + \frac{\cos(2\omega t)}{2} \quad (8.42)$$

Vemos que aparece a la salida un nivel DC y un tono al doble de frecuencia que la de la señal original. Y aunque pasó inadvertido, la amplitud también es sometida a la operación de elevación al cuadrado. Consideremos ahora el resultado de elevar un coseno al cubo:

$$\cos^3(\omega t) = \frac{1}{4}(3\cos(\omega t) + \cos(3\omega t)) \quad (8.43)$$

El resultado es un tono en la frecuencia original y un tono en la tercera armónica. En general, al elevar un coseno a la **potencia de n par**, aparecen armónicas pares desde DC hasta la n -ésima armónica, mientras que elevar un coseno a la **potencia de n impar** resulta en la fundamental y armónicas impares hasta la n -ésima armónica.

Ahora veamos el efecto de elevar al cuadrado una suma de cosenos. Aplicando el cuadrado de binomio,

$$(\cos(\omega_1 t) + \cos(\omega_2 t))^2 = \cos^2(\omega_1 t) + 2\cos(\omega_1 t)\cos(\omega_2 t) + \cos^2(\omega_2 t) \quad (8.44)$$

Ya sabemos qué sucede con el primer y tercer término. Miremos qué sucede con el segundo:

$$2\cos(\omega_1 t)\cos(\omega_2 t) = \cos((\omega_1 + \omega_2)t)\cos((\omega_1 - \omega_2)t) \quad (8.45)$$

Vemos que aparecen los tonos de intermodulación de segundo orden o IM2²⁵, que corresponden a la suma y resta de las frecuencias originales. Ahora veamos el resultado de elevar al cubo una suma de cosenos:

$$(\cos(\omega_1 t) + \cos(\omega_2 t))^3 = \cos^3(\omega_1 t) + 3\cos^2(\omega_1 t)\cos(\omega_2 t) + 3\cos(\omega_1 t)\cos^2(\omega_2 t) + \cos^3(\omega_2 t) \quad (8.46)$$

En este caso los productos de intermodulación de tercer orden o IM3 (segundo y tercer término) resultan en frecuencias $2\omega_1 - \omega_2$, $2\omega_1 + \omega_2$,

²¹ Los productos de intermodulación son resultado de no-linealidades y crean frecuencias que no existen en la entrada. Esto nos lleva a la **distorsión de intermodulación**, o IMD.

²² Los productos de intermodulación pueden ser de orden 2, 3, etc. Los de segundo orden se denominan IM2; los de tercer orden se denominan IM3, etc.

²³ Justamente este efecto es el que explotamos para diseñar mixers, tal como lo aprenderemos más adelante.

²⁴ Para los que tienen mala memoria, esta fórmula puede ser derivada fácilmente si expandimos el coseno aplicando la Fórmula de Euler.

²⁵ Son de segundo orden porque elevamos al cuadrado.

$2\omega_2 - \omega_1$ y $2\omega_2 + \omega_1$. En general los productos de intermodulación incluyen todas las combinaciones posibles del orden correspondiente.

Ya sabemos cómo se comportan las sinusoides frente a no-linealidades. Apliquemos esto al caso de amplificadores. Cuando un amplificador satura, su curva de transferencia estática puede ser modelada mediante una expansión de Taylor truncada. En el caso de un transconductor,

$$i(V_{DC} + v) \approx c_0 + c_1 v + c_2 v^2 + c_3 v^3 \quad (8.47)$$

donde los coeficientes c_i pueden tener cualquier signo. El coeficiente c_1 es el que produce la ganancia lineal del amplificador. Al amplificar una suma de cosenos con frecuencias parecidas²⁶, $v = A(\cos(\omega_1 t) + \cos(\omega_2 t))$, la expresión resultante incluye un término DC, términos con las mismas frecuencias que las de entrada (fundamentales), términos con el doble y el triple de frecuencia (armónicos), y términos de intermodulación de segundo y tercer orden. Es posible demostrar que la componente DC incluye efectos de los términos cuadráticos:

$$c_0 + c_2 A^2 \quad (8.48)$$

mientras que las componentes fundamentales (que en este caso incluyen efectos del factor cúbico) son

$$\left(c_1 A + \frac{9}{4} c_3 A^3 \right) (\cos(\omega_1 t) + \cos(\omega_2 t)) \quad (8.49)$$

Miremos ahora los términos armónicos de segundo orden:

$$\left(\frac{c_2 A^2}{2} \right) (\cos(2\omega_1 t) + \cos(2\omega_2 t)) \quad (8.50)$$

y los términos armónicos de tercer orden:

$$\left(\frac{c_3 A^3}{4} \right) (\cos(3\omega_1 t) + \cos(3\omega_2 t)) \quad (8.51)$$

En las expresiones anteriores no hay mucha novedad. Vamos ahora a analizar los términos de intermodulación de segundo orden:

$$\left(\frac{c_2 A^2}{2} \right) [\cos((\omega_1 + \omega_2)t) + \cos((\omega_1 - \omega_2)t)] \quad (8.52)$$

Como dijimos que las frecuencias que entran al LNA son parecidas, las frecuencias resultantes están lo suficientemente alejadas de la banda pasante como para preocuparnos. Por lo tanto, no hay problema con los productos de intermodulación de segundo orden.

Miremos ahora los de tercer orden. Los que incluyen sumas de frecuencias no son relevantes en amplificadores sintonizados ya que caen fuera del ancho de banda del LNA, y por lo tanto podemos ignorarlos;

²⁶ Aquí estamos asumiendo que el LNA tiene un ancho de banda limitado, y por lo tanto las frecuencias que se superponen en la entrada son parecidas

sin embargo, los que incluyen restas de frecuencias sí son relevantes, ya que caen dentro de la banda pasante del LNA:

$$\left(\frac{3}{4}c_3A^3\right) [\cos((2\omega_1 - \omega_2)t) + \cos((2\omega_2 - \omega_1)t)] \quad (8.53)$$

En este caso, si ω_1 y ω_2 corresponden a canales cercanos, los productos de intermodulación de tercer orden pueden interferir en la comunicación.

8.4.2. IP₃

Una cifra de desempeño que permite cuantificar la gravedad de la no-linealidad del amplificador en cuanto a distorsión de intermodulación de tercer orden resultante, es el **intercepto de tercer orden** o *third-order intercept point*²⁷, también designado como TOI o IP₃. El IP₃ referido a la entrada²⁸ corresponde a la amplitud de entrada A que resulta en productos de intermodulación de tercer orden iguales en amplitud a la fundamental. Esto considera los coeficientes lineales de (8.49) y el coeficiente de los IM₃, (8.53):

$$|c_1 A| = \left| \frac{3}{4} c_3 A^3 \right| \rightarrow A^2 = \frac{4}{3} \left| \frac{c_1}{c_3} \right| \quad (8.54)$$

El IIP₃ es una **extrapolación** de lo que ocurre para bajas amplitudes; amplitudes más altas resultan en errores adicionales al truncar la serie de Taylor para la curva de transferencia estática, y por lo tanto la eventual intersección ocurre en otro punto.

A partir de la ecuación anterior es posible calcular la potencia correspondiente a una sinusoida de esa amplitud, dividiendo A por $2R_s$:

$$\text{IIP}_3 = \frac{2}{3} \left| \frac{c_1}{c_3} \right| \frac{1}{R_s} \quad (8.55)$$

El cálculo del IIP₃ involucra determinar la ganancia c_1 y la tercera derivada de la curva de transferencia estática, c_3 . Lo ideal es que el IIP₃ ocurra para amplitudes muy altas o infinitas. La Fig. 8.21 muestra gráficamente algunas definiciones relativas a la linealidad de un LNA.

La simulación del IP₃ en SPICE mediante análisis transiente²⁹ es difícil debido a que requiere gran precisión³⁰, muestreo uniforme³¹ con timestep pequeño. Esto resulta en elevados tiempos de simulación y archivos muy pesados. Existen otros simuladores AC no lineales especiales para simular el IP₃.

Otra alternativa para estimar el IP₃ es empleando los coeficientes de la expansión de Taylor de la curva de transferencia estática. En [Lee, 2003] aparece otro método muy sencillo e ingenioso basado en tres mediciones de g_m realizadas a diferentes voltajes de polarización. Lo interesante de este método es que permite estimar la IIP₃ de tecnologías MOSFET particulares. A continuación mostramos el procedimiento.

²⁷ Third-order intercept point - wikipedia. https://en.wikipedia.org/wiki/Third-order_intercept_point, Accessed on 05/15/2021; and Ip3 and intermodulation guide | maxim integrated. <https://www.maximintegrated.com/en/design/technical-documents/tutorials/5/5429.html>, Accessed on 05/15/2021

²⁸ Input-referred IP₃, o IIP₃. Tiene dimensiones de potencia o dB sobre alguna potencia de referencia.

²⁹ Por supuesto que no podemos simular una no linealidad empleando análisis AC de SPICE, porque el análisis AC es lineal.

³⁰ La precisión por defecto de SPICE no es muy alta, comparativamente hablando, y es necesario ajustar los parámetros de la simulación para llegar a precisiones más altas. MATLAB es mucho más preciso.

³¹ Esto para evitar que aparezcan cosas raras en el espectro.

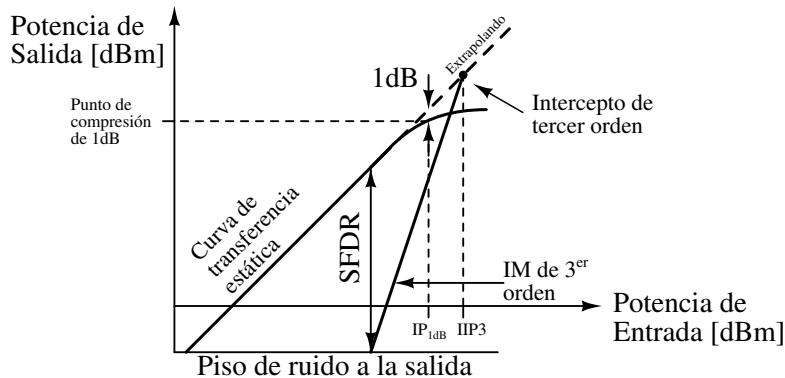


Figura 8.21: Representación gráfica del IIP3. También aparecen otras cifras de desempeño relacionadas con la linealidad. Las señales involucradas en este gráfico tienen frecuencias en la banda pasante del LNA.

En general un transistor empleado como amplificador tiene una transconductancia no lineal que domina la no-linealidad del amplificador. Esta transconductancia $g(v)$ es función del voltaje de polarización DC v y puede ser derivada de la ecuación para la corriente del transistor, expresada como una expansión de Taylor truncada:

$$i(V_{DC} + v) \approx c_0 + c_1 v + c_2 v^2 + C_3 v^3 \quad (8.56)$$

La transconductancia resultante $g(v)$ es la derivada de la expresión anterior:

$$g(v) \approx c_1 + 2c_2 v + 3c_3 v^2 \quad (8.57)$$

Calculemos la transconductancia para tres voltajes DC determinados en torno al valor de polarización, esto es, $g(-V)$, $g(0)$ y $g(+V)$, donde el argumento V es un voltaje pequeño medido con respecto al voltaje de polarización DC.

$$g(0) \approx c_1 \quad (8.58)$$

$$g(-V) \approx c_1 - 2c_2 V + 3c_3 V^2 \quad (8.59)$$

$$g(+V) \approx c_1 + 2c_2 V + 3c_3 V^2 \quad (8.60)$$

Es fácil medir o simular el valor de la transconductancia para tres voltajes de polarización diferentes. A partir de estas tres ecuaciones podemos despejar los coeficientes de la expansión de Taylor para la ganancia estática:

$$c_1 = g(0) \quad (8.61)$$

$$c_2 = \frac{g(V) - g(-V)}{4V} \quad (8.62)$$

$$c_3 = \frac{g(V) + g(-V) - 2g(0)}{6V^2} \quad (8.63)$$

Empleando estos resultados en (8.55) llegamos a la siguiente expresión para el IIP₃:

$$\text{IIP}_3 = \frac{4V^2}{R_s} \left| \frac{g(0)}{g(V) + g(-V) - 2g(0)} \right| \quad (8.64)$$

En esta expresión vemos que es posible llegar a un IIP₃ infinito si la transconductancia está en un máximo para el punto de polarización. En la práctica no llegamos a IIP₃ infinito debido a asimetrías en torno al punto de polarización, pero sí maximizamos el IIP₃.

En [Lee, 2003] hay información adicional sobre el IIP₃ para el caso de transistores MOS. Por no ser un asunto fundamental sino muy dependiente de la tecnología, preferí dejarlo fuera de estos apuntes. Esto no significa que no sea importante. En caso de transistores de canal corto, se sugiere ver [Soorapanth and Lee, 1997].

8.4.3. SFDR

En IEE3433 aprendimos sobre el *spurious-free dynamic range* (SFDR) o *rango dinámico libre de tonos espurios* en los conversores de datos³². En RF también usamos esta cifra de desempeño con un par de consideraciones adicionales.

El rango dinámico es la **razón entre la máxima salida posible, y la mínima salida detectable**. Esta última está determinada por el ruido y también por la distorsión. Para tener una idea de cómo cambia el rango dinámico en función de la entrada, imaginemos un experimento. Supongamos que comenzamos con una entrada pequeña. La distorsión va a ser muy pequeña y por lo tanto la mínima señal detectable está al nivel del ruido. La razón señal a ruido es pequeña porque no hay mucha señal. Aumentamos la señal y lograremos una mejor razón señal a ruido, pero también comenzará a crecer la distorsión, aunque todavía estará enterrada debajo del piso de ruido. Si aumentamos mucho la señal, los tonos de distorsión van a crecer hasta alcanzar y superar el piso de ruido. Cuando la distorsión es igual al piso de ruido, estamos frente al mejor caso de SNR, y en ese punto definimos el rango dinámico libre de tonos espurios (SFDR) como la razón entre esa señal y el ruido. La Fig. 8.21 muestra este concepto en forma gráfica. A partir de esa ganancia, si aumentamos un poco la señal, los tonos espurios crecerán más rápidamente y la SNR decrece.

En el caso de circuitos de RF como los LNAs, los tonos espurios que nos interesan típicamente son los que provienen de productos de intermodulación de tercer orden. Éstos llevan la amplitud al cubo en la ecuación, y por lo tanto su pendiente en un gráfico en dB es el triple de la pendiente de la curva de transferencia estática. Entendiendo esto, es relativamente fácil hacer cálculos del SFDR.

³² En realidad esta cifra de desempeño vale para cualquier circuito no lineal.

Bibliografía

Ip₃ and intermodulation guide | maxim integrated. <https://www.maximintegrated.com/en/design/technical-documents/tutorials/5/5429.html>, Accessed on 05/15/2021.

Third-order intercept point - wikipedia. https://en.wikipedia.org/wiki/Third-order_intercept_point, Accessed on 05/15/2021.

Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012.

F. Brucolieri, E.A.M. Klumperink, and B. Nauta. Wide-band CMOS low-noise amplifier exploiting thermal noise canceling. *IEEE Journal of Solid-State Circuits*, 39(2):275–282, February 2004. ISSN 1558-173X. doi: 10.1109/JSSC.2003.821786. Conference Name: IEEE Journal of Solid-State Circuits.

David Pozar. *Microwave Engineering*. John Wiley & Sons, Inc., 4th edition, 2012.

Stephane Dellier. K factor >1 does not ensure unconditional stability ! URL <https://www.slideshare.net/StephaneDellier/k-factor-1-does-not-ensure-unconditional-stability>.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

K Ko Ping. Approaches to scaling. *Advanced MOS device physics*, 18: 1–37, 1989.

Theerachet Soorapanth and Thomas H Lee. Rf linearity of short-channel mosfets. In *First International Workshop on Design of Mixed-Mode Integrated Circuits and Applications*, pages 81–84, 1997.

Capítulo 9

Mixers

9.1. Fundamentos de Mixers

9.1.1. Fundamentos

Los mixers (o mezcladores) en su esencia son dispositivos que se encargan de multiplicar dos señales en el dominio del tiempo como lo muestra la ecuación 9.1 .

$$(A\cos(\omega_1 t))(B\cos(\omega_2 t)) = \frac{AB}{2} [\cos((\omega_1 - \omega_2)t) + \cos((\omega_1 + \omega_2)t)] \quad (9.1)$$

Los mixers son utilizados principalmente para poder mover una señal desde una frecuencia a otra diferente en el espectro por medio de un oscilador local. En el caso de un receptor homodino o superheterodino, se encarga de bajar una señal RF desde una frecuencia alta, a banda base o una frecuencia intermedia IF, respectivamente (figura 9.1). La principal ventaja de este sistema es que se puede sintonizar un dispositivo sintonizando sólo un oscilador local en vez de ajustar la frecuencia central de múltiples filtros pasabanda. Ya no es necesario ajustar muchas redes LC, sino ajustar un solo oscilador por medio de una única combinación LC¹.

Al realizar el análisis en el dominio de la frecuencia (ecuación 9.2 y figura 9.1) se puede observar que la entrada al sistema son las frecuencias ω_1 y ω_1 , y la salida del sistema son las frecuencias $(\omega_1 - \omega_2)$ y $(\omega_1 + \omega_2)$. Esto tiene una implicación fundamental: los mixers son elementos que NO cumplen con las suposiciones de linealidad en invariancia en el tiempo. Los mixers son de los pocos elementos circuíticos que deseamos que rompan estos criterios y basta que un circuito rompa tan solo uno para poder ser utilizado como mixer². Los mixers serán clasificados en las siguientes secciones en base a cuál o cuáles de

¹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

² Obviamente hay mejores y peores formas de romper los criterios con tal de generar una correcta multiplicación de dos señales.

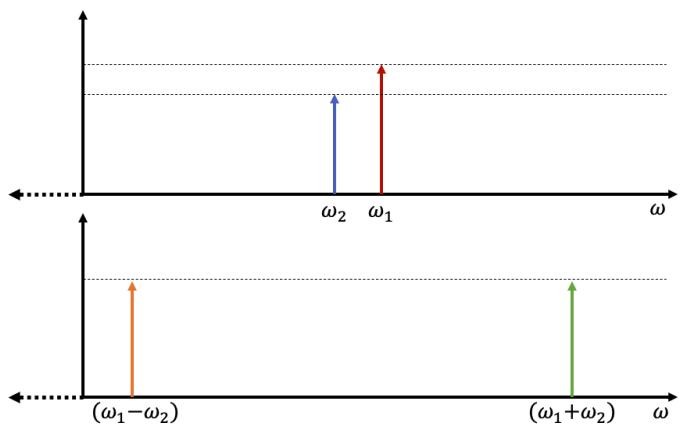


Figura 9.1: Mixers en el dominio de la frecuencia: Señales de entrada (superior) y señales de salida (inferior).

estos criterios rompen con tal de lograr la multiplicación de señales.

$$\begin{aligned}
 F\{A\cos(\omega_1 t)\} * F\{B\cos(\omega_2 t)\} &= \frac{A}{2} (\delta(\omega - \omega_1) + \delta(\omega + \omega_1)) \\
 &\quad * \frac{B}{2} (\delta(\omega - \omega_2) + \delta(\omega + \omega_2)) \\
 F\{A\cos(\omega_1 t)\} * F\{B\cos(\omega_2 t)\} &= \frac{AB}{4} \delta(\omega - (\omega_1 - \omega_2)) \\
 &\quad + \frac{AB}{4} \delta(\omega - (\omega_1 + \omega_2)) \tag{9.2} \\
 &\quad + \frac{AB}{4} \delta(\omega + (\omega_1 - \omega_2)) \\
 &\quad + \frac{AB}{4} \delta(\omega + (\omega_1 + \omega_2))
 \end{aligned}$$

9.1.2. Ganancia de Conversión

Una de las características más importantes de un mixer es su ganancia ³ de conversión, que se define como la razón de la amplitud de la señal de entrada con respecto a la señal de salida. En caso de la fórmula ideal de multiplicación de dos señales de la ecuación 9.1, la ganancia de conversión está dado por:

$$\begin{aligned}
 Gain &= \frac{\frac{AB}{2}}{A} \\
 &= \frac{B}{2} \tag{9.3}
 \end{aligned}$$

Los mixers pasivos son capaces de ganancias mayores a 1 sólo en voltaje o en corriente, pero no ambas a la vez. Para lograr ganancias en ambos parámetros es necesario utilizar elementos activos.

³O pérdida.

9.1.3. Factor de ruido

El factor de ruido (*noise figure*) se define como la razón señal a ruido (SNR) de la entrada dividida por la razón señal a ruido de la salida. Esta simple formula tiene una pequeña sutileza. Al multiplicar dos señales de distinta frecuencia, las señales a la salida se van a encontrar en el **valor absoluto de la diferencia de las frecuencias** y la suma de las frecuencias. Para una frecuencia de un oscilador local dado, hay dos frecuencias de entrada que van a quedar ubicadas en la misma frecuencia de salida. Una de estas frecuencias es la señal deseada y la otra frecuencia es la *señal imagen*. En el contexto de mixers ambas frecuencias son llamadas en conjunto como bandas laterales⁴. La existencia de señales imagen complica el cálculo del factor de ruido ya que el ruido de ambas bandas laterales debe ser sumado a la señal de salida independiente de si en estas bandas hay o no información útil.

⁴ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

9.1.3.1. Figura de ruido unilateral (SSB)

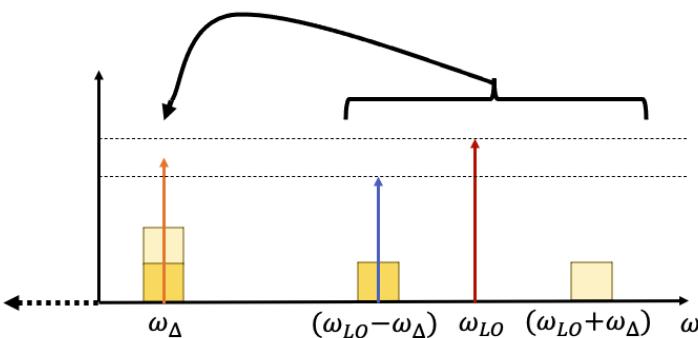


Figura 9.2: Factor de ruido unilateral: La señal de salida contiene el ruido a $-\omega_{\Delta}$ y $+\omega_{\Delta}$

EL caso más común es que la señal con información esté en una de las dos bandas laterales de la frecuencia del oscilador local. En este caso, es necesario calcular el factor de ruido lateral, que incluye la señal con información útil de una sola banda lateral y el ruido de ambas bandas laterales, como se ve en la figura 9.2. Claramente la razón señal a ruido a la salida se ve empeorada por el ruido aportado por la banda sin información.

9.1.3.2. Figura de ruido bilateral (DSB)

Una solución al problema anterior es enviar señal con información útil en ambas bandas laterales. En este caso se debe calcular el factor de ruido bilateral, que considera tanto la información útil como el ruido de ambas bandas laterales. Como en este caso se tiene el doble de señal con información útil, el factor de ruido bilateral suele ser aproximadamente 3dB menor que el factor de ruido unilateral.

9.1.4. Linealidad

Si bien los mixers son dispositivos no lineales, de todas formas se desea una linealidad de la amplitud de la señal de salida con respecto a la señal de entrada. Es de gran importancia que la amplitud de la señal de salida del mixer sea proporcional a la amplitud de entrada para la correcta demodulación de un gran número de modulaciones. Por ejemplo, las regiones de decisión de los demoduladores de señales 4-QAM (QPSK), 16-QAM y 64-QAM, entre otras, se determinan en base a las amplitudes de las señales I y Q en banda base. Cualquier no linealidad en la transformación de amplitudes desde la pasabanda a bandabase va a generar errores al decodificar la señal digital.

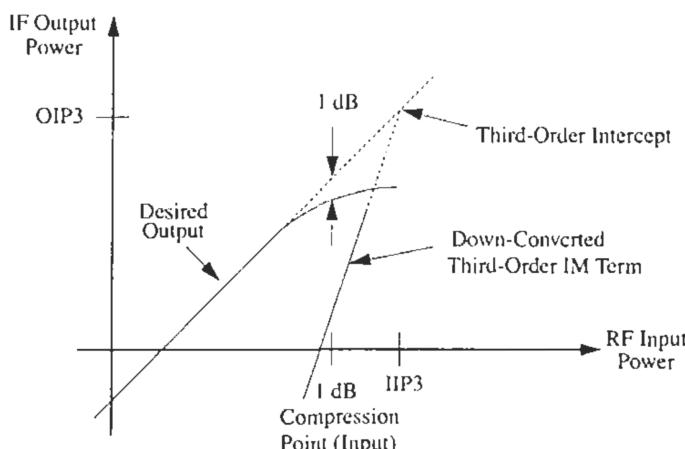
Todos los mixers se diseñan de tal forma de conseguir un comportamiento lo más lineal posible dentro de un rango dinámico determinado. Este rango determinado se determina en su límite inferior por el factor de ruido y en su límite superior por la primera no-linealidad que aparezca de manera significativa en el sistema.

Estas no-linealidades se presentan como un efecto de compresión en la señal, en que un aumento de la amplitud de la señal de entrada ya no produce un aumento en la amplitud de salida de la misma magnitud que en la zona de operación lineal.

Una de las métricas para caracterizar al mixer es el *punto de compresión* que se define como el valor en que la señal de salida es 1dB menor que la señal ideal de salida⁵.

⁵ A veces se ocupa 3dB como el punto de compresión.

Figura 9.3: Parámetros que determinan la linealidad de un mixer (Extraído de *The design of CMOS radio-frequency integrated circuits* por Tom Lee).



Otra métrica utilizada es el *intercepto de tercer orden de dos tonos*⁶. Esta métrica se encarga de describir cómo el mixer se comporta cuando tanto la una señal deseada como una señal no deseada de frecuencia diferente entran al mixer. Los mixers ideales deberían trasladar frecuencias diferentes a lugares diferentes, pero en mixers reales se producen efectos de intermodulación. En estos casos, la salida del mixer

⁶ Two-tone-third-order intercept.

va a contener componentes intermoduladas de tercer orden de las señales ubicadas a $2\omega_{RF1} \pm \omega_{RF2}$ y $2\omega_{RF2} \pm \omega_{RF1}$. El intercepto de tercer orden de dos tonos marca el punto en que la ganancia de estas señales no deseadas se intercepta con la curva de ganancia lineal ideal de la señal deseada⁷.

La figura 9.3 muestra gráficamente los parámetros que determinan la linealidad de un mixer.

⁷ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

9.1.5. Spurs

Hasta el momento hemos hecho el supuesto que las señales que entran al mixer son perfectamente sinusoidales, pero el mundo real es mucho más complejo que esto. En una situación práctica las señales que entran al mixer contienen armónicos que van a ser heterodinados por el mixer. No solo eso, las señales vecinas no deseadas también contienen armónicos que pueden ser heterodinados por el mixer. Algunas de estas señales no deseadas pueden llegar a quedar dentro de la frecuencia de interés de salida del sistema, empeorando la calidad de la señal deseada de salida. Las señales no deseadas que terminan en la salida del mixer se denominan *espuelas*⁸.

Las *espuelas* presentes a la salida del mixer de la señal deseada están dadas por la ecuación 9.4, donde m y n son los armónicos de las señales provenientes de radio frecuencia y del oscilador, respectivamente,

$$f_{spur} = mf_{RF} + nf_{LO} \quad (9.4)$$

Si bien la ecuación 9.4 se ve muy simple, calcularla se vuelve extremadamente tedioso ya que hay que realizarlo para cada combinación posible de m y n . Además este análisis no incluye señales no deseadas que el mixer heterodina. Si se deseara analizar también estas señales, el cálculo se vuelve aún más complicado que antes.

⁸ *Spurs* en inglés

9.1.6. Arquitecturas básicas: Mezcladores conmutados

La clase predominante de mixers usados en receptores modernos de radio son los mixers de tiempo variable o mixers conmutados. A diferencia de los mixers no lineales que se verán más adelante, estos mixers emplean mecanismos de *switching* para conmutar las señales de forma periódica. En términos prácticos estos mixers multiplican la señal de entrada por 1 y -1 a una frecuencia fija dada por un oscilador local. Como estos mixers no cambian la amplitud de la señal de entrada, suelen tener buenos resultados en lo que respecta a distorsión⁹.

La conmutación se puede hacer en el dominio del voltaje o de la corriente. La figura 9.4 muestra un mixer basado en diodos. El oscilador

⁹ Derek Shaeffer and Thomas H Lee. *The design and implementation of low-power CMOS radio receivers*. Springer Science & Business Media, 2007

local cambia la polaridad del circuito y del transformador de salida, multiplicando la señal por -1 y 1 . Al utilizar diferentes relaciones en los transformadores, se pueden obtener distintas ganancias en voltaje, manteniendo la potencia constante.

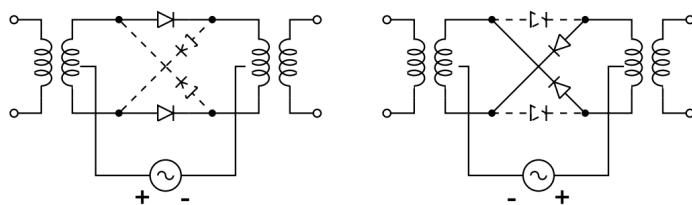


Figura 9.4: Mixer basado en diodos.

La figura 9.5 muestra un mixer basado en BJTs. Estos mixers realizan la conmutación en el dominio de la corriente. El oscilador local cambia las ramas que están encendidas, multiplicando la señal por -1 y 1 .

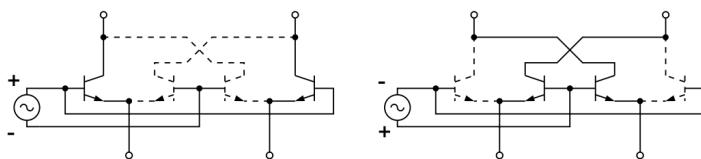


Figura 9.5: Mixer basado en BJTs.

Finalmente, si los BJTs son buenos para el dominio de la corriente, los circuitos CMOS son buenos en el dominio del voltaje. La figura 9.5 muestra un mixer basado en CMOS. Estos mixers ocupan el mismo principio de cambiar la rama en base a un oscilador local para multiplicar la señal por -1 y 1 .

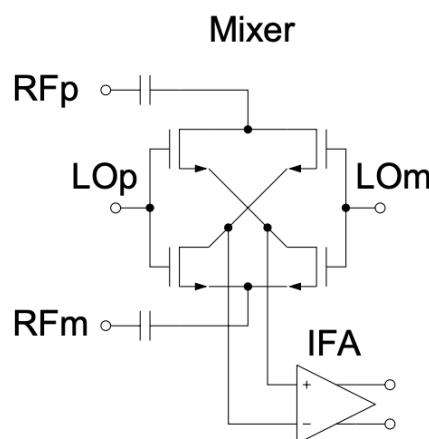


Figura 9.6: Mixer basado en CMOS.

9.2. Mezcladores basados en dispositivos no lineales¹⁰

¹⁰ David Pozar [2012], *Microwave Engineering*, capítulos 11.1, 10.3 y 13.5

9.2.1. Fundamentos

Si un dispositivo no-lineal arbitrario tiene una relación entrada-salida dada por una función $y = f(x)$, en torno a algún punto de polarización podemos emplear de manera equivalente su expansión de Taylor:

$$y - y_0 = f(0) + f'(0)(x - x_0) + \frac{f''(0)}{2}(x - x_0)^2 + o(x^3)$$

Es evidente entonces que al insertar una señal x sinusoidal de frecuencia ω a la entrada, la salida tendrá componentes con frecuencias $2\omega, 3\omega$, y así hasta el infinito. Este es el principio fundamental detrás del uso de dispositivos no lineales como multiplicadores, siempre y cuando podamos aislar los harmónicos que nos interesan de aquellos que no.

Para este propósito el diodo es el dispositivo de preferencia, pero además de su característica exponencial de entrada-salida, su efecto a gran señal es utilizado para arquitecturas de mezcladores de commutación. En la sección de más adelante estudiaremos estos dos tipos en detalle pero primero estudiaremos en mayor detalle el IP_3 o intercepto de tercer orden, la principal medida de la no-linealidad de un mezclador.

9.2.1.1. Productos de intermodulación

Como mencionamos anteriormente, el comportamiento de un dispositivo no-lineal se puede caracterizar mediante su expansión de Taylor bajo condiciones adecuadas. Si nuestra señal de entrada es la suma de dos frecuencias ω_1 y ω_2 tal como a continuación:

$$v_i = V_0 (\cos \omega_1 t + \cos \omega_2 t)$$

entonces a la salida tendremos, hasta el tercer orden,

$$\begin{aligned} v_o &= a_0 + a_1 V_0^2 (\cos \omega_1 t + \cos \omega_2 t)^2 \\ &\quad + a_3 V_0^3 (\cos \omega_1 t + \cos \omega_2 t)^3 + o(v_i)^4 \\ &= a_0 + a_1 V_0 [\cos \omega_1 t + \cos \omega_2 t] \\ &\quad + \frac{a_2}{2} V_0^2 [1 + \cos 2\omega_2 t + 2 \cos (\omega_1 - \omega_2) t + 2 \cos (\omega_1 + \omega_2) t] \\ &\quad + \frac{a_3}{4} V_0^3 [3 \cos \omega_1 t + \cos 3\omega_1 t + 3 \cos \omega_2 t + \cos 3\omega_2 t \\ &\quad + 6 \cos \omega_2 t + 3 \cos (2\omega_1 - \omega_2) t + 3 \cos (2\omega_1 + \omega_2) t \\ &\quad + 6 \cos \omega_1 t + 3 \cos (2\omega_2 - \omega_1) t + 3 \cos (2\omega_2 + \omega_1) t] + o(v_i^4) \end{aligned}$$

1er orden	2do orden	3er orden
ω_1	$2\omega_1$	$3\omega_1$
ω_2	$2\omega_2$	$3\omega_2$
	$\omega_1 + \omega_2$	$2\omega_1 - \omega_2$
	$\omega_1 - \omega_2$	$2\omega_1 + \omega_2$
		$2\omega_2 - \omega_1$
		$2\omega_2 + \omega_1$

Tabla 9.1: Productos de intermodulación hasta el tercer orden

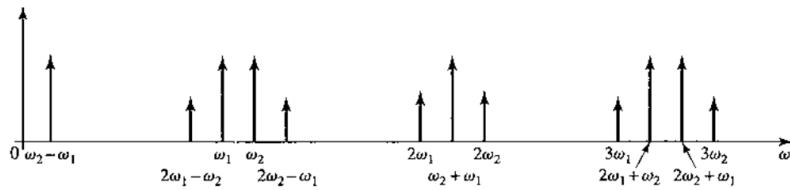


Figura 9.7: Productos de intermodulación hasta el tercer orden

Dentro de esta sopa de términos nos encontramos con las frecuencias denominadas *productos de intermodulación* de la tabla 9.1, dentro de las cuales sólo las componentes $\omega_1 + \omega_2$ y $\omega_1 - \omega_2$ nos interesan para un mezclador. La figura 9.7 muestra estos productos gráficamente, y en particular ejemplifica como ciertos términos pueden ser más fáciles de filtrar que otros — por ejemplo, si nos interesa usar la misma frecuencia de la entrada, los productos $2\omega_1\omega_2$ y $2\omega_2 - \omega_1$ estarán cerca de las señales de interés, no así como los términos $3\omega_1/2$, $2\omega_1 + \omega_2$ y $2\omega_2 + \omega_1$. En cambio, en un mezclador en que nos interesaría por ejemplo obtener $\omega_2 + \omega_1$, los armónicos $2\omega_1$ y $2\omega_2$ estorban.

El efecto de estos componentes queda cuantificado en la cifra IP_3 , que puede estar medido a la entrada (IIP_3) o a la salida (OIP_3), y mide el punto en que la salida esperada y la intermodulación de tercer orden tienen igual potencia (suponiendo que no hay compresión). Se considera el tercer orden y no el segundo ya que el término cúbico en el voltaje hace que crezca más rápidamente que el cuadrático con aumentos en la entrada. Mientras más grande el IP_3 , más rango de potencia hay para la entrada sin que los tonos de tercer orden sobrepasen los tonos puros a la salida.

9.2.2. Mezcladores armónicos

Un diodo tiene la siguiente función de transconductancia:

$$I(V) = I_s \left(e^{\alpha V} - 1 \right)$$

con $\alpha = \frac{q}{nkT}$ donde q es la carga del electrón, n un factor de idealidad, k la constante de Boltzmann, y T la temperatura absoluta. En pequeña señal con entrada $V + v$, la misma aproximación de Taylor nos permite expresar esto como

$$I(V) = I_0 + v \frac{dI}{dV} \Big|_{V_0} + \frac{1}{2} v^2 \frac{d^2 I}{dV^2} \Big|_{V_0} + \dots$$

donde la primera y segunda derivada son

$$\begin{aligned} \frac{dI}{dV} \Big|_{V_0} &= \alpha I_s e^{\alpha V_0} = \alpha (I_0 + I_s) := G_d \\ \frac{d^2 I}{dV^2} \Big|_{V_0} &= \alpha^2 I_s e^{\alpha V_0} = \alpha G_d := G'_d \end{aligned}$$

de forma que

$$I(V) = I_0 + vG_d + \frac{v^2}{2} G'_d + \dots$$

Si v corresponde ahora a la suma de dos tonos de frecuencia distinta, obtendremos en la corriente de salida los productos de intermodulación de segundo orden que buscamos, tal como vimos en la sección anterior. Si filtramos todos los términos en frecuencias no deseadas, tendremos finalmente el mezclador deseado.

En la figura 9.8 se observa un mezclador que suma dos tonos entrantes (RF y LO) por medio de un acoplador y pasa esta suma a un diodo. La señal resultante (en corriente) es luego filtrada para obtener $\omega_{RF} - \omega_{LO}$ a la salida sin el aporte de los segundos armónicos.

Los diodos específicos para estas aplicaciones a altas frecuencias suelen ser diodos Schottky debido a su baja capacitancia de unión, lo que los permite operar hasta varios GHz. Una razón para elegir diodos por sobre los mezcladores activos que veremos más adelante puede ser para simplificar al sistema, aunque resulta que en aplicaciones de ultra alta frecuencia (a nivel de THz) los diodos son la única opción factible debido a que son inmensamente más fáciles de manufacturar que los transistores que funcionan bien a tales frecuencias. Un ejemplo de esto son los diodos Schottky planares inventados en JPL¹¹, utilizados para mezcladores en aplicaciones de espectrografía planetaria [Pearson et al., 2021, Drouin et al., 2012], radiografía médica de baja latencia [Li et al., 2021], y radares para detección remota de

¹¹ Jet Propulsion Laboratory, una institución asociada a NASA y a Caltech.

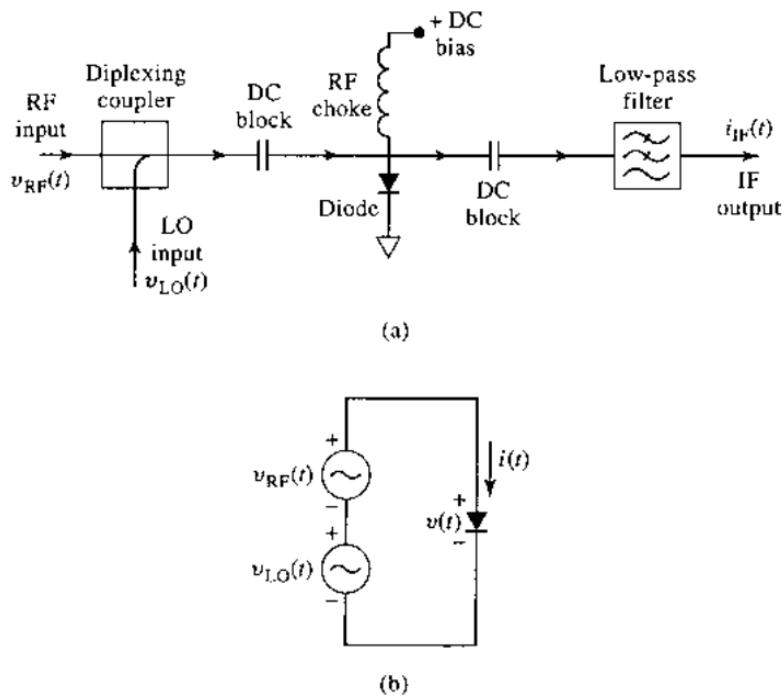


Figura 9.8: a) Mezclador de *downconversion* con un diodo usado como dispositivo no lineal. b) Su representación equivalente idealizada.

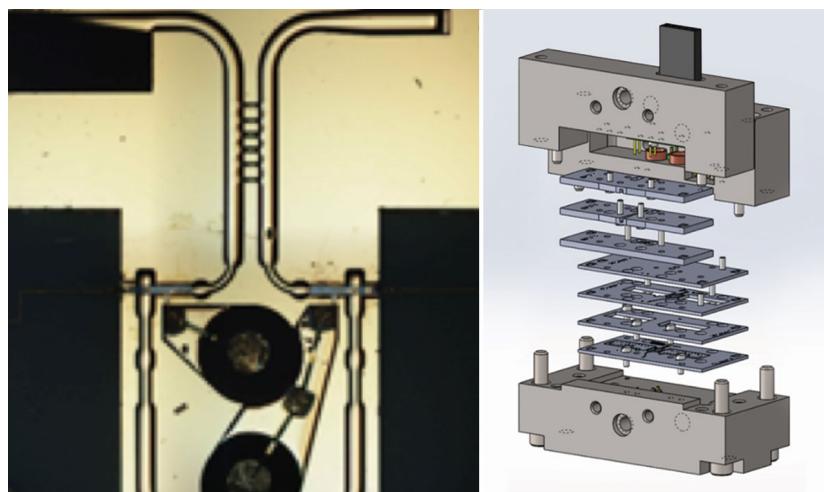
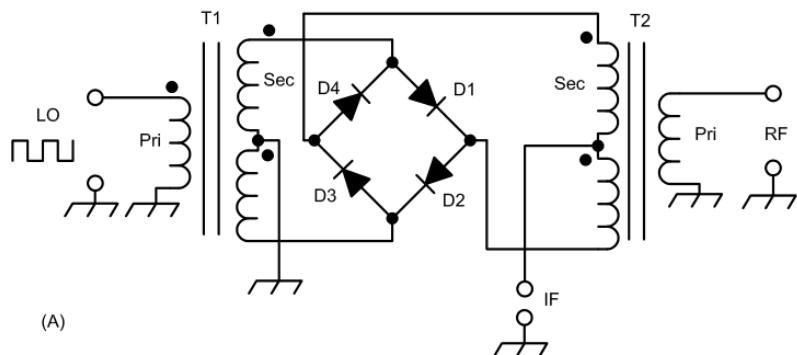


Figura 9.9: Receptor heterodino con mezcladores planares Schottky para ciencias interplanetarias a frecuencias de THz. Véase <https://microdevices.jpl.nasa.gov/capabilities/submillimeter-devices/>

objetos escondidos [Michler et al., 2021, Cooper and Chattopadhyay, 2014, Bryllert et al., 2013]. Un ejemplo comprensivo de un tal dispositivo está en [Bulcha et al.], y varias otras aplicaciones de dispositivos a frecuencias milimétricas y sub-milimétricas están presentadas en el nuevo periódico de acceso abierto *Journal of Microwaves*¹² de la IEEE. Finalmente, la figura 9.9 muestra un receptor heterodino para un instrumento de ciencias planetarias que utiliza mezcladores planares de diodos, desarrollado por JPL-SWAT¹³.

9.2.3. Mezcladores de conmutación ¹⁴



¹² <https://mtt.org/publications/journal-of-microwaves/>

¹³ Centro Submillimeter Wave Advanced Techniques de JPL

¹⁴ American Radio Relay League [2016], *The ARRL Handbook for Radio Communications*. Capítulo 10.5.

Figura 9.10: Mezclador de conmutación doble balanceado

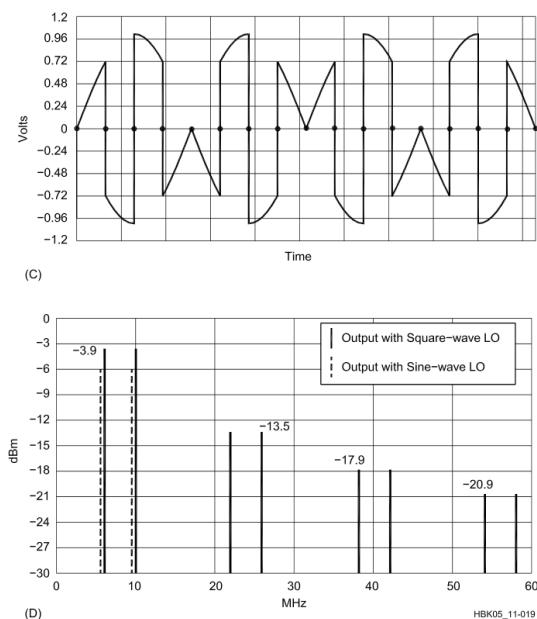


Figura 9.11: Operación del DBM

Una alternativa –también de bajo costo– es el uso de diodos como interruptores para generar los armónicos. En esta aplicación una de las

entradas toma la forma de una onda cuadrada que conmuta un puente de diodos alimentado por la señal de entrada, tal como se muestra en la figura 9.10. Al mezclador de la figura se le conoce como un mezclador con balanceo doble, un nombre que alude al "balance" de las señales internas con tal de que ni la señal LO ni la señal RF estén presentes en la salida IF. Los transformadores/baluns usados aseguran que el subcircuito con los diodos sea puramente diferencial, y dependiendo de cómo vengan las señales estos pueden ser o no necesarios, aunque su inclusión asegura cierto rango de aislación entre los puertos.

Estos dispositivos son de fácil construcción pero la necesidad de transformadores (y los mismos diodos, dependiendo de si es posible fabricarlos en tal o tal tecnología) hace difícil su uso en CMOS integrado; en esta tecnología se preferirán mezcladores activos que estudiaremos a continuación.

9.3. Mezcladores basados en multiplicadores

9.3.1. Motivación

En general, los mezcladores que aprovechan no linealidades generan muchas señales espurias además de la que nos interesa, $v_{RF} \cdot v_{LO}$. Cuando no son correctamente filtradas, estas componentes no deseadas degradan la cifra de ruido y pueden sobrecargar las corrientes y voltajes máximos de los otros componentes de nuestro receptor. Además, normalmente las señales v_{RF} y v_{LO} son aplicadas a un mismo nodo, lo que puede traer problemas de aislamiento. Por ejemplo, la señal del oscilador local puede viajar hacia la antena y propagarse en el medio. Las topologías que exploraremos a continuación buscan aplicar una multiplicación a v_{RF} y v_{LO} de manera directa para evitar estos problemas¹⁵.

¹⁵ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

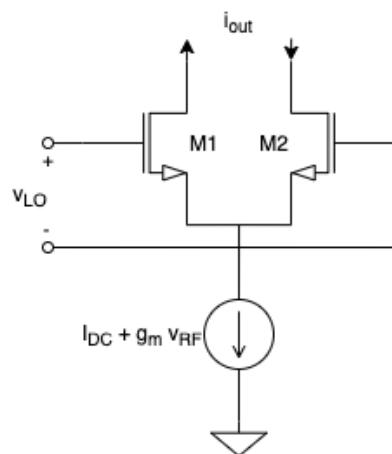
9.3.2. Celdas de Gilbert

Los circuitos tipo “Celda de Gilbert” multiplican señales en el dominio de la corriente. Estos mezcladores transforman la señal de voltaje v_{RF} a una señal de corriente i_{RF} mediante un transductor. Luego, la señal del oscilador local v_{LO} alterna discretamente la apertura de dos caminos para esa señal de corriente: uno positivo y otro negativo. De esa manera, la señal de corriente de salida i_{out} contendrá a la señal i_{RF} multiplicada por una señal cuadrada que va entre 1 y -1. Por esta razón, en estas topologías hace más sentido hablar de “transconductancia de conversión” que de “ganancia de conversión”.

9.3.2.1. Single-Balanced Mixer

La implementación más simple de esta idea es el *Single-Balanced Mixer*, mostrado en la figura 9.12. Los transistores M1 y M2 operan como *switch*, por lo que la señal v_{LO} debe ser lo suficientemente grande como para llevarlos abruptamente entre corte y región activa. La fuente de corriente en la “cola” es aquel transconductor que mencionamos anteriormente. Más adelante hablaremos de su importancia e implementaciones. En este circuito, la señal de corriente de salida está dada por la siguiente ecuación¹⁶:

$$i_{out}(t) = \text{sgn}[\cos(\omega_{LO}t)] \{ I_{DC} + g_m V_{RF} \cos(\omega_{RF}t) \}$$



¹⁶ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Figura 9.12: Esquemático general de *Single-Balanced Mixer*.

Recordando que la serie de Fourier de una onda cuadrada está dada por $\frac{4}{\pi} \sum_{n=1,3,5,\dots}^{\infty} \frac{1}{n} \cos(n\omega_{LO}t)$ ¹⁷, podemos intuir que el espectro de frecuencia resultante será similar al mostrado por la figura 9.13, donde cada armónico de la onda cuadrada está presente debido a la corriente de polarización I_{DC} . Esto puede ser problemático, sobre todo si el primer armónico está muy cerca de la pasa-banda de la frecuencia intermedia.

¹⁷ Fourier series-square wave – from wolfram mathworld. <https://mathworld.wolfram.com/FourierSeriesSquareWave.html>, Accessed on 05/11/2021

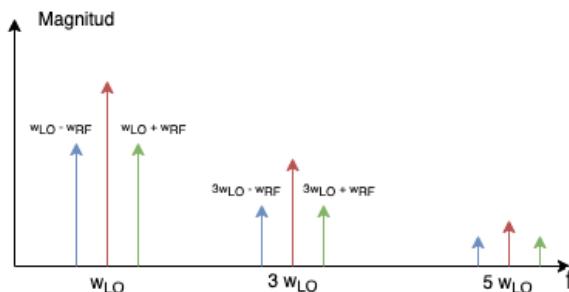


Figura 9.13: Espectro resultante de *Single-Balanced Mixer*.

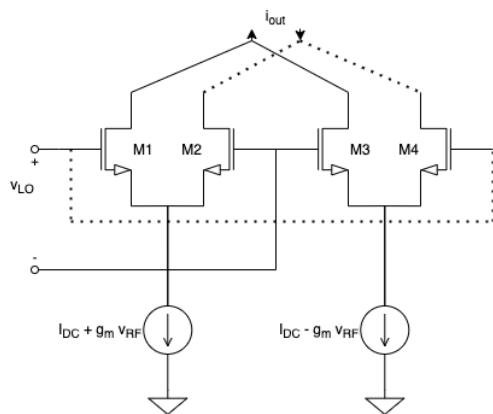
Su transconductancia de conversión está dada por $G_c = \frac{2}{\pi} g_m$, donde g_m es la específica del transconductor¹⁸. El factor $\frac{2}{\pi}$ aparece porque

¹⁸ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

la amplitud del primer armónico de la onda cuadrada tiene amplitud $\frac{4}{\pi}$, pero filtramos la señal a la salida cuya frecuencia es la suma entre las dos frecuencias de entrada, por lo que desechamos la mitad de la energía.

9.3.2.2. Double-Balanced Mixer

Esta implementación conecta dos *Single-Balanced Mixers* en forma paralela vista desde la señal v_{RF} y anti-paralela para v_{LO} . Gracias a esto, la señal del oscilador local se cancela, mientras que la de RF se duplica en la salida. Su esquemático se puede ver en la figura 9.14. Su transconductancia también se calcula como $G_c = \frac{2}{\pi} g_m$ ¹⁹. Este tipo de topologías diferenciales mejoran la cifra de ruido, tanto por la eliminación de la señal v_{LO} como por la reducción del ruido flicker en la salida²⁰.



¹⁹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

²⁰ Jing-Hong Conan Zhan, Brent R. Carlton, and Stewart S. Taylor. Low-cost direct conversion rf front-ends in deep submicron cmos. In *2007 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, pages 203–206, 2007. DOI: 10.1109/RFIC.2007.380865

9.3.2.3. Desempeño y linealización

Las Celdas de Gilbert en general presentan un muy buen aislamiento entre las señales v_{RF} y v_{LO} , gracias a que son aplicadas a compuertas de transistores distintos (¡es posible alcanzar hasta 60dB de aislamiento!²¹). Sin embargo, su linealidad depende fuertemente de la linealidad del transductor asociado. Si recordamos la ecuación de corriente del MOSFET en región activa, $I_D = \mu C_{OX} \frac{(V_{GS}-V_T)^2}{2}$ ²², vemos que hay una dependencia cuadrática de voltaje de compuerta y corriente, la cual asumimos lineal solo cuando la variación de V_{GS} es suficientemente pequeña. Sin embargo, para alcanzar rangos dinámicos amplios, debemos estar preparados para recibir señales de RF de distintas amplitudes.

Por ende, no basta con implementaciones CS o CG, sino se debe recurrir a métodos más sofisticados para asegurar linealidad del trans-

²¹ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

²² Mosfet analysis. https://ecee.colorado.edu/~bart/book/book/chapter7/ch7_3.htm, Accessed on 05/11/2021

conductor para varias amplitudes de v_{RF} . Algunos métodos de linealización son, por ejemplo, degeneración de fuente resistiva o inductiva, “predistorción” (cita), realimentación negativa y positiva (cita), *feed-forward* (cita) y aproximación por partes (cita). Sin embargo, en este capítulo no entraremos en detalle, sino revisaremos una implementación particular.

Para transformar la señal de corriente devuelta a voltaje, mejorar la linealidad y el rango dinámico, se suele poner un amplificador de transimpedancia con polos reales en la salida. Alternativamente, se puede usar un amplificador CG con un transistor de alto g_m0 como “plegador de corriente”, como en la topología propuesta en [Bagheri et al., 2006] (ver figura 9.15).

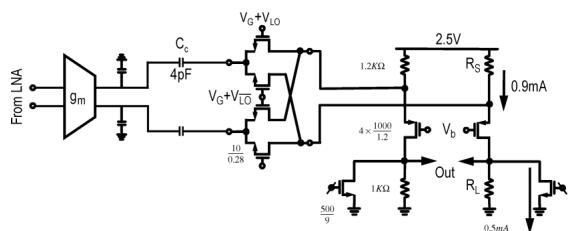


Figura 9.15: Double-Balanced Mixer terminado en plegador de corriente.

MOSFET Cascomp El MOSFET Cascomp²³ es un transconductor cuyo nombre viene de *Cascode* y *Compensation*. Este recurre al *feedforward* para mitigar la no linealidad que agrega las diferencias de v_{gs} entre los transistores de ambas ramas del par diferencial. Para eso, ocupa un “transconductor interno” con entrada δv_{gs} que compensa la corriente de salida de manera proporcional al error medido. En la figura 9.16 se muestra su esquemático, donde M₁ y M₂ son el par de entrada, M₃ y M₄ sus cascodos y M₅ y M₆ conforman el “transconductor interno” que realiza la compensación del error.

²³ Us4146844a - feed-forward amplifier - google patents. <https://patents.google.com/patent/US4146844A/en>, Accessed on 05/12/2021

9.3.2.4. Mezcladores Potenciométricos

Otra idea para multiplicar dos señales sería hacer que una señal maneje una resistencia controlada por voltaje tal que $R(v_1) = \frac{1}{v_1}$, y luego pasar la otra señal a través de esa resistencia de modo que $i_{out} = \frac{v_2}{R(v_1)} = v_1 \cdot v_2$. Justamente esta es la filosofía detrás de los mezcladores potenciométricos, los cuales ocupan MOSFET en región de triodo como resistencias controladas por voltaje.

En triodo, la resistencia de pequeña señal r_{ds} puede controlarse poniendo la señal v_{RF} en la compuerta. Luego, poniendo la señal del oscilador local v_{LO} en el dren, se cumple:

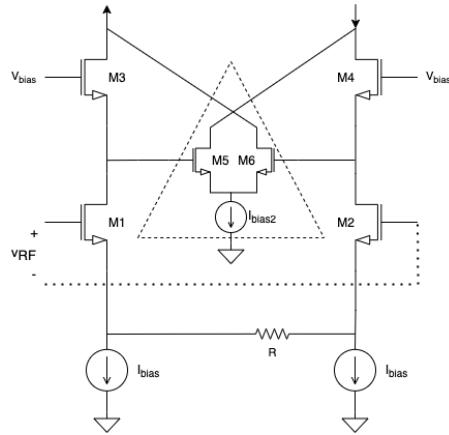


Figura 9.16: Transconductor MOSFET Cascomp.

$$i_{DS} = \frac{v_{LO}}{r_{ds}} = \mu C_{OX} \frac{W}{L} [v_{RF} - v_T - v_{LO}] v_{LO}$$

Para permanecer en triodo, la componente DC de v_{RF} debe ser mayor que $v_T + v_{LO}$. Si este es el caso, podemos despreciar términos de segundo orden y aproximar la componente de pequeña señal como $i_{ds} \approx (\mu C_{OX} \frac{W}{L}) v_{rf} \cdot v_{lo}$. En la figura 9.17 se ilustra cómo esta idea puede ser implementada de forma diferencial.

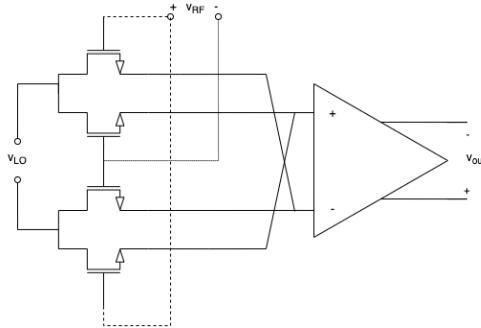


Figura 9.17: Mezclador potenciométrico diferencial.

El desempeño de estas implementaciones es muy lineal. Es posible obtener interceptos de tercer orden de dos tonos del orden de 40 dBm IIP3. Sin embargo, debido a la componente resistiva de los MOSFET en triodo, tienen cifras de ruido muy perjudiciales para la SNR, del orden de 30 dB²⁴.

9.3.2.5. Double-Balanced Mixer pasivo

Cabe aclarar que esta implementación no se considera una Celda de Gilbert, porque no opera en el dominio de las corrientes, sino multiplica directamente voltajes. Sin embargo, el alcance de nombre con su versión activa es intuitivo, porque su funcionamiento es muy similar:

²⁴ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

la señal v_{LO} abre y cierra *switches* MOSFET, de manera que la señal v_{RF} aparece alternadamente positiva y negativa en la salida. Su ganancia de conversión se calcula como $G_c = \frac{2}{\pi}$ ²⁵.

Una implementación se muestra en la figura 9.18. Como se observa, esta implementación se ahorra el uso de un transductor, por lo que puede ser útil para tecnologías de bajo voltaje. No obstante, el tiempo no nulo de *switching* y la asimetría de la onda cuadrada puede agregar componentes de frecuencia no deseados a la salida. Por eso, en la práctica, se complementa con filtros pasivos sintonizados, como se ve en la implementación de la figura 9.19 *Double-Balanced Mixer*.

²⁵ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

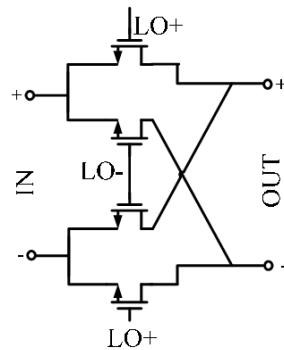


Figura 9.18: Esquemático general de *Double-Balanced Mixer* pasivo.

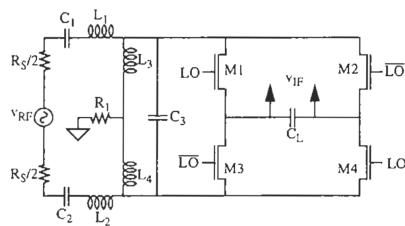


Figura 9.19: *Double-Balanced Mixer* pasivo con filtros sintonizados.

En general, las implementaciones pasivas tienen mejor linealidad que las activas y menor consumo, pero presentan menores ganancias de conversión (del orden de -15 dB) y requieren señales v_{LO} de mayor potencia (del orden de 15 dBm). Sin embargo, en la última década, el uso de arseniuro de galio (GaAs) como semiconductor (el cual tiene una movilidad de electrones 5 veces mayor a la del silicio) ha permitido diseñar mezcladores pasivos con un desempeño comparable a los activos²⁶. Por ejemplo, el mezclador pasivo de anillo el propuesto por [Tsai, 2012] se muestra en la figura 9.20 y alcanza ganancias de conversión de 1 dB con potencias de v_{LO} de tan solo -2 dBm.

²⁶ Jinna Yan, Bharatha Kumar Thangarasu, and Kiat Seng Yeo. Rf mixer design techniques using gaas process. In *2017 IEEE 12th International Conference on ASIC (ASICON)*, pages 1013–1016, 2017. doi: 10.1109/ASICON.2017.8252650

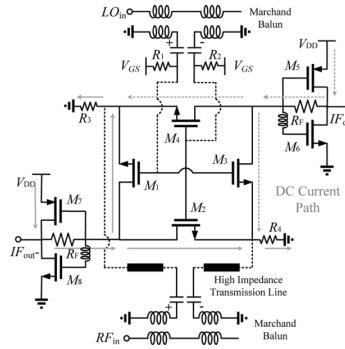


Figura 9.20: Mezclador pasivo de anillo.

9.3.3. Comparación de desempeño

En la tabla 9.2 se compara el desempeño de distintas implementaciones en tecnología de 120 y 90 nm. En estos ejemplos se ven reflejada las propiedades discutidas anteriormente para cada familia de mezcladores. Por ejemplo, el mayor consumo de las Celdas de Gilbert, la mayor linealidad de las implementaciones potenciométricas (pero con mayor ruido) y la menor necesidad de potencia de v_{LO} de los mezcladores pasivos modernos.

	Celdas de Gilbert	Potenciométricos	Pasivos
Región de MOSFET	Activa	Triodo	Inversión Débil
Consumo DC [mW]	93-136	36	7.2
Alimentación DC [V]	3	1.2	1.2
LO Drive [dBm]	6	10	-2
Ganancia de Conversión [dB]	[1, 7]	18	[-3, 1]
Linealidad (IIP ₃ , dBm)	11	45.2	10
Cifra de Ruido [dB]	15	32	10
Ancho de Banda [GHz]	25-75	3-11	40-110
Aislación [dB]	> 30	??	> 45
Fuente	[Tsai et al., 2007], [Lin et al., 2015]	[Crols and Steyaert, 1995], [Palaskas et al., 2005]	[Tsai, 2012], [Shahani et al., 1997]

Tabla 9.2: Comparación de estrategias de mixer basadas en multiplicación.

9.4. Mezcladores de submuestreo

YA SABEMOS QUE EL OBJETIVO DE LOS MEZCLADORES ES CAMBIAR LA FRECUENCIA DE UNA ONDA. Y así como podemos cambiar la frecuencia mediante la **multiplicación** de la onda por una portadora, también lo podemos hacer mediante **submuestreo**. Pensemos en un ejemplo sencillo, un ventilador de los que se ponen en el cielo de una habitación, con tres aspas. Si abrimos los ojos para detectar su posición exactamente una vez cada vuelta, lo veremos quieto, es decir, veremos que su frecuencia angular es cero. Lo mismo ocurre si abrimos los ojos tres

veces en cada ciclo, porque en cada apertura de ojos veremos una aspa diferente, siempre en la misma posición²⁷. Si aumentamos un poco la velocidad a la cual abrimos y cerramos los ojos podremos ver que se mueve lentamente, hacia adelante o incluso hacia atrás. En el fondo, estamos mezclando para que la frecuencia aparente del ventilador sea cero, positiva o incluso negativa. Los estroboscopios²⁸ y los tacómetros estroboscópicos funcionan de esta misma forma. Y este mismo efecto de mover las frecuencias mediante submuestreo ocurre también en señales de RF.

Una de las preocupaciones de submuestrear una señal es no tener suficiente ancho de banda para respetar Nyquist. De hecho, al submuestrear una señal estamos muestreándola por definición, a una tasa bajo la frecuencia de Nyquist; sin embargo, en RF es posible ya que los anchos de banda de interés, que se relacionan con la velocidad a la cual cambian las señales, suelen ser mucho menores que la frecuencia de la portadora.

Una manera sencilla de implementar un mezclador de submuestreo es mediante un circuito de track-and-hold[Vasseaux et al., 1999, Meng et al., 2016, DeVries and Mason, 2008, Oya et al., 2012, Mostafa et al., 2006], como los vistos en IEE3433. En este caso la entrada es muestreada a la frecuencia del reloj²⁹ y la salida corresponde a la entrada convertida hacia abajo en frecuencia. El uso de un track-and-hold operando a una frecuencia de reloj relativamente baja puede llevar a la conclusión equivocada de que el ancho de banda de entrada requerido para el track-and-hold es similar al de la frecuencia del reloj. Esto es falso. Para que el circuito de submuestreo opere bien, debe tener un ancho de banda de muestreo capaz de ver todos los detalles de la señal de RF. Estamos submuestreando, pero las muestras capturadas corresponden a frecuencias altas. Por lo tanto, los circuitos de track-and-hold para submuestreo deben ser muy rápidos en modo track. Esta característica impone ciertas limitantes sobre los circuitos que tienen modo track con realimentación.

Una arquitectura que se presta muy bien para mezcladores de submuestreo es el flip-around track-and-hold circuit³⁰, en que un mismo par de capacitores sirve al mismo tiempo como capacitor de muestreo y de realimentación. La Fig. ?? muestra el esquemático en arquitectura totalmente diferencial, donde empleamos relojes de dos fases no traslapadas, ϕ_1 y ϕ_2 . La fase ϕ_{1e} se abre tempranamente y sirve para reducir el efecto de inyección de carga empleando la técnica de muestreo en placa inferior. En ϕ_1 el circuito se ve configurado como en la Fig. ??, donde ambos capacitores implementan un track-and-hold en lazo abierto, mientras que el OTA simplemente está cortocircuitado tanto en entradas como en salidas. Poco antes de la apertura de los switches en ϕ_1 , los switches conectados a las entradas del OTA se abren y mues-

²⁷ En el caso de tres aspas idénticas, el período aparente del ventilador decrece a la tercera parte del período total.

²⁸ Stroboscope - wikipedia. <https://en.wikipedia.org/wiki/Stroboscope>, Accessed on 05/25/2021

²⁹ He ahí las dos frecuencias típicas en un mixer.

³⁰ W. Yang, D. Kelly, L. Mehr, M.T. Sayuk, and L. Singer. A 3-v 340-mw 14-b 75-msample/s cmos adc with 85-db sfdr at nyquist input. *IEEE Journal of Solid-State Circuits*, 36(12):1931–1936, 2001. doi: 10.1109/4.972143

trean en las placas inferiores (o de la derecha, en este caso). Luego se abren los switches ϕ_1 , desconectando la entrada de RF. Posteriormente se cierran los switches ϕ_2 , configurando el OTA con realimentación puramente capacitiva. El establecimiento puede ser relativamente lento, pero eso no importa ya que las entradas fueron muestreadas muy rápidamente.

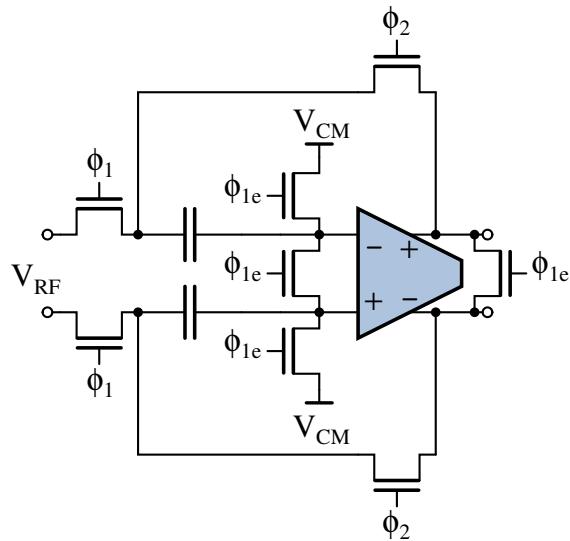


Figura 9.21: Esquemático de un track-and-hold totalmente diferencial basado en arquitectura de flip-around.

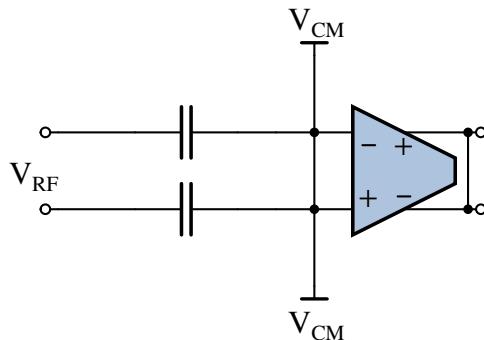


Figura 9.22: Esquemático de un track-and-hold totalmente diferencial basado en arquitectura de flip-around y configurado para ϕ_1 .

Los mezcladores de submuestreo pueden ser de relativamente baja potencia y tener alto nivel de linealidad (IIP₃ alto) e integración, pero no están exentos de inconvenientes. El mayor problema del submuestreo en presencia de señales de alta frecuencia, es que el ruido de fuera de la banda de interés se pliega en frecuencia (folding over) y aparece convertido a las frecuencias de interés. Este aliasing resulta en un exceso de ruido en comparación con mixers más tradicionales basados en multiplicación o no-linealidad. De hecho, asumiendo ruido blanco, un submuestreo en un factor m multiplica la potencia de ruido en $2m^{31}$, llegando a valores de cifra de ruido del orden de 25 dB SSB³² y SFDR

³¹ Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012

³² Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

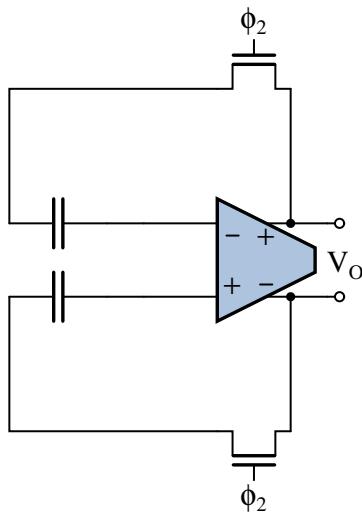


Figura 9.23: Esquemático de un track-and-hold totalmente diferencial basado en arquitectura de flip-around y configurado para ϕ_2 .

menores que en el caso de mixers convencionales.

Bibliografía

Fourier series–square wave – from wolfram mathworld. <https://mathworld.wolfram.com/FourierSeriesSquareWave.html>, Accessed on 05/11/2021.

Mosfet analysis. https://ecee.colorado.edu/~bart/book/book/chapter7/ch7_3.htm, Accessed on 05/11/2021.

Us4146844a - feed-forward amplifier - google patents. <https://patents.google.com/patent/US4146844A/en>, Accessed on 05/12/2021.

Stroboscope - wikipedia. <https://en.wikipedia.org/wiki/Stroboscope>, Accessed on 05/25/2021.

American Radio Relay League. *The ARRL Handbook for Radio Communications*. American Radio Relay League, 94th edition, 2016.

Rahim Bagheri, Ahmad Mirzaei, Saeed Chehrazi, Mohammad E. Heidari, Minjae Lee, Mohyee Mikhemar, Wai Tang, and Asad A. Abidi. An 800-mhz–6-ghz software-defined wireless receiver in 90-nm cmos. *IEEE Journal of Solid-State Circuits*, 41(12):2860–2876, 2006. doi: 10.1109/JSSC.2006.884835.

Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012.

Tomas Bryllert, Vladimir Drakinskiy, Ken B. Cooper, and Jan Stake. Integrated 200–240-GHz FMCW Radar Transceiver Module. *IEEE*

Transactions on Microwave Theory and Techniques, 61(10):3808–3815, October 2013. ISSN 1557-9670. doi: 10.1109/TMTT.2013.2279359. Conference Name: IEEE Transactions on Microwave Theory and Techniques.

Berhanu Bulcha, Jeffrey Hesler, V. Drakinskiy, Jan Stake, Alexander Valavanis, Paul Dean, L. Li, and N. Barker. Design and characterization of 1.8–3.2 THz schottky-based harmonic mixers. 6. doi: 10.1109/TTHZ.2016.2576686.

Ken B. Cooper and Goutam Chattopadhyay. Submillimeter-Wave Radar: Solid-State System Design and Applications. *IEEE Microwave Magazine*, 15(7):51–67, November 2014. ISSN 1557-9581. doi: 10.1109/MMM.2014.2356092. Conference Name: IEEE Microwave Magazine.

J. Crols and M.S.J. Steyaert. A 1.5 ghz highly linear cmos downconversion mixer. *IEEE Journal of Solid-State Circuits*, 30(7):736–742, 1995. doi: 10.1109/4.391112.

David Pozar. *Microwave Engineering*. John Wiley & Sons, Inc., 4th edition, 2012.

Christopher A DeVries and Ralph D Mason. Subsampling architecture for low power receivers. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 55(4):304–308, 2008.

Brian J. Drouin, Ken Cooper, Robert Dengler, Marcoanto Chavez, William Chun, and Tim Crawford. Submillimeter wave spectrometry for in-situ planetary science. In *2012 IEEE Aerospace Conference*, pages 1–4, March 2012. doi: 10.1109/AERO.2012.6187067. ISSN: 1095-323X.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Changzhi Li, Victor M. Lubecke, Olga Boric-Lubecke, and Jenshan Lin. Sensing of Life Activities at the Human-Microwave Frontier. *IEEE Journal of Microwaves*, 1(1):66–78, 2021. ISSN 2692-8388. doi: 10.1109/JMW.2020.3030722. Conference Name: IEEE Journal of Microwaves.

Yo-Sheng Lin, Run-Chi Liu, Chien-Chin Wang, and Chih-Chung Chen. A low power and high conversion gain 77-81 ghz double-balanced up-conversion mixer with excellent lo-rf isolation in 90 nm cmos. In *2015 IEEE Radio and Wireless Symposium (RWS)*, pages 171–173, 2015. doi: 10.1109/RWS.2015.7129756.

Fanzhen Meng, Hong Liu, Mingliang Wang, Xiaolin Zhang, and Tong Tian. Rf low power subsampling architecture for wireless communication applications. *EURASIP Journal on Wireless Communications and Networking*, 2016(1):1–15, 2016.

Fabian Michler, Benedict Scheiner, Torsten Reissland, Robert Weigel, and Alexander Koelpin. Micrometer Sensing With Microwaves: Precise Radar Systems for Innovative Measurement Applications. *IEEE Journal of Microwaves*, 1(1):202–217, 2021. ISSN 2692-8388. doi: 10.1109/JMW.2020.3034988. Conference Name: IEEE Journal of Microwaves.

Mohamed AI Mostafa, Sherif Embabi, Moderage C Fernando, Wing Kan Chan, and Charles Gore Jr. Subsampling rf receiver architecture, September 19 2006. US Patent 7,110,732.

José R García Oya, Andrew Kwan, Fernando Muñoz Chavero, Fadhel M Ghannouchi, Mohamed Helaoui, Fernando Márquez Lasso, Enrique López-Morillo, and AT Sigado. Subsampling receivers with applications to software defined radio systems. *Data Acquisition Applications*, pages 165–194, 2012.

Y. Palaskas, R. Bishop, A. Ravi, and K. Soumyanath. A 90-nm mos-only 3-11ghz transmitter for uwb. In *Proceedings of the IEEE 2005 Custom Integrated Circuits Conference*, 2005., pages 165–168, 2005. doi: 10.1109/CICC.2005.1568633.

John C. Pearson, Brian J. Drouin, and Shanshan Yu. Instrumentation for THz Spectroscopy in the Laboratory and in Space. *IEEE Journal of Microwaves*, 1(1):43–54, 2021. ISSN 2692-8388. doi: 10.1109/JMW.2020.3032454. Conference Name: IEEE Journal of Microwaves.

Derek Shaeffer and Thomas H Lee. *The design and implementation of low-power CMOS radio receivers*. Springer Science & Business Media, 2007.

A.R. Shahani, D.K. Shaeffer, and T.H. Lee. A 12 mw wide dynamic range cmos front end for a portable gps receiver. In *1997 IEEE International Solids-State Circuits Conference. Digest of Technical Papers*, pages 368–369, 1997. doi: 10.1109/ISSCC.1997.585432.

Jeng-Han Tsai. Design of 40–108-ghz low-power and high-speed cmos up-/down-conversion ring mixers for multistandard mmw radio applications. *IEEE Transactions on Microwave Theory and Techniques*, 60(3):670–678, 2012. doi: 10.1109/TMTT.2011.2178258.

Jeng-Han Tsai, Pei-Si Wu, Chin-Shen Lin, Tian-Wei Huang, John G. J. Chern, and Wen-Chu Huang. A 25–75 ghz broadband gilbert-cell mixer using 90-nm cmos technology. *IEEE Microwave and Wireless Components Letters*, 17(4):247–249, 2007. doi: 10.1109/LMWC.2007.892934.

T. Vasseaux, B. Huyart, P. Loumeau, and J.F. Naviner. A track hold-mixer for direct-conversion by subsampling. In 1999 *IEEE International Symposium on Circuits and Systems (ISCAS)*, volume 4, pages 584–587 vol.4, 1999. doi: 10.1109/ISCAS.1999.780072.

Jinna Yan, Bharatha Kumar Thangarasu, and Kiat Seng Yeo. Rf mixer design techniques using gaas process. In 2017 *IEEE 12th International Conference on ASIC (ASICON)*, pages 1013–1016, 2017. doi: 10.1109/ASICON.2017.8252650.

W. Yang, D. Kelly, L. Mehr, M.T. Sayuk, and L. Singer. A 3-v 340-mw 14-b 75-msample/s cmos adc with 85-db sfdr at nyquist input. *IEEE Journal of Solid-State Circuits*, 36(12):1931–1936, 2001. doi: 10.1109/4.972143.

Jing-Hong Conan Zhan, Brent R. Carlton, and Stewart S. Taylor. Low-cost direct conversion rf front-ends in deep submicron cmos. In 2007 *IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, pages 203–206, 2007. doi: 10.1109/RFIC.2007.380865.

Capítulo 10

PLLs

10.1. Introducción a los PLLs

RECIENTEMENTE APRENDIMOS QUE LOS CIRCUITOS DE RF EMPLEAN MEZCLADORES PARA HETERODINEAR UNA SEÑAL, ES DECIR, SUBIR O BAJAR SU FRECUENCIA. Los mezcladores tienen dos entradas: la señal de RF y la señal de un oscilador local. Este último tiene que mantener una frecuencia fija y muy bien definida de manera que el mezclador pueda realizar su trabajo. Errores en la frecuencia del oscilador local se traducen en errores en la frecuencia de la señal modulada o demodulada. Y la forma estándar de sintetizar frecuencias en RF es mediante *sintetizadores de frecuencia*. El bloque fundamental de éstos es el PLL o phase-locked loop, que podría traducirse como **lazo de realimentación para fase, o lazo de realimentación enclavado en fase**.

Los PLLs son lazos de realimentación, similares a los amplificadores operacionales, en que la señal de entrada es una frecuencia¹ y la señal de salida es otra frecuencia. En lugar de comparar voltajes en la entrada, el PLL compara fases y hace todo lo posible para que la fase medida a la salida (o una fracción de ésta) sea igual a la fase de referencia en la entrada. Veamos la matemática empleando bloques ideales.

10.1.1. Modelo linealizado

Como fue mencionado anteriormente, un PLL opera sobre la fase (o diferencia de fase) de dos señales periódicas: una entrada o referencia, y una salida. El PLL puede ser visto como un sistema de control automático, en que queremos llevar la fase de salida a una referencia. Por lo tanto necesitamos:

- **Un detector de fase** para comparar la fase de la entrada con la de salida.

¹ Para ser más estrictos, la entrada es la fase y la salida es la fase, pero cuando el PLL cumple su función para fases, el resultado es visible en el dominio de las frecuencias. Además ciertos bloques del PLL aplican igualmente a frecuencias y fases. Por ejemplo, un divisor de fase y un divisor de frecuencia son matemáticamente idénticos, porque finalmente la fase es la integral de la frecuencia en el tiempo.

- Un filtro de lazo o loop filter que actúa como controlador.
- Un VCO² que actúa como planta y que genera la señal de salida.
- Un estimador para la fase de salida, o una fracción de ésta en el caso de un divisor de fase.

Cada uno de estos componentes puede ser sintetizado mediante electrónica integrada y puede ser caracterizado por su modelo matemático. El PLL es la interconexión de estos componentes en un lazo, como lo muestra el diagrama de bloques de la Fig. 10.1³. Las señales en la

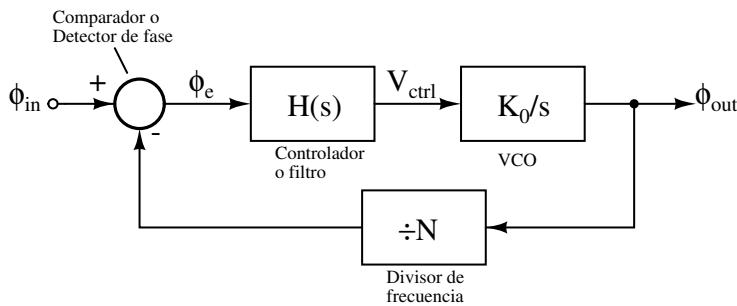


figura son de diferente naturaleza. Por ejemplo, la señal eléctrica que entra al PLL es una onda periódica, y el parámetro de ella que nos interesa es su fase ϕ_{in} , mientras que la salida es una señal eléctrica periódica con fase ϕ_{out} . Ésta pasa por un bloque divisor de frecuencia⁴, que divide la frecuencia de la señal por N . Como la fase es la derivada de la frecuencia, podemos concluir que el divisor de frecuencia también divide la fase por N . La fracción de la fase de salida ϕ_{out}/N y la fase de entrada entran al detector de fase, que produce como resultado la fase de error en la variable controlada, ϕ_e . Ese error entra a un filtro, que en jerga de control automático llamamos controlador, y que típicamente es implementado mediante una acción PI. Ese filtro es analógico y tiene variables circuitales típicas. De hecho, ϕ_e es en realidad un **voltaje proporcional a la fase de error**, mientras que la salida V_{ctrl} es el voltaje que entra al VCO y corresponde a la variable manipulada. El VCO, por su parte, produce en su salida una señal periódica con frecuencia proporcional al voltaje de entrada, es decir, la frecuencia de salida del VCO es $\omega_o = K_0 V_{ctrl}$. Podemos calcular la fase de salida simplemente integrando la frecuencia; por lo tanto, el modelo matemático del VCO es K_0/s donde s es el operador derivada y K_0 es la constante del VCO en rad/Vs. Como todo sistema dinámico realimentado, el PLL tarda un transiente en llegar a establecerse o enclavarse en fase. Cuando esto ocurre, las fases ϕ_{in} y ϕ_{out}/N son iguales, y por lo tanto sus derivadas, las frecuencias ω_{in} y ω_{out}/N , también son iguales⁵. Esto resulta en que $\omega_{out} = N\omega_{in}$, con lo cual hemos sintetizado

² Voltage-controlled oscillator, y oscilador controlado por voltaje.

³ El divisor de fase puede ser eliminado de los modelos sencillos de PLL, pero es clave si queremos sintetizar frecuencias elevadas a partir de osciladores de baja frecuencia.

⁴ O de fase.

⁵ En la práctica puede haber un error permanente en la fase, debido a que la implementación particular del detector de fase podría detectar desfases de 90°. Este desfase constante no cambia la relación entre las frecuencias de entrada y salida.

zado o generado una frecuencia N veces mayor que la frecuencia de la señal de entrada. La implementación circuital de cada uno de estos bloques será revisada más adelante.

El modelo linealizado que acabamos de ver es muy ideal. Tal vez demasiado ideal. En la práctica el enclave en frecuencia del PLL puede producir un error permanente DC, y los modelos de los bloques particulares suelen ser no lineales.

10.1.2. PLL de primer orden

El filtro más sencillo para un PLL es un controlador proporcional con ganancia K_D . Esto resulta en un PLL con un solo polo o de primer orden, con función de transferencia dada por⁶:

$$\frac{\phi_{out}(s)}{\phi_{in}(s)} = \frac{K_0 K_D}{s + K_0 K_D} \quad (10.1)$$

El ancho de banda del lazo de realimentación, es decir, del PLL, es $\omega_h = K_0 K_D$. Por otra parte, la función de transferencia que relaciona el error en fase con la entrada puede ser expresada como:

$$\frac{\phi_e(s)}{\phi_{in}(s)} = \frac{s}{s + K_0 K_D} \quad (10.2)$$

Una entrada de frecuencia constante ω_i corresponde en el dominio de Laplace a una fase creciente como una rampa, es decir, $\phi_{out}(s) = \omega_i / s^2$. Al aplicar esta entrada a la expresión para la función de transferencia del error en fase, podemos obtener la expresión para el error en la fase:

$$\phi_e(s) = \frac{\omega_i}{s(s + K_0 K_D)} \quad (10.3)$$

A partir de ella es fácil obtener el error permanente:

$$\lim_{s \rightarrow 0} s\phi_e(s) = \frac{\omega_i}{K_0 K_D} = \frac{\omega_i}{\omega_h} \quad (10.4)$$

El error permanente en fase es la razón entre la frecuencia de entrada y el ancho de banda del PLL⁷. A mayor ancho de banda, menor error permanente. Pero no podemos llegar a error permanente nulo porque siempre necesitaremos un voltaje de entrada al VCO V_{ctrl} no nulo para que exista una frecuencia de salida. Y si hacemos que el ancho de banda del PLL sea muy grande, tendremos mucho ruido. Si queremos tener error permanente nulo podemos usar un filtro que asegure error permanente nulo para esta planta, esto es, un controlador PI.

⁶ Por ahora asumamos que $N = 1$. Es trivial realizar los cálculos para N arbitrario.

⁷ ¿Qué unidades o qué dimensión tiene este error permanente?

10.1.3. PLL de segundo orden

En este caso empleamos un controlador PI, cuya función de transferencia es:

$$H(s) = \frac{K_D(\tau_Z s + 1)}{s} \quad (10.5)$$

Este controlador resulta en la siguiente relación entre fase de salida y fase de entrada:

$$\frac{\phi_{out}(s)}{\phi_{in}(s)} = \frac{\tau_Z s + 1}{\frac{s^2}{K_D K_0} + \tau_Z s + 1} \quad (10.6)$$

Este sistema de segundo orden tiene una frecuencia natural $\omega_n = \sqrt{K_D K_0}$ y un factor de amortiguamiento dado por

$$\zeta = \frac{\omega_n \tau_Z}{2} = \tau_Z \frac{\sqrt{K_D K_0}}{2} \quad (10.7)$$

Para tener un margen de fase aceptable, la frecuencia del cero debería ser mucho menor que la frecuencia de crossover. El LGR resultante aparece en la Fig. 10.2. Podemos ver que para ganancias pequeñas tendremos polos complejos conjugados con bajo factor de amortiguamiento. A medida que la ganancia crece, el sistema será más estable; para frecuencias altas, un polo termina cercano a la frecuencia del cero, mientras que el otro se aleja hacia frecuencias más altas. El error permanente ligado a este controlador es nulo debido a la acción integral.

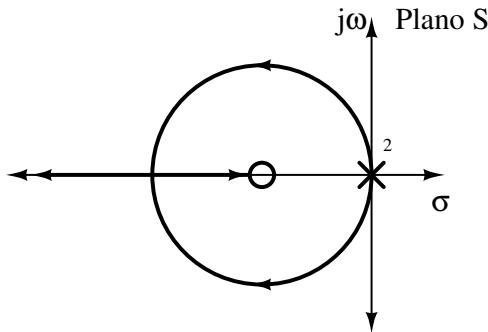


Figura 10.2: LGR para el PLL con control PI.

La expresión exacta para la frecuencia de crossover aparece en [Lee, 2003] pero puede ser aproximada a $\omega_c \approx \tau_Z \omega_n^2$ si la frecuencia del cero es relativamente baja, en cuyo caso la frecuencia de crossover siempre es mayor que ω_n . Si aumentamos la constante de tiempo del cero, τ_Z , la planta quedará mejor amortiguada. Esto nos permite ajustar el compromiso entre estabilidad y ancho de banda.

La frecuencia del cero es siempre menor que la frecuencia del primer polo⁸, debido a que el cero es proporcionado por la rama directa del lazo. Por lo tanto, si graficamos el diagrama de Bode para (10.6), la

⁸ Es fácil comprobar esto si analizamos la expresión de la función de transferencia.

magnitud es, en efecto, mayor que 1 (peaking en frecuencia) en el rango de frecuencias que va más o menos entre la frecuencia del cero y la del segundo polo. Este peaking en frecuencia implica que una modulación o ruido (jitter) en la entrada produce una salida con oscilación en la fase de amplitud mayor que la de la entrada. Como este jitter peaking no es deseable, lo ideal es tener una ganancia de lazo grande de manera que el primer polo esté cerca del cero.

En general, el diseño de un filtro de lazo para un PLL sigue las mismas técnicas que las empleadas en Control Automático para el diseño de un controlador, ya que el PLL es un lazo de control. Por eso no tiene mucho sentido profundizar más en esos temas durante esta breve introducción a los PLLs.

10.1.4. PLL con controlador de tiempo discreto

Si usamos un controlador PI para un PLL, ¿por qué no usar un controlador óptimo⁹? En [Abusleme and Murmann, 2008] fue demostrado que el controlador de tiempo discreto óptimo para un PLL similar al presentado en esta sección, es de hecho un controlador PI. En el mismo paper se presenta una metodología para calcular los coeficientes de dicho controlador, y se presentan resultados de simulación que evidencian la utilidad del método.

⁹ Model predictive control - wikipedia.
https://en.wikipedia.org/wiki/Model_predictive_control, Accessed on 05/25/2021

10.1.5. Otros circuitos similares

En electrónica existen circuitos similares a los PLLs. El delay-locked loop o DLL es un lazo de realimentación que busca reducir el error permanente entre las fases de dos señales periódicas actuando sobre una línea de retardo formada por una cadena de inversores, en lugar de un VCO¹⁰. Los DLLs son muy comunes en la síntesis de reloj de circuitos digitales.

El All-Digital PLL o ADPLL es un PLL en que el procesamiento del controlador es digital: el detector de fase entrega una salida digital, el filtro de lazo es digital, y el oscilador es controlado digitalmente (Digitally-Controlled Oscillator, o DCO)¹¹.

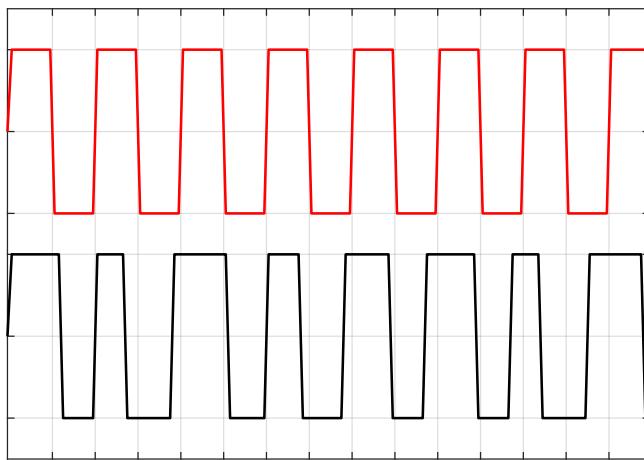
Y si bien este curso es de circuitos integrados, no está de más mencionar que también existen PLLs discretos, implementados en chips comerciales que contienen todos sus bloques fundamentales, como por ejemplo, [CD4, Accessed on 05/25/2021]. El filtro de lazo suele ser configurable externamente mediante resistores y capacitores discretos.

¹⁰ Delay-locked loop - wikipedia.
https://en.wikipedia.org/wiki/Delay-locked_loop, Accessed on 05/25/2021

¹¹ Robert Bogdan Staszewski, Dirk Leipold, Khurram Muhammad, and Poras T Balsara. Digitally controlled oscillator (dco)-based architecture for rf frequency synthesis in a deep-submicrometer cmos process. *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, 50(11):815–828, 2003

10.2. Propiedades de ruido de los PLL

A partir del modelo linealizado estudiado antes, se puede estudiar la respuesta de este sistema ante distintas fuentes de ruido. En particular, el ruido que nos importa analizar es el ruido de fase, es decir, las variaciones en el tiempo de los flancos de subida y bajada (o cambios en el periodo para una señal sinusoidal). En la figura 10.3 se muestra un ejemplo de señal con ruido de fase. Este es mucho más relevante en osciladores de relajación, que son los más comúnmente utilizados como VCO en los PLLs, que en osciladores sintonizados.¹²



¹² Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003
Figura 10.3: Señales cuadradas sin (rojo) y con (negro) ruido de fase

En el modelo linealizado del sistema de control el ruido del VCO se modela como injectado en el voltaje de control (V_{noise}) o equivalentemente como una fase sumada a la salida del integrador, y el ruido del oscilador de referencia aparece en la fase de entrada (ϕ_{in}), como se muestra en la figura 10.4.

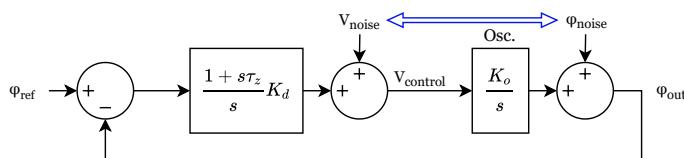


Figura 10.4: Lazo de control linealizado de un PLL, con fuentes de ruido en ϕ_{in} y V_{noise}

10.2.1. Ruido del VCO y voltaje de control

Una fuente de ruido relevante es un cambio en el voltaje de control, que puede ser producido, por ejemplo, por variaciones en la alimentación (además del ruido térmico). A partir del diagrama de la figura

10.4 se puede extraer la función de transferencia del ruido V_{noise}

$$\phi_{out} = \frac{K_o}{s} \left(V_{noise} - \frac{\tau_z s + 1}{s} K_d \cdot \phi_{out} \right) \quad (10.8)$$

$$\phi_{out} = \frac{K_o V_{noise}}{s} \frac{s^2}{s^2 + s\tau K_d K_o + K_d K_o} \quad (10.9)$$

Por conveniencia se definen $\omega_n \triangleq \sqrt{K_o K_d}$ y $\zeta \triangleq \frac{\omega_n \tau_z}{2}$. También se puede trabajar directamente con la fase de ruido, que corresponde a la primera fracción, de modo que:

$$\phi_{out} = \phi_{noise} \frac{s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (10.10)$$

Esta función de transferencia corresponde a un filtro pasa altos, que logra atenuar muy bien los cambios lentos en el sistema, pero no es capaz de eliminar el ruido de alta frecuencia (tiene ganancia unitaria cuando $\omega \rightarrow \infty$).

10.2.1.1. Respuesta al escalón en V_{noise}

El primer caso que se debe estudiar es la respuesta de este sistema a un escalón en el voltaje de control. Para esto se calcula la transformada inversa de Laplace como:

$$\phi_{out}(t) = \frac{\Delta\omega}{\omega_n} \frac{e^{-\zeta\omega_n t}}{\sqrt{\zeta^2 - 1}} \sinh(\sqrt{\zeta^2 - 1}\omega_n t) \quad (10.11)$$

Donde $\Delta\omega = \phi_0/T$ es la variación de frecuencia causada por el desfase. Para encontrar el máximo desfase esta expresión se puede derivar e igualar a 0. Las expresiones respectivas no son muy intuitivas, pero para alto amortiguamiento ($\zeta > 3$) el desfase máximo y su tiempo son:

$$\phi_{max} \approx \frac{\Delta\omega}{2\zeta\omega_n} = \frac{\Delta\omega}{\omega_c} \quad (10.12)$$

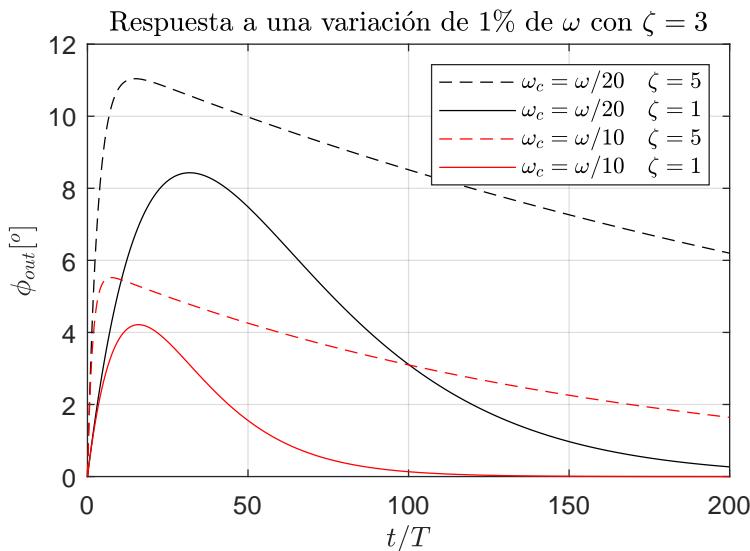
$$t_{max} \approx \frac{2 \ln 2\zeta}{\omega_c} \quad (10.13)$$

Donde ω_c es la frecuencia de cruce por cero del sistema de control. De aquí se ve que hay 2 formas de reducir el ruido de fase: Aumentar el ancho de banda o reducir la ganancia del oscilador (de modo que la misma variación de voltaje induzca una menor variación en frecuencia). Aumentar el ancho de banda no es tan fácil, ya que como las mediciones ocurren solo en los flancos, el sistema funciona naturalmente con tiempo discreto, y el ancho de banda debe ser necesariamente bastante menor (usualmente $< 10\%$) que la frecuencia de oscilación para mantenerse estable.¹³

¹³ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits.* Cambridge university press, 2003

Por otro lado, la ganancia del oscilador se relaciona con el rango de frecuencias que puede manejar (ya que el rango del voltaje de control es fijo), por lo que debe haber un *trade-off* entre el ancho de banda del oscilador y el ruido de fase.

Este resultado es bastante problemático, ya que como se ve en la figura 10.5, incluso con variaciones muy pequeñas en el voltaje de control, el desfase producido es considerable. Como referencia, para una modulación 64QAM una rotación (o desfase) de 8° puede significar un error de símbolo sin ruido. Esto significa que el sistema es muy sensible a cambios en la alimentación, lo que dificulta su integración con sistemas digitales, por lo que suelen recibir alimentaciones independientes.¹⁴



¹⁴ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Figura 10.5: Respuesta a un escalón en V_{noise} que produce un 1 % de variación en la frecuencia, para distintos coeficientes de amortiguación y anchos de banda (del lazo de control)

10.2.1.2. Respuesta en frecuencia

Además de variaciones en el voltaje de control, un oscilador presenta ruido de fase intrínseco. Sin un sistema de control su densidad espectral se puede modelar como¹⁵

$$\overline{\phi_{noise}^2} = \frac{\alpha}{\omega^3} + \frac{\beta}{\omega^2} \quad (10.14)$$

Donde α se refiere principalmente al ruido flicker y β a ruido térmico, de modo que el ruido de fase a la salida es

$$\overline{\phi_{out}^2} = \frac{\alpha\omega + \beta\omega^2}{(\omega^2 - \omega_n^2)^2 + 4\zeta^2\omega_n^2\omega^2} \quad (10.15)$$

De este modo, el controlador filtra el ruido de fase que presentaría un oscilador libre. Para cambios lentos en la fase (ω pequeño), el ruido

¹⁵ Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012

flicker es dominante, y la expresión se puee aproximar como

$$\overline{\phi_{out}^2}(\omega \text{ chico}) \approx \frac{\alpha\omega}{(\omega^2 - \omega_n^2)^2 + 4\zeta^2\omega_n^2\omega^2} \approx \frac{\alpha}{\omega_n^3}\omega \quad (10.16)$$

Este ruido crece de forma lineal con la frecuencia, y si $\zeta = 1$ alcanza un máximo de $\beta/4\omega_n^2$ a una frecuencia de $\omega_n/\sqrt{3}$ (ambos valores se reducen al aumentar la amortiguación). Por otro lado, a alta frecuencia el ruido térmico se vuelve dominante

$$\overline{\phi_{out}^2}(\omega \text{ grande}) \approx \frac{\beta\omega^2}{(\omega^2 - \omega_n^2)^2 + 4\zeta^2\omega_n^2\omega^2} \approx \frac{\beta}{\omega^2} \quad (10.17)$$

A frecuencia muy alta queda el mismo ruido de un oscilador sin controlador, el que solo se ve amortiguado cuando la frecuencia es menor a $\omega_c = 2\zeta\omega_n$, ya que el sistema no es capaz de reaccionar a cambios más rápidos. En la figura 10.6 se muestra la densidad espectral de cada tipo de ruido después del filtrado, donde la potencia total sería una combinación de ambas (en el gráfico corresponde a quedarse con la linea superior, teniendo en consideración los parámetros α y β). Fuera de algunas consideraciones sobre el diseño del controlador, esto nos lleva a la misma conclusión que el análisis anterior: Para reducir el ruido de fase a la salida es necesario aumentar el ancho de banda del sistema de control.

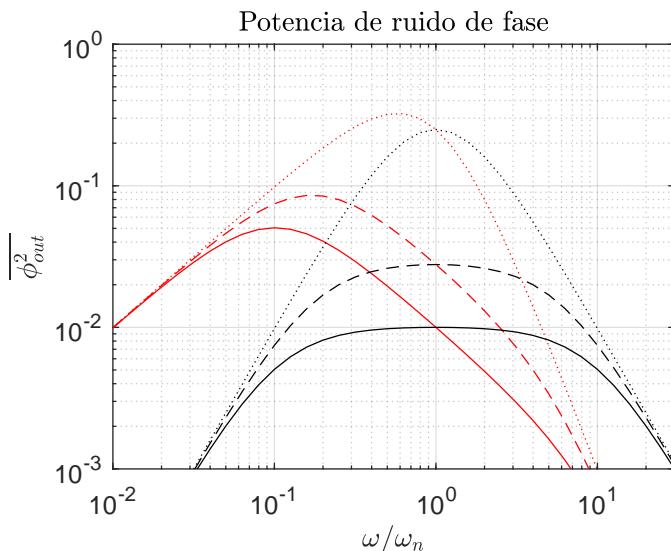


Figura 10.6: Potencia de ruido de fase segúin frecuencia. En rojo se muestra el ruido flicker (para $\zeta = 1, 3$ y 5 de arriba a abajo) y en negro el ruido térmico, cada uno normalizado por su factor de ruido.

10.2.2. Ruido en la entrada

Aunque el objetivo de un PLL es seguir la fase de un oscilador de referencia, esta señal tampoco es perfecta, y presenta su propio ruido de fase, que por lo general no es deseable copiar en la salida. La

función de transferencia para este ruido es la misma que para la señal de entrada, es decir

$$\overline{\phi_{out}^2} = \overline{\phi_{ref}^2} \frac{4\zeta^2\omega_n^2\omega^2 + \omega_n^4}{(\omega^2 - \omega_n^2)^2 + 4\zeta^2\omega_n^2\omega^2} \quad (10.18)$$

Esta función corresponde a un filtro pasa bajos con *peaking*. El oscilador de referencia por lo general es un oscilador sintonizado o de cristal, y estos presentan ruido con densidad espectral plana, y usualmente mucho menor que el de los de relajación. Esto evidentemente lleva a la conclusión de que, para reducir el ruido inducido por la referencia, es conveniente reducir el ancho de banda del lazo de control, todo lo contrario que en los casos anteriores. Este resultado se puede ver de forma intuitiva, ya que si la referencia presenta variaciones repentina en la fase, un controlador rápido será capaz de seguirlas y transmitirlas a la salida, mientras que uno más lento no, y el ruido se verá atenuado. Para definir el ancho de banda final es necesario hacer un balance entre ambas fuentes de ruido, pero como ya se mencionó, la referencia suele ser menos ruidosa, por lo que es preferible un ancho de banda mayor.¹⁶

¹⁶ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

10.3. Detectores de fase

HABIENDO ESTUDIADO LAS PROPIEDADES ESENCIALES DE LOS PLL's, ahora corresponde hablar sobre su componente mas crucial: el detector de fase. Sin este bloque es imposible que el PLL capte la fase de entrada y se ajuste a ella.

La función del detector de fase es tomar la señal de entrada del PLL y pasarlala por un bloque no-lineal, generando una señal cuya forma refleje, de cierta forma, la diferencia de fase entre la señal de entrada y el VCO local, específicamente su valor promedio. Ahora vamos a revisar algunas arquitecturas básicas de detectores de fase, incluyendo casos de señales analógicas y digitales.

10.3.1. Multiplicador analógico

En casos donde tanto la señal de entrada como la generada por el VCO son sinusoidales, el detector de fase mas utilizado es el multiplicador analógico (o *mixer*), el cual se puede ver en la Figura 10.7.

Para entender este dispositivo, vamos a analizarlo matemáticamente. Sea la señal de entrada $V_{in}(t) = A \cos(\omega t)$ y la señal del VCO $V_{LO}(t) = B \cos(\omega t + \phi)$, donde ϕ es el desfase, la señal de salida del multiplicador $V_m(t)$ queda:

$$V_m(t) = A \cos(\omega t) \cdot B \cos(\omega t + \phi) \quad (10.19)$$

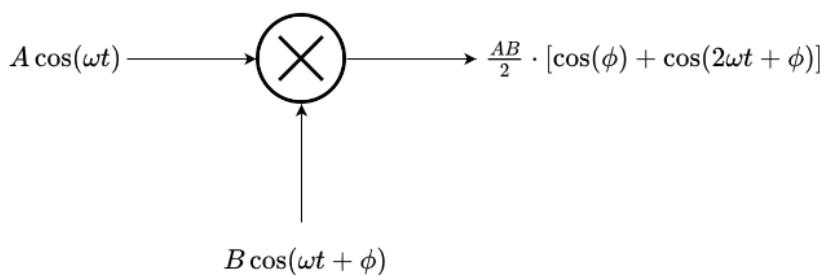


Figura 10.7: Diagrama de bloques del detector de fase analógico.

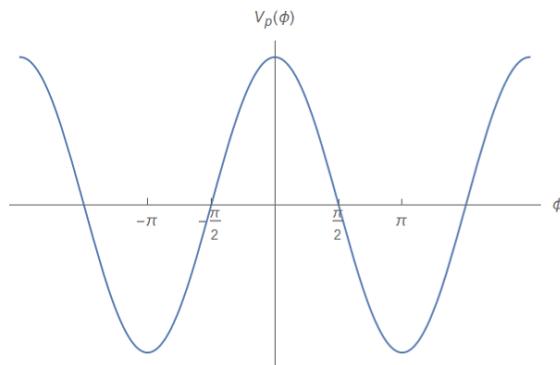
Con identidades trigonométricas, esta expresión es equivalente a:

$$V_m(t) = \frac{AB}{2} [\cos(\phi) + \cos(2\omega t + \phi)] \quad (10.20)$$

Como se puede ver, esta señal corresponde a una componente DC $\cos(\phi)$ y una sinusoides al doble de la frecuencia original que en este caso no vamos a considerar. Notamos que la componente DC corresponde al promedio de la señal $V_m(t)$, y vamos a trabajar sólo con este valor de ahora en adelante, al cual llamaremos $V_p(\phi)$. Luego, tenemos:

$$V_p(\phi) = \langle V_m(t) \rangle = \frac{AB}{2} \cos(\phi) \quad (10.21)$$

Luego, se tiene que dependiendo del desfase, el valor promedio de la señal de salida del detector de fase se ve como en la Figura 10.8.

Figura 10.8: Gráfico de $V_p(\phi)$, equivalente a la salida del detector de fase.

Ahora, recordemos que el detector de fase se encuentra en un *loop* de realimentación negativa. Por lo tanto, es preferible que al variar la fase detectada, el detector tenga una respuesta rápida, y esto tiene una implicancia importante, descrita a continuación.

Uno esperaría que el desfase al cual se desea llegar finalmente sea de 0, pero viendo el gráfico, frente a pequeñas variaciones de fase, el impacto en el valor de $V_p(\phi)$ es mínimo, ya que es una región plana en el gráfico. Por otro lado, viendo el caso donde $\phi = \pm\frac{\pi}{2}$, las pequeñas

variaciones de fase sí tienen un gran impacto en la señal de salida. Esto se puede representar mejor viendo la derivada de $V_p(\phi)$, que es lo que se ha descrito en los casos mencionados anteriormente:

$$K_D(\phi) = \frac{dV_p}{d\phi} = -\frac{AB}{2} \sin(\phi) \quad (10.22)$$

Esta expresión es denotada K_D debido a que representa la ganancia del detector de fase frente a distintos desfases. Este se grafica en la Figura 10.9.

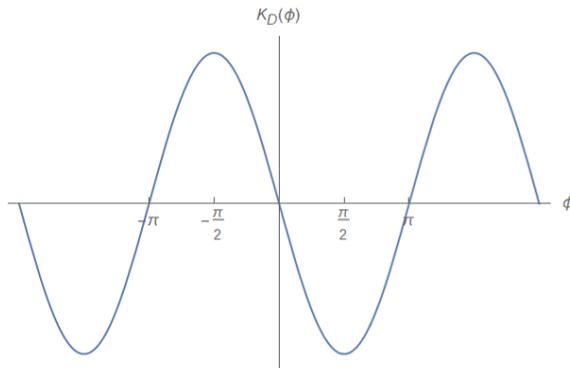


Figura 10.9: Gráfico de la derivada de $V_p(\phi)$ con respecto a ϕ .

Evaluando K_D en $\phi \pm \frac{\pi}{2}$ [rad], es decir, el caso donde el PLL se cierra en cuadratura, tenemos que:

$$K_D|_{\phi=\pm\frac{\pi}{2}} = \mp \frac{AB}{2} \quad (10.23)$$

Mientras que evaluado en $\phi = 0$ esta constante es 0. Por lo tanto, los PLL que usan detectores analógicos en cuadratura se ajustan a un desfase fijo de $\frac{\pi}{2}$ [rad], y en esta condición de equilibrio el error de fase es 0.

10.3.2. Multiplicador conmutador

Otra forma de construir un detector de fase es con un multiplicador conmutador¹⁷, es decir, un tren de pulsos rectangulares que vale -1 o 1 multiplicado por la señal de entrada. El diagrama de este detector se presenta en la Figura 10.10. Una forma sencilla de definir un tren de pulsos rectangulares es con la función signo, descrita como:

$$\text{sgn}(x) = \begin{cases} -1, & x < 0; \\ 1, & x \geq 0 \end{cases} \quad (10.24)$$

Si evaluamos esta función con $x = \cos(\omega t + \phi)$ y le damos amplitud B , se tiene la señal de la Figura 10.11 (evaluada como $\text{sgn} [\cos(t + \frac{\pi}{4})]$).

¹⁷ *Commutating multiplier* en Lee, T. (2004).

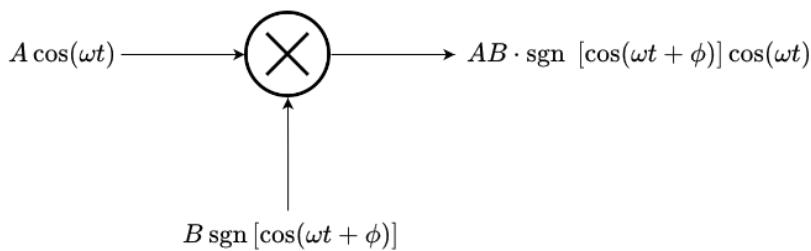


Figura 10.10: Diagrama de bloques del detector de fase comutador.

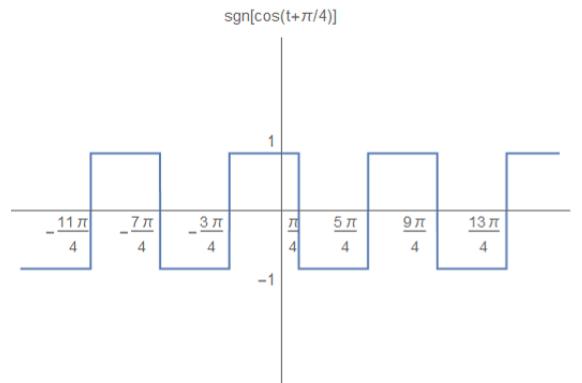


Figura 10.11: Gráfico de la función signo evaluada con $\cos(t + \frac{\pi}{4})$.

La frecuencia fundamental es igual a la del coseno, pero su amplitud cambia de B a $\frac{4B}{\pi}$, por lo que aplicando lo mismo que en (10.21) llegamos a:

$$V_p(\phi) = \frac{2}{\pi} AB \cos(\phi) \quad (10.25)$$

Luego, la ganancia de detector de fase queda casi idéntica a la del caso puramente sinusoidal:

$$K_D(\phi) = -\frac{2}{\pi} AB \sin(\phi) \quad (10.26)$$

La diferencia con la arquitectura puramente analógica mencionada anteriormente es que un tren de pulsos rectangulares posee armónicas impares que una sinusoides pura no tiene. Por lo tanto, puede darse el caso de que el PLL se cierre en una frecuencia de una señal no deseada¹⁸. Por otro lado, se puede aprovechar el efecto de las armónicas para reducir la velocidad a la cual debe comutar el oscilador local del detector de fase (por ejemplo, usar una frecuencia de $\omega/3$), al costo de una menor amplitud dada la reducción producida por la caída de $1/f$ propia de las señales rectangulares¹⁹.

Como última nota sobre este tipo de detectores de fase, debido a que la multiplicación por una señal rectangular consistente de -1 y 1 es, básicamente, un inversor de fase periódico, este detector puede hacerse con *switches* en vez de utilizar multiplicadores, lo cual puede

¹⁸Este fenómeno se conoce como *harmonic locking*.

¹⁹Recordar que la transformada de Fourier de una función rectangular es $\frac{\sin(x)}{x}$, por lo que la envolvente de las armónicas es $1/x$.

simplificar el diseño si se trabaja, por ejemplo, en tecnologías CMOS donde los *switches* son ampliamente utilizados.

10.3.3. Compuerta XOR

En casos donde tanto la señal de entrada al PLL y la del oscilador local son ondas cuadradas, podemos utilizar una sencilla compuerta lógica XOR para producir la señal que maneja el VCO. En este caso vamos a asumir que tanto la señal de entrada como la del oscilador local funcionan entre voltaje 0 y V_{DD} . Este detector de fase se puede ver en la Figura 10.12.

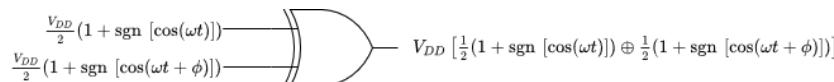


Figura 10.12: Diagrama de bloques del detector de fase con compuerta XOR.

Recordemos la tabla de verdad de una compuerta XOR con entradas x e y (Tabla 10.1):

x	y	$x \oplus y$
0	0	0
0	1	1
1	0	1
1	1	0

Tabla 10.1: Tabla de verdad de la compuerta XOR de entradas x e y .

Con esto podemos entrar a entender cómo funciona este detector de fase asumiendo que las señales tienen *duty cycle* 50 %. Pensemos en el caso donde ambas señales están perfectamente en fase. En este caso $\phi = 0$, y por lo tanto siempre se dará el caso donde ambas entradas²⁰ sean 0 o 1, por lo que la salida es 0 constante. Por otro lado, si aumentamos gradualmente el desfase entre las señales, se formará una señal de pulsos rectangulares que irá aumentando su *duty cycle*, y cuando el desfase sea máximo ($\phi = \pi$ [rad]) la salida será una señal plana en 1. Este comportamiento se puede ver en la Figura 10.13.

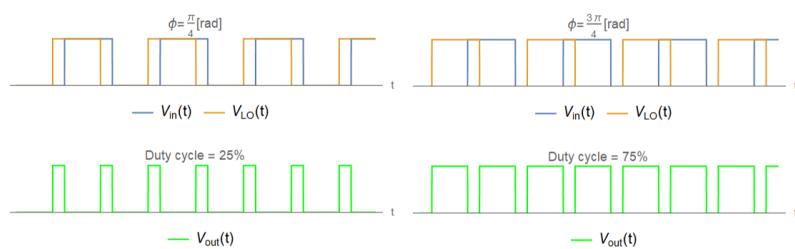


Figura 10.13: Gráfico del comportamiento de la compuerta XOR en el tiempo con desfase $\phi = \frac{\pi}{4}$ [rad] a la izquierda y $\phi = \frac{3\pi}{4}$ [rad] a la derecha. Los *duty cycle* de la salida son 25 % y 75 %, respectivamente.

²⁰ Vamos a pensar en las señales como niveles lógicos y no como voltajes en este caso particular.

Promediar una señal de onda rectangular es muy simple, ya que el valor resultante es simplemente la amplitud de las señales (en este caso V_{cc}) multiplicada por el *duty cycle*. Este valor se grafica en la Figura 10.14. En este gráfico podemos notar que el promedio sube y baja a tasas constantes, por lo que en este caso K_D efectivamente es una constante ($K_D = \pm \frac{V_{cc}}{\pi}$), y funciona bien en el desfase de cuadratura ya que no hay cambios de signo alrededor del punto de equilibrio.

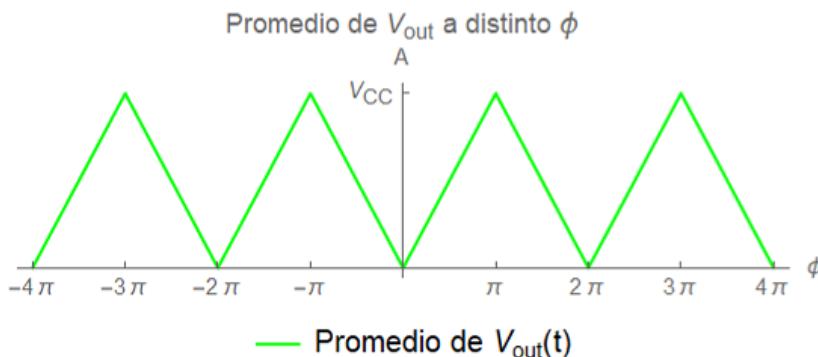


Figura 10.14: Gráfico del promedio de la salida de la compuerta XOR a distintos valores de ϕ .

10.3.4. Detectores secuenciales

El último detector de fase que revisaremos es el detector secuencial, el cual veremos en mayor detalle que los anteriores. Una característica de estos detectores es que permiten, entre otras cosas un desfase en $\phi = 0$, a diferencia de los vistos anteriormente que funcionan en cuadratura. Por otro lado, las ganancias en el punto estable y metaestable (puntos donde K_D es máximo pero sólo en el primero la ganancia es positiva) tienen una gran diferencia²¹. Otro aspecto a considerar es que algunos detectores secuenciales tienen salidas proporcionales al error de fase en un rango que excede los $2\pi[\text{rad}]$ ²².

10.3.4.1. Flip-flop tipo SR

El detector secuencial mas sencillo que se puede implementar consiste de un simple *flip-flop* tipo SR, el cual se puede armar con dos compuertas NOR dispuestas como se muestra en la Figura 10.15.

La gran diferencia de este detector con el XOR es que la señal de salida solo es 1 desde que la señal *set* tiene un flanco de subida hasta que la señal *reset* tiene un flanco de subida. En el caso de la compuerta XOR esta condición se cumplía cada vez que las señales no estuvieran superpuestas. Por otro lado, la curva de promedio según el desfase se puede ver en la Figura 10.16, donde se ve que el desfase de equilibrio es en $\phi = \pm\pi[\text{rad}]$, y se ve claramente que $K_D = \frac{V_{DD}}{2\pi}$

²¹ Si el lector nota en la Figura 10.9, las ganancias en los puntos $\phi = \pm\frac{\pi}{2}$ son iguales en magnitud, pero con signo cambiado. El positivo es el punto estable, y el negativo el metaestable. Los puntos metaestables producen realimentación positiva, y los estables producen realimentación negativa.

²² Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

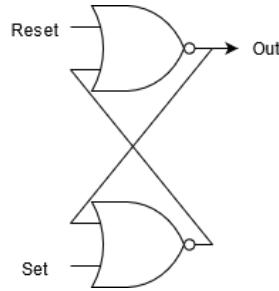


Figura 10.15: Esquema de compuertas NOR para formar un *flip-flop* tipo SR.

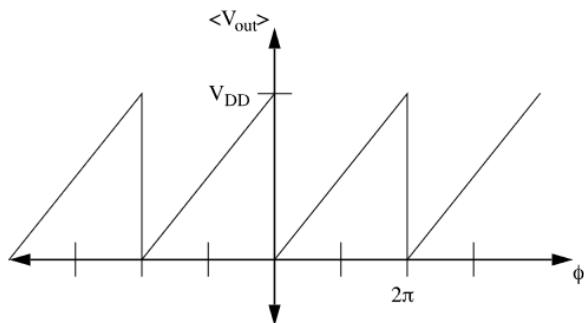


Figura 10.16: Gráfico que muestra el promedio de la señal de salida del *flip-flop* SR según el desfase de las entradas. Obtenido de Lee, T. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Otro punto interesante a considerar es que la derivada en las transiciones bruscas ubicadas en los múltiplos de $\phi = 2\pi$ implica un $K_D \rightarrow \infty$, por lo que es muy poco probable que el PLL sintonice esos desfases, y opte por los puntos de estabilidad descritos anteriormente.

10.3.4.2. Detectores secuenciales con rango extendido

Notemos que en ninguno de los detectores de fase vistos hasta el momento han tenido la capacidad de estabilizarse en $\phi = 0$, y para algunas aplicaciones, este es un requerimiento importante. La topología mostrada en la Figura 10.17, que utiliza dos *flip-flop* tipo D con *reset* y una compuerta AND, logra esto tomando la diferencia entre las señales $V_{up}(t)$ con $V_{down}(t)$ para generar el voltaje promedio mostrado en la Figura 10.18.

Como se puede ver, el rango de ganancia constante es de $\phi = (-2\pi, 2\pi)$, lo cual supera los rangos anteriores, y además tiene su punto de estabilidad en $\phi = 0$. Se puede ver fácilmente que $K_D = \frac{V_{DD}}{2\pi}$ en este caso.

Un problema que presentan estos detectores es que si el camino de la señal de *reset* es demasiado rápido, entonces las señales *up* y *down* se ven degradadas a medida que se acerca a la condición de cierre en $\phi = 0$, por lo que las etapas posteriores funcionan de peor manera. Una manera simple de arreglar esto es hacer que el camino de la señal de *reset* sea mas lenta, para que los anchos de las señales no se vean

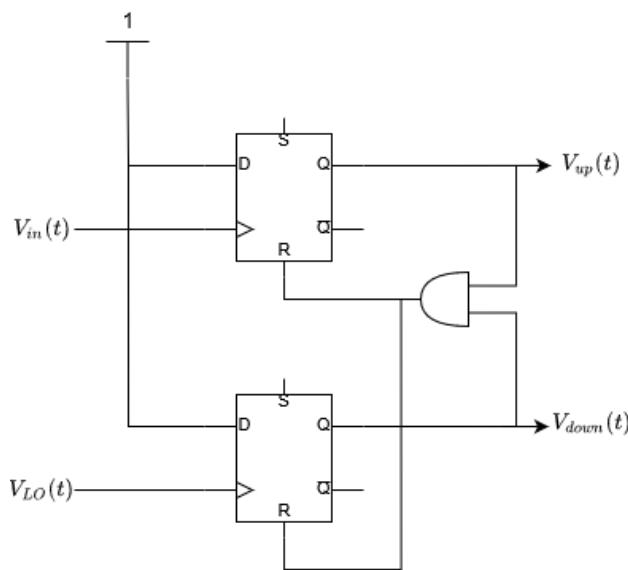
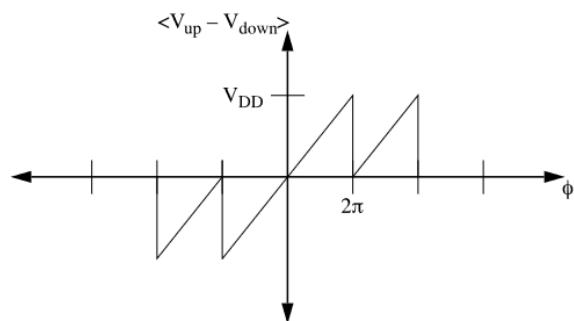


Figura 10.17: Diagrama del detector secuencial con rango extendido.

Figura 10.18: Gráfico que muestra $\langle V_{up}(t) - V_{down}(t) \rangle$ según ϕ . Obtenido de Lee, T. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

degradados.

Nota intermedia: Hasta el momento sólo hemos hablado de detectores de fase. Sin embargo, algunos detectores secuenciales (como el detector de rango extendido recién visto) tienen además la capacidad de medir la diferencia de frecuencia. Ya que los *flip-flops* varían según su propia señal de entrada, puede ocurrir que las señales *up* y *down* tengan distintos períodos, lo cual se puede detectar más adelante en el sistema. A los detectores que pueden captar tanto desfase como diferencia de frecuencia se conocen como detectores de fase-frecuencia²³.

Otros aspectos a considerar son, en primer lugar, que los detectores secuenciales tienden a tener problemas cuando las señales de entrada tienen pulsos faltantes, lo cual hace que el detector responda como si hubiera un error e intente arreglarlo. En segundo lugar, como ya se mencionó anteriormente, al acercarse a la condición de equilibrio en $\phi = 0$, las señales *up* y *down* son extremadamente angostas (si se analiza el circuito del detector de rango extendido, los *flip-flops* se setean

²³ *Phase-frequency detectors* en Lee, T (2003).

y resetean inmediatamente después), lo cual, debido al tiempo de subida no instantáneo, produce que no sean pulsos que lleguen al nivel lógico positivo, por lo que la respuesta no es tan ideal. Una solución a este último problema es setear la referencia de fase a un *offset DC* y de este modo los pulsos resultantes no serán angostos, pero resulta en un error de fase constante.

10.3.4.3. Detector de Hogge

Este detector secuencial utiliza la arquitectura de la Figura 10.19. Como se puede ver, consiste de dos *flip-flops* tipo D cuyas entradas y salidas alimentan dos compuertas XOR, una para cada *flip-flop*.

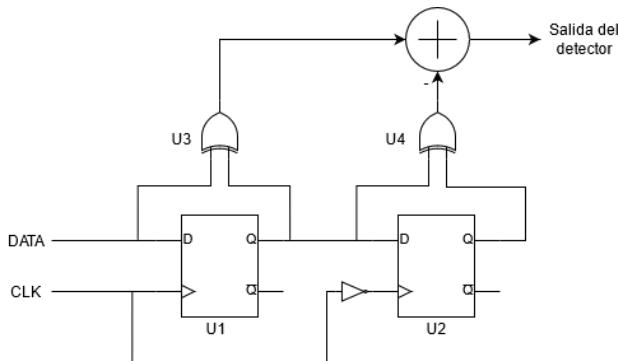


Figura 10.19: Diagrama del detector de Hogge.

La idea de este detector es la siguiente. Imagine que la señal *data* tiene una transición positiva. Luego el *input* del *flip-flop* es positivo, pero no pasa a la salida debido a que aún no ocurre una transición de *clock*. Luego, la compuerta XOR (U3) tiene salida 1. Luego, cuando la señal de *clock* tiene una transición positiva, la señal de *data* se copia en la salida del primer *flip-flop* y queda en la entrada del segundo. El primer XOR luego presenta salida 0 ya que ambas entradas son idénticas, y el segundo presenta un 1. Notemos que este cambio ocurre al mismo tiempo que el *clock* tiene una transición positiva, y por lo tanto la señal de la compuerta XOR U4 se mantiene de esta manera hasta que la señal *clock* tiene una transición negativa, ya que hay un inversor lógico antes del segundo *flip-flop*, y por lo tanto tiene una duración equivalente a medio período de *clock*.

Notemos que el ancho del pulso generado en U3 depende del desfase entre la señal *data* y *clock*, mientras que el ancho del pulso de U4 depende únicamente de la señal de *clock*, y por lo tanto, sirve como señal de referencia. Comparando ambas señales e integrando dicha diferencia se obtiene un *offset* que representa la diferencia de fase detectada. Un diagrama de señales que muestra el funcionamiento de este detector se presenta en la Figura 10.20. En este caso, la señal de *data* está atrasada con respecto a *clock* (es decir, el flanco de *data* parte

después del de *clock*), y por lo tanto la salida del integrador del lazo del PLL tiene una subida neta. Si *data* precede a *clock* entonces sería un cambio negativo, y si estuvieran en fase, el incremento sería 0. Por lo tanto, el valor de $\langle V_{out} \rangle$ es muy similar al de la Figura 10.18.

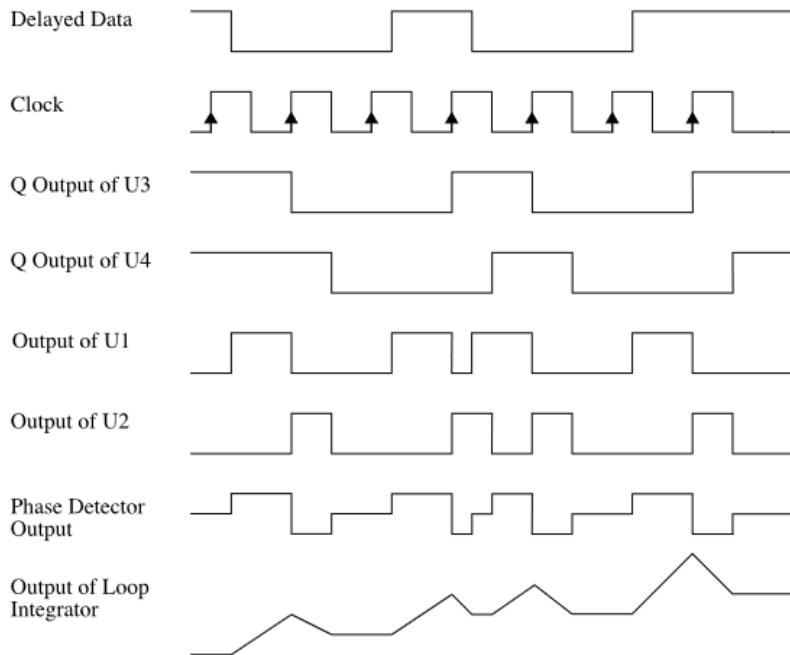


Figura 10.20: Diagrama de señales del detector de Hogge. Obtenido de Lee, T. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Un problema de este detector es que es muy sensible a pulsos faltantes, ya que el área neta de los triángulos de salida del integrador siempre son positivos. Por ende, aunque el detector estuviera en fase, podría darse el caso donde falten algunos pulsos y por lo tanto la salida del integrador sea positiva.

10.3.4.4. Detector *trrowave*

El detector *trrowave* soluciona el problema mencionado anteriormente. El diagrama es muy parecido al detector de Hogge, pero se adiciona una etapa de *flip-flop* con su propia compuerta XOR, como muestra la Figura 10.21.

Al añadir una etapa y ajustando el valor de los pulsos como se ve en el diagrama, se logra que el área neta de los triángulos sea 0 aunque se pierdan datos de la señal *data*, ya que el segundo y tercer pulso tienen el mismo ancho pero el segundo es -2 veces el tercero. El diagrama de señales se ve en la Figura 10.22 para el caso de las señales en fase ($\phi = 0$).

El problema del detector *trrowave* es que es más sensible a distorsiones del *duty cycle* de la señal de *clock*, debido a los ponderadores

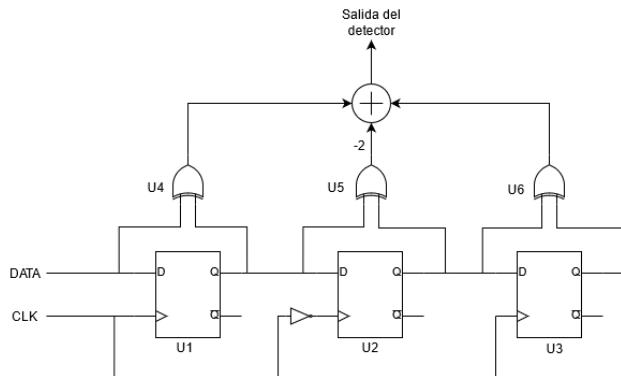


Figura 10.21: Diagrama del detector *trrowave*.

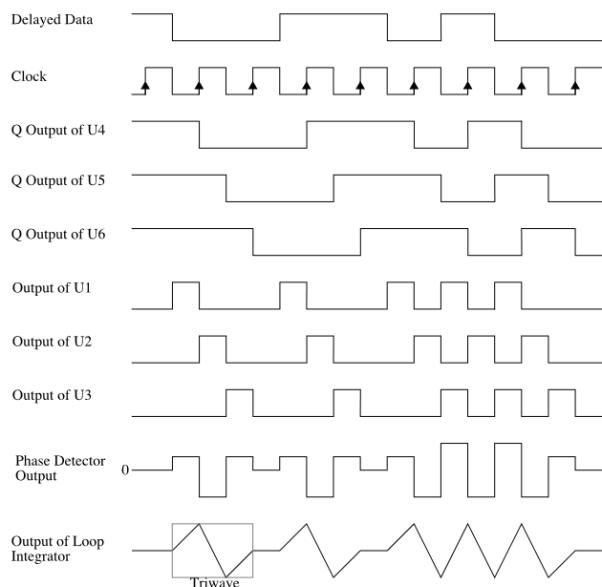


Figura 10.22: Diagrama de señales del detector *trrowave*. Obtenido de Lee, T. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

diferentes de U₂ y U₃. Esto se puede arreglar fácilmente con la modificación de la Figura 10.23, que cumple con la misma funcionalidad que el detector *trrowave* pero adiciona una etapa lógica más y no usa ponderadores.

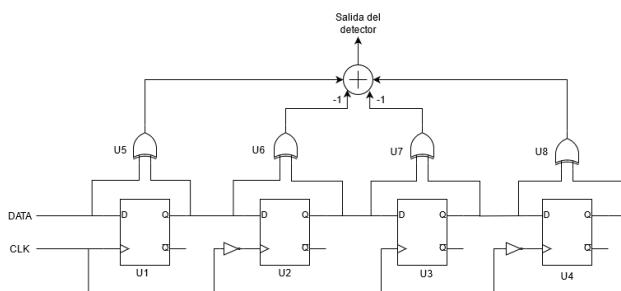


Figura 10.23: Diagrama del detector *trrowave* modificado para des-sensibilizar a cambios de *duty cycle* de la señal *clock*.

10.4. Loop Filters y Charge Pumps

Ya aprendimos el modelo más simple de un PLL, su modelo lineal, junto con algunas implementaciones del detector de fase cuya salida corresponda al error de fase entre nuestra señal de referencia y nuestra salida realimentada, que corresponde a la salida del VCO.

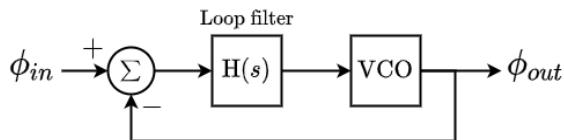


Figura 10.24: Modelo lineal de un PLL

Aprenderemos a implementar los bloques faltantes de nuestro modelo, empezando por el loop filter, representado por el bloque con función de transferencia $H(s)$, y después el VCO con una implementación sencilla de oscilador de anillo.

10.4.1. Loop filters

Recordemos que para el buen funcionamiento de un PLL, generalmente buscamos que el error de fase sea nulo al estar el PLL bloqueado. Por otra parte, el VCO constantemente requiere de una señal de control a su entrada para generar una salida con una frecuencia determinada. Para generar esta señal de control a partir de una salida nula del detector de fase, representando nulo error de fase, necesitamos que el loop filter realice la acción de integrar, es decir, su función de transferencia debe contar con un polo. Sin embargo, dado que el sistema recurre a la realimentación negativa, para asegurar la estabilidad del circuito el loop filter debe también presentar un cero.

Un circuito simple y común en implementaciones discretas (pero no tanto en circuitos integrados) que encaja con la descripción anterior es el de la siguiente figura.

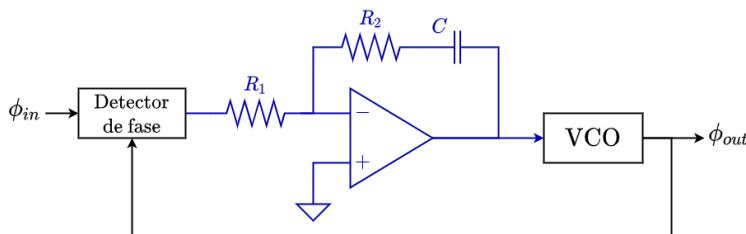


Figura 10.25: Primer ejemplo de circuito para implementar un loop filter

A muy bajas frecuencias la impedancia del capacitor C predomina sobre la impedancia de R_2 en la rama de realimentación, actuando el circuito como un integrador. A medida que aumenta la frecuencia tanto las impedancias de R_2 como de C son significativas, haciendo

significativo el cero que agrega el capacitor. Por último, a frecuencias muy altas la impedancia de R_2 en la rama de realimentación y el circuito se comporta como un amplificador con ganancia $-R_2/R_1$.

Si bien el circuito anterior utiliza un elemento activo, no es requisito para los loop filters que utilicen uno. Podríamos utilizar un circuito RC como loop filter, pero sufriríamos de dos graves problemas: tendríamos error de fase estático no nulo y el ancho de banda estaría acoplado (inversamente proporcional) con el error de fase estático.

El circuito de la figura 10.25 no es muy óptimo para ser implementado en un circuito integrado, dada la complejidad del circuito a nivel de transistores y el área que requeriría, además del consumo de potencia que involucra. Por suerte ya vimos que no siempre necesitamos un amplificador operacional para implementar un loop filter, incluso, en circuitos integrados podemos implementar otro circuito funcionalmente equivalente.

10.4.2. Charge pumps

Una alternativa funcionalmente equivalente al amplificador operacional son las charge pumps²⁴, que inicialmente representaremos con dos fuentes de corriente, operando en conjunto con una red RC. Esta implementación requerirá que nuestro detector de fase controle las fuentes de corriente mientras la red RC implementa la dinámica necesaria para el buen funcionamiento de nuestro lazo de realimentación.

²⁴ Wikipedia. Charge pump. https://en.wikipedia.org/wiki/Charge_pump, Mayo 2021b. (Accessed on 05/24/2021)

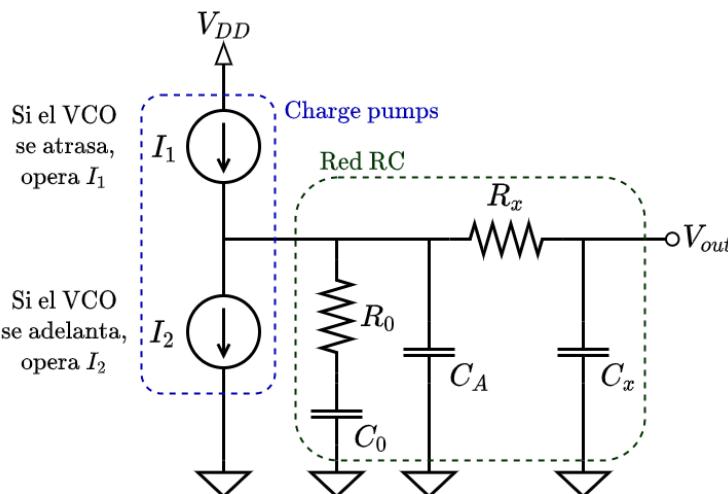


Figura 10.26: Implementación de loop filter basada en charge pumps

La figura 10.26 representa un loop filter implementado con charge pumps, cuyas fuentes de corriente I_1 e I_2 son controladas por el detector de fase, y una red RC donde la presencia de R_0 agrega el cero necesario para estabilizar el lazo de realimentación. El uso de C_A , R_x y C_x cumplen una función de filtrado adicional.

¿Pero cómo ayudan estas fuentes de corriente en nuestro lazo de control? Recordemos que queremos que el VCO produzca una señal de salida con una frecuencia igual a la de la señal de referencia. Gracias a la realimentación de la salida nuestro sistema determina el desfase entre la referencia y la salida, que corresponde a la señal de error que recibe el detector de fase para controlar I_1 e I_2 . Entonces si la salida del VCO se atrasa con respecto a la referencia, el detector de fase activará la fuente de corriente I_1 para que esta ayude al capacitor C_0 a acumular carga y a su vez elevar el voltaje de salida. En el caso contrario, cuando la salida del VCO se adelanta con respecto a la referencia, el detector de fase activará la fuente de corriente I_2 para que esta ayude a descargar el capacitor C_0 y a su vez disminuir el voltaje de salida.

El hecho de que la salida del loop filter varíe en función de si la salida del VCO se encuentra en atraso o en adelanto es una consecuencia de la realimentación negativa implementada, la cual lleva a que el error de desfase se haga nulo y la salida se sincronice con la referencia.

La implementación de dos fuentes de corriente requiere un menor número de transistores a diferencia de un amplificador operacional, lo que nos permite ahorrar espacio y reducir el consumo de potencia en circuitos integrados. La naturaleza del circuito con fuentes de corriente, cuyo encendido y apagado es constantemente controlado, combina bien con el uso de detectores de fase digitales. Ejemplos de estos últimos son los detectores secuenciales que utilizan circuitos digitales como flip-flops SR, D y compuertas lógicas.

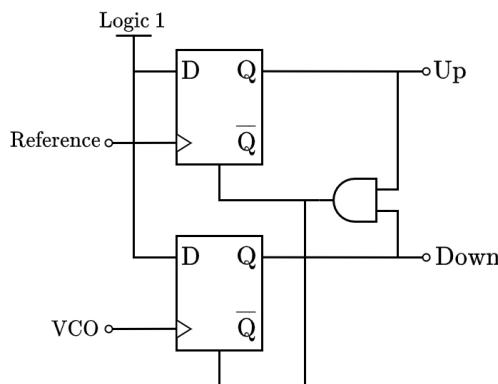


Figura 10.27: Detector de fase con rango extendido

Si utilizamos el loop filter de la figura 10.26 con un detector de fase como el de la figura 10.27, la corriente de los charge pumps se podrá definir como:

$$I = I_{pump} \cdot \left(\frac{\Delta\phi}{2\pi} \right) \quad (10.27)$$

Donde $I_1 = I_2 = I_{pump}$ y $\Delta\phi$ representa el desfase entre la salida del VCO y la referencia. De la expresión anterior podemos interpretar que mientras mayor sea el desfase $\Delta\phi$ entonces mayor será la corriente inyectada o consumida por las charge pumps y, a su vez, mayor o menos será el voltaje a la salida del loop filter para controlar el VCO. Es más, si la salida y la referencia están sincronizadas ($\Delta\phi$) entonces las fuentes de corriente no tendrán que corregir la salida del VCO. Esto es una clara manifestación de la realimentación negativa con la que funciona el sistema de un PLL.

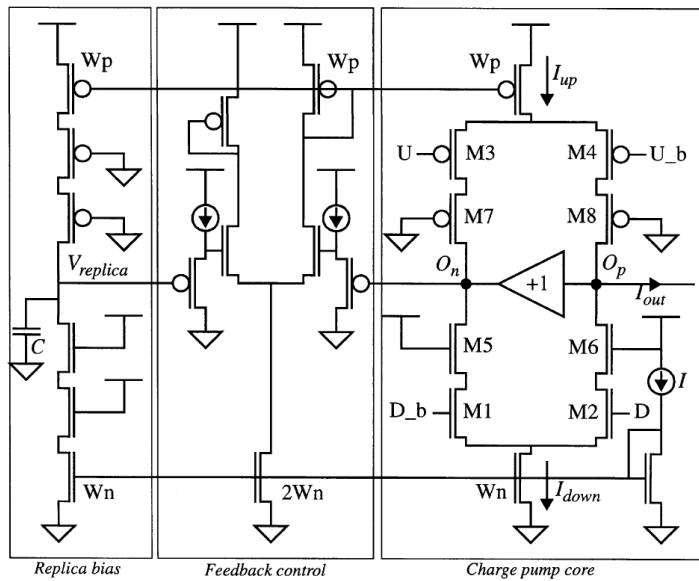


Figura 10.28: Implementación a nivel de transistores de charge pumps

El circuito de la figura 10.28²⁵ corresponde a una implementación típica de charge pumps a nivel de transistores y que podemos separar en tres bloques: *replica bias*, *feedback control* y *charge pump core*. En este último bloque, tenemos a los transistores M1 a M4 operando como interruptores en función de las señales de control generadas por el detector de fase (U, U_b, D, D_b). El valor de estas señales de control determinará si el circuito entregará una corriente I_{up} hacia el nodo O_p o extraerá una corriente I_{down} desde el nodo O_p .

Podemos ver además que los transistores actuando como interruptores son cascodeados por los transistores M5 a M8, lo cual aumenta la impedancia de salida del circuito y al mismo tiempo reduce las corrientes de fuga, lo que se traduce en un menor consumo de potencia. Al haber bajas corrientes de fuga, las charge pumps no necesitan inyectar o extraer mucha carga por ciclo y, en consecuencia, el rizado de voltaje a la salida del loop filter sería pequeño y no alteraría significativamente el estado del VCO. Si no diseñamos tomando en cuenta las fugas, estas serán mayores y las charge pumps deberán compensar la carga perdida, provocando un incremento en el error de fase estático.

²⁵ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

¿Cómo ocurre esta compensación realizada por las charge pumps? Supongamos que las fugas son tales que el voltaje a la salida del loop filter disminuye entre dos mediciones de desfase. Como resultado, el error de fase deberá aumentar para que el detector de fase envíe pulsos de encendido a la fuente de corriente que inyecta carga hasta que la carga depositada sea lo suficientemente mayor respecto a la carga liberada por la fuente de corriente que extrae carga. Debemos considerar que el voltaje cae entre correcciones del desfase, las cuales ocurren a la misma frecuencia de la señal de referencia. En consecuencia, el rizado de voltaje en la salida del loop filter tendrá una frecuencia fundamental igual a la frecuencia de la referencia y, por lo tanto, existirán frecuencias espurias desplazadas de la portadora una cantidad igual a la frecuencia de la referencia.

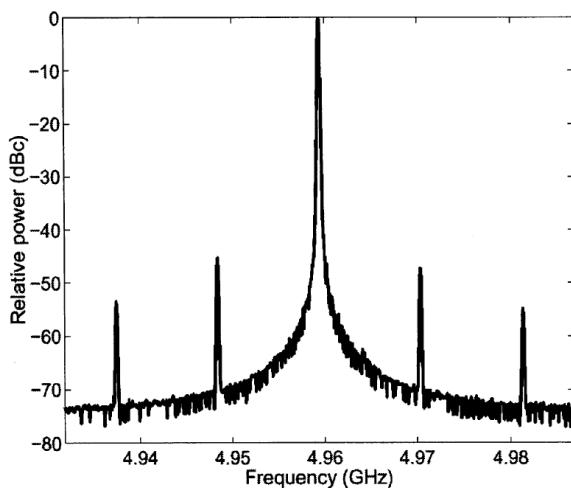


Figura 10.29: Espectro de un sintetizador con charge pumps con altas fugas

La presencia de impulsos de frecuencia en el espectro de un circuito con charge pumps, como en se ven en la figura 10.29²⁶, son un reflejo de un diseño deficiente de las charge pumps. De la misma figura podemos apreciar que los impulsos de frecuencia adyacentes asociados a fugas (y sus componentes de Fourier) se encuentran separadas por la misma distancia.

Otra consideración de diseño importante es la de cuidar que las corrientes superior e inferior en el bloque *charge pump core* sean iguales. Si no se cumple esto entonces nuevamente nos enfrentaremos al problema de tener error de fase estático no nulo, perjudicando al control del VCO. Para mitigar este problema de *mismatch* entre las fuentes de corriente, en el diseño de charge pumps se utilizan transistores de mayor largo, para reducir el *mismatch* entre los voltajes de *threshold*, y con un voltaje de *overdrive* moderadamente grande. Además, el uso de un buffer de voltaje fuerza a que la salida del charge pump no utilizado sea igual al voltaje de modo común de la salida principal. Lo anterior

²⁶ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

ayuda a reducir *mismatches* sistemáticos que pueden surgir producto de voltajes entre dren y fuente desiguales.

Para complementar la estrategia anterior y evitar *mismatches* entre las fuentes de corriente en el bloque *Charge pump core* en la figura 10.29, el bloque *Feedback control* junto con el bloque *Replica bias* implementan un lazo de control, donde se compara el voltaje de salida de este último bloque ($V_{replica}$) con el voltaje en la salida del charge pump que no se esté utilizando. Esta comparación es realizada mediante un circuito amplificador diferencial en el bloque de feedback, mientras que en el bloque de polarización se utiliza un capacitor de compensación C para asegurar estabilidad en el lazo. Este lazo de control garantiza que todos los transistores en el bloque *Charge pump core* posean los mismos voltajes de polarización que en el bloque de polarización.

Cuando seguimos buenas estrategias de diseño para charge pumps y loop filters que nos permiten reducir las fugas, el espectro de frecuencias del circuito no presentará impulsos de frecuencia. Podemos ver el efecto e importancia de un diseño que reduzca fugas al observar el espectro de frecuencias de un sintetizador bien diseñado.

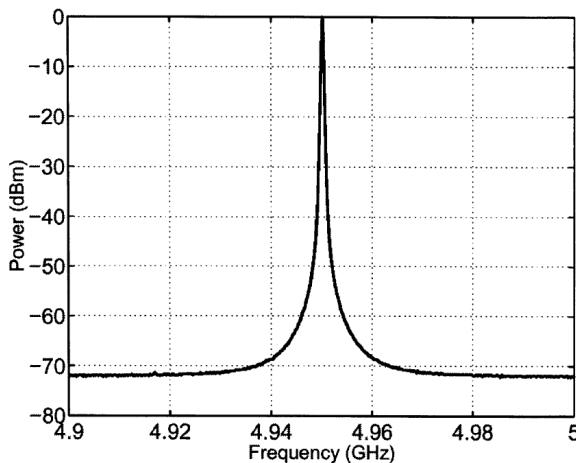


Figura 10.30: Espectro de un sintetizador con charge pumps bien diseñados

10.5. Voltage Controlled Oscillators (VCOs)

En este pequeño apartado veremos una implementación muy simple para el bloque del VCO, basada en la topología del oscilador de anillo²⁷ que no es compleja de implementar en circuitos integrados (en comparación a otros osciladores que veremos en el siguiente capítulo).

El oscilador de anillo es un circuito muy popular por su sencillez, que deriva de utilizar n circuitos inversores digitales en cascada donde n es un número impar. Se caracteriza por utilizar realimentación positiva para generar una salida osciladora cuya frecuencia depende del

²⁷ Wikipedia. Ring oscillator https://en.wikipedia.org/wiki/Ring_oscillator, Mayo 2021e. (Accessed on 05/24/2021)

retardo de propagación t_{pd} de cada circuito inversor.

$$f_{osc} = \frac{1}{2 \cdot n \cdot t_{pd}} \quad (10.28)$$

Otra cualidad muy especial de los osciladores de anillo es que estos se inician automáticamente cuando son conectados a un voltaje de alimentación. Por esta razón, los osciladores de anillo son utilizados como circuitos de prueba en una sección de *wafer* para medir la velocidad del proceso tecnológico²⁸.

De la ecuación ?? podemos inferir que la forma más natural de ajustar de forma controlada la frecuencia de oscilación es controlando el valor del retardo de propagación t_{pd} . Una manera de implementar este control es utilizando un espejo de corriente tipo PMOS que entregue una corriente limitada y variable para los inversores CMOS del oscilador como se observa en la siguiente figura.

²⁸ R. Jacob Baker. *CMOS: Circuit Design, Layout, and Simulation (Fourth Edition)*. Wiley, 2019

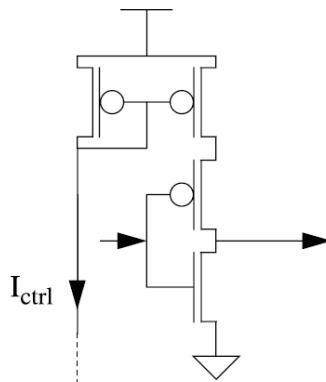


Figura 10.31: Inversor CMOS con corriente controlada

Una implementación equivalente a la anterior es utilizar un espejo de corriente tipo NMOS para limitar la corriente del transistor NMOS del inversor.

Bibliografía

Cd4046b phase-locked loop (rev. a). <https://www.ti.com/lit/an/scha002a/scha002a.pdf>, Accessed on 05/25/2021.

Delay-locked loop - wikipedia. https://en.wikipedia.org/wiki/Delay-locked_loop, Accessed on 05/25/2021.

Model predictive control - wikipedia. https://en.wikipedia.org/wiki/Model_predictive_control, Accessed on 05/25/2021.

Angel Abusleme and Boris Murmann. Predictive control algorithm for phase-locked loops. In *2008 IEEE International Symposium on Circuits and Systems*, pages 1528–1531. IEEE, 2008.

R. Jacob Baker. *CMOS: Circuit Design Layout, and Simulation (Fourth Edition)*. Wiley, 2019.

Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Robert Bogdan Staszewski, Dirk Leipold, Khurram Muhammad, and Poras T Balsara. Digitally controlled oscillator (dco)-based architecture for rf frequency synthesis in a deep-submicrometer cmos process. *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, 50(11):815–828, 2003.

Wikipedia. Charge pump. https://en.wikipedia.org/wiki/Charge_pump, Mayo 2021a. (Accessed on 05/24/2021).

Wikipedia. Ring oscillator. https://en.wikipedia.org/wiki/Ring_oscillator, Mayo 2021b. (Accessed on 05/24/2021).

Capítulo 11

Osciladores y sintetizadores de frecuencia

11.1. Introducción a osciladores y sintetizadores

Como se vio en el capítulo 9 sobre mezcladores, resulta útil tener una señal sinusoidal de oscilador local v_{LO} para desplazar señales en frecuencia entre la pasa-banda, banda intermedia y banda base. Los osciladores electrónicos (circuitos que generan una señal periódica de frecuencia y amplitud constante) cumplen esta tarea en aplicaciones de radiofrecuencia. No obstante, el estudio de osciladores no se reduce solo a aplicaciones electrónicas de radiofrecuencia, sino también a un sinfín de disciplinas, como *clocks* en circuitos digitales, láseres en óptica, “relojes químicos” en biología sintética¹ e incluso en sintetizadores musicales analógicos.

¹ Tianshi Wang. Analyzing oscillators using describing functions. 2017

11.2. Funciones descriptoras

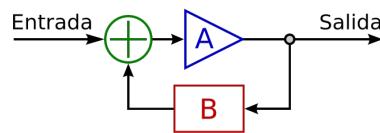
11.2.1. Motivación

En general, todo oscilador puede ser modelado como un lazo de realimentación positiva. Por ejemplo, el lazo de la figura 11.1 oscilará solo si cumple la **condición de Barkhausen**. Esta dice que, en ausencia de una entrada, la salida oscilará solo si $B = \frac{1}{A}$ ². Observando la ubicación geométrica de las raíces de un sistema realimentado, esto ocurre cuando dos polos complejos conjugados se encuentran exactamente en el eje real, como se podría lograr en el sistema de la figura 11.2 con una cierta ganancia de realimentación. Lamentablemente, si los polos se mueven levemente a la izquierda, el lazo se volvería estable y la señal decaería exponencialmente. Si se movieran levemente a la derecha, su amplitud crecería teóricamente hasta el infinito. Esto presenta un

² Oscilador rf - wikipedia, la enciclopedia libre. https://es.wikipedia.org/wiki/Oscilador_RF, Accessed on 05/24/2021

grave problema de robustez para los osciladores puramente lineales.

Para enfrentar este problema, algún elemento **no lineal** es usualmente agregado al lazo de realimentación del sistema³. Sin embargo, esto impide que usemos la útil teoría sistemas lineales para analizar el lazo. Convenientemente, existe una herramienta matemática llamada “funciones descriptoras” para conciliar ambos mundos.



³ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Figura 11.1: Lazo de realimentación positiva genérico [Osc, Accessed on 05/24/2021].

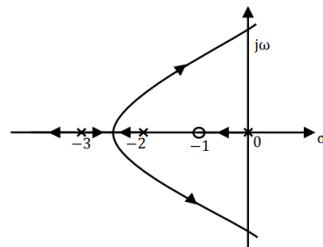


Figura 11.2: Lugar geométrico de las raíces con posibilidad de oscilar [roo, Accessed on 05/24/2021].

11.2.2. Definición de funciones descriptoras

Cuando una señal pasa por un bloque lineal, en la salida solo pueden aparecer las mismas componentes de frecuencia de la entrada. A lo más, puede modificarse la amplitud y fase de cada una de ellas. Por el contrario, las no-linealidades tienen la capacidad de hacer aparecer componentes de frecuencia que no existían en la entrada. Por ejemplo, cuando la entrada es sinusoidal, la salida del comparador ideal de la figura 11.3 es una onda cuadrada. Esto significa que el espectro de salida no solo tiene la componente única de la entrada, sino también aparecieron sus armónicos impares, como se muestra en la figura 11.4.

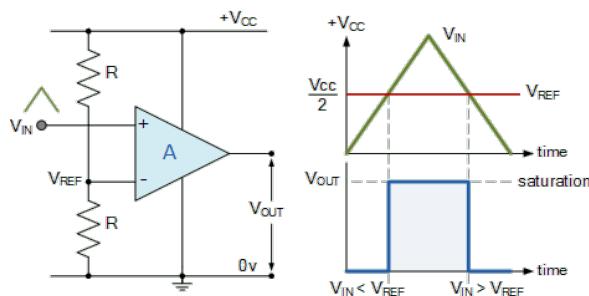


Figura 11.3: Circuito comparador ideal [Com, Accessed on 05/24/2021].

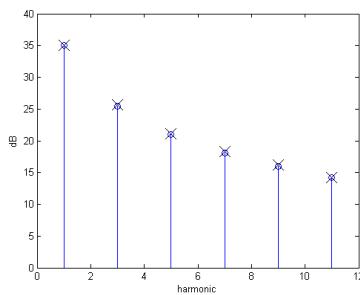


Figura 11.4: Espectro de salida de comparador ideal con entrada sinusoidal [img, Accessed on 05/24/2021].

La **función descriptora** de un bloque no lineal ignora todas estas componentes extra y describe solamente cuál es el efecto del bloque en la ganancia y fase de la componente principal a la salida. Se expresa en función de la amplitud de entrada A y se calcula como $N(A) = \frac{Y(A)}{A}$, donde $Y(A)$ es la amplitud de la componente principal a la salida (la cual puede también ser función de A).

En el caso del comparador ideal, la descomposición de la salida en su serie de Fourier es $y(t) = \frac{4}{\pi} \sum_{n=1,3,5,\dots}^{\infty} \frac{1}{n} \sin(n\omega_{LOT}t)$ ⁴. La amplitud de la componente principal es $\frac{4}{\pi}$, independiente de A . Por ende, decimos que su función descriptora es $N(A) = \frac{4}{A\pi}$. Así, obtuvimos una aproximación lineal de un fenómeno no lineal, dada una amplitud de entrada A constante.

⁴ Fourier series—square wave
— from wolfram mathworld.
<https://mathworld.wolfram.com/FourierSeriesSquareWave.html>,
Accessed on 05/11/2021

11.2.3. Método para obtener funciones descriptoras

Para obtener la función descriptora de un fenómeno no lineal $f(x)$, se deben seguir los siguientes pasos⁵:

⁵ Tianshi Wang. Analyzing oscillators using describing functions. 2017

1. Definir la entrada $x = A \sin(\omega t)$ y obtener la salida $y(A) = f(A \sin(\omega t))$. ω es una constante genérica y su elección no afecta el resultado.
2. Calcular la componente real del primer término de la serie de Fourier de $y(A)$ según $a_1(A) = \frac{1}{\pi} \int_0^{2\pi} y(A) \sin(\omega t) d\omega t$.
3. Calcular la componente imaginaria del primer término de la serie de Fourier de $y(A)$ según $b_1(A) = \frac{-1}{\pi} \int_0^{2\pi} y(A) \cos(\omega t) d\omega t$.
4. Obtener $N(A) = \frac{1}{A}(a_1(A) + jb_1(A))$.

En caso de que sea muy difícil resolver analíticamente las integrales de los pasos, se puede obtener la transformada de Fourier de $y(A)$ numéricamente y medir su amplitud y fase a la frecuencia $2\pi\omega$ para varios valores de A .

11.2.4. Ejemplos de funciones descriptoras

11.2.4.1. Saturación simple

Sea el bloque no lineal de saturación $f(x)$ descrito por la siguiente función:

$$f(x) = \begin{cases} K & K \leq x \\ x & -K < x < K \\ -K & x \leq -K \end{cases}$$

Asumiendo una amplitud de entrada $A \geq K$, la salida saturará por arriba cuando $2n\pi + \Phi < \omega t < (2n+1)\pi - \Phi$ y por abajo cuando $(2n+1)\pi + \Phi < \omega t < (2n+2)\pi - \Phi$, con $\Phi = \arcsin \frac{K}{A}$. Por ende, se puede expresar en distintas regiones temporales como:

$$y(A) = \begin{cases} K & 2n\pi + \Phi < \omega t < (2n+1)\pi - \Phi \\ -K & (2n+1)\pi + \Phi < \omega t < (2n+2)\pi - \Phi \\ x & \text{en caso contrario.} \end{cases} \quad n \in \mathbb{Z}$$

Para calcular las componentes de frecuencia correspondientes, hacemos

$$\begin{aligned} a_1(A) &= \frac{1}{\pi} \int_0^{2\pi} y(A) \sin(\omega t) d\omega t \\ a_1(A) &= \frac{4}{\pi} \int_0^{\pi/2} y(A) \sin(\omega t) d\omega t \quad (\text{por simetría de cuarto de ciclo}) \\ a_1(A) &= \frac{4}{\pi} \left(\int_0^{\Phi} A \sin(\omega t)^2 d\omega t + \int_{\Phi}^{\pi/2} K \sin(\omega t) d\omega t \right) \quad (\text{separando la integral}) \\ a_1(A) &= \frac{2A}{\pi} \left(\Phi + \frac{K}{A} \sqrt{1 - \left(\frac{K}{A} \right)^2} \right) \end{aligned}$$

Ya que la salida es una función impar al igual que el seno, se puede predecir que $b_1(A) = 0$. Por ende, la función descriptora de la saturación simple se expresa como

$$N(A) = \frac{a_1(A)}{A} = \frac{2}{\pi} \left(\arcsin \frac{K}{A} + \frac{K}{A} \sqrt{1 - \left(\frac{K}{A} \right)^2} \right), \quad A \geq K$$

En caso de $A < K$, no hay saturación, por lo que simplemente $N(A) = 1$.

11.2.4.2. Transistores

Los transistores, al ser dispositivos no lineales, también admiten una función descriptora. En específico, $N(A)$ es una “transconductancia de gran señal” y describe cómo se ve afectada la corriente de *drain*

i_D cuando el voltaje de *gate* v_G es sinusoidal de amplitud A . Para obtener una expresión, se plantea el circuito de la figura 11.5 con un capacitor C grande, el cual puede ser pensado como un rectificador AC/DC.

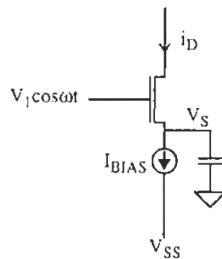


Figura 11.5: Circuito de prueba para función descriptora de transistores [Lee, 2003].

Asumamos que en el instante cuando $v_G = A$, el capacitor C está cargado a un voltaje similar a A . El transistor está en corte y el capacitor se descarga constantemente a través de I_{BIAS} . Si $A \gg v_{TH}$, en algún instante, C se ha descargado lo suficiente como para que v_G es mayor que $v_S + v_{TH}$, por lo que el transistor conduce y carga nuevamente el capacitor hasta $v_S = A - v_{TH} \approx A$, con lo que volvemos al supuesto inicial. Así, se obtiene la forma de onda de la figura 11.6.

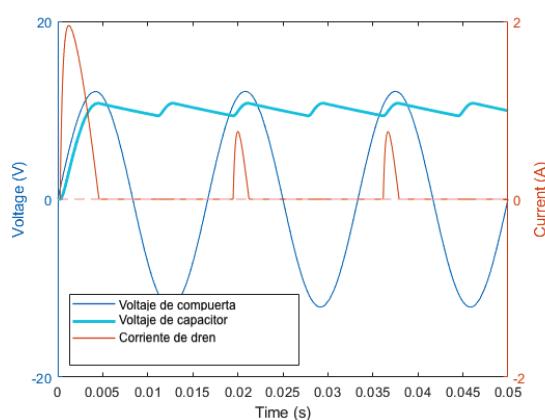


Figura 11.6: Voltajes y corrientes en transistor con voltaje de compuerta sinusoidal [MAT, Accessed on 05/25/2021].

Entonces, la corriente de *drain* i_D es pulsante con periodo $T = \frac{2\pi}{\omega}$. En un periodo, por conservación de la carga, su promedio debe ser igual a I_{BIAS} :

$$\frac{1}{2\pi} \int_0^{2\pi} i_D d\omega t = I_{BIAS}$$

Por otro lado, su componente de frecuencia principal puede ser calculado como:

$$a_1(A) = \frac{1}{\pi} \int_0^{2\pi} i_D \sin(\omega t) d\omega t$$

Aproximando $\sin(\omega t) \approx 1$ durante los instantes en que el transistor conduce, se obtiene:

$$a_1(A) \approx \frac{1}{\pi} \int_0^{2\pi} i_D d\omega t$$

Reemplazando $\int_0^{2\pi} i_D d\omega t = 2\pi I_{BIAS}$, llegamos a:

$$a_1(A) \approx \frac{1}{\pi} 2\pi I_{BIAS} = 2I_{BIAS}$$

Por ende, la función descriptora de un transistor es aproximadamente $N(A) \approx \frac{2I_{BIAS}}{A}$. Si bien, se asumió un transistor MOSFET para esta demostración, el resultado es válido para cualquier transistor, mientras A sea suficientemente grande⁶.

⁶ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

11.2.5. Uso en diseño de osciladores

La utilidad de las funciones descriptoras reside en usar herramientas de sistemas lineales para analizar fenómenos no lineales, por ejemplo, diagrams de Nyquist o Root Locus. En general, la metodología es la siguiente:

1. Separe los componentes del lazo en bloques lineales $G_1(s) \dots G_n(s)$, etc. y no lineales $N_1(A) \dots N_m(A)$.
2. Transforme los bloques para dejar solo dos bloques en el lazo $G(s)$ y $N(A)$ conectados como en la figura 11.7.
3. La función de transferencia entrada-salida está dada por $H(s) = \frac{G(s)N(A)}{1 - G(s)N(A)}$. Hay oscilación cuando $G(s) = \frac{1}{N(A)}$.
4. Dibuje las trayectorias de $G(j\omega)$ a través de ω y de $\frac{1}{N(A)}$ a través de A en el plano complejo (diagrama de Nyquist).
5. Cada par de intersección (ω_i, A_i) es un candidato a un punto de operación estable para el oscilador. Investigue la estabilidad de cada candidato, observando qué ocurre frente a pequeñas variaciones de A_i .

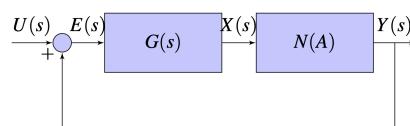


Figura 11.7: Lazo cerrado genérico con bloques lineales y funciones descriptoras [Wang, 2017].

11.2.5.1. Ejemplo de diseño: Oscilador de relajación

La figura 11.8 muestra un oscilador de relajación en base a un comparador con histéresis *Schmitt-Trigger* y un filtro RC. El *Schmitt-Trigger* es un componente no lineal cuya transferencia de entrada a salida está ilustrada en la figura 11.9 y cuya función descriptora está dada por $N(A) = \frac{4M}{\pi A} \sqrt{1 - \frac{h^2}{A^2}} - j \frac{4Mh}{\pi A^2}$, con $A \geq h$ ⁷. Desde luego, el filtro RC es la componente lineal y tiene función de transferencia $G(s) = \frac{1}{1+sRC}$.

⁷ Tianshi Wang. Analyzing oscillators using describing functions. 2017

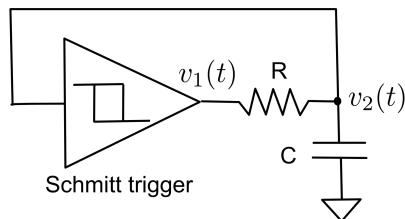


Figura 11.8: Oscilador de relajación con *Schmitt-Trigger* y filtro RC [Wang, 2017].

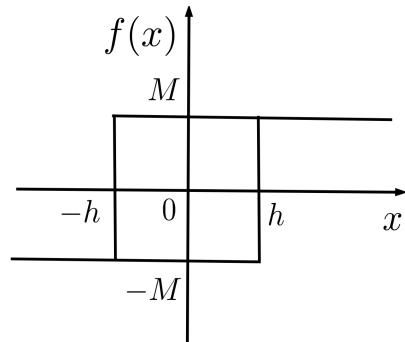


Figura 11.9: Transferencia entrada-salida de *Schmitt-Trigger* [Wang, 2017].

Asumiendo $\pi h < 4M$, el diagrama de Nyquist de ambos elementos se muestra en la figura 11.10. Hay dos candidatos para puntos de operación, sin embargo, solo el de la derecha es estable. La justificación es que al interior de círculo del filtro RC, los polos del lazo cerrado tienen parte real positiva y el lazo es inestable, mientras que afuera del círculo el lazo es estable. En el punto de la derecha, si A crece, el lazo cerrado se estabiliza y la amplitud A decrece hasta volver al equilibrio de oscilación. Por el contrario, si A decrece, el sistema se vuelve inestable y A crece devuelta al equilibrio. Por otra parte, si A crece desde el punto de la izquierda, el sistema se inestabiliza y A sigue creciendo, al igual que si A decrece, el sistema se estabiliza y A decrece aún más.

Numéricamente, se pueden calcular las coordenadas en el plano imaginario del punto derecho y para qué valores de (ω_i, A_i) se llega a ese punto. Esto permite predecir a qué frecuencia y con qué amplitud oscilará el circuito.

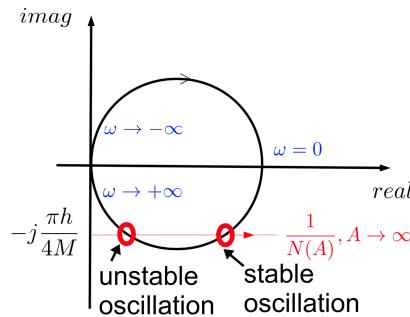


Figura 11.10: Diagrama de Nyquist de bloques lineales y funciones descriptoras en oscilador de relajación [Wang, 2017].

11.3. Resonadores

Los resonadores son importantes componentes en circuitos para la manipulación de señales en el rango de las microondas. Ellos permiten crear filtros y seleccionar frecuencias en osciladores, amplificadores y sintonizadores, por lo que son necesarios en circuitos como los que se mencionaron en capítulos anteriores. Al interior de un resonador se almacena energía a la frecuencia de resonancia de igual manera a través de campos eléctricos y magnéticos⁸. Como se vio anteriormente, para caracterizar un circuito resonante, es de ayuda la utilización de la cifra denominada factor de calidad o factor Q . Recordando, este factor relaciona la capacidad de almacenamiento de energía electromagnética con la energía disipada, cuya importancia radica en que entrega información, por ejemplo, acerca del grado de selectividad de un filtro (alto Q), de que tan ideal son los componentes (bajo Q), y permite una rápida determinación de la frecuencia natural con carga conectada en osciladores. Este factor se puede expresar de la siguiente forma

$$Q = \frac{\omega_0 W_0}{P} \quad (11.1)$$

Donde ω_0 corresponde a la frecuencia de resonancia, W_0 a la energía almacenada, y P a la potencia disipada. Puesto que un circuito resonante no se utiliza aisladamente, es importante considerar que estos están conectados a alguna carga y están inmersos en el espacio, esto implica la posibilidad de definir distintos factores para cada fuente de disipación. En general, solo es necesario considerar dos fuentes de disipación, las internas y las externas, relacionadas a los factores Q_0 y Q_e . Por otro lado, es posible subdividir las contribuciones referidas a distintos fenómenos disipativos internos del resonador, las producidas por pérdidas en conductores, por pérdidas en dieléctricos, y por pérdidas radiactivas. A cada una de las anteriores se le puede definir factores denominados Q_c , Q_d y Q_r , respectivamente. Así, teniendo en cuenta las distintas fuentes y la expresión que define el factor Q , es posible encontrar la relación entre los distintos factores. Para Q_0 se

⁸ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

tiene

$$Q_0 = \frac{\omega_0 W_0}{P_0} = \frac{\omega_0 W_0}{P_c + P_d + P_r} \quad (11.2)$$

En donde se separado la potencia disipada en las distintas contribuciones. Es fácil reordenar esta expresión de tal manera de obtener una relación solo de los factores

$$\frac{1}{Q_0} = \frac{1}{Q_c} + \frac{1}{Q_d} + \frac{1}{Q_r} \quad (11.3)$$

Se puede identificar que el factor total corresponde al promedio armónico de los factores. Una característica particular es que el menor Q de los tres dominara frente a los otros, aproximándose al valor de Q_0 . En general, esto se puede considerar si los otros factores son al menos 10 veces el factor más pequeño. De la misma manera, es posible definir un factor Q total, Q_L , que considera la carga y el resonador, que a su vez está vinculado a las componentes internas y externas

$$\frac{1}{Q_L} = \frac{1}{Q_0} + \frac{1}{Q_e} \quad (11.4)$$

Expresión que se comporta de manera similar a la anterior. También se puede definir el coeficiente de acoplamiento

$$\kappa = \frac{P_e}{P_0} \quad (11.5)$$

Y mediante este, reescribir la expresión relacionando el factor con carga y sin carga

$$Q_L = \frac{Q_0}{1 + \kappa} \quad (11.6)$$

Estas expresiones serán la base del estudio de las distintas tecnologías de resonadores que se verán a continuación.

11.3.1. Tecnologías de resonadores

Existen diversas formas de generar dispositivos que presenten características resonantes, cada uno con su rango de frecuencias y factores Q característicos. A continuación, se presentarán algunos de las posibles implementaciones de resonadores, centrándose en los resonadores de líneas de transmisión.

11.3.1.1. Resonador de elementos concentrados

Este corresponde al circuito resonador más simple y su comportamiento ya fue estudiados en los primeros capítulos de este documento. Entre las características principales está su simpleza (elementos discretos pasivos) y que se suele utilizar en frecuencias menores a 1 GHz.

Considerando un circuito RLC paralelo (figura 11.11), la admitancia de entrada está dada por

$$Y_{in} = G + j \frac{1}{Z_0} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) = G + jB \quad (11.7)$$

Con

$$Z_0 = \sqrt{L/C} \quad (11.8)$$

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (11.9)$$

También es posible expresarla en términos de Q_0

$$Y_{in} = G \left(1 + jQ_0 \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \right) \quad (11.10)$$

con

$$Q_0 = \frac{\omega_0 C}{G} = \frac{1}{\omega_0 L G} = \frac{1}{Z_0 G} \quad (11.11)$$

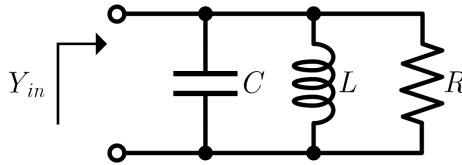


Figura 11.11: Resonador de elementos concentrados en paralelo.

Donde Q_0 corresponde al factor interno. Si se agrega una carga, como se ve en la figura 11.12, es necesario obtener el factor Q_e para obtener Q_L . De manera similar a Q_0 , puesto que la carga R_e posee una posición similar a R_i , el factor Q_e esta dado por

$$Q_e = \omega_0 C R_e \quad (11.12)$$

y el factor Q_L

$$Q_L = \left(\frac{1}{Q_0} + \frac{1}{Q_e} \right) = \omega_0 C \left(\frac{R_e R}{R_e + R} \right) \quad (11.13)$$

De esta expresión, es posible fácilmente obtener el coeficiente de acoplamiento

$$\kappa = \frac{Q_0}{Q_L} - 1 = \frac{R}{R_e} \quad (11.14)$$

Se puede observar que (como era esperado por su nombre) el factor de acoplamiento κ indica la calidad del acoplamiento entre el resonador y la carga⁹.

⁹ Pierre Guillon and Darko Kajfez. *Dielectric resonators*. Noble Publishing, 1998

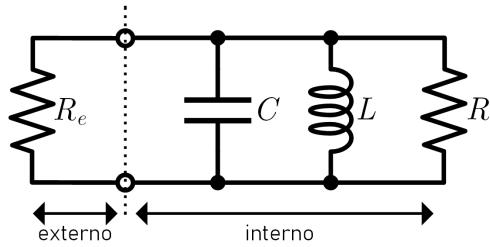


Figura 11.12: Circuito resonador con carga externa conectada.

11.3.1.2. Resonador de línea de transmisión

De las expresiones para la impedancia de entrada para una línea de transmisión que se vieron en capítulos anteriores es posible identificar que, para terminaciones en cortocircuito y circuito abierto, estas se pueden comportar como susceptancias positivas o negativas, es decir, como inductores o capacitores. Por ejemplo, si se considera una línea de transmisión sin pérdidas cortocircuitada de largo l , constante de fase β , e impedancia característica Z_0 , la admitancia de entrada está dada por

$$Y_{in} = -jY_0 \cot(\beta l) \quad (11.15)$$

Donde se puede ver que es función de l y periódica en este parámetro cada $\lambda/2$, con $\lambda = 2\pi(LC)^{-1/2}$. Para diseñar un resonador con una línea de transmisión hay que buscar la condición para que la admisión se anule o diverja, condiciones que se cumplen para $l = \lambda/4$ y $\lambda/2$, respectivamente. Para encontrar el factor Q_0 de este resonador es necesario utilizar las expresiones para el voltaje y la corriente a lo largo de la línea, estas están dadas por (utilizando la misma referencia espacial que en capítulos anteriores)

$$v(t, -x) = V_0 \sin(\beta x) \sin(\omega t) \quad (11.16)$$

$$i(t, -x) = \frac{V_0}{Z_0} \cos(\beta x) \cos(\omega t) \quad (11.17)$$

De estas expresiones se puede encontrar la energía almacenada para una sección dx de la línea

$$dw_e(t) = \frac{1}{2} C dx v^2(t) = \frac{1}{2} C V_0^2 \sin^2(\beta x) \sin^2(\omega t) dx \quad (11.18)$$

$$dw_m(t) = \frac{1}{2} L dx i^2(t) = \frac{1}{2} L \frac{V_0^2}{Z_0^2} \cos^2(\beta x) \cos^2(\omega t) dx \quad (11.19)$$

Integrando

$$w_e(t) = \int_{-l}^0 dw_e = \frac{1}{4} CV_0^2 \left(l - \frac{\sin(2\beta l)}{2\beta} \right) \sin^2(\omega t) \quad (11.20)$$

$$w_m(t) = \int_{-l}^0 dw_m = \frac{1}{4} L \frac{V_0^2}{Z_0^2} \left(l + \frac{\sin(2\beta l)}{2\beta} \right) \cos^2(\omega t) \quad (11.21)$$

Entonces la energía total queda

$$w_e + w_m = \frac{1}{4} ClV_0^2 \left(1 + \left(\frac{\sin(2\beta l)}{2\beta l} \right) \cos 2\omega t \right) \quad (11.22)$$

La máxima energía almacenada ocurre en $\omega t = 0$ y esta dada por

$$W_0 = \frac{1}{4} ClV - 0^2 \left(1 + \frac{\sin(2\beta l)}{2\beta l} \right) \quad (11.23)$$

Tomado los dos casos de interés para l , la energía queda

$$W_0 = \frac{1}{4} ClV_0^2 \quad (11.24)$$

Esta expresión corresponde a la energía máxima almacenada por la línea de transmisión. Para encontrar la energía disipada hay que considerar la resistencia en serie R y la conductancia en paralelo G por unidad de longitud. La potencia disipada en un segmento dx

$$dP_c = \frac{1}{2} R dx i^2 \quad (11.25)$$

$$dP_d = \frac{1}{2} G dx v^2 \quad (11.26)$$

Utilizando las expresiones anteriores para el voltaje y la corriente, la potencia promedio queda expresada por

$$P_c = \frac{1}{4} Rl \frac{V_0^2}{Z_0^2} \left(1 + \frac{\sin(2\beta l)}{2\beta l} \right) \quad (11.27)$$

$$P_d = \frac{1}{4} GlV_0^2 \left(1 - \frac{\sin(2\beta l)}{2\beta l} \right) \quad (11.28)$$

Para los mismos valores de l se obtiene

$$P_c = \frac{1}{4} Rl \frac{V_0^2}{Z_0^2} \quad (11.29)$$

$$P_d = \frac{1}{4} GlV_0^2 \quad (11.30)$$

Con esto se puede finalmente obtener el factor Q_0

$$Q_0 \left(l = \frac{\lambda}{4}, \frac{\lambda}{2} \right) = \frac{\omega_0 W_0}{P_c + P_d} = \frac{\omega_0 C}{\frac{R}{Z_0^2} + G} = \frac{\omega_0 L C}{R C + L G} \quad (11.31)$$

Se puede observar que es posible también definir Q_c y Q_d descritos anteriormente y que $Q_r \rightarrow \infty$ (no se consideró en ningún momento la potencia irradiada al exterior). Si se considera una línea de transmisión de bajas pérdidas ($R \ll Z_0$, $G \ll Y_0$) y que la frecuencia es suficientemente alta, es posible aproximar las constantes de atenuación y fase (ver sección 1.3.2)

$$\alpha \approx \frac{1}{2} \left(\frac{R}{Z_0} + G Z_0 \right) \quad (11.32)$$

$$\beta \approx \omega \sqrt{LC} \quad (11.33)$$

Utilizando estas expresiones, el factor Q para una línea de largo de cuarto o medio de longitud de onda está dado por

$$Q_0 = \frac{\beta}{2\alpha} \quad (11.34)$$

Toda la teoría anterior corresponde a la base de distintos resonadores que se pueden implementar utilizando líneas de transmisión¹⁰. Es posible realizar modificaciones a la configuración más simple para obtener otras ventajas. A continuación, se presentarán tres estructuras de resonadores de tipo media longitud de onda (toda la teoría es bastante análoga al tipo cuarto de onda).

¹⁰ Pierre Guillon and Darko Kajfez. *Dielectric resonators*. Noble Publishing, 1998

- **Uniform impedance resonator (UIR):** Estos se refieren exactamente a los vistos anteriormente, corresponden a una línea de transmisión homogénea (figura 11.13a). Los requerimientos generales para este tipo de estructuras son la utilización de sustratos dieléctricos de baja pérdida (bajo loss-tangent), alta permitividad y estabilidad térmica. Son ampliamente utilizados debido a su estructura simple lo que facilita su diseño. Sin embargo, en la práctica poseen desventajas intrínsecas, puesto que su misma estructura simple limita los posibles parámetros de diseño. También presentan respuestas espurias en múltiplos enteros de la frecuencia de resonancia¹¹.

- **Capacitor loaded UIR:** Consiste en agregar dos capacitores que reemplazan parte de los extremos de la línea de transmisión (figura 11.13b). Esta modificación permite reducir la longitud de la línea (del resonador) y producir un corrimiento de las frecuencias espurias desde los múltiplos enteros de la frecuencia fundamental. Considerando la línea que aparecen en la figura, para reemplazar

¹¹ Mitsuo Makimoto and Sadahiko Yamashita. *Microwave resonators and filters for wireless communication: theory, design and application*, volume 4. Springer Science & Business Media, 2013

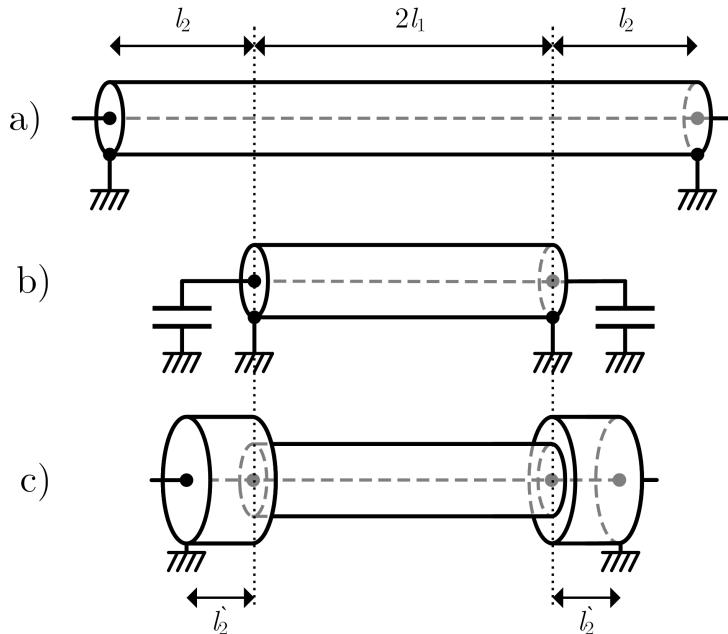


Figura 11.13: Estructuras de resonadores $\lambda/2$ con líneas de transmisión. a) Uniform impedance resonator (UIR). b) Capacitor loaded UIR. c) Stepped impedance resonator (SIR) (adaptado de [Guillou and Kajfez, 1998])

los extremos con capacitores es necesario encontrar el valor de estos que permitan mantener la admitancia vista por la línea central. Si consideramos una línea que posee una impedancia característica Z_0 , la línea central ve a los extremos como una admittance dada por (debido a su terminación en circuito abierto)

$$Y_2 = jY_1 \tan(\beta l_2) \quad (11.35)$$

Si se iguala esta expresión a la de un capacitor

$$j\omega_0 C = jY_1 \tan(\beta l_2) \quad (11.36)$$

Con ω_0 la frecuencia de resonancia. Despejando es posible obtener el valor que deben poseer los capacitores para lograr un comportamiento idéntico a la línea UIR

$$C = \frac{\tan(\beta l_2)}{\omega_0 Z_1} \quad (11.37)$$

con

$$\beta l_2 = \frac{\lambda}{4} - \beta l_1 \quad (11.38)$$

El lograr producir un circuito equivalente reemplazando los extremos por capacitores presenta las ventajas anteriormente mencionadas, a su vez que también presenta desventajas. Una de ellas es que

no es siempre fácil aplicar esta implementación para lograr frecuencias sobre 1 GHz, puesto que los capacitores introducen pérdidas que aumentan drásticamente con la frecuencia y varían la frecuencia de resonancia, lo que hace que el sistema requiera un ajuste en la frecuencia¹².

- **Stepped Impedance Resonator (SIR):** Esta estructura reemplaza los capacitores por líneas de transmisión terminadas en circuito abierto, pero con una impedancia característica diferente a la línea de transmisión original (figura 11.13c). Si los extremos se reemplazan por una línea de transmisión con impedancia Z_2 , para que las admittancias vistas por la línea central se mantengan constantes se debe cumplir

$$jY_2 \tan(\beta_2 l'_2) = jY_1 \tan(\beta l_2) \quad (11.39)$$

$$\tan(\beta_2 l'_2) = \frac{Z_2}{Z_1} \tan(\beta l_2) \quad (11.40)$$

Al cumplirse esta condición, los tres segmentos resuenan a la misma frecuencia. En este caso, si $Z_2 < Z_1$, entonces $\beta_2 l'_2 < \beta l_2$, por lo que la longitud total del resonador se reduce. Además, elimina los problemas introducidos por los capacitores, manteniendo una baja pérdida y una pequeña variación de frecuencia. Otras ventajas que introduce frente a los UIR son mayor libertad en el diseño, un amplio rango de frecuencias para varios tipos de líneas de transmisión y simpleza en su modelamiento debido a que basa su funcionamiento en el comportamiento de una línea de transmisión continua. Una desventaja es que, debido a la discontinuidad, se producen capacidades parásitas no solo en el extremo abierto, sino también en el sector de dicha discontinuidad, variando el valor de la frecuencia de resonancia¹³.

11.3.1.3. Resonador de cristal

Los resonadores más comunes que no basan su funcionamiento en circuitos tipo RLC están fabricados por cristales de cuarzo, debido a su propiedad piezoelectrica¹⁴. El efecto piezoelectrico consiste en que una presión mecánica aplicada a lo largo de cierto eje cristalográfico del material genera cargas eléctricas en la superficie de éste. El cambio de estas cargas eléctricas representa un cambio en la polarización ΔP que es proporcional a la presión mecánica T , y ésta aparece y desaparece conforme la presión está presente o no. Se expresa de la siguiente manera:

$$\Delta P = dT \quad (11.41)$$

¹² Mitsuo Makimoto and Sadahiko Yamashita. *Microwave resonators and filters for wireless communication: theory, design and application*, volume 4. Springer Science & Business Media, 2013

¹³ Mitsuo Makimoto and Sadahiko Yamashita. *Microwave resonators and filters for wireless communication: theory, design and application*, volume 4. Springer Science & Business Media, 2013

¹⁴ J. Erhart, P. Pulpánn, and M. Pustka. *Piezoelectric ceramic resonators*. Springer, 2017

Con d el coeficiente piezoeléctrico (piezoelectric charge coefficient). A partir de esta expresión y considerando las ecuaciones de Maxwell y mecánicas se puede llegar a varias expresiones como las siguientes

$$T_{ij} = C_{ijk}^E S_{kl} - e_{kij} E_k \quad (11.42)$$

$$D_i = d_{ikl} T_{kl} + \varepsilon_{ik}^T E_k \quad (11.43)$$

Que corresponden a las ecuaciones de estado de un comportamiento piezoeléctrico lineal. El desarrollo de estas ecuaciones (y varias otras) se alejan del ámbito de este documento, por lo que lo importante es que se puede llegar a una ecuación cuya solución presenta una frecuencia de resonancia de la forma general

$$\omega_0 = 2\pi f = \xi v_a \quad (11.44)$$

Con ξ el vector de onda y v_a la velocidad acústica. Dos definiciones importantes más para entrar al modelo circuitual equivalente de un cristal piezoeléctrico son

$$k = \frac{U_{12}}{\sqrt{U_1 U_2}} \quad (11.45)$$

$$K^2 = \frac{k^2}{1 - k^2} \quad (11.46)$$

Donde k es el factor de acoplamiento electromecánico (se observa que es muy similar al factor que se puede encontrar para el acoplamiento de un transformador), y U_1 , U_2 y U_{12} son las energías elástica, eléctrica y piezoeléctrica mutua, respectivamente. Una vez definido esto (y después de varios pasos), es posible encontrar la admitancia para un campo eléctrico perpendicular a la propagación de la onda acústica y una impedancia para un campo eléctrico paralelo a la propagación de la onda acústica, que son, respectivamente

$$Y_{in} = j\omega C_D \left(1 + K^2 \frac{\tan(\xi a)}{\xi a} \right) \quad (11.47)$$

$$Z_{in} = \frac{1}{j\omega C_D} \left(1 - K^2 \frac{\tan(\xi b)}{\xi b} \right) \quad (11.48)$$

Donde ξa y ξb son los números de onda adimensionales. Ambas expresiones se pueden relacionar a dos grados de libertad vibracional del medio que son independientes. C_D corresponde a la capacitancia parcialmente clamped y se define como

$$C_D = \varepsilon_d \frac{A_e}{t} \quad (11.49)$$

Donde A_e es el área de los electrodos y t la distancia entre ellos, y ϵ_D la permitividad efectiva. Es posible expandir estas imitancias utilizando la siguiente serie de potencias

$$\tan(x) = \sum_{k=1}^{\infty} \frac{8x}{(2k-1)^2\pi^2 - 4x^2} \quad (11.50)$$

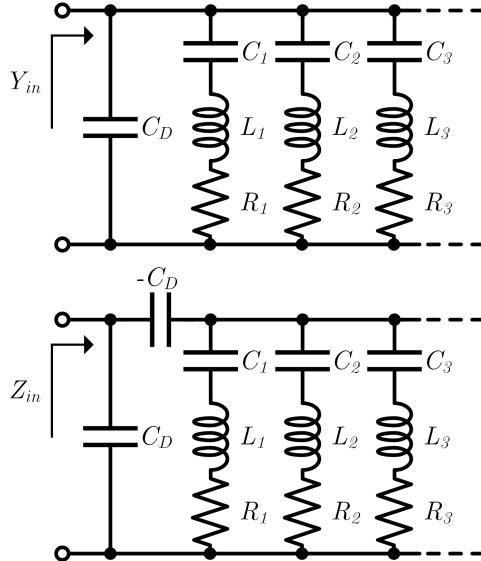


Figura 11.14: Expansión de imitancias para los dos casos estudiado. Se puede observar que el circuito posee infinitas redes RLC serie en paralelo.

Aplicando esta expresión se obtienen circuitos equivalentes como los que se ven en la figura 11.14. Es posible encontrar un circuito equivalente para frecuencias en una vecindad de alguna de las frecuencias de resonancia, caracterizada por los elementos C_0 , C_h , L_h y R_h , quedando las imitancias de la siguiente manera

$$Y_{in,h} = j\omega C_0 \left(1 + K^2 \frac{8}{h^2\pi^2 - 4(\xi a)^2} \right) \quad (11.51)$$

$$Z_{in,h} = \frac{1}{j\omega C_0} \left(1 + k^2 \frac{8}{h^2\pi^2 - 4(\xi b)^2} \right) \quad (11.52)$$

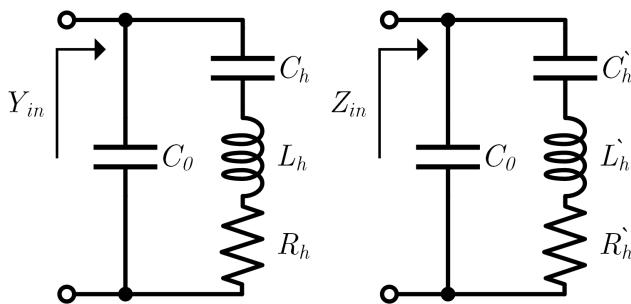


Figura 11.15: Circuito equivalente para un resonador de cristal en una vecindad de alguna de sus frecuencias de resonancias para los dos casos estudiados.

Con h número impar correspondiente al número del modo vibracional. El circuito equivalente se reduce al que se puede ver en la figura 11.15, donde, para los dos modos estudiados, se obtienen los siguientes valores equivalentes para los elementos

$$C_h = \frac{8C_0K^2}{h^2\pi^2} \quad (11.53)$$

$$L_h = \frac{a^2}{2C_0K^2\nu_a^2} \quad (11.54)$$

$$C'_h = \frac{8C_0k^2}{h^2\pi^2 - 8k^2} \quad (11.55)$$

$$L'_h = \frac{b^2}{2C_0k^2\nu_a^2} \quad (11.56)$$

Es posible obtener soluciones particulares para distintas geometrías, en donde los parámetros se relacionan a los elementos del tensor factor de acoplamiento electromecánico¹⁵. Características particulares de estos dispositivos como resonadores son que tienen bajas pérdidas y pueden lograr valores de factor Q en el rango 10^4 y 10^6 . La resistencia en serie para las distintas frecuencias se puede aproximar a

$$R_h \approx \frac{5 \times 10^8}{f_{0,h}} h^2 \quad (11.57)$$

donde $f_{0,h}$ corresponde a la frecuencia de resonancia para cada modo. Sobre frecuencias entre 20 y 30 MHz el tamaño necesario para el cristal es complicado de realizar (100 MHz implica aproximadamente un espesor de $17 \mu\text{m}$)¹⁶, por lo que están limitados a ese rango de frecuencias.

¹⁵ J. Erhart, P. Pulpánn, and M. Pustka. *Piezoelectric ceramic resonators*. Springer, 2017

¹⁶ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

11.4. Catálogo de osciladores

A partir de las secciones anteriores pareciera ser que hay una infinidad de posibles formas de combinar transistores con resonadores para crear diferentes tipos de osciladores, y esto es bastante cierto. En la siguiente sección se listarán y describirán una serie de posibles arquitecturas de osciladores. Si bien la explicación del funcionamiento de cada oscilador no busca ser exhaustiva, se desea que el lector pueda familiarizarse con arquitecturas básicas y que pueda entender a grandes rasgos las ventajas y desventajas de cada arquitectura. La mayor parte de la información de esta sección fue extraída de el libro de Tom Lee¹⁷.

¹⁷ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

11.4.1. Osciladores LC con retroalimentación

Estos osciladores requieren tan solo una red resonante LC y un transistor.

11.4.1.1. Oscilador de Colpitts

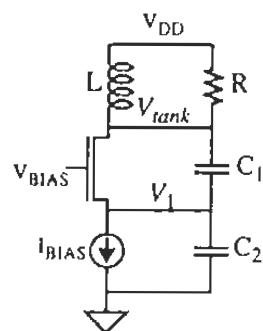


Figura 11.16: Oscilador de Colpitts.

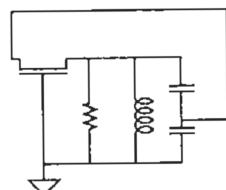


Figura 11.17: Oscilador de Colpitts pequeña señal.

El oscilador de Colpitts de la figura 11.16 consiste en una red resonante LC que contiene un divisor capacitivo a partir del cual se obtiene la señal a amplificar a través de un transistor en configuración CS. La figura 11.17 muestra el circuito en pequeña señal y cómo es retroalimentado.

R representa las resistencias propias de los elementos del resonador LC, la resistencia de salida del transistor y la resistencia de la carga conectada al oscilador. Es importante notar que la retroalimentación en este circuito es positiva. Este tipo de retroalimentación presenta ventajas que favorecen a las estructuras tipo pasa banda.

Existe una versión alternativa al oscilador de Colpitts en que la retroalimentación se hace desde la fuente hacia la compuerta del transistor en vez de realizarla desde el dren hacia la fuente del transistor. De esta forma el transistor trabaja como un seguidor de fuente en vez de un CS.

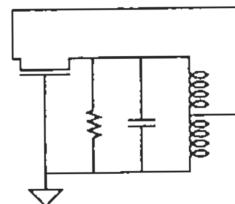


Figura 11.18: Oscilador de Hartley pequeña señal.

11.4.1.2. Oscilador de Hartley

El oscilador de Hartley de la figura 11.18 tiene la misma estructura que el oscilador de Colpitts, pero en vez de tener un divisor capacitivo en la red LC, tiene un divisor inductivo. Este tipo de oscilador se utilizaba antiguamente en los inicios del uso de radios ya que los inductores eran elementos accesibles a los tamaños de la época. Sin embargo, los cambios en tecnologías actuales han favorecido más a la versión de Colpitts que la de Hartley de este tipo de estructura.

11.4.1.3. Oscilador de Clapp

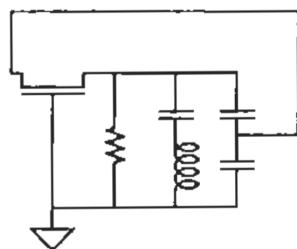


Figura 11.19: Oscilador de Clapp pequeña señal.

El oscilador de Clapp de la figura 11.19 es un oscilador de Colpitts modificado en que a la inductancia se le agrega un capacitor en serie. Esto genera en la práctica un divisor capacitivo de tres capacitores ya que en efecto el inductor queda en paralelo con los tres capacitores en serie del circuito. El capacitor extra permite que la oscilación de voltaje a través del inductor sea excesivamente mayor que la oscilación de voltaje a través del transistor. La mayor energía oscilante en el resonador LC permite reducir el efecto del ruido en el oscilador de manera considerable¹⁸.

¹⁸ Especialmente ruido de fase.

11.4.1.4. Oscilador TITO

El problema de los resonadores LC es que siempre tienen una resistencia asociada que no les permite oscilar para siempre. Sin embargo, existen formas de cancelar esta resistencia para poder obtener oscilaciones de forma indefinida. Es posible para amplificadores CS tener

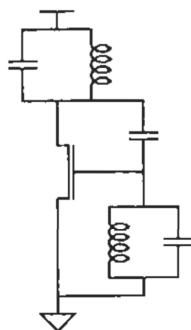


Figura 11.20: Oscilador TITO.

admitancia de entrada negativa si operan con una carga que está ajustada por debajo de la frecuencia de resonancia para que se vea inductiva. Esta resistencia negativa puede ser usada para cancelar la resistencia del resonador LC.

El oscilador TITO¹⁹ de la figura 11.20 utiliza un capacitor de acoplamiento con efecto Miller para transmitir la resistencia negativa desde la carga al resonador y de esta forma cancelarlas. En algunos casos no es necesario poner la capacitancia de Miller de forma explícita ya que las capacitancias propias del transistor son capaces de hacer el trabajo.

¹⁹ Tuned Input - Tuned Output

Esta topología tiene en teoría muy buenas características de ruido, sin embargo tiene dos desventajas. En primer lugar, es necesario sintonizar dos circuitos resonantes a frecuencias diferentes y específicas y, en segundo lugar, se necesitan dos inductores en vez de uno, lo que lo vuelve poco práctico para implementaciones de circuitos integrados.

11.4.2. Osciladores de cristal

La mayoría de las arquitecturas de los osciladores de cristal se derivan desde las arquitecturas de osciladores con resonadores LC.

11.4.2.1. Oscilador de cristal de Colpitts

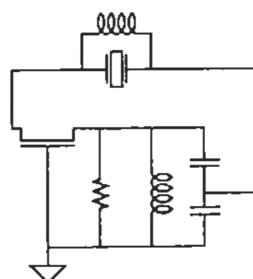


Figura 11.21: Oscilador de cristal de Colpitts.

El oscilador de cristal de Colpitts de la figura 11.21 tiene un cristal que se usa en su modo de resonancia en serie para cerrar la retroali-

mentación y calibrarla a la frecuencia deseada. En este caso es necesario conectar un inductor en paralelo que cancele la capacitancia de las conexiones propias del cristal. De esta forma el circuito solo ve la rama RLC serie del circuito equivalente del cristal y solo el cristal controla la retroalimentación.

11.4.2.2. Oscilador de cristal de Colpitts modificado

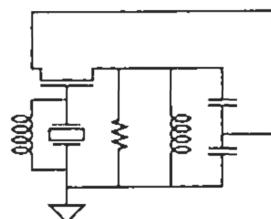


Figura 11.22: Oscilador de cristal de Colpitts Modificado.

Existe una versión modificada del oscilador de cristal de Colpitts en que el cristal se pone en serie entre la compuerta del transistor y tierra como en la figura 11.22. El cristal se comporta como un cortocircuito a tierra solo a la frecuencia de oscilación de este, forzando al transistor a amplificar las oscilaciones solo a la frecuencia dada por el cristal. La principal ventaja de esta topología es que uno de los terminales del cristal puede ser conectado directamente a tierra y no a otra parte del circuito²⁰

11.4.2.3. Oscilador de cristal de Pierce

²⁰ Recordemos que los cristales se deben instalar fuera del circuito integrado y tener una conexión menos para el cristal puede liberar un pad del circuito integrado para otro uso.

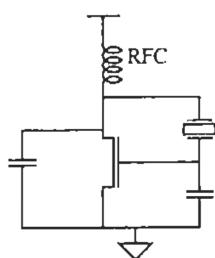


Figura 11.23: Oscilador de cristal de Pierce.

En el oscilador de Pierce de la figura 11.23 Se sintoniza el circuito a una frecuencia un poco mayor que la frecuencia de resonancia propia del cristal. De esta forma el cristal se ve inductivo para el circuito y es capaz de compensar las otras capacitancias del circuito y del transistor. Esto es necesario para cumplir con el requisito de margen de fase o de Barkhausen para obtener oscilaciones. La ventaja de este circuito es que no requiere un inductor en paralelo al cristal, ahorrando espacio en el circuito integrado.

11.4.2.4. Oscilador de cuadratura

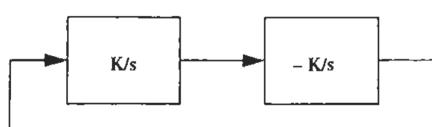


Figura 11.24: Diagrama de bloques de un oscilador de cuadratura.

Para muchos circuitos de radio frecuencia se necesita tener dos señales oscilantes desfasadas en 90 grados para modular o demodular las señales en fase y en cuadratura. Una forma básica de obtener estas señales es utilizar dos integradores conectados en retroalimentación como se muestra en la figura 11.24. A partir del requisito de amplitud del criterio de oscilación se puede obtener que la frecuencia de oscilación del circuito es K radianes por segundo. Esto significa que variando la amplitud de los integradores podemos ajustar la frecuencia.

11.4.3. Osciladores de resistencia negativa

Un circuito resonante sin pérdidas es prácticamente un oscilador perfecto, sin embargo las pérdidas reales de los elementos hacen difícil que estos circuitos puedan oscilar por siempre. Los circuitos resonantes tienen un Q finito debido a estas resistencias y disipan la potencia con el tiempo. Como vimos anteriormente, el Oscilador TITO genera una resistencia negativa para cancelar la resistencia del circuito resonante y así poder mantener las oscilaciones. A continuación se describe de forma más amplia cómo utilizar circuitos con resistencia negativa para generar osciladores.

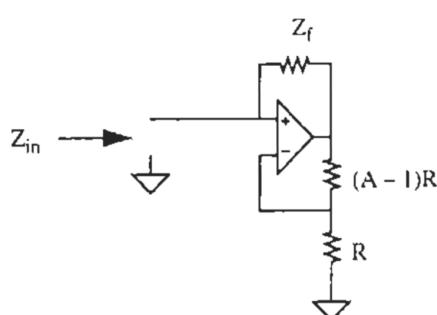


Figura 11.25: Circuito conversor de impedancias

Lo primero que se necesita para un oscilador de resistencia negativa es un circuito que sea capaz de transformar impedancias positivas en negativas. El circuito NIC²¹ de la figura 11.25 es capaz de conver-

²¹ Negative Impedance Converter

tir la impedancia de feedback a una impedancia de entrada según la siguiente ecuación:

$$Z_{in} = \frac{Z_f}{1 - A} \quad (11.58)$$

Si ajustamos la ganancia A a 2, obtenemos una impedancia de entrada que es el inverso algebraico de la impedancia de retroalimentación. Este circuito puede ser conectado a impedancias positivas de circuitos resonadores para cancelarlas y lograr oscilaciones permanentes.

Una de las desventajas de este circuito es que a bajas frecuencias el OpAmp saturá a los rieles produciendo no linealidades.

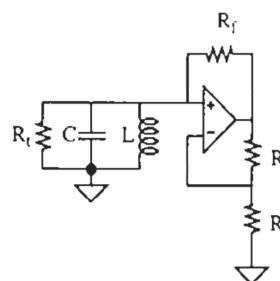


Figura 11.26: Oscilador de resistencia negativa básica.

El circuito de la figura 11.26 es una implementación básica de un oscilador de resistencia negativa en que la resistencia del resonador RLC se canela por medio del circuito NIC. Es importante considerar que la amplitud de las oscilaciones a baja frecuencia va a ser la mitad de los rieles de alimentación del OpAmp, ya que a bajas frecuencias el OpAmp satura y la ganancia A está ajustada a 2 para obtener resistencia negativa. A altas frecuencias deja de dominar los rieles del OpAmp y empieza a importar el *slew rate*. Esto puede generar problemas en la oscilación ya que se empieza a generar un retardo en la fase lo que puede romper el criterio de Barkhausen.

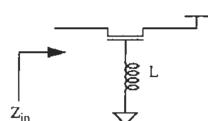


Figura 11.27: Resistencia negativa en un amplificador cg.

Otra forma práctica de generar una resistencia negativa es explotando la inductancia parásita de compuerta en un amplificador CG como se ve en la figura 11.27. Si se ignora el efecto de C_{gd} , la parte real de la impedancia de entrada se vuelve negativa para frecuencias más altas que la frecuencia de resonancia del inductor y C_{gs} . Para frecuencias mucho más altas que la frecuencia de resonancia pero menores que la

frecuencia de transito ω_T del transistor se tiene que la parte real de la impedancia de entrada está dada por la siguiente ecuación:

$$R_{in} \approx -\frac{\omega^2 L}{\omega_T} = -\frac{\omega}{\omega_T} |Z_L| \quad (11.59)$$

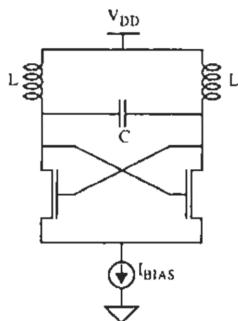


Figura 11.28: Oscilador diferencial de resistencia negativa simple.

Una implementación simple del principio explicado anteriormente se ve en la figura 11.28 . La desventaja de estos circuitos es que el voltaje de oscilación puede alcanzar como máximo los voltajes de los rieles de alimentación, lo que presenta una peor calidad en términos de ruido comparado con otros osciladores previamente vistos donde el resonador LC si puede oscilar a voltajes mayores que los rieles de alimentación.

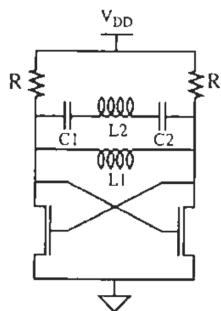


Figura 11.29: Oscilador diferencial de resistencia negativa con tanque modificado.

Una forma de solucionar el problema mencionado es por medio del circuito de la figura 11.29. El divisor capacitivo y aislado por las resistencias de VDD permite que los voltajes de oscilación sean mucho mayores, mejorando la calidad del oscilador en lo que respecta a ruido.

Finalmente, e último circuito a mostrar en esta sección es el de la figura 11.30. Es útil para los osciladores de resistencia negativa poder ajustar la frecuencia de oscilación y este circuito es capaz de hacerlo mediante el uso de capacitores variables adicionales a los capacitores normales, cambiando la frecuencia de resonancia del circuito resonador LC.

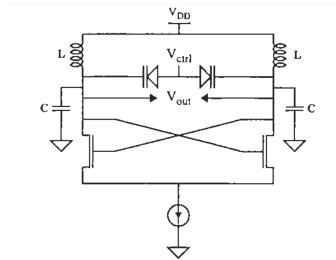


Figura 11.30: Oscilador diferencial de resistencia negativa controlado por voltaje.

11.5. Sintetizadores de frecuencia

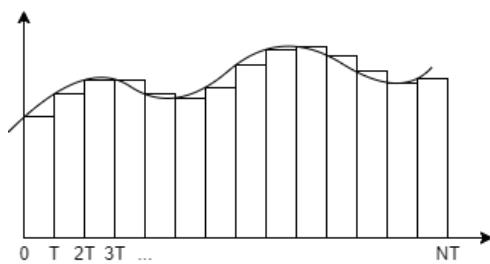
En las secciones anteriores se han descrito diversas formas de diseñar osciladores y resonadores que operan a determinadas frecuencias. Sin embargo, muchas aplicaciones prácticas en RF requieren un amplio rango de frecuencias. Una forma de conseguir este rango es el uso conjunto de un oscilador y un PLL, los cuales, junto a algunos elementos digitales, permiten obtener las salidas deseadas.

11.5.1. Divider delay

El divisor de frecuencias se utiliza en todos los sintetizadores, por lo tanto es importante modelar correctamente sus efectos en la estabilidad del *loop*. El *divider delay*, más que ser un *delay* propiamente tal, corresponde a un problema de estabilidad asociado al uso de los divisores de frecuencia.

La naturaleza digital de los divisores de frecuencia hace que por lo general el detector de fase también sea de naturaleza discreta. Esto implica que necesariamente se llevará a cabo un proceso de *sample and hold* tal como se muestra en la figura 11.31.

La parte *hold* de la toma se muestra no es más que un rect de área

Figura 11.31: Ejemplo *sample and hold*

unitaria y desplazado $\frac{T}{2}$ hacia la izquierda. La transformada de Laplace de esta función se obtiene de la resta de escalones desplazados

$$H(s) = \frac{1}{sT} - \frac{e^{-sT}}{sT} = \frac{1 - e^{-sT}}{sT} \quad (11.60)$$

Se puede ver que el desfase de esta función de transferencia será

$$\angle H(j\omega) = -\omega \frac{T}{2} \quad (11.61)$$

Es decir, el retardo de tiempo es constante con valor $\frac{T}{2}$. Esto también es fácilmente apreciable en el gráfico 11.32, según el cual la señal que más se aproxima a los rectángulos del zoh es la misma señal de entrada pero desplazada $\frac{T}{2}$ unidades hacia la derecha.

Sabiendo esto, vemos que mientras mayor sea la división que se quiera

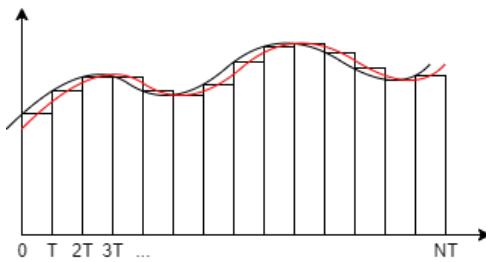


Figura 11.32: Retardo gráfico del *sample and hold*

hacer, mayor será el período T y por lo tanto mayor será retardo, lo que disminuye el margen de fase. Para evitar esto la frecuencia de *crossover* se fija en valores considerablemente menores a $\frac{1}{T}$.

11.5.2. Sintetizadores con módulo estático

El sintetizador de frecuencias más simple utiliza un oscilador de referencia y dos divisores de frecuencia, tal como se muestra en la figura 11.33. Se puede notar que el loop de control del PLL intentará

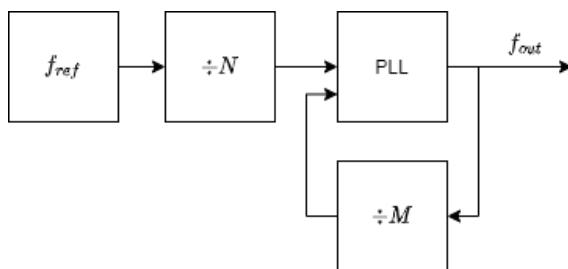


Figura 11.33: Sintetizador de frecuencia con 2 divisores de frecuencia

igualar las señales que le entran, es decir

$$\frac{f_{ref}}{N} = \frac{f_{out}}{M} \quad (11.62)$$

$$f_{out} = \frac{M}{N} f_{ref} \quad (11.63)$$

Por lo que variando los factores M y N se puede obtener cualquier múltiplo racional de f_{ref} . La resolución de la frecuencia de salida será de $\frac{f_{ref}}{N}$, que corresponde al espaciado entre canales que logrará esta

configuración, y también es la tasa a la que se realiza la detección de fase en el PLL.

Las consideraciones de estabilidad hacen necesario que el ancho de banda sea menor que $\frac{f_{ref}}{N}$. Además, un valor grande de N hará que la salida de la detección sea más lenta y por lo tanto el *filter loop* tenga que operar a una menor frecuencia de corte para filtrar esta señal, esto se traduce en el uso de capacitores más grandes, lo que siempre es una desventaja en el caso de circuitos integrados. Por otro lado, un valor pequeño de N implicaría una disminución en la separación de los canales. Lo que origina requerimientos contradictorios. Una posible modificación de arquitectura se ilustra en la figura 11.34.

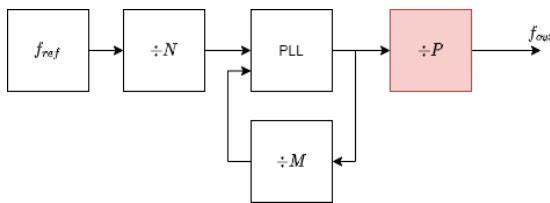


Figura 11.34: Sintetizador de frecuencia con 3 divisores de frecuencia

$$f_{out} = \frac{M}{NP} f_{ref} \quad (11.64)$$

Con este diseño se puede ver que el incremento en la salida, y por lo tanto, la resolución en frecuencia, se da en pasos de $\frac{f_{ref}}{NP}$, mientras que la detección de fase se sigue realizando a $\frac{f_{ref}}{N}$. Lo que aumenta el ancho de banda en un factor P a costa de aumentar la velocidad del PLL y del divisor M en el mismo factor. Sin embargo, otro problema aflora en este caso, para alcanzar un buen rango de frecuencias con una buena resolución se requiere un alto valor de M , lo que trae el problema de la amplificación del ruido de salida.

Otro aspecto a tener en consideración es las frecuencias en las que se quiere operar. Los CMOS no tienen la capacidad de operar en el rango de GHz, lo que sería necesario cuando se requieren frecuencias muy altas. Para esto se utiliza un *prescaler* que suele utilizar lógica bipolar que si puede operar en dicho rango. Con este, primero se divide f_{out} una cantidad predeterminada de forma que la siguiente etapa de división se pueda llevar a cabo con CMOS. La figura 11.35 muestra esta configuración. La salida de frecuencia es ahora

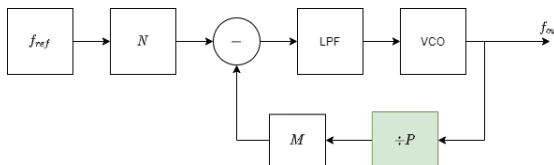


Figura 11.35: Sintetizador de frecuencia con prescaler

$$f_{out} = \frac{MP}{N} f_{ref} \quad (11.65)$$

El problema con esto es que la frecuencia de salida serán múltiplos de MP , empeorando la resolución en un factor P , por esta razón actualmente se utilizan *prescalers dual modulus* que permiten utilizar 2 valores prefijados para dividir y 2 (A y B) contadores para obtener múltiplos fraccionales. La figura 11.36 muestra un esquema de un *dual modulus*.

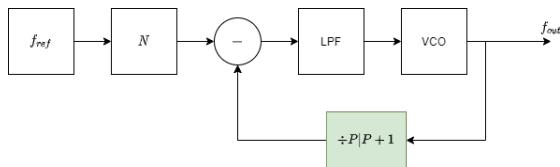


Figura 11.36: Sintetizador de frecuencia con prescaler *dual modulus*.

En esta configuración la salida se divide por $P + 1$ un número A de ciclos y se divide por P un número $B - A$ de ciclos. Con esto la división total en la realimentación será

$$M = (P + 1)A + (B - A)P = BP + A \quad (11.66)$$

Y la frecuencia de salida

$$f_{out} = \frac{BP + A}{N} f_{ref} \quad (11.67)$$

Con esta modificación vemos que la salida vuelven a ser múltiplos de $\frac{f_{ref}}{N}$ gracias al factor A agregado en el loop.

11.5.3. Sintetizadores con módulo vacilante

Una buena forma de evitar los problemas descritos anteriormente es utilizando un valor fraccional de M . La estrategia más común para lograr esto es con un *fractional-N synthesizer*, cuyo funcionamiento está guarda cierto parecido con los prescaler *dual modulus*. Esta consiste en dividir la frecuencia de salida del VCO en $(N + 1)$ durante K ciclos y luego dividirla por N el resto del tiempo. Con esto se obtendrá una señal ruidosa en la detección de fase (puesto que la señal de realimentación no será una señal cuadrada perfecta), pero ese problema se eliminará con el filtro pasabajos del PLL y se aprovechará el valor promedio que es lo que realmente importa. La figura 11.37 muestra un diagrama de la implementación de este tipo de sintetizadores.

Como ejemplo, tomemos el caso en el que se quiera lograr una frecuencia de 27,135 MHz a partir de una señal de referencia de 100 kHz. La parte entera de la multiplicación será 271, por lo que el *dither* se tendrá que llevar a cabo entre 271 y 272. Como buscamos que el promedio del *dither* sea 271,35 es claro que dividiendo 65 ciclos de salida del VCO en 271 y 35 ciclos en 272 se obtendrá el valor deseado.

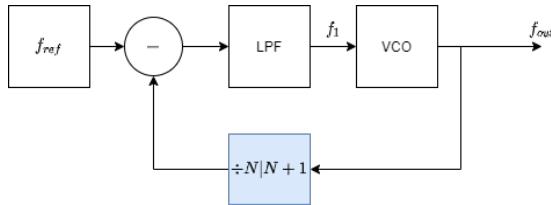


Figura 11.37: Sintetizador de frecuencia con modulo vacilante

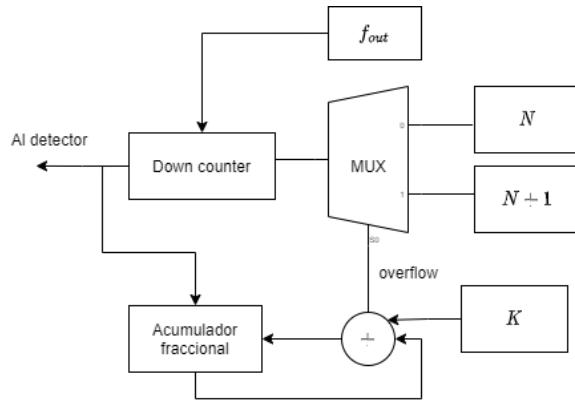


Figura 11.38: Implementación dither

Una forma de implementar correctamente el dither se muestra en la figura 11.38. En el diagrama se puede ver que el acumulador sumará la parte fraccional K hasta que se produzca un *overflow*. Cuando esto ocurra el multiplexor seleccionará la división por $N + 1$ en lugar de N hasta que deje de producirse el *overflow*. Un detalle importante de este tipo de sintetizadores es que, aún cuando la frecuencia promedio es la deseada, la frecuencia instantánea no siempre es la correcta, puesto que el espectro de frecuencia contiene bandas laterales, por lo que es necesario algún tipo de compensación. Debido a que es previamente conocido el tipo de *ripple* que tendrá la salida, es posible introducir compensadores que disminuyan las bandas laterales hasta en 40 dB. Otra forma de realizar esta cancelación de lóbulos laterales es aleatorizar el proceso de *dithering* a fin de reducir los espurios, pero aumentando el piso de ruido.

11.5.4. Sintetizadores de combinación

Otra forma de lograr un amplio rango de frecuencias es con el uso conjunto de 2 o más sintetizadores. Un ejemplo típico de esto es el uso de una frecuencia fija en conjunto con una frecuencia variable para obtener la frecuencia de salida. La figura ?? muestra un esquema de esta implementación.

Podemos ver que

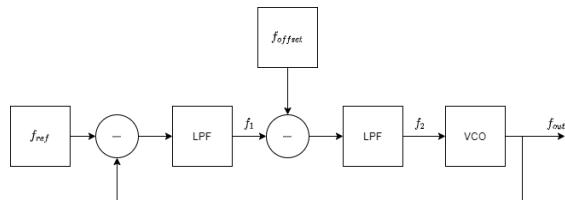


Figura 11.39: Ejemplo sintetizador combinado

$$f_1 = f_{out} - f_{ref} \quad (11.68)$$

$$f_2 = f_1 - f_{offset} \quad (11.69)$$

Como el punto de equilibrio del sistema se dará cuando $f_2 = 0$ obtenemos que

$$f_{out} = f_{ref} + f_{offset} \quad (11.70)$$

Una ventaja importante de esta configuración es que la salida no es un múltiplo de la entrada y por lo tanto no hay una amplificación del ruido de fase. Además, cualquier modulación en cualquiera de las señales de entrada se transfiere directamente a la salida, por lo que este tipo de sintetizadores se usa ampliamente en transmisores FM/PM.

11.5.5. Direct digital synthesizers

Algunas aplicaciones, tales como FHSS (*frequency hopped spread spectrum*), requieren de cambios de frecuencia a una tasa relativamente alta. Esto es difícilmente lograble con las configuraciones descritas, puesto que tienen grandes restricciones relativas al tiempo de establecimiento. En cambio, los DDS operan en loops abiertos, por lo que evitan estos problemas de estabilidad y permiten lograr estas tasas de cambio.

La figura ?? muestra el diagrama de un DDS. En esta configuración el

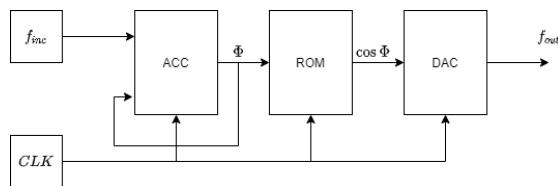


Figura 11.40: Diagrama sintetizador digital

bloque ACC es un acumulador que recibe como entrada la frecuencia que se quiere sintetizar. Su salida aumenta en f_{inc} en cada ciclo de reloj hasta que se produce el *overflow* y se reinicia la cuenta. Con esto, la salida Φ tiene una forma de diente de sierra y corresponde a la fase de la señal q se busca producir (nótese que mientras mayor sea f_{inc} más rápido crecerá la fase). Esta depende de la frecuencia de clock, f_{in} , y el tamaño del acumulador.

La memoria ROM corresponde a una *look up table* con los valores del

coseno indexados en las direcciones según el argumento del coseno. De esta forma, la salida del acumulador es la dirección de la ROM, y la salida será la amplitud de la señal sintetizada. Finalmente el DAC convierte estos valores en señales analógicas y le sigue algún filtro para mejorar la calidad espectral de al señal.

Las principales ventajas de este tipo de sintetizadores es, como ya se mencionó, en la capacidad de cambiar rápidamente la frecuencia de salida. Este esquema también permite hacer fácilmente modulaciones digitales FM y PM e incluso hacer modulación AM utilizando multiplicado la salida de la ROM con una entrada analógica (MDAC).

Por otro lado, la principal deficiencia de estas configuraciones radica en la pureza espectral, que dependen fuertemente del número de bits del DAC. También se puede notar que para que el sistema funcione, el *clock* debe trabajar a una velocidad considerablemente mayor que la de las frecuencias que se quieren generar.

Muchas veces se usa una mezcla entre DDS y sintetizadores basados en PLL, ya sea mixeando la señal del primero para elevarla, o bien usándola como entrada *offset* de un sintetizador combinado.

Bibliografía

Fourier series—square wave – from wolfram mathworld. <https://mathworld.wolfram.com/FourierSeriesSquareWave.html>, Accessed on 05/11/2021.

Comparator - wikipedia. <https://en.wikipedia.org/wiki/Comparator>, Accessed on 05/24/2021.

Oscilador rf - wikipedia, la enciclopedia libre. https://es.wikipedia.org/wiki/Oscilador_RF, Accessed on 05/24/2021.

Square wave fourier coefficients. https://johnloomis.org/ece303L/lab4/series_demo/Fourier_Square.html, Accessed on 05/24/2021.

Gate-ec - the root locus plot for a system. <https://nthewam.com/questions/13758/the-root-locus-plot-for-a-system-is-given-below.-the-open-loop-transfer-function-corresponding-to-this-plot-is-given-by-%28a%29-%28b%29-%28c%29-%28d%29&nbs%3B-,> Accessed on 05/24/2021.

Full-wave bridge rectifier - matlab & simulink. <https://www.mathworks.com/help/physmod/simscape/ug/full-wave-bridge-rectifier.html>, Accessed on 05/25/2021.

J. Erhart, P. Pulpánn, and M. Pustka. *Piezoelectric ceramic resonators*. Springer, 2017.

Pierre Guillon and Darko Kajfez. *Dielectric resonators*. Noble Publishing, 1998.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Mitsuo Makimoto and Sadahiko Yamashita. *Microwave resonators and filters for wireless communication: theory, design and application*, volume 4. Springer Science & Business Media, 2013.

Tianshi Wang. Analyzing oscillators using describing functions. 2017.

Capítulo 12

Instrumentos

12.1. Instrumentos para mediciones en el dominio del tiempo

EN ESTA SECCIÓN revisaremos los fundamentos de un par de instrumentos muy importantes en electrónica: el osciloscopio^{1,2} y el reflectómetro en el dominio del tiempo. Esta sección está parcialmente basada en [Lee, 2004].

12.1.1. Osciloskopios

El osciloscopio muestra formas de onda en el tiempo, y conocemos dos formas de hacer eso: mediante un tubo de rayos catódicos (CRT³) y mediante un digitalizador rápido. El osciloscopio basado en CRT integra en un mismo aparato la medición y el despliegue de la señal, mientras que el digital storage oscilloscope (DSO) primero muestrea, digitaliza y almacena la forma de onda mediante circuitos de señales mixtas, y luego la procesa y la despliega con la conveniencia y flexibilidad de los circuitos digitales. En esta sección veremos brevemente ambos tipos de osciloscopio.

12.1.1.1. Fundamentos y limitaciones del CRT

El CRT es en esencia un haz de electrones⁴ que golpea una pantalla de fósforo⁵. Esta última se ilumina con cada electrón incidente, y esa iluminación tiene una persistencia controlable que evita que el punto iluminado desaparezca instantáneamente. Mediante deflectores electrostáticos⁶ es posible dirigir el haz hacia cualquier punto de la pantalla y mostrar formas de onda. Esos deflectores requieren decenas de volts para dirigir el haz de electrones hacia diferentes puntos de la pantalla. La Fig. 12.1 muestra un diagrama de un CRT.

Típicamente⁷ el eje horizontal está conectado a un generador de on-

¹ Wikipedia. Oscilloscope - wikipedia. <https://en.wikipedia.org/wiki/Oscilloscope>, f. (Accessed on 06/06/2021)

² No es muy caro armarse un laboratorio electrónico en la casa, pero por lejos el instrumento más importante es el osciloscopio. No sacan nada con gastar una fortuna en una buena fuente de alimentación y un generador de funciones sofisticado, si el osciloscopio es de mala calidad. Si no pueden medir bien, el resto da lo mismo.

³ Wikipedia. Cathode-ray tube - wikipedia. https://en.wikipedia.org/wiki/Cathode-ray_tube, a. (Accessed on 06/06/2021)

⁴ Wikipedia. Electron gun - wikipedia. https://en.wikipedia.org/wiki/Electron_gun, c. (Accessed on 06/06/2021)

⁵ Wikipedia. Phosphor - wikipedia. <https://en.wikipedia.org/wiki/Phosphor>, g. (Accessed on 06/06/2021)

⁶ También existen deflectores magnéticos, mucho más compactos, pero no son tan rápidos debido a las inductancias asociadas. Se prestan bien para despliegue relativamente lento, como un televisor CRT por ejemplo.

⁷ Excepto cuando operamos en modo X/Y.

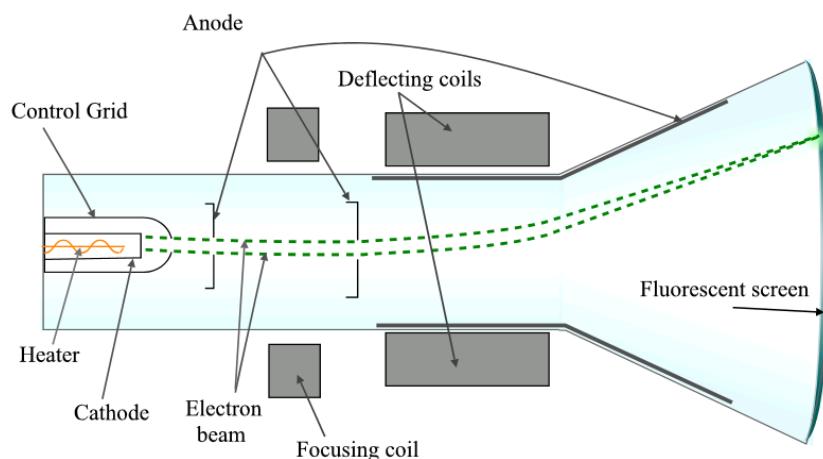


Figura 12.1: Diagrama de un CRT, obtenido de [Commons, 2021a].

da de diente de sierra⁸, lo cual permite hacer un barrido repetitivo y uniforme desde el extremo izquierdo hasta el derecho, con un período dado por la base de tiempo⁹ del osciloscopio y un gatillado dado por el circuito de trigger. En cambio los deflectores verticales van conectados a la salida de un amplificador vertical¹⁰ que amplifica las señales de entrada hasta las decenas de voltios requeridos para deflectar el haz. El amplificador vertical es el amplificador electrónico con especificaciones más estrictas en el osciloscopio, ya que tiene que producir a la salida señales con slew rates de centenas de kV por nanosegundo¹¹ y para una carga capacitiva no despreciable. Muchas de las configuraciones de amplificadores de gran ancho de banda vistas en este curso nacieron como soluciones a la implementación del amplificador vertical de osciloscopios. Existen CRTs más sensibles, por ejemplo, con placas con microcanales o con placas distribuidas y que pueden ser manejadas por amplificadores distribuidos; sin embargo, es muy difícil llegar a anchos de banda mayores que 1GHz con esta tecnología que combina la amplificación con el mecanismo de despliegue. Este hecho junto con la mejora de los conversores de datos fue lo que nos llevó al actual reinado de los osciloscopios de muestreo digital, que veremos en el siguiente inciso.

Además de las mejoras en tecnologías de deflexión con mayor sensibilidad, los osciloscopios de CRT tienen varias características interesantes. Por ejemplo, tienen una línea de retardo a la salida del amplificador vertical, de manera de retardar las señales que van a las placas de deflexión lo suficiente como para poder desplegar señales previas al trigger. Los osciloscopios de CRT más nuevos incluso tienen incorporado un sistema de cursores que, apoyado por un generador de caracteres, permite desplegar en la pantalla mediciones de frecuencia,

⁸ Wikipedia. Sawtooth wave - wikipedia. https://en.wikipedia.org/wiki/Sawtooth_wave, j. (Accessed on 06/06/2021)

⁹ Wikipedia. Time base generator - wikipedia. https://en.wikipedia.org/wiki/Time_base_generator, m. (Accessed on 06/06/2021)

¹⁰ Bob Orwiler. Oscilloscope vertical amplifiers. <https://www.davmar.org/TE/TekConcepts/TekVertAmpCircuits.pdf>. (Accessed on 06/06/2021)

¹¹ Comparemos con los típicos opamps que tienen slew rates de voltios por microsegundo.

diferencias de voltaje, y diferencias de tiempo.

Actualmente es posible encontrar en el comercio osciloscopios basados en CRT, con anchos de banda de unos 40 MHz a unos USD \$ 350. También los hay usados y el precio es muy variable, llegando a niveles del orden de USD \$ 1 por cada MHz de ancho de banda.

12.1.1.2. El DSO y sus limitaciones

Los DSOs son simplemente ADCs rápidos. Suena simple, pero no lo es. Es importante muestrear con tiempos de apertura muy pequeños, en los cuales la señal de entrada debe establecerse completamente. No entraremos en detalles de la electrónica que lo permite, pero los ADCs utilizados por osciloscopios de muestreo rápido pueden consumir varios watts y costar varios miles de dólares¹². Esta tecnología permite llegar a anchos de banda del orden de 50 GHz. La serie infinium URX de Agilent, posiblemente el osciloscopio más rápido del mundo, alcanza los 110 GHz de ancho de banda¹³ y sospecho que debe costar más de \$ 1M USD¹⁴.

Una característica interesante de los DSOs es que al tener separados el front-end analógico del display, es posible tener osciloscopios rápidos sin pantalla, conectados por USB a un computador, y un software haciendo las veces de osciloscopio. En el área de física de partículas, estos osciloscopios sin pantalla se llaman *digitizers*¹⁵. También es posible conseguir excelentes instrumentos para ingenieros y aficionados¹⁶. Hay muchas opciones en la web. El peligro en estos casos es terminar comprando un osciloscopio de dudosa procedencia, sin reputación, con software mal hecho, con mal soporte, con manuales mal traducidos al inglés, y lo peor, con el front-end mal diseñado, que satura con señales negativas y que confunde ancho de banda con frecuencia de muestreo¹⁷.

Hay dos tipos de DSOs, clasificables según su mecanismo de muestreo: real-time sampling, y equivalent-time sampling¹⁸. **Real-time sampling** permite muestrear una onda, como dice su nombre, en tiempo real. Esto es crucial para capturar formas de onda que ocurren sólo una vez, por ejemplo, un evento particular. Este modo es muy exigente en términos de desempeño del front-end. La técnica de **equivalent-time sampling**, en cambio, es posible cuando las señales son periódicas y repetitivas. Podemos muestrear una misma forma de onda varias veces, tomando un punto distinto de la forma en cada trigger. Finalmente reconstruimos una onda a partir de esas capturas individuales. Esto nos permite desplegar señales con frecuencias más altas que la mitad de la frecuencia de muestreo. En el fondo, estamos submuestreando como con un estroboscopio, y esto resulta en el folding-over del ruido de altas frecuencias.

¹² Analog Devices. Ad9213bbpz-10g datasheet. <https://tinyurl.com/fp8xd4ty>. (Accessed on 06/06/2021)

¹³ Steve Bush. Scope hits 110ghz analogue bandwidth, with low noise. <https://www.electronicsweekly.com/news/products/test-measurement-products/scope-hits-110ghz-analogue-bandwidth-low-noise-201> (Accessed on 06/06/2021)

¹⁴ (4) kf50bs #40: Fastest oscilloscope in the world (100 ghz) - youtube. <https://www.youtube.com/watch?v=u-hlBkh0g8s>. (Accessed on 06/06/2021)

¹⁵ CAEN. Digitizer families. <https://www.caen.it/sections/digitizer-families/>. (Accessed on 06/06/2021)

¹⁶ Inc. Digilent. Usb oscilloscope and logic analyzer - digilent analog discovery 2. <https://store.digilentinc.com/analog-discovery-2-100msps-usb-oscilloscope-logic-2> (Accessed on 06/06/2021)

¹⁷ No me preguntén cómo lo aprendí.

¹⁸ Tektronix. Oscilloscope fundamentals. <https://docs.rs-online.com/0640/0900766b80da861a.pdf>, a. (Accessed on 06/06/2021); Tektronix. Real-time versus equivalent-time sampling. <https://www.tek.com/document/application-note/real-time-versus-equivalent-time-sampling>, e. (Accessed on 06/07/2021); and Keysight. Equivalent time sampling oscilloscope vs. real-time oscilloscope. <https://www.keysight.com/zz/en/assets/7018-01852/application-notes/5989-8794.pdf>, a. (Accessed on 06/07/2021)

Los DSOs tienen software, que resulta ser muy importante para su usabilidad. Pueden desplegar FFTs¹⁹, cursores, mediciones de valores máximo, mínimo, rms, promedios, etc.²⁰, y además pueden capturar la imagen de la pantalla²¹.

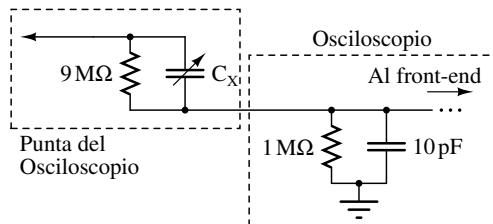
Además del DSO, existen otras alternativas interesantes. Por ejemplo, existen muestreadores analógicos, que tienen una cadena de memorias analógicas gatilladas rápidamente para capturar una forma de onda de corta duración (200 ns) a unos 5 GSps. Las 1000 muestras de esa forma de onda son leídas por un ADC. El ancho de banda analógico es de sólo algunos cientos de MHz. Sin embargo, este principio de operación permite tener digitalizadores de señales analógicas de varios canales a precios mucho menores que los de osciloscopios completos²².

El osciloscopio es útil para ver formas de onda, diagramas de ojo, etc., pero no tanto para sintonizar. Uno se podría ver tentado a tratar de sintonizar un circuito mirando la forma de onda a través de un osciloscopio muy rápido²³, pero la precisión del osciloscopio puede ser insuficiente para las aplicaciones de RF. Frecuencias de radio típicas requieren muchas cifras significativas de precisión que el osciloscopio es incapaz de proveer. Para sintonizar circuitos de RF empleamos un contador de frecuencia.

12.1.1.3. Puntas de osciloscopio

Existen muchos tipos²⁴. En general podemos clasificarlas en pasivas y activas²⁵. Existen puntas single-ended, diferenciales, para rieles, para alto voltaje single-ended y diferencial, aisladas, óptica y para corriente. No ahondaremos mucho en estos temas pero, mencionaremos un par de cosas interesantes para radiofrecuencia.

En el laboratorio hemos conocido las puntas pasivas 10x, que junto a la impedancia de entrada del osciloscopio ($1\text{ M}\Omega$ en paralelo con unos pocos pF) producen una red que tiene idealmente un ancho de banda infinito. Estas puntas funcionan bien hasta unos 500 MHz. La Fig. 12.2 muestra el circuito equivalente. En este caso la punta del osciloscopio tiene un resistor de $9\text{ M}\Omega$ o una resistencia de cable equivalente, y un capacitor ajustable para cancelar el polo con el cero. El resultado es una atenuación de 10x e independiente de la frecuencia.



¹⁹ Algunos incluso pueden desplegar señal en el tiempo y FFT en la misma pantalla. Estos osciloscopios se llaman mixed-domain storage oscilloscope (MSO o MDO).

²⁰ Algunos fabricantes incluyen todas las capacidades, pero las bloquean y luego venden el código para desbloquearlas. Da un poco de rabia, pero al final uno está pagando por el desarrollo del software.

²¹ Antiguamente tomábamos fotos. Con cámaras analógicas[wiki.org The free camera encyclopedia].

²² Radec. Drs4 chip. <https://www.radec.ch/product-page/drs4-chip>. (Accessed on 06/06/2021)

²³ Tektronix. Mso/dpo70000. <https://www.tek.com/oscilloscope/dpo70000-mso70000>, c. (Accessed on 06/06/2021)

²⁴ Tektronix. Probe selection guide. https://download.tek.com/document/61W-14232-11_Probe_Selection_Guide_111920.pdf, d. (Accessed on 06/06/2021)

²⁵ Las activas son útiles para medir señales débiles existentes en nodos de alta impedancia.

Figura 12.2: Esquemático del circuito equivalente de una punta pasiva.

Estas puntas suelen traer un terminal de tierra de unos 10 cm de longitud. Ese terminal tiene una inductancia equivalente de algunas decenas de nanohenry, que limita el ancho de banda, puede producir peaking en frecuencia, y más encima sirve como antena para capturar ruido. Si uno quiere hacer mediciones confiables, es imprescindible emplear terminales de tierra con cables lo más cortos posibles. Las puntas de calidad vienen acompañadas de un resorte terminado en punta²⁶, que se enrolla en torno a la punta²⁷ del osciloscopio y minimiza la longitud de la conexión a tierra. Si uno no usa esos resortes como conexión a tierra, uno está desperdiciando ancho de banda del osciloscopio.

Las puntas pasivas no llegan hasta GHz, salvo que tengan una muy baja impedancia de entrada. La mayoría de las puntas para altas frecuencias usan 50Ω , lo cual impide medir señales desde nodos de alta impedancia. La solución es emplear puntas activas, que utilizan un amplificador en la punta de la punta²⁸ para minimizar la capacitancia de entrada y facilitar las mediciones no invasivas. Existen puntas activas que llegan a 26 GHz y presentan una capacitancia de entrada de 50 fF ²⁹.

Las puntas para RF, ya sean activas o pasivas, son costosas y frágiles. Sin embargo, uno puede construir su propia punta pasiva para RF empleando algunos componentes concentrados y un trozo de línea de transmisión. En [Lee, 2004] se describe el circuito equivalente y se ofrecen algunas recomendaciones de cómo hacerlo.

12.1.2. TDR

El time-domain reflectometer (TDR³⁰), o reflectómetro en el dominio del tiempo, es un instrumento de laboratorio que permite detectar y caracterizar discontinuidades en líneas de transmisión o en partes de circuitos que debieran comportarse como tales. El TDR funciona inyectando un pulso o un escalón de voltaje en la línea de transmisión, y midiendo la onda reflejada. A partir de la medición, el TDR puede medir con gran precisión la ubicación de la discontinuidad, y también su naturaleza. Esta subsección es una breve introducción a este tema.

La Fig. 12.3 muestra una posible implementación de un TDR. Otras implementaciones incluyen una señal para el trigger del osciloscopio, y una disposición diferente de los componentes. El pulso o escalón producido por el generador viaja por la línea y aparece en el osciloscopio. Luego sigue viajando por la línea bajo prueba, y cualquier discontinuidad producirá una reflexión que viajará de vuelta y será visible en el osciloscopio. La posición de la discontinuidad en la línea x_d está relacionada con la diferencia de tiempo Δt entre el pulso inicial

²⁶ Tip.

²⁷ Probe.

²⁸ Probe tip.

²⁹ GGB Industries. Model 35. <https://ggb.com/home/model-35/>. (Accessed on 06/06/2021)

³⁰ Wikipedia. Time-domain reflectometer. https://en.wikipedia.org/wiki/Time-domain_reflectometer, n. (Accessed on 06/07/2021)

y la onda reflejada:

$$\Delta t = \frac{2x_d}{vel}, \quad (12.1)$$

donde *vel* es la velocidad de propagación, correspondiente típicamente a unos 4 ns/m.

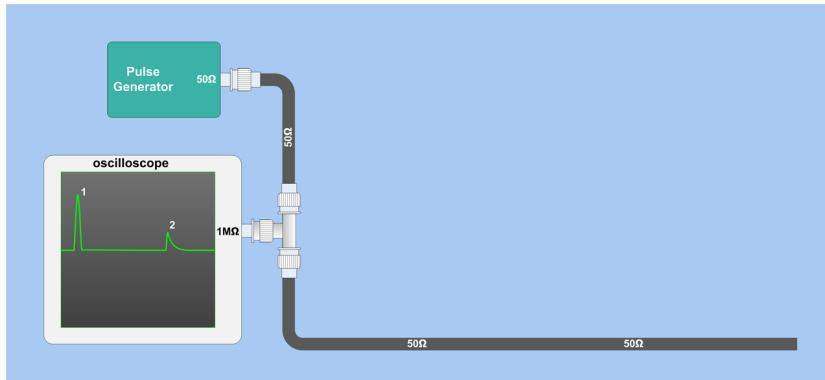


Figura 12.3: Posible implementación de un TDR, figura obtenida de [Commons, 2021b].

Recordemos la ecuación para el coeficiente de reflexión para una línea de transmisión de impedancia característica Z_0 y una carga Z_L :

$$\Gamma = \frac{\frac{Z_L}{Z_0} - 1}{\frac{Z_L}{Z_0} + 1} = \frac{Z_{Ln} - 1}{Z_{Ln} + 1} \quad (12.2)$$

Siendo un valor complejo, nos permite escribir funciones de transferencia para relacionar la salida con la entrada:

$$H(s) = 1 + \Gamma = \frac{2Z_{Ln}}{Z_{Ln} + 1} \quad (12.3)$$

A partir de esta expresión es fácil identificar discontinuidades resistentivas, inductivas o capacitivas en la línea³¹. La Fig. 12.4 muestra varios ejemplos de formas de onda vistas en un TDR, para diferentes cargas. La reflexión de una capacitancia serie se vería como la de una inductancia shunt, pero con signo contrario; la reflexión de una inductancia serie, en cambio, se vería como la de una capacitancia shunt, pero con signo contrario. Las formas de onda de los spikes que uno ve en la práctica dependen del ancho de banda del TDR, que está relacionado con el tiempo de subida del escalón inyectado y con el ancho de banda del osciloscopio. Lo típico es no ver un spike, sino un montículo suave. Sin embargo, ambos tienen la misma área. En [Lee, 2004] se explica un método para estimar el valor del componente reactivo, ya sea en serie o shunt, a partir del área del montículo. La precisión de un TDR para determinar discontinuidades puede llegar a ser sub ff y sub pH.

Los TDRs comerciales son aparatos para trabajo en terreno y pueden costar desde unos menos de \$ 50 para TDRs que detectan fallas en

³¹ Tektronix. Tdr impedance measurements: A foundation for signal integrity. <https://www.tek.com/document/fact-sheet/tdr-impedance-measurements-foundation-signal-integrity>. (Accessed on 06/07/2021)

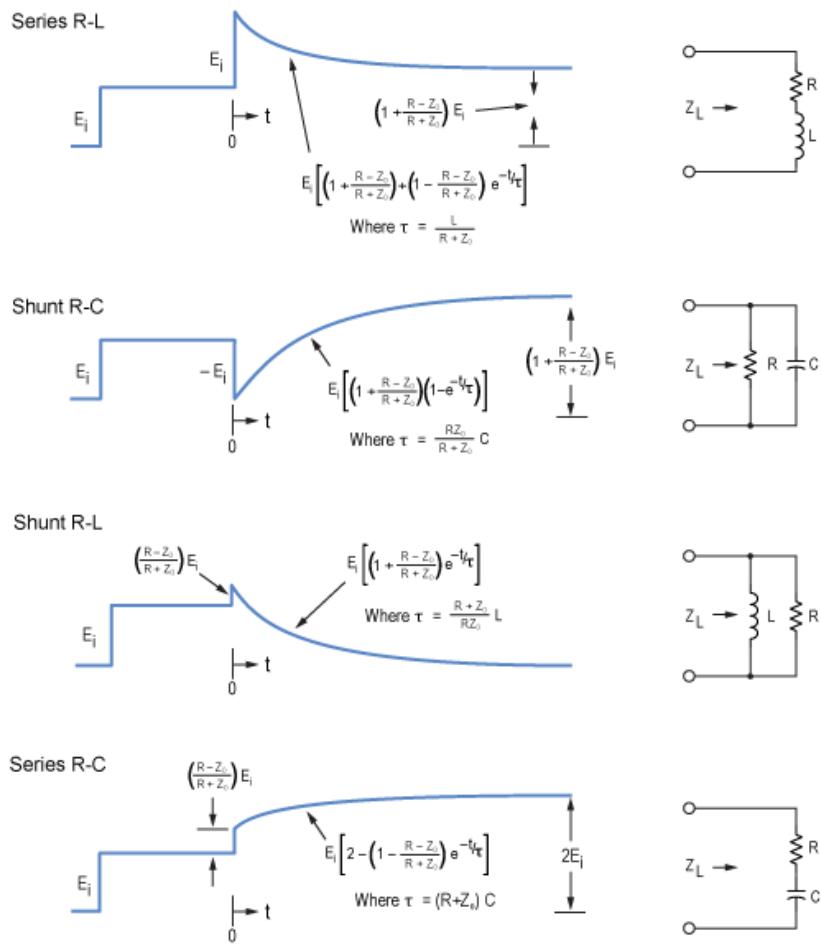


Figura 12.4: Ejemplos de formas de onda vistas en un TDR, en función de la carga; figura obtenida de [Abo].

cables de Ethernet, hasta varios miles de dólares en TDRs de propósito general. Una valiosa fuente de información sobre la teoría de los TDRs está disponible en [Oliver, 1964].

12.2. Instrumentos para mediciones en el dominio de la frecuencia

AL CARACTERIZAR CIRCUITOS DE RF ES CONVENIENTE VISUALIZAR EL CONTENIDO ESPECTRAL DEL CANAL. Esto permite conocer por ejemplo qué frecuencias están siendo utilizadas y qué potencia tienen tales frecuencias. Un análisis más detallado que incluya la fase permite conocer las constelaciones visibles en modulación QAM³². Todo esto puede ser derivado a partir de análisis en frecuencia.

El instrumento de laboratorio que aborda lo más básico de estos temas es el analizador de espectro o *spectrum analyzer*, también conocido como *swept spectrum analyzer*³³ (SA). Este instrumento es capaz de desplegar en un gráfico la potencia en función de la frecuencia. El análisis, sin embargo, requiere una sintonización de un receptor heterodino barriendo todo el rango de frecuencias y no ocurre en tiempo real ya que no es posible leer el contenido de todas las frecuencias al mismo tiempo. Con la masificación de nuevas formas de modulación, la información proporcionada por el analizador de espectro se volvió insuficiente y requirió la aparición de instrumentos más sofisticados: el *vector signal analyzer*³⁴ (VSA) y el *real-time spectrum analyzer*³⁵ (RTSA). En esta sección haremos una breve introducción a estos tres instrumentos³⁶. Pero primero haremos un breve recorrido sobre las técnicas disponibles para determinar el contenidopectral de una señal.

12.2.1. Análisis espectral de señales

¿Qué métodos conocen para calcular el contenido espectral de una señal? Yo imagino tres formas relativamente obvias: usando un filtro pasabanda para cada frecuencia, heterodinando, o con FFT³⁷. El filtro, lamentablemente, no es muy preciso ya que los filtros prácticos no son muy selectivos, y diseñar un filtro que mantenga el ancho de banda y que además permita ser sintonizado en un amplio rango de frecuencias es muy difícil. Existen ejemplos de uso común para señales de audio, que sólo tienen 3 décadas de interés entre 20Hz y 20kHz³⁸. Para señales de RF, con 8 décadas y frecuencias mucho más altas, usar filtros flexibles actualmente es imposible.

Por lo tanto nos quedan dos métodos, FFT y heterodinación. Filosofemos un rato al respecto. Heterodinación es multiplicar por una sinusoides y filtrar. Una FFT es una forma rápida de la DFT, que a su vez es la forma discreta de la transformada de Fourier. Esta última calcula el

³² Wikipedia. Quadrature amplitude modulation - wikipedia. https://en.wikipedia.org/wiki/Quadrature_amplitude_modulation, h. (Accessed on 06/08/2021)

³³ Wikipedia. Spectrum analyzer https://en.wikipedia.org/wiki/Spectrum_analyzer, l. (Accessed on 06/08/2021)

³⁴ Wikipedia. Vector signal analyzer - wikipedia. https://en.wikipedia.org/wiki/Vector_signal_analyzer, o. (Accessed on 06/08/2021)

³⁵ Tektronix. Fundamentals of realtime spectrum analysis. https://download.tek.com/document/37W_17249_6_Fundamentals_of_RealTime_Spectrum_Analysis_0.pdf, b. (Accessed on 06/08/2021)

³⁶ La verdad es un poco más complicada. Hay diferentes fabricantes y cada uno trata de diferenciarse del resto resaltando sus mejores características y empleando nombres elegantes para cosas que son parecidas. La nomenclatura no es muy estándar aquí. La cantidad y dispersión de la información disponible es abrumadora.

³⁷ Wikipedia. Fast fourier transform. https://en.wikipedia.org/wiki/Fast_Fourier_transform, d. (Accessed on 06/08/2021)

³⁸ Wikipedia. Real-time analyzer. https://en.wikipedia.org/wiki/Real-time_analyzer, i. (Accessed on 06/08/2021)

contenido de frecuencia de una señal mediante una integral. Para cada frecuencia, el contenido calculado es proporcional a la integral del producto entre la señal y una sinusoide compleja. Ese producto produce sinusoides, excepto cuando las frecuencias coinciden, en cuyo caso además produce un valor DC. La integral (equivalente al filtro en el caso de heterodinrar) de una sinusoide evaluada entre $-\infty$ y $+\infty$ es nula, así que sólo el término DC sobrevive a la integral. En otras palabras, la transformada de Fourier **heterodina** una señal con señales de prueba de diferentes frecuencias y luego integra, quedándose con el puro nivel DC de cada una. Es una forma particular de los filtros adaptados o filtros de correlación³⁹, aplicado en este caso a señales sinusoidales de diferentes frecuencias. Calcular FFT y heterodinar, por lo tanto, tienen un origen matemático similar. Sin embargo la implementación es muy distinta: heterodinar requiere una multiplicación entre señales, mientras que la FFT es en el dominio numérico.

Ya hemos aprendido bastante de la teoría de heterodinrar señales a lo largo del curso. Recordemos ahora los fundamentos de la FFT vista en el curso anterior, para tenerla fresca para lo que viene⁴⁰. Existen muchos algoritmos para calcular la FFT de una señal, pero no nos centremos en ello, sino en las condiciones y el resultado.

Para calcular la FFT primero muestreamos la señal en una ventana de tiempo de N muestras, con período T ⁴¹. El cálculo de la FFT asume que la señal es periódica cada N muestras, y por lo tanto el resultado que entrega es el de una señal que es igual a concatenar las muestras de la ventana de tiempo entre $-\infty$ y $+\infty$. Si la primera y la última muestra corresponden a fases distintas de la sinusoide, al concatenar las muestras habrá discontinuidades que aparecerán en el resultado de la FFT. Esto se denomina fuga espectral, ya que la energía en el dominio de la frecuencia se fuga y se distribuye entre frecuencias adyacentes. Para evitar este problema podemos muestrear un número entero de ciclos, lo cual no es posible cuando tenemos señales y frecuencias arbitrarias. La otra alternativa es ventanear⁴² la señal para que decaiga suavemente a 0 en los extremos de la ventana, y así no presente discontinuidades de concatenación⁴³. Muestrear las N muestras nos toma $N \cdot T$ segundos. Al convertir nuestras N muestras al dominio de la frecuencia usando la FFT, terminamos con $N/2$ casillas de frecuencia. La casilla más alta corresponderá a la mitad de la frecuencia de muestreo o $1/2T$, mientras que la casilla más baja corresponderá a $1/NT$. Cualquier frecuencia menor que ese valor será agregada al nivel DC. La resolución de cada casilla en frecuencia corresponde a $1/NT$, es decir, no podemos distinguir diferencias de frecuencias menores que eso. Por lo tanto:

- Si queremos capturar un gran ancho de banda, debemos muestrear muy rápidamente (T pequeño). Nyquist dice que debemos mues-

³⁹ Wikipedia. Matched filter. https://en.wikipedia.org/wiki/Matched_filter, e. (Accessed on 06/08/2021)

⁴⁰ Se sugiere revisar [Anritsu].

⁴¹ Una vez muestreadas, las muestras pasan a ser una colección de entes abstractos desprovistos de un vínculo con el mundo. Por eso no debemos olvidar la frecuencia de muestreo, que nos permite devolver los resultados al mundo.

⁴² Wikipedia. Window function. https://en.wikipedia.org/wiki/Window_function, p. (Accessed on 06/08/2021)

⁴³ Las muestras cerca de los extremos de la ventana son eliminadas. Si queremos tomarlas en cuenta en el análisis entonces es necesario que la siguiente ventana de muestras esté traslapada con la anterior.

trear al menos al doble de la frecuencia máxima de la señal. Esto impone especificaciones muy difíciles sobre el circuito de muestreo.

- La resolución en frecuencia es $1/NT$, es decir, el recíproco del tiempo total de toma de muestras. Por lo tanto si queremos una buena resolución en frecuencia, tenemos que tomar muchas muestras (N grande), requiriendo mayor poder computacional para la FFT.
- Por supuesto que si queremos evitar aliasing, antes de muestrear tenemos que someter la señal a un filtro anti-alias.

Los puntos anteriores hacen poco práctico el análisis de frecuencias de una señal a partir del FFT. A menos que transemos de alguna forma. Cabe mencionar que la FFT es más rápida, pero también más ruidosa que la heterodinación.

12.2.2. Swept spectrum analyzer

El clásico analizador de espectro de barrido funciona heterodineando la señal de entrada para un barrido de frecuencias. La Fig. 12.5 obtenida de [Rohde&Schwarz] muestra el diagrama de bloques típico de un SA. La señal de entrada pasa por un atenuador ajustable y un filtro, y luego es heterodineada con una señal sinusoidal proveniente de un oscilador local. El oscilador funciona mediante una esfera YIG (Granate de hierro e itrio⁴⁴), el dual de un cristal de cuarzo, pero que además de tener un elevado Q puede ser sintonizada en forma lineal empleando campos magnéticos⁴⁵. La frecuencia del oscilador está controlada por una rampa ajustable (sweep generator), que define la frecuencia inicial, final, y la velocidad del barrido⁴⁶. El resultado de la multiplicación por el oscilador local es analizado a una frecuencia intermedia (IF) fija que pasa por el filtro correspondiente. El ancho de banda de ese filtro es seleccionable y se denomina ancho de banda de la resolución o RBW⁴⁷. Ese ancho de banda define el rango de frecuencias sobre el que medimos la potencia para cada punto del barrido en frecuencia. Al igual que en un diagrama de Bode, donde queremos ver señales muy grandes y muy pequeñas, la señal resultante es comprimida en amplitud usando un amplificador logarítmico, y finalmente su amplitud es medida usando un detector de envolvente. El filtro de video reduce el ruido antes de desplegar ese punto en la pantalla. El proceso se repite para cada frecuencia del barrido y puede tomar varios segundos⁴⁸.

La Fig. 12.6 obtenida de [Schwarz, a] muestra un analizador de espectro con el despliegue del contenido de frecuencias de un canal de comunicaciones. Hoy los analizadores de espectro básicos tienen despliegue y configuración digital, pero el corazón de RF se mantiene.

⁴⁴ Wikipedia. Yttrium iron garnet. https://en.wikipedia.org/wiki/Yttrium_iron_garnet, q. (Accessed on 06/08/2021)

⁴⁵ Thomas H Lee. *Planar microwave engineering: a practical guide to theory, measurement, and circuits*, volume 1. Cambridge university press, 2004

⁴⁶ Barridos lentos dan más resolución y reducen el ruido, pero bueno, toman más tiempo en completarse.

⁴⁷ Resolution bandwidth.

⁴⁸ Esto era un desafío para los analizadores de espectro con pantalla de CRT. Éstos tenían una perilla para ajustar la persistencia de la pantalla, que podía durar varios segundos.

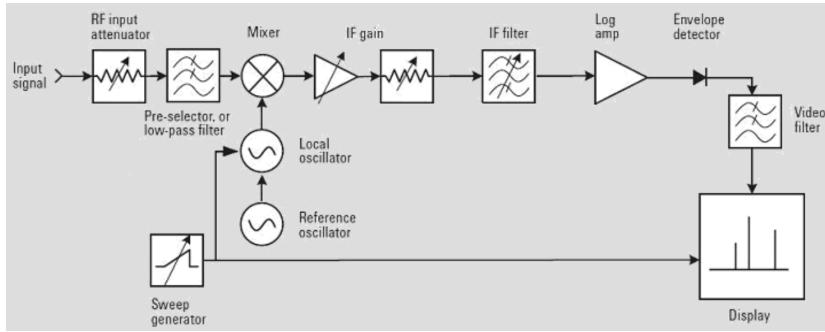


Figura 12.5: Diagrama de bloques de un swept spectrum analyzer, obtenida de [Rohde&Schwarz].

Para usarlo hay que entender exactamente qué parte del diagrama de bloques es afectada por cada perilla.

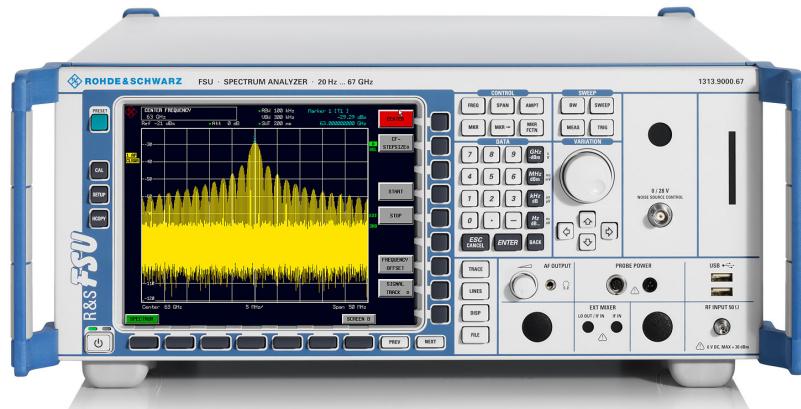


Figura 12.6: Fotografía de un analizador de espectro, obtenida de [Schwarz, a]. La entrada aparece desconectada, pero es sólo para efectos de mercadotecnia.

12.2.3. Vector signal analyzer

Con la aparición de complejos sistemas de modulación digital, ya no basta con conocer el espacio que ocupa la señal en el espectro. Por ejemplo, en QAM nos interesa conocer el mapa de constelación en el plano IQ (dominio de la modulación), lo cual requiere un análisis de la fase de la señal. Ya no basta con la pura magnitud de la señal; ahora necesitamos un análisis vectorial.

El analizador vectorial de señales o VSA utiliza un receptor heterodino interno similar al del SA para centrarse en la frecuencia de interés, convirtiéndola a una frecuencia intermedia fija y manejable, y luego digitaliza y analiza esa señal en forma numérica (FFT), proporcionando resultados en el dominio de la frecuencia y en el dominio de la modulación. La Fig. 12.7 obtenida de [Tektronix, b] muestra un diagrama de bloques genérico.

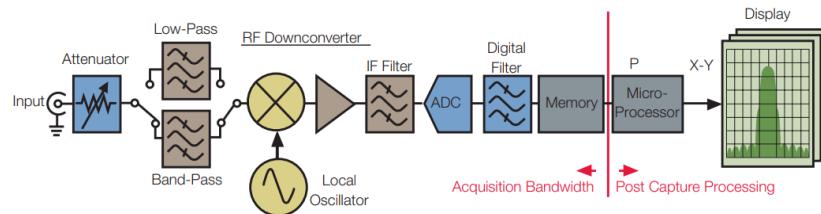


Figura 12.7: Diagrama de bloques de un vector signal analyzer, obtenida de [Tektronix, b].

Empleando un poderoso microprocesador o DSP⁴⁹, el VSA es capaz de calcular y desplegar parámetros de la modulación tales como desviación de FM, potencia en el dominio de los códigos, EVM y diagramas de constelación, potencia de canal y espectrogramas⁵⁰.

La Fig. 12.8 obtenida de [Keysight, b] muestra la fotografía de un VSA desplegando mucha información.

⁴⁹ Wikipedia. Digital signal processor. https://en.wikipedia.org/wiki/Digital_signal_processor, b. (Accessed on 06/08/2021)

⁵⁰ Wikipedia. Spectrogram. <https://en.wikipedia.org/wiki/Spectrogram>, k. (Accessed on 06/08/2021)



Figura 12.8: Fotografía de un analizador vectorial de señales, obtenida de [Keysight, b].

12.2.4. Real-time spectrum analyzer

Un problema de los analizadores de espectro y los analizadores vectoriales de señales es que no operan en tiempo real. El analizador de espectro realiza un barrido de frecuencias en un amplio rango y sólo pasa por cada frecuencia en un instante de tiempo. Algo similar ocurre con el VSA, que analiza las señales en un ancho de banda determinado pero tiene tiempos muertos debido a que el procesamiento de la señal tarda más que su captura. Pero muchos sistemas de comunicaciones producen señales elusivas que sólo duran unos instantes.

La Fig. 12.9 obtenida de [Tektronix, b] muestra el diagrama de bloques de un analizador de espectro de tiempo real (RTSA), que se caracteriza por procesar la entrada en forma continua, sin dejar tiempos

muertos o frecuencias no exploradas en cada ventana de captura. A diferencia del VSA, el RTSA procesa las señales digitales con un DSP **antes** de guardarlas en memoria, permitiendo la visualización de eventos interesantes. Los datos guardados en memoria pueden ser analizados a posterioridad en forma extensiva. La captura de datos ocurre en un ancho de banda finito definido por el usuario y llevado a frecuencia intermedia mediante heterodinación. Esto permite que el procesamiento por DSP sea a una frecuencia conocida y manejable a la tasa de un ADC rápido.

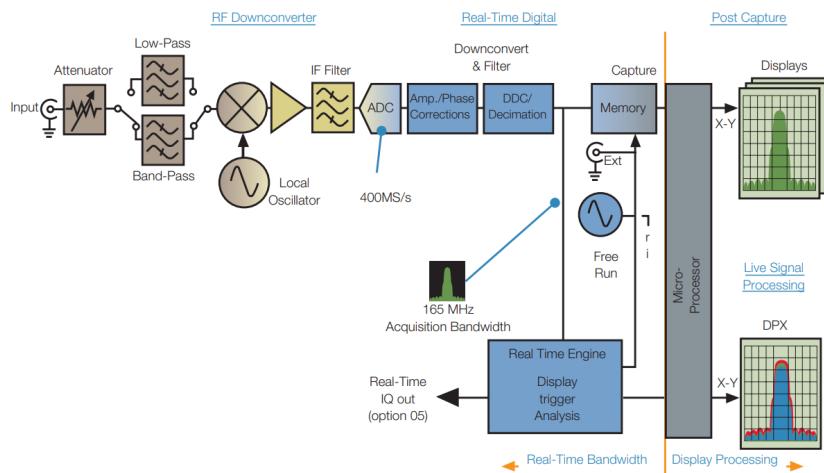


Figura 12.9: Diagrama de bloques de un real-time spectrum analyzer, obtenida de [Tektronix, b].

La Fig. 12.10 obtenida de [about circuits] muestra diferentes visualizaciones posibles en un RTSA.

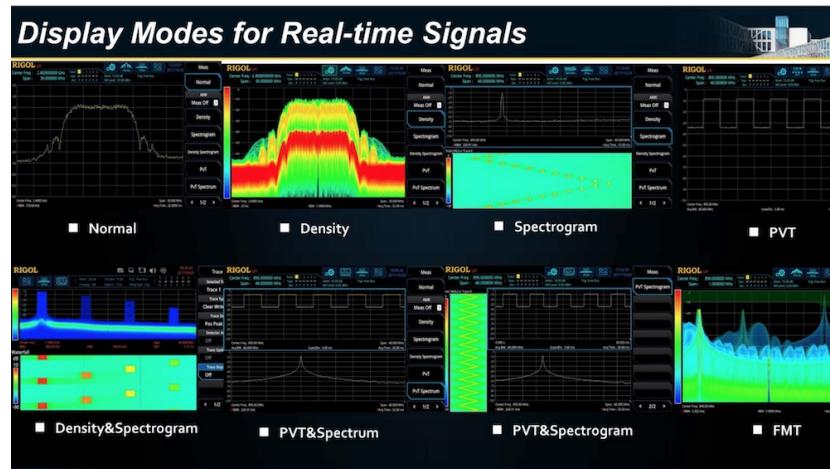


Figura 12.10: Diferentes visualizaciones de un RTSA, figura obtenida de [about circuits].

12.3. Vector Network Analyzer (VNA)

EN LA MEDIDA QUE LOS CIRCUITOS SE HACEN MÁS COMPLEJOS, en el sentido de parámetros más controlados, mayor sensibilidad a variaciones, y en el caso que más nos interesa que es mayor frecuencia de operación, comienza a surgir la necesidad de instrumentos de medición más especializados. Si ordenamos la instrumentación de laboratorio por su uso típico, los osciloscopios y los generadores de funciones corresponden a uso general y probablemente los encontraremos en cualquier laboratorio que trabaje con circuitos electrónicos, y luego podemos encontrar por ejemplo generadores de alto voltaje en laboratorios de física de partículas, analizadores lógicos en laboratorios de electrónica digital, analizadores de potencia AC/DC en laboratorios de potencia, y analizadores de redes en laboratorios de RF⁵¹.

En esta sección se presentarán los instrumentos analizadores de redes, específicamente los *Vector Network Analyzer* (VNA), su principio de operación, sus usos típicos y comparación con otros instrumentos y finalmente el estado del arte en dispositivos de alto desempeño.

12.3.1. Descripción y principio de funcionamiento

Los analizadores de redes son instrumentos que permiten la medición precisa de los parámetros S en un amplio rango de frecuencias sobre cualquier dispositivo de 1, 2 o más puertos dependiendo de las capacidades del instrumento, y de este modo deducir mediciones relevantes como ganancia, pérdidas por inserción, fase, longitud o retraso eléctrico y retraso de grupo⁵², entre otras más. Estas mediciones son únicamente realizadas en el dominio de la frecuencia y en régimen estacionario, por lo tanto no es posible la medición de transientes.

La estructura general se presenta en la Fig. 12.11⁵³, y consiste primero en una fuente que genera una señal de prueba s_{gen} , seguida de un ajuste de nivel y luego un selector de dirección que permite cambiar el puerto de salida de esta. La señal generada s_{gen} luego pasa por un *splitter*, donde se divide en señales iguales s_{in} , una de ellas dirigida al circuito receptor como referencia, y la otra continúa su camino hacia un **acoplador direccional**. Los acopladores direccionales son dispositivos de 4 puertos, en los que a través de dos de sus puertos se permite el libre paso de señales en ambas direcciones, y en cada uno de sus dos puertos restantes aparece un acoplamiento de una sola dirección de la señal principal, lo que permite observar señales incidentes y reflejadas de forma independiente⁵⁴. Finalmente, la señal s_{in} pasa por un puerto de RF de salida hacia la entrada del dispositivo bajo prueba (DUT), y cuya salida es conectada en un segundo puerto del VNA, y por efecto

⁵¹ Keysight. Products and services, Dec 2017. URL <https://www.keysight.com/zz/en/products.html>

⁵² Tektronix. What are vector network analyzers | vnas explained | tektronix, g. URL <https://www.tek.com/document/primer/what-vector-network-analyzer-and-how-does-it-work>

⁵³ Electronicsnotes. What is a vector network analyzer, vna: the basics. URL <https://www.electronics-notes.com/articles/test-methods/rf-vector-network-analyzer-vna/what-is-a-vna.php>

⁵⁴ Tutorialspoint. Microwave engineering - directional couplers. URL https://www.tutorialspoint.com/microwave_engineering/microwave_engineering_directional_couplers.htm

de los acopladores direccionales, tanto la señal reflejada s_{ref} como la transmitida s_{trans} son extraídas y alimentadas al circuito receptor.

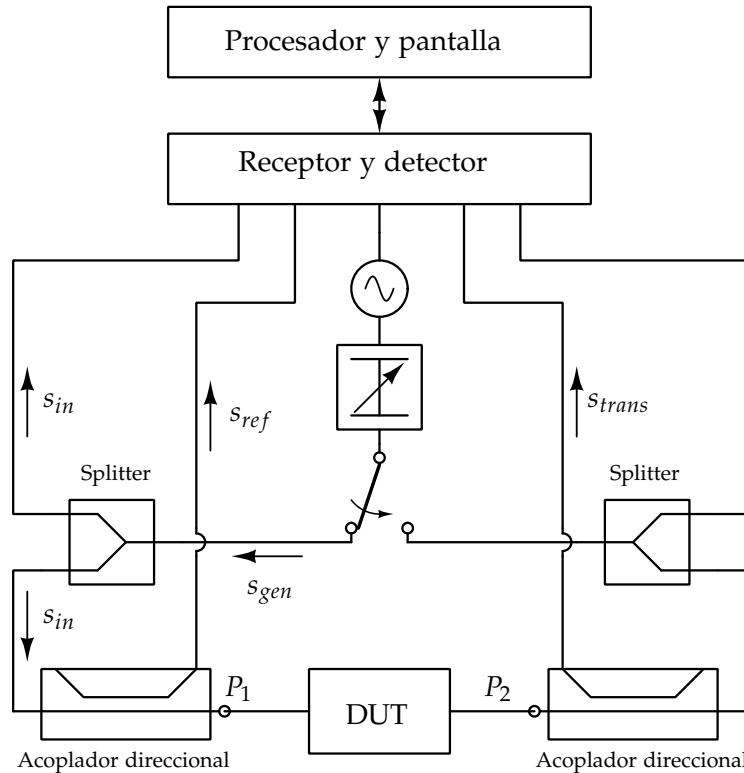


Figura 12.11: Diagrama general de un VNA.

El proceso de funcionamiento del VNA es primero generar una señal de prueba robusta de una sola frecuencia f_1 , la que es transmitida a través del DUT, y el receptor recibe la señal generada $s_{in}(f_1)$, la señal reflejada $s_{ref}(f_1)$ y la señal transmitida $s_{trans}(f_1)$, tanto en magnitud como en fase. Se repite luego este proceso para el resto de las frecuencias en forma de barrido especificado por el usuario, y esta información ya es suficiente para obtener los parámetros s bajo el rango especificado, y estos resultados son almacenados en la memoria del instrumento.

El receptor utiliza un oscilador local sincronizado a la fuente RF, y implementa un receptor superheterodino para cada una de las señales recibidas, las que luego son transformadas a frecuencia intermedia y procesadas. En la Fig. 12.12 se presenta un diagrama de bloques funcional del receptor.

La parte “Vector” de los VNA viene dada por su capacidad de realizar análisis vectorial de las señales, en el que además de la amplitud, se procesa la información de fase, que es necesaria para obtener parámetros s complejos.

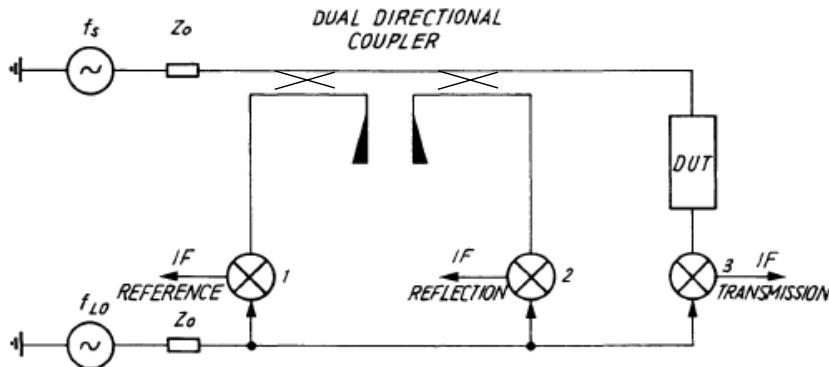


Figura 12.12: Diagrama funcional del receptor de un VNA, obtenido de [Caspers, Accessed on 06/09/2021].

12.3.2. Análisis de los datos

Los VNA suelen ofrecerse como el hardware por si sólo, requiriéndose un dispositivo extra en donde analizar los datos (un PC con MATLAB por ejemplo) y en versiones *standalone*, que incluyen una pantalla y herramientas de análisis en un solo instrumento. Algunas de las visualizaciones ofrecidas son gráfico cartesiano, gráfico polar y Carta de Smith. En la Fig. 12.13 se presenta una medición de fase y magnitud de un dispositivo arbitrario en un gráfico cartesiano, similar a un diagrama de Bode, en donde es fácil reconocer el ancho de banda del DUT, y en la Fig. ?? se presenta una medición de impedancia en una Carta de Smith, en donde se aprecia una portante variación en forma de espiral a medida que cambia la frecuencia. Ambas figuras fueron obtenidas de la guía de usuario del VNA HP 8753D⁵⁵.

Al trabajar con líneas de transmisión es muy importante considerar el largo de estas, ya que este afecta a los circuitos conectados ya sea en la fase/amplitud de las señales involucradas y en las impedancias equivalentes. Es por esto que los VNA ofrecen una rutina de calibración que permite fijar la longitud $x = 0$, que es justo el lugar en donde se hace la conexión con el DUT, y permite cancelar el efecto de los cables de conexión e interfaces hacia el VNA. Este proceso de calibración consiste típicamente en la medición de únicamente el cable, sin el DUT, en circuito abierto, circuito cerrado y con una terminación con un valor conocido, y el VNA guardará estas mediciones para poder compensar los resultados futuros.

⁵⁵ User's Guide, HP 8753D Network Analyzer. Hewlett Packard

12.3.3. Comparación con otros instrumentos

Como se mencionó anteriormente, los VNA son instrumentos bastante especializados, y para circuitos poco precisos y de baja complejidad su uso no se justifica, pero a medida que se incrementa la complejidad y frecuencia de operación, su uso se hace necesario y su costo

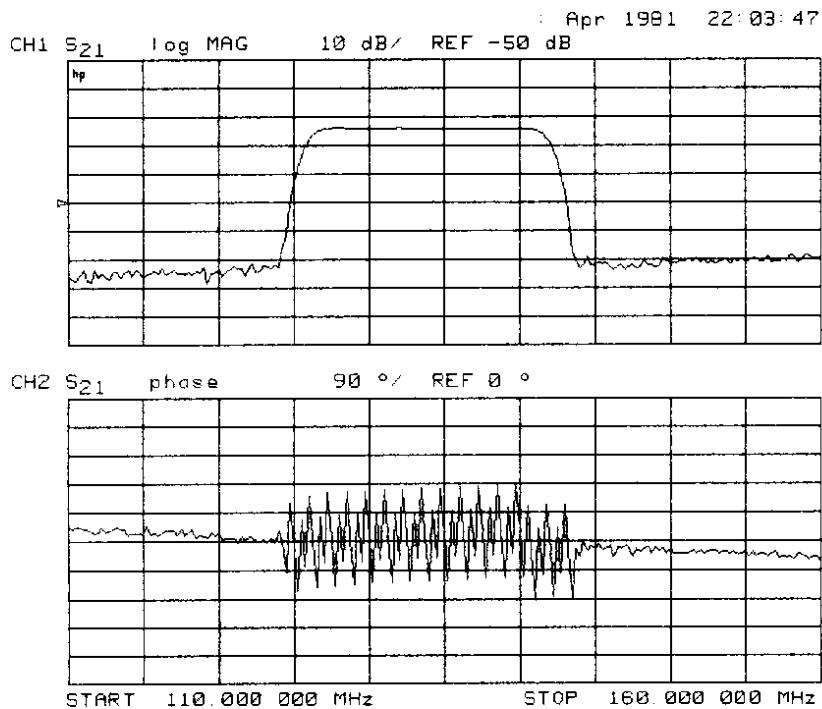


Figura 12.13: Representación de magnitud y fase en gráfico cartesiano.

comienza a ser justificable en comparación a instrumentos alternativos.

A modo de ejemplo, si se requiere caracterizar un circuito que opera a no más de 50 MHz, es posible utilizar un generador de funciones como el Keysight 33611A y un osciloscopio de 200 MHz básico como el Keysight DSOX1202A-200, que en conjunto tienen precio total de alrededor de \$6000 USD⁵⁶ y pueden ser utilizados para uso general, mientras que un VNA básico de 3 GHz como el Keysight E5061B/137 tiene un valor del orden de los \$30000 USD. A medida que incrementan los requerimientos, el precio de los osciloscopios también incrementa, con osciloscopios de 10 GHz como el Tektronix MSO64B:6-BW-10000, con un valor de más de \$100000 USD, mientras que un VNA de 54 GHz rodea los \$50000 USD.

Cabe también mencionar que en temas de flexibilidad, es mucho más conveniente utilizar un solo instrumento especializado para cierto tipo de mediciones, en lugar de tener que idear un banco de pruebas con múltiples instrumentos, lo que además puede traer problemas de confiabilidad a las mediciones debido al incremento en fuentes de error. Este es también un punto a considerar al momento de evaluar instrumentos de laboratorio especializados como los VNA.

A diferencia de los analizadores de espectro, como se presentó en la unidad anterior, un VNA funciona generando su propio barrido de señales puras, las que son transmitidas a través del DUT y luego

⁵⁶ Todos los precios consultados en Newark: <https://www.newark.com>

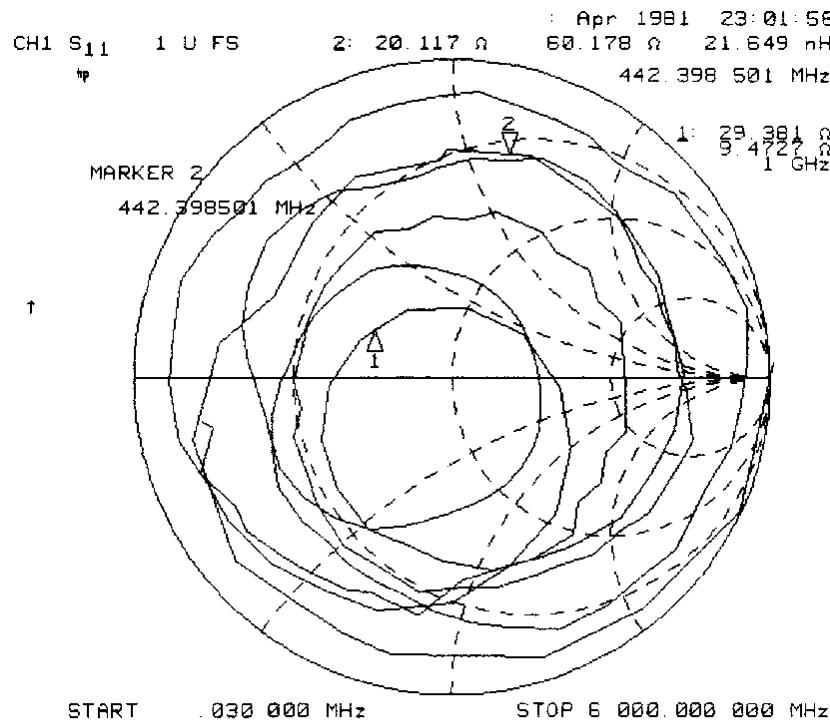


Figura 12.14: Representación de impedancia en Carta de Smith.

las amplitudes y fases son almacenadas y procesadas, mientras que el analizador de espectro recibe una señal compuesta generada de forma externa, y analiza sus características de fase y frecuencia, pero no posee la capacidad de generar una señal propia.

12.3.4. Estado del arte

En la actualidad existe una gran variedad de VNAs comerciales de variadas características, y que se adaptan a un amplio rango de operaciones. Por ejemplo para trabajos en terreno, es posible encontrar VNAs portátiles, como la serie FieldFox de Keysight, y analizadores de escritorio de última generación de hasta 67 GHz, como la línea ZNA de Rohde & Schwarz, presentado en la Fig. ??.

En [Nehring et al., 2017] se presenta un prototipo de VNA completamente integrado, con 2 puertos y una frecuencia de operación de 4 – 32 GHz y una resolución de 100 kHz. Un dispositivo de este tipo permite la integración con otros sistemas como receptores o sensores dentro de un circuito integrado, eliminando la necesidad de utilizar circuitos externos para realizar mediciones. Un experimento realizado en la publicación es la caracterización de soluciones de etanol-metanol, mediante la medición de sensores ubicados en el mismo chip.



Figura 12.15: Fotografía de osciloscopio Rohde & Schwarz ZNA, obtenida de [Schwarz, b].

Bibliografía

(4) kf50bs #40: Fastest oscilloscope in the world (100 ghz) - youtube. <https://www.youtube.com/watch?v=u-hlBkh0g8s>. (Accessed on 06/06/2021).

About tdr/tdt. http://rfmw.em.keysight.com/DigitalPhotonics/flexdca/UG/Content/Topics/TDR_TDT_Mode/Reference/b_tdr_concepts.htm. (Accessed on 06/07/2021).

All about circuits. Rf test and measurement: Rigol releases real-time spectrum analyzer with time-dependent features. <https://www.allaboutcircuits.com/news/RIGOL-real-time-spectrum-analyzer-time-dependent-RF-test-and-measurement/>. (Accessed on 06/09/2021).

Anritsu. Understanding key real-time spectrum analyzer specifications. <https://dlcdn-anritsu.com/en-us/test-measurement/files/Technical-Notes/White-Paper/11410-01138B.pdf>. (Accessed on 06/08/2021).

Steve Bush. Scope hits 110ghz analogue bandwidth, with low noise. <https://www.electronicsweekly.com/news/products/test-measurement-products/scope-hits-110ghz-analogue-bandwidth-low-noise-2018-09/>. (Accessed on 06/06/2021).

CAEN. Digitizer families. <https://www.caen.it/sections/digitizer-families/>. (Accessed on 06/06/2021).

Fritz Caspers. Measurement 2: Network analysis. <https://indico.cern.ch/event/69321/contributions/2069666/>

attachments/1028706/1464818/Caspers-Meas-2.pdf, Accessed on 06/09/2021.

Wikimedia Commons. File:cathode ray tube.png — wikipedia commons, the free media repository, 2021a. URL https://commons.wikimedia.org/w/index.php?title=File:Cathode_ray_Tube.PNG&oldid=559942521. [Online; accessed 7-June-2021].

Wikimedia Commons. File:simple time domain reflectometer diagram.png — wikipedia commons, the free media repository, 2021b. URL https://commons.wikimedia.org/w/index.php?title=File:Simple_Time_Domain_Reflectometer_Diagram.png&oldid=554386197. [Online; accessed 7-June-2021].

Analog Devices. Ad9213bbpz-1og datasheet. <https://tinyurl.com/fp8xd4ty>. (Accessed on 06/06/2021).

Inc. Digilent. Usb oscilloscope and logic analyzer - digilent analog discovery 2. <https://store.digilentinc.com/analog-discovery-2-100msps-usb-oscilloscope-logic-analyzer-and-variable-power-supply/>. (Accessed on 06/06/2021).

Electronicsnotes. What is a vector network analyzer, vna: the basics. URL <https://www.electronics-notes.com/articles/test-methods/rf-vector-network-analyzer-vna/what-is-a-vna.php>.

User's Guide, HP 8753D Network Analyzer. Hewlett Packard.

GGB Industries. Model 35. <https://ggb.com/home/model-35/>. (Accessed on 06/06/2021).

Keysight. Equivalent time sampling oscilloscope vs. real-time oscilloscope. <https://www.keysight.com/zz/en/assets/7018-01852/application-notes/5989-8794.pdf>, a. (Accessed on 06/07/2021).

Keysight. N9020b mxa signal analyzer. <https://www.keysight.com/zz/en/product/N9020B/n9020b-mxa-signal-analyzer-multi-touch-10-hz-50-ghz.html>, b. (Accessed on 06/08/2021).

Keysight. Products and services, Dec 2017. URL <https://www.keysight.com/zz/en/products.html>.

Thomas H Lee. *Planar microwave engineering: a practical guide to theory, measurement, and circuits*, volume 1. Cambridge university press, 2004.

Johannes Nehring, Martin Schütz, Marco Dietz, Ismail Nasr, Klaus Aufinger, Robert Weigel, and Dietmar Kissinger. Highly integrated 4–32-ghz two-port vector network analyzers for instrumentation and biomedical applications. *IEEE Transactions on Microwave Theory and Techniques*, 65(1):229–244, 2017. DOI: 10.1109/TMTT.2016.2616873.

Bernard M Oliver. Time domain reflectometry. *Hewlett-Packard Journal*, 15(6):1–7, 1964.

Bob Orwiler. Oscilloscope vertical amplifiers. <https://www.davmar.org/TE/TekConcepts/TekVertAmpCircuits.pdf>. (Accessed on 06/06/2021).

Radec. Drs4 chip. <https://www.radec.ch/product-page/drs4-chip>. (Accessed on 06/06/2021).

Rohde&Schwarz. Spectrum analyzer fundamentals - theory and operation of modern spectrum analyzers. <https://tinyurl.com/yfsfeesx>. (Accessed on 06/08/2021).

Rohde & Schwarz. R&s fsu spectrum analyzer | información general. https://www.rohde-schwarz.com/es/producto/fsu-pagina-de-inicio-producto_63493-7993.html, a. (Accessed on 06/08/2021).

Rohde & Schwarz. R&s®zna vector network analyzers. https://www.rohde-schwarz.com/lat/producto/zna-pagina-de-inicio-producto_63493-551810.html, b. (Accessed on 06/09/2021).

Tektronix. Oscilloscope fundamentals. <https://docs.rs-online.com/0640/0900766b80da861a.pdf>, a. (Accessed on 06/06/2021).

Tektronix. Fundamentals of realtime spectrum analysis. https://download.tek.com/document/37W_17249_6_Fundamentals_of_RealTime_Spectrum_Analysis_0.pdf, b. (Accessed on 06/08/2021).

Tektronix. Mso/dpo70000. <https://www.tek.com/oscilloscope/dpo70000-mso70000>, c. (Accessed on 06/06/2021).

Tektronix. Probe selection guide. https://download.tek.com/document/61W-14232-11_Probe_Selection_Guide_111920.pdf, d. (Accessed on 06/06/2021).

Tektronix. Real-time versus equivalent-time sampling. <https://www.tek.com/document/application-note/real-time-versus-equivalent-time-sampling>, e. (Accessed on 06/07/2021).

Tektronix. Tdr impedance measurements: A foundation for signal integrity. <https://www.tek.com/document/fact-sheet/tdr-impedance-measurements-foundation-signal-integrity>, f. (Accessed on 06/07/2021).

Tektronix. What are vector network analyzers | vnas explained | tektronix, g. URL <https://www.tek.com/document/primer/what-vector-network-analyzer-and-how-does-it-work>.

Tutorialspoint. Microwave engineering - directional couplers. URL https://www.tutorialspoint.com/microwave_engineering/microwave_engineering_directional_couplers.htm.

Camera wiki.org The free camera encyclopedia. Tektronix - camera-wiki. <http://camera-wiki.org/wiki/Tektronix>. (Accessed on 06/06/2021).

Wikipedia. Cathode-ray tube - wikipedia. https://en.wikipedia.org/wiki/Cathode-ray_tube, a. (Accessed on 06/06/2021).

Wikipedia. Digital signal processor. https://en.wikipedia.org/wiki/Digital_signal_processor, b. (Accessed on 06/08/2021).

Wikipedia. Electron gun - wikipedia. https://en.wikipedia.org/wiki/Electron_gun, c. (Accessed on 06/06/2021).

Wikipedia. Fast fourier transform. https://en.wikipedia.org/wiki/Fast_Fourier_transform, d. (Accessed on 06/08/2021).

Wikipedia. Matched filter. https://en.wikipedia.org/wiki/Matched_filter, e. (Accessed on 06/08/2021).

Wikipedia. Oscilloscope - wikipedia. <https://en.wikipedia.org/wiki/Oscilloscope>, f. (Accessed on 06/06/2021).

Wikipedia. Phosphor - wikipedia. <https://en.wikipedia.org/wiki/Phosphor>, g. (Accessed on 06/06/2021).

Wikipedia. Quadrature amplitude modulation - wikipedia. https://en.wikipedia.org/wiki/Quadrature_amplitude_modulation, h. (Accessed on 06/08/2021).

Wikipedia. Real-time analyzer. https://en.wikipedia.org/wiki/Real-time_analyzer, i. (Accessed on 06/08/2021).

Wikipedia. Sawtooth wave - wikipedia. https://en.wikipedia.org/wiki/Sawtooth_wave, j. (Accessed on 06/06/2021).

Wikipedia. Spectrogram. <https://en.wikipedia.org/wiki/Spectrogram>, k. (Accessed on 06/08/2021).

Wikipedia. Spectrum analyzer. https://en.wikipedia.org/wiki/Spectrum_analyzer, l. (Accessed on 06/08/2021).

Wikipedia. Time base generator - wikipedia. https://en.wikipedia.org/wiki/Time_base_generator, m. (Accessed on 06/06/2021).

Wikipedia. Time-domain reflectometer. https://en.wikipedia.org/wiki/Time-domain_reflectometer, n. (Accessed on 06/07/2021).

Wikipedia. Vector signal analyzer - wikipedia. https://en.wikipedia.org/wiki/Vector_signal_analyzer, o. (Accessed on 06/08/2021).

Wikipedia. Window function. https://en.wikipedia.org/wiki/Window_function, p. (Accessed on 06/08/2021).

Wikipedia. Yttrium iron garnet. https://en.wikipedia.org/wiki/Yttrium_iron_garnet, q. (Accessed on 06/08/2021).

Capítulo 13

Amplificadores de potencia

EL PROBLEMA DE ENTREGAR POTENCIA A UNA CARGA EN RF es de suma importancia en sistemas electrónicos modernos de alta frecuencia, tales como los dispositivos de comunicación de baja potencia que existen en nuestros celulares. En estos dispositivos tener una alta eficiencia resulta ser una necesidad, ya que nos permite prolongar la vida útil de la batería, reducir el tamaño de esta y evitar altas temperaturas.

Como veremos a lo largo de este capítulo, los amplificadores de pequeña señal que hemos estudiado hasta ahora no son suficientes para alcanzar altas eficiencias. En consecuencia, el diseño de amplificadores de potencia sigue otro camino con sus propios *trade-offs* entre parámetros como linealidad, ganancia de potencia, potencia de salida y eficiencia.

13.1. Modelo general del amplificador de potencia

Los amplificadores de potencia suelen consumir una gran cantidad de potencia, de hecho, son el bloque de mayor consumo en transceptores¹ de RF y por lo mismo no son fáciles de diseñar². Una dificultad presente en el diseño de amplificadores de potencia es el hecho de que el Teorema de máxima transferencia de potencia es prácticamente de nula utilidad. Una razón para esto es el hecho de que no es del todo claro como se definen impedancias en gran señal en un sistema no lineal³. Incluso si el problema anterior fuera resuelto, solo alcanzaríamos una eficiencia del 50 % dado que se disiparía la mitad de la potencia suministrada en la impedancia de la fuente.

Por las razones anteriores, generalmente un amplificador de potencia es diseñado para entregar una cantidad específica de potencia a una carga con la mayor eficiencia posible, dentro de márgenes aceptables de linealidad y ganancia de potencia.

¹ Un transceptor es un dispositivo que posee tanto un transmisor como un receptor, compartiendo algunas funcionalidades como por ejemplo la interfaz de antena.

² Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012

³ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

El modelo general de un amplificador de potencia lo podemos representar con unos pocos elementos: un transistor (que puede ser un MOSFET o un BJT), un inductor y un capacitor de valores muy grandes que denominaremos BFL y BFC respectivamente (por *Big Fat*) y un circuito tanque LC conectado en paralelo a la carga R_L , formando una red paralela RLC.

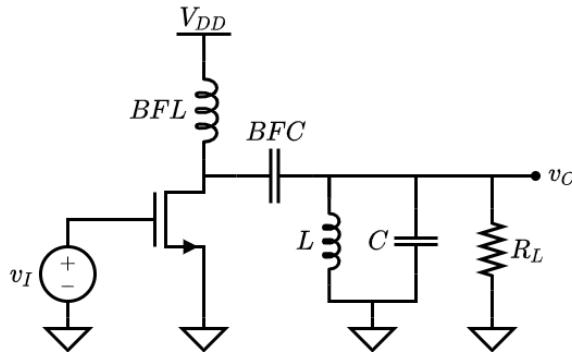


Figura 13.1: Modelo general de un amplificador de potencia. En [H. Solar, 2013] a este modelo se le llama también modelo de transconductancia.

El inductor BFL se asume lo suficientemente grande tal que conecta el terminal de dren a la alimentación DC y entregue una corriente idealmente constante. Prácticamente el inductor BFL actuará como una fuente de corriente DC con caída de tensión nula entre sus terminales. Por otro lado, el capacitor BFC filtra las componentes DC hacia la salida para evitar potencia disipada por estas señales en la carga.

Una ventaja de utilizar un circuito tanque en la salida del circuito es que este absorbe la capacitancia de salida del transistor. Otra ventaja es que el circuito tanque realiza una función de filtrado, atenuando las señales fuera de la banda pasante producidas por no linealidades.

Los cuatro siguientes amplificadores de potencia los podemos estudiar a partir del modelo general de la figura 13.1, aunque en la práctica sus implementaciones más óptimas disten de este modelo. Además, para cada uno de estos amplificadores de potencia analizaremos dos métricas importantes que caracterizan a cada uno de estos. La primera métrica será la eficiencia, algunas veces llamada *drain efficiency* en implementaciones con FETs, y la definiremos de la siguiente forma:

$$\eta = \frac{P_L}{P_{supply}} \quad (13.1)$$

Donde P_L representa la potencia promedio entregada a la carga y P_{supply} representa la potencia promedio entregada por una fuente de alimentación. La segunda métrica nos permite cuantificar el estrés bajo el cual opera el transistor, que llamaremos capacidad de potencia de salida normalizada, y asumiendo una implementación con MOSFETs

se definirá como sigue:

$$P_N = \frac{P_L}{v_{DS,max} \cdot i_{D,max}} \quad (13.2)$$

Donde $v_{DS,max}$ corresponde al voltaje máximo entre dren y fuente del transistor e $i_{D,max}$ corresponde a la corriente máxima que circula a través del transistor.

Otra métrica usual en amplificadores de potencia es la *Power-Added Efficiency*, también conocida como PAE, la cual mide la eficiencia de un amplificador de potencia tomando en cuenta el efecto de la ganancia del circuito. Su valor se calcula de la siguiente manera:

$$\text{PAE} = \frac{P_L - P_{in}}{P_{supply}} = \frac{P_L}{P_{supply}} \left(1 - \frac{1}{G} \right) \quad (13.3)$$

Donde G corresponde a la ganancia de potencia $G = P_L / P_{in}$.

13.2. Amplificadores de potencia de clase A, B, AB y C

Los amplificadores de potencia que veremos en esta sección son el clase A, B, AB y C. Todos estos tienen una característica en común: utilizan el transistor del amplificador como una fuente de corriente.

Para simplificar los siguientes análisis asumiremos que el circuito tanque posee un Q elevado, que implicará que el voltaje en la salida del circuito será aproximadamente sinusoidal. Asumir esto implicará una operación con ancho de banda estrecho.

13.2.1. Clase A

Un amplificador de potencia de clase A se caracteriza principalmente por la operación lineal de su transistor en todo el rango de valores para la entrada y salida del circuito. Para lograr esto, en implementaciones con MOSFETs, el transistor debe ser polarizado de forma que opere constantemente en región activa, lo cual se traduce en fijar una corriente de polarización de valor mayor al máximo de la corriente AC que circulará por el amplificador.

Una gran diferencia con los amplificadores de pequeña señal es que en los amplificadores de clase A las corrientes AC poseen una amplitud mucho mayor, llegando a ser comparables con la corriente de polarización y por lo cual esperaríamos que se produzcan distorsiones. Sin embargo, el circuito tanque elimina estas distorsiones de modo que predomine la operación lineal del circuito.

A pesar de que la linealidad es una cualidad importante, los amplificadores de clase A son muy lineales a cambio de sacrificar eficiencia. Esto lo atribuimos al hecho de que constantemente la corriente de po-

larización está disipando potencia, incluso cuando no hay presente una señal AC que amplificar.

Para conocer la eficiencia cuantitativamente de estos amplificadores debemos primero definir la corriente de dren del transistor:

$$i_D = I_{DC} + i_{rf} \sin(\omega_0 t) \quad (13.4)$$

Donde I_{DC} es la corriente de polarización, i_{rf} es la amplitud de la corriente AC y ω_0 corresponde a la frecuencia de la señal AC, que coincide con la frecuencia de resonancia del circuito tanque. A pesar de que en la definición anterior se han omitido las componentes asociadas a la distorsión, el error asociado a esta aproximación es menor. Luego, el voltaje de salida será simplemente el producto entre la corriente AC y la resistencia de carga:

$$v_o = -i_{rf} R_L \sin(\omega_0 t) \quad (13.5)$$

Dado que el inductor BFL equivale a un cortocircuito en DC, el voltaje en el dren del transistor será:

$$v_D = V_{DD} - i_{rf} R_L \sin(\omega_0 t) \quad (13.6)$$

¿La ecuación anterior quiere decir que el voltaje en el dren puede superar al riel de alimentación? La respuesta es sí y la razón es que el inductor BFL, al ser ideal, no puede tener una caída de tensión DC ya que de lo contrario se produciría una corriente infinita. En consecuencia, si el voltaje de dren oscila por debajo del riel de alimentación entonces también puede oscilar por sobre este.

En resumen, tanto la corriente de dren como su voltaje serán sinusoidales con sus respectivos offsets y desfasadas 180° entre sí.

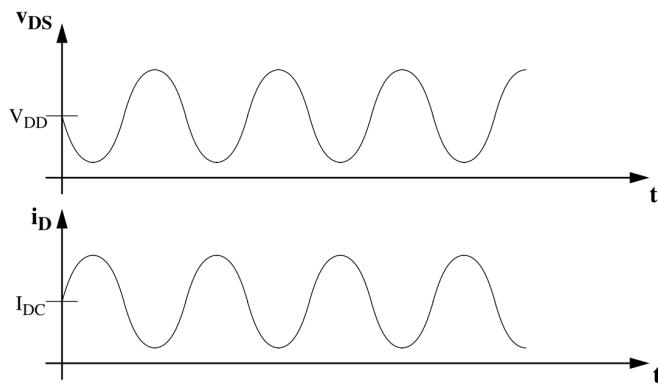


Figura 13.2: Corriente de dren y su voltaje en un amplificador de clase A ideal, obtenida de [Lee, 2003]

La figura 13.2 deja claro que un amplificador de potencia de clase A está continuamente disipando potencia, dado que el producto entre su corriente y voltaje es siempre positivo.

A partir de las definiciones anteriores, podemos establecer una expresión para la potencia P_L entregada a la carga:

$$P_L = \frac{i_{rf}^2 R}{2} \quad (13.7)$$

Luego, para calcular la potencia entregada P_{supp} por la fuente de alimentación asumiremos que la corriente de polarización es lo suficientemente grande como para evitar que el transistor salga de su operación lineal. Por lo tanto:

$$I_{DC} = i_{rf} \quad (13.8)$$

$$P_{supp} = I_{DC} V_{DD} = i_{rf} V_{DD} \quad (13.9)$$

Finalmente, ya podemos tener una expresión para la eficiencia teórica de un amplificador ideal de clase A:

$$\eta = \frac{\frac{i_{rf}^2 R}{2}}{i_{rf} V_{DD}} = \frac{i_{rf} R}{2 V_{DD}} \quad (13.10)$$

Bajo los supuestos que hemos realizado hasta ahora, el valor máximo que puede tomar el producto $i_{rf} R$ es igual a V_{DD} . Por lo tanto, la eficiencia máxima es de un 50 %. Si tomamos en cuenta no idealidades tales como que el transistor necesita un voltaje v_{DS} mínimo no nulo⁴, variaciones en la polarización del circuito y pérdidas de potencia en el circuito tanque y otros elementos como interconexiones, la eficiencia efectiva será mucho menor. Valores típicos para la eficiencia de un amplificador de clase A van entre un 30 % y un 35 %⁵.

También es importante saber el estrés al que se somete el transistor. Considerando todavía condiciones ideales para el circuito, podemos establecer el valor máximo del voltaje entre dren y fuente del transistor y su corriente máxima:

$$v_{DS,max} = 2V_{DD} \quad (13.11)$$

$$i_{D,max} = \frac{2V_{DD}}{R} \quad (13.12)$$

De esta forma, la capacidad de potencia de salida normalizada de un amplificador de clase A será:

$$P_N = \frac{\frac{V_{DD}^2}{2R}}{(2V_{DD}) \cdot \left(\frac{2V_{DD}}{R}\right)} = \frac{1}{8} \quad (13.13)$$

⁴ Debemos tener en cuenta que para nuevas tecnologías con un menor voltaje de alimentación, el valor mínimo necesario de v_{DS} para mantener al transistor en su región lineal representa una fracción mayor de V_{DD} , a diferencia de procesos tecnológicos más viejos.

⁵ Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003

Podemos concluir que los amplificadores de potencia de clase A presentan alta linealidad, a expensas de tener baja eficiencia y someter al transistor a un estrés relativamente alto. Por lo anterior, los amplificadores de clase A raramente son utilizados en aplicaciones de RF⁶.

Muchas veces los amplificadores de potencia se distinguen por el ángulo de conducción del transistor de salida. Este ángulo de conducción se define como el porcentaje del periodo de la señal durante el cual el transistor permanece encendido multiplicado por 360°. En el caso de un amplificador de clase A, su ángulo de conducción será 360° debido a que el transistor está siempre encendido.

⁶ Incluso son raros de ver en aplicaciones de audio

13.2.2. Clase B

Como se mencionó anteriormente, una de las principales causas de la poca eficiencia de los amplificadores clase A radica en que deben mantener una polarización constante, exista o no señal de entrada. Los amplificadores clase B se caracterizan por mantener el transistor en región activa durante una fracción del ciclo de la señal, de forma que el dispositivo se apague durante la mitad del período y la corriente i_D baje a cero en dicho tramo.

La conducción durante la mitad del ciclo corresponde a un encendido de 180°, contrario a la del clase A que al estar conduciendo constantemente corresponde a 360°.

Debido a la conducción intermitente es esperable ver mayor distorsión en la salida, y por lo tanto, no linealidades, por lo que será necesario un circuito tanque con un valor de Q muy alto que de forma que permita obtener una salida más sinusoidal. Es necesario destacar que la no linealidad introducida por el amplificador clase B corresponde a aquella asociada a la distorsión de la señal, pero que mantiene una relación de proporcionalidad entre la potencia de entrada y la potencia de salida de la componente fundamental.

Usando los mismo supuesto que para el caso del amplificador clase A, podemos ver que el voltaje y la corriente en el *drain* serán como se muestran la figura 13.3.

El voltaje de salida estará determinado principalmente por la componente fundamental de la corriente. Para encontrar esta valor buscamos el primer término de los coeficientes de Fourier.

$$i_{fund} = \frac{2}{T} \int_0^{T/2} i_{rf} \sin(\omega_0 t) \sin(\omega_0 t) dt = \frac{i_{rf}}{2} \quad (13.14)$$

Por lo tanto el voltaje de salida será aproximadamente

$$v_{out} = i_{fund}R = \frac{i_{rf}}{2}R \sin(\omega_0 t) \quad (13.15)$$

Como sabemos que el mayor valor que puede tomar v_{out} es V_{DD} la

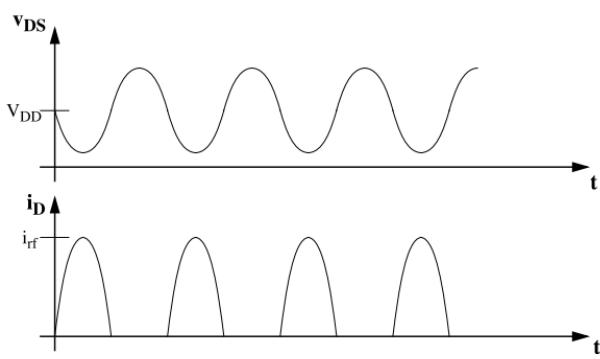


Figura 13.3: Corriente de dren y su voltaje en un amplificador de clase B ideal, obtenida de [Lee, 2003]

corriente máxima será

$$i_{rf,max} = \frac{2V_{DD}}{R} \quad (13.16)$$

Como los valores máximos serán los mismos que los del amplificador clase A podemos ver que el P_N será igual en ambos tipos.

Para obtener la eficiencia primero calculamos la potencia máxima de salida.

$$P_{o,max} = \frac{V_{DD}^2}{2R} \quad (13.17)$$

Calculamos la potencia promedio de la corriente pulsada

$$i_D = \frac{1}{T} \int_0^{T/2} \frac{2V_{DD}}{R} \sin(\omega_0 t) dt = \frac{2V_{DD}}{\pi R} \quad (13.18)$$

Luego, la potencia entregada por la fuente será

$$P_{supp} = V_{DD} \cdot i_D = \frac{2V_{DD}^2}{\pi R} \quad (13.19)$$

La eficiencia entonces es

$$\eta = \frac{P_{o,max}}{P_{supp}} = \frac{\pi}{4} \approx 78,5 \% \quad (13.20)$$

Se puede ver que la eficiencia del amplificador clase B puede ser más de 1.5 veces la eficiencia del amplificador clase A. Aunque también es necesario considerar ciertos aspectos tales como el encendido/apagado del transistor así como también los voltajes de umbral que hay que superar para que haya conducción.

En general, la utilización de un amplificador clase B versus uno clase A supone un *trade-off* entre distorsión y eficiencia, siendo esta última característica la que predomina en los amplificadores clase B.

13.2.3. Clase AB

El término “AB” en esta clasificación es utilizado para indicar que este tipo de amplificador de potencia posee un ángulo de conducción

entre 180° (Clase B) y 360° (Clase A). En otras palabras, el transistor se apaga durante menos de medio periodo de señal. Lo anterior implica que un amplificador de clase AB es menos lineal que un amplificador de clase A, pero más lineal respecto a uno de clase B.

En estos amplificadores el voltaje de polarización en la compuerta del transistor se reduce, en comparación al voltaje de polarización en un amplificador de clase A. Como consecuencia de que el transistor se apaga una fracción del periodo de la señal AC, la corriente del transistor poseerá armónicos que serán filtrados en la salida gracias al circuito tanque, siendo el primer armónico I_1 de la corriente el que pase por la carga. La amplitud de la fundamental dependerá del valor del ángulo de conducción, definido en este caso como $\alpha/2$. Por lo tanto, la amplitud de la fundamental I_1 se puede expresar como sigue:

$$I_1 = \frac{I_{max}}{2\pi} \cdot \frac{\alpha - \sin(\alpha)}{1 - \cos(\alpha/2)} \quad (13.21)$$

Donde I_{max} corresponde al valor máximo de la corriente de dren del transistor y el valor del ángulo de conducción depende de la amplitud de la corriente del transistor, la cual a su vez depende del voltaje de polarización en la compuerta.

A diferencia del amplificador de clase A, el amplificador de clase AB no posee un consumo de corriente constante. De hecho, la corriente DC del transistor puede ser expresada en función del ángulo de conducción:

$$I_{DC} = \frac{I_{max}}{2\pi} \cdot \frac{2\sin(\alpha/2) - \alpha \cos(\alpha/2)}{1 - \cos(\alpha/2)} \quad (13.22)$$

Además, los amplificadores clase AB poseen una capacidad de potencia de salida normalizada levemente mayor respecto a los amplificadores de clase A, la cual podemos también expresar en función del ángulo de conducción:

$$P_N = \frac{V_{DD} \cdot \frac{I_1}{2}}{2V_{DD} I_{max}} = \frac{I_1}{4I_{max}} = \frac{1}{8\pi} \cdot \frac{\alpha - \sin(\alpha)}{1 - \cos(\alpha/2)} \quad (13.23)$$

El valor máximo de la expresión anterior es $P_{N,max} = 0,135$. Por último, la eficiencia de un amplificador de clase AB también puede ser expresada en función del ángulo de conducción:

$$\eta = \frac{1}{2} \cdot \frac{\alpha - \sin(\alpha)}{2\sin(\alpha/2) - \alpha \cos(\alpha/2)} \quad (13.24)$$

La eficiencia estará acotada entre los valores de la eficiencia de un amplificador de clase A (50 %) y de la eficiencia de un amplificador de clase B (78,5 %).

13.2.4. Clase C

En el caso de los amplificadores clase C, la polarización es tal que el transistor conduce menos de la mitad del tiempo, es decir, se busca disminuir el ángulo de conducción. En la figura 13.4 se muestra un circuito para obtener un amplificador clase C.

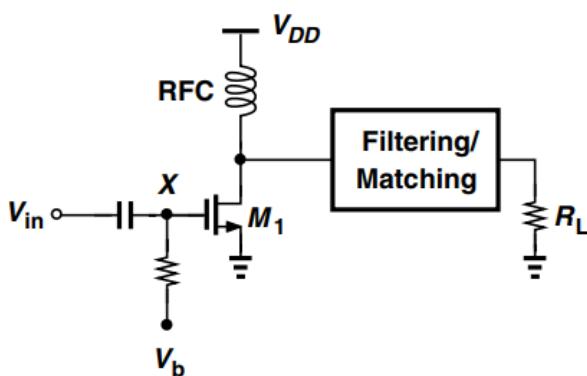


Figura 13.4: Topología amplificador clase B, obtenida de [Lee, 2003]

La corriente es entonces como se muestra en la figura 13.5 Al igual

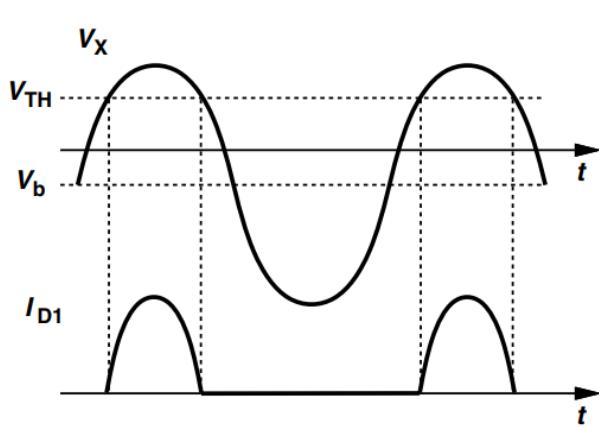


Figura 13.5: Corriente de dren y su voltaje en un amplificador de clase C ideal, obtenida de [Lee, 2003]

que en los casos anteriores, se asume que el Q del circuito resonante es tal que permite tener un voltaje sinusoidal en la carga.

La corriente en el *drain* se puede expresar de la siguiente manera

$$i_D = I_{DC} + i_{rf} \cos(\omega_0 t) \quad (13.25)$$

Donde se elige coseno en lugar de seno sólo por simplicidad matemática. Si definimos como Φ el ángulo en el que i_D se hace cero tenemos

que

$$0 = I_{DC} + i_{rf} \cos \Phi \quad (13.26)$$

$$\Phi = \arccos \left(-\frac{I_{DC}}{i_{rf}} \right) \quad (13.27)$$

$$(13.28)$$

La corriente de *drain* promedio será

$$\bar{i_D} = \frac{1}{2\pi} \int_{-\Phi}^{\Phi} (I_{DC} + i_{rf} \cos \phi) d\phi \quad (13.29)$$

$$= \frac{1}{2\pi} \left(2\Phi I_{DC} + i_{rf} [\sin \phi]_{-\Phi}^{\Phi} \right) \quad (13.30)$$

$$= \frac{1}{2\pi} \left(2\Phi I_{DC} + 2i_{rf} \sin \Phi \right) \quad (13.31)$$

Reemplazando el valor de I_{DC} tenemos

$$\bar{i_D} = \frac{1}{2\pi} \left(-2\Phi i_{rf} \cos \Phi + 2i_{rf} \sin \Phi \right) \quad (13.32)$$

$$= \frac{i_{rf}}{\pi} (\sin \Phi - \Phi \cos \Phi) \quad (13.33)$$

Para obtener la potencia transmitida a la carga se requiere la corriente en la carga, para esto se considera la componente fundamental mediante la serie de Fourier.

$$i_{fund} = \frac{2}{T} \int_0^T i_D \cos(\omega_0 t) dt = \frac{1}{2\pi} \left(4I_{DC} \sin \Phi + 2i_{rf} \Phi + i_{rf} \sin 2\Phi \right) \quad (13.34)$$

Reemplazando el valor de I_D se obtiene

$$i_{fund} = \frac{i_{rf}}{2\pi} (2\Phi - \sin 2\Phi) \quad (13.35)$$

El máximo voltaje será entonces

$$V_{DD} = i_{rf} \frac{R}{2\pi} (2\Phi - \sin 2\Phi) \quad (13.36)$$

La corriente de *peak* en el *drain* será la suma del $i_{rf,peak}$ y la corriente de promedio.

$$i_{D,pk} = \frac{2\pi V_{DD}}{R (2\Phi - \sin 2\Phi)} \left[1 + \frac{\sin \Phi - \Phi \cos \Phi}{\pi} \right] \quad (13.37)$$

La eficiencia es entonces

$$\eta = \frac{2\Phi - \sin 2\Phi}{4 (\sin \Phi - \Phi \cos \Phi)} \quad (13.38)$$

Se puede ver que según esta ecuación, la eficiencia tiende a 100% cuando Φ tiende a cero, sin embargo, la ganancia y la potencia de salida también tienden a cero, así como el factor P_N . Este *trade-off* permite

elegir distintos valores de eficiencia en función de la potencia requerida en la salida.

En general las ecuaciones descritas anteriormente no se utilizan para el diseño real de amplificadores puesto que rara vez se tiene la eficiencia η o el ángulo de conducción como variables de diseño. En su lugar se tiene como restricción a polarización del gate y la potencia de salida, siendo Φ y η consecuencias del diseño.

La siguiente figura compara gráficamente la eficiencia η y la capacidad de potencia de salida normalizada P_N de los amplificadores de potencia vistos hasta ahora, en función del valor del ángulo de conducción α_0 utilizado en cada uno de estos.

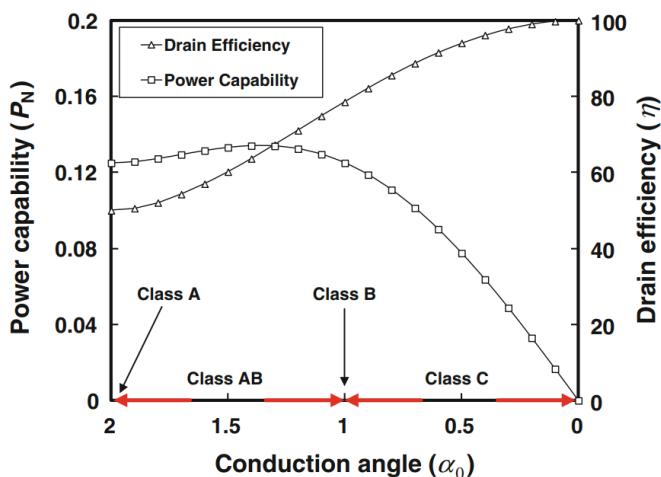


Figura 13.6: Eficiencia de dren y la capacidad de potencia de salida normalizada versus el ángulo de conducción, obtenida de [H. Solar, 2013].

13.3. Amplificadores de potencia de clase D, E y F

Los siguientes amplificadores de potencia que se presentarán en esta sección se diferencian de los ya vistos en que estos se basan en utilizar el transistor como un interruptor. La idea detrás de esto es aprovechar el hecho de que los interruptores idealmente no disipan potencia, ya que se pueden encontrar en dos estados: abiertos, donde la corriente i_D del transistor será nula, y cerrados, donde la caída de tensión v_{DS} del transistor será nula.

Teóricamente, según el argumento anterior, estos amplificadores de potencia tendrían una eficiencia del 100 %, sin embargo, sabemos que en la práctica esto es imposible y el circuito inevitablemente presentará pérdidas como consecuencia de no idealidades. De todas maneras, los amplificadores de potencia en este grupo se caracterizan por tener una alta eficiencia y ser poco lineales.

13.3.1. Clase D

El amplificador clase D se muestra en la figura 13.7.

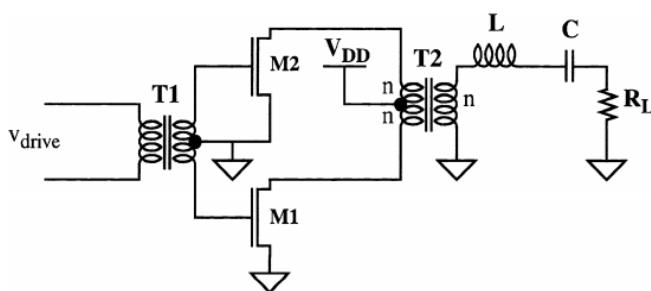


Figura 13.7: Topología básica amplificador clase D, obtenida de [Lee, 2003].

Como se puede ver en la figura, la conexión de entrada garantiza que sólo un transistor está activo en cada instante, uno manejando los ciclos positivos y otro los ciclos negativos. Sin embargo, estos se manejan para formar como *switches* en lugar de actuar como amplificadores lineales.

El *switcheo* hace que cada terminal de T_2 sea llevado a tierra de forma intercalada, generando una onda cuadrada en los devanados. Cuando un *drain* se conecta a tierra el transformador hace que el otro *drain* se eleve a $2V_{DD}$. Luego el filtro de salida sólo permite que pase la componente fundamental hacia la carga. Este filtro también hace que la corriente tanto del secundario como del primario sean senoidales. La figura X muestra un diagrama de la corriente y el voltaje a través del transistor M1 y la figura X muestra el mismo diagrama para el transformador 2.

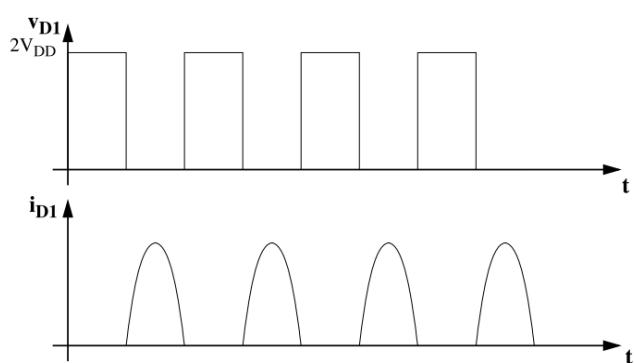
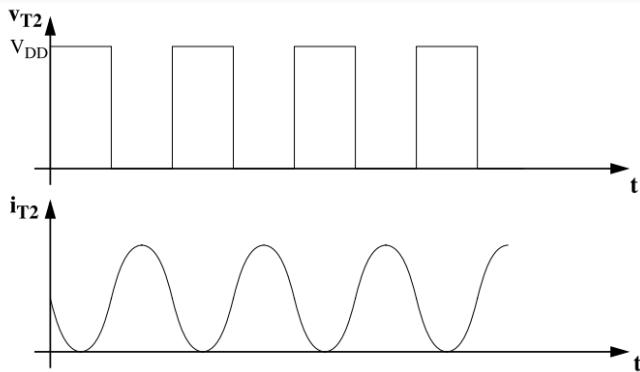


Figura 13.8: Señales de voltaje y corriente M1, obtenida de [Lee, 2003].

Puesto que es amplificador que funciona a base de interruptores que, teóricamente, no disipan potencia, la eficiencia es casi 100 %, mien-

Figura 13.9: Señales de voltaje y corriente T_2 , obtenida de [Lee, 2003].

tras que el P_N de este tipo de amplificadores es:

$$P_N = \frac{P_o}{v_{DS,on} \cdot i_{D,pk}} = \frac{1}{\pi} \approx 0,32 \quad (13.39)$$

Una desventaja que es importante mencionar respecto a estos amplificadores es que no pueden proveer modulación lineal además de que no existe el *switching* perfecto y por lo tanto el producto $I - V$ no será cero durante las transiciones.

13.3.2. Clase E

Como se vio anteriormente, el uso de transistores como interruptores provee una gran mejora en la eficiencia, sin embargo, no es siempre trivial explotar en la práctica dicha potencia debido a las no idealidades de interruptores reales. Para reducir las pérdidas debido a la disipación es necesario que los interruptores comuten suficientemente rápido considerando la frecuencia de operación, lo que puede ser difícil de satisfacer para frecuencias altas. Para reducir las perdidas es necesario encontrar una forma de que el voltaje del interruptor sea nulo al momento de la comutación. El amplificador Clase-E usa redes reactivas de orden alto para tener los suficientes grados de libertad para lograr que el voltaje de conmutación se anule y posea pendiente nula al momento del encendido, para reducir las pérdidas. Desafortunadamente, dicha topología no se preocupa del proceso de apagado, el que a menudo problemático, sobre todo para diseños con dispositivos bipolares.

Una característica de esta implementación corresponde a su diseño sencillo que no requiere tanto postdiseño como, por ejemplo, un amplificador Clase-C típico. Además, presentan una alta eficiencia teórica (100%) debido a la reducción en la disipación, en ciertos contextos, puesto que aprovecha lo que se mencionó anteriormente y la capacitancia parásita de dren puede resonar con la carga inductiva, eliminando las pérdidas que produce en procesos de carga y descarga en

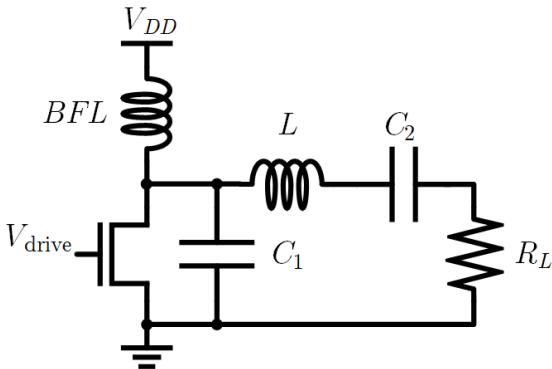


Figura 13.10: Topología amplificador de potencia Clase-E. El inductor *BFL* se refiere a *Big Fat L* (inductancia grande).

amplificadores Clase-D 7. En la 13.10 se puede ver la topología general de un amplificado Clase-E, posee un inductor de gran tamaño que permite un camino para la alimentación que se aproxima a un circuito abierto para las frecuencias de interés. Se agrega un capacitor extra C_1 que se encarga de absorber cualquier capacitancia de salida del dispositivo conmutador.

Las ecuaciones de diseño están dadas por las siguientes expresiones

$$L = \frac{QR}{\omega} \quad (13.40)$$

$$C_1 = \frac{1}{\omega R \left(\frac{\pi^2}{4} + 1 \right) \left(\frac{\pi}{2} \right)} \approx \frac{1}{\omega (5,447R)} \quad (13.41)$$

$$C_2 \approx C_1 \left(\frac{5,447}{Q} \right) \left(1 + \frac{1,42}{Q - 2,08} \right) \quad (13.42)$$

Para maximizar la eficiencia, se debe seleccionar el valor máximo de Q que sea consistente con el ancho de banda requerido. En la práctica, el factor Q alcanzable es a menudo sustancialmente menor que el valor que podría limitar el ancho de banda significativamente. Una vez elegido el valor de Q , basta utilizar las ecuaciones de diseño para obtener el valor de cada uno de los elementos.

Las curvas características del voltaje, la corriente y la potencia disipada del conmutador en el tiempo se pueden ver en la 13.11. Se puede observar que el voltaje posee pendiente nula al encenderse y que la corriente alcanza su máximo cuando esta apagado, cualidad que reduce las pérdidas como se puede advertir en el gráfico de potencia. Adicionalmente, es posible observar que las curvas poseen una relación peak-to-average bastante dramática. De hecho, un análisis detallado muestra que el voltaje peak del conmutador es aproximadamente $3,6V_{DD}$, mientras que su corriente de dren es cercana a $1,7V_{DD}R^{-1}$.

⁷ Richard Kubowicz. Class-e power amplifier. Master's thesis, Graduate Department of Electrical and Computer Engineering. University of Toronto, 2000

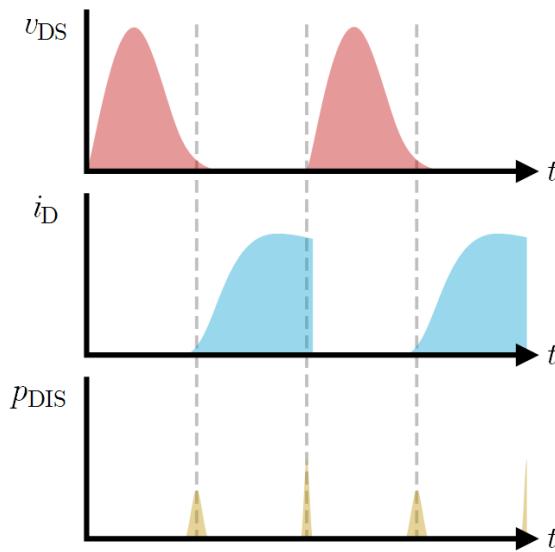


Figura 13.11: Curvas características de voltaje, corriente y potencia disipada del commutador para un amplificador Clase-E.

La potencia máxima entregada a la carga está dada por:

$$P_o = \frac{2}{1\frac{\pi^2}{4}} \frac{V_{DD}^2}{R} \approx 0,577 \frac{V_{DD}^2}{R} \quad (13.43)$$

Y la capacidad de potencia de salida normalizada:

$$\frac{P_o}{v_{DS,on} i_{D,pk}} = 0,098 \quad (13.44)$$

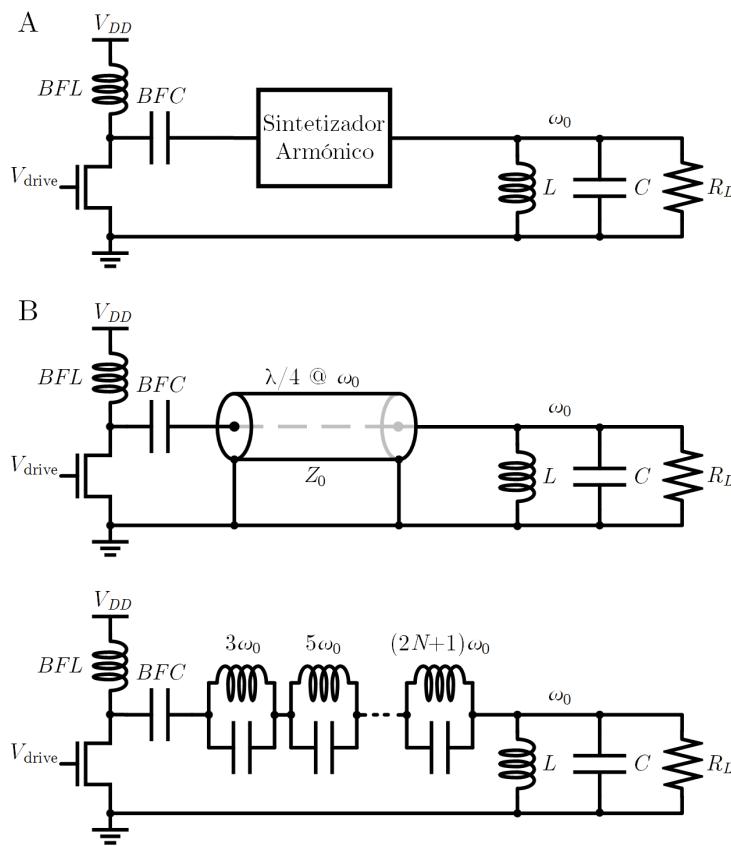
Este valor indica que los amplificadores Clase-E demandan un mayor estrés en los commutadores. Esto en conjunto con una eficiencia menor a la ideal debido a las pérdidas de apagado implican que esta implementación no presente un desempeño mejor que diseños optimizados de los tipos anteriores, sin embargo, en implementaciones discretas, donde no existen tantas restricciones en la capacidad de los commutadores, esta topología presente un excelente rendimiento. En la literatura es posible encontrar subclases de los amplificadores Clase-E, cada una de ellas con sus propias ventajas y desventajas, algunos ejemplos son Parallel Circuit Class-E (permite cargas con valores resistivos más altos), Even Harmonic Resonant Class-E (menos pérdidas) y RF-choke Class-E (reduce la sensibilidad a variaciones en la inductancia de dren) ⁸.

13.3.3. Clase F

Como se vio en la implementación anterior, el diseño de amplificadores clase-E trae consigo el sacar ventaja de las propiedades de las terminaciones reactivas con el fin de dar forma a las curvas de voltaje

⁸ Mustafa Acar, Anne Johan Annema, and Bram Nauta. Analytical design equations for class-e power amplifiers. *IEEE transactions on circuits and systems I: regular papers*, 54(12):2706–2717, 2007

y corriente del interruptor. Por su parte, el amplificador Clase-F toma aprovecha dichas propiedades para reducir el traslape entre las curvas de voltaje y corriente, reduciendo pérdidas y aumentando la eficiencia. En la 13.12-A se puede ver la estructura general de este tipo de amplificadores, en donde se puede ver un filtro sintonizado de armónicos al igual que para un amplificador Clase-B, que se comporta como circuito abierto para armónicos impares y cortocircuito para los pares⁹, y un circuito tanque sintonizado de Q alto en la salida sintonizado a la frecuencia de interés, por lo que es un cortocircuito para frecuencias fuera del ancho de banda seleccionado.



Dos formas de implementar este amplificador se pueden ver en la 13.12-B. En el primer caso se utilizan N filtros, cada uno sintonizado a una frecuencia perteneciente a un armónico impar, que evitan disipar potencia de esos armónicos, pero permitiéndolos en la forma de onda del voltaje¹⁰. La segunda implementación utiliza una línea de transmisión de cuarto de longitud de onda (de la frecuencia de interés) para modificar los armónicos. Su funcionamiento se basa en la propiedad de reciprocar la impedancia que posee la línea de transmisión en esta configuración. Para la frecuencia de interés, la impedancia que se ve a

⁹ Slide 1. https://web.ece.ucsb.edu/Faculty/rodwell/Classes/ece218c/notes/Lecture9_SwitchingPAs.pdf. (Accessed on 06/18/2021)

Figura 13.12: Topología amplificador Clase-E. A - Topología característica general. B - Posibles implementaciones del amplificador, superior con línea de transmisión de cuarto de longitud de onda, inferior, filtros sintonizados en cascada. Los valores de ω_0 indican la frecuencia a la cual esta sintonizada la red LC.

¹⁰ eeecs242_class_ef_pas.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eeecs242_class_EF_PAs.pdf. (Accessed on 06/18/2021)

la entrada de la línea (puerto conectado al conmutador) está dada por

$$Z_{in} = \frac{Z_o^2}{Z_L} \quad (13.45)$$

Por lo que, para dicha frecuencia, como el circuito tanque se ve como un circuito abierto, la carga recibe la señal sin producir reflejos ya que está correctamente acoplada con la línea. Por otro lado, la expresión anterior también se cumple para todos los armónicos impares, sin embargo, el circuito tanque en la salida para todas las frecuencias fuera de la sintonizada se ve como un cortocircuito, por lo que a la entrada de la línea se verá un circuito abierto, no permitiendo que lleguen esas componentes a la carga. Para el caso de los armónicos pares, la línea de transmisión se comporta como una configuración de media longitud de onda, por lo que la impedancia de entrada de la línea se ve como cortocircuito para todos ellos, eliminando estas componentes en la forma de onda del voltaje del conmutador. Teniendo claro este comportamiento, se puede deducir que, para el caso ideal, el voltaje del conmutador se verá como una onda cuadrada. Además, la única corriente que circulará por la línea será la de frecuencia correspondiente a la fundamental, por lo que la corriente del conmutador será sinusoidal cuando este encendido y el voltaje de salida será sinusoidal en todo el ciclo debido a circuito tanque (que entrega la energía almacenada cuando el conmutador está activado).

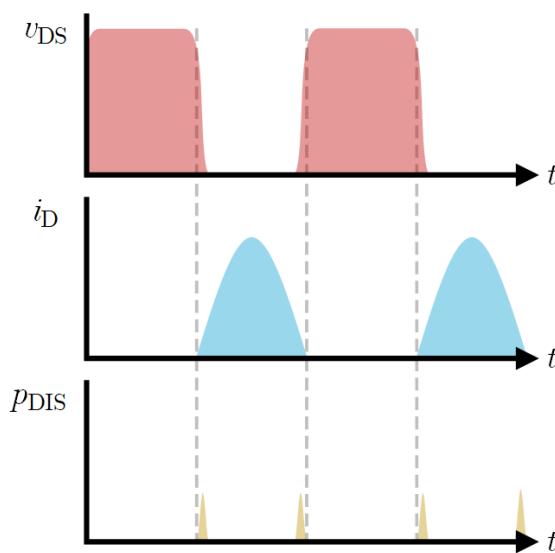


Figura 13.13: Curvas características de voltaje, corriente y potencia disipada del conmutador para un amplificador Clase-F.

En la 13.13 figura w se pueden ver las curvas características ideales para el amplificador Clase-F, la eficiencia máxima implica que el voltaje peak-to-peak del conmutador corresponde a $2V_{DD}$, mientras que

su corriente corresponde a $(4/\pi)2V_{DD}$ (debido a la componente fundamental). Como solo la componente fundamental es inyectada en la carga, la potencia de salida está dada por

$$P_o = \frac{\left(\frac{4}{\pi} V_{DD}\right)^2}{2R} \quad (13.46)$$

Si el conmutador no disipa potencia, se puede concluir que estos amplificadores son capaces de alcanzar una eficiencia del 100 %. En la práctica, es posible obtener eficiencias superiores que los amplificadores Clase-E. La capacidad de potencia de salida normalizada está dada por

$$\frac{P_o}{v_{DS,on} i_{D,pk}} = \frac{\frac{4}{\pi} V_{DD}}{2R} = \frac{1}{2\pi} \approx 0,16 \quad (13.47)$$

$$\eta \approx 100 \% \quad (13.48)$$

Valor que indica que posee un mejor desempeño que los Clase-E y exactamente la mitad de los Clase-D, puesto que se puede considerar como un equivalente de este último en single-ended. Las desventajas de esta implementación corresponden a que la capacitancia de salida del conmutador no es naturalmente absorbida por el circuito (a diferencia que el Clase-E) y es difícil de implementar para armónicas mayores a la quinta, puesto que los resonadores no son ideales y agregan disipación que reduce la eficiencia ¹¹. Es posible implementar un amplificador que es dual de este, Clase-F⁻¹, que intercambia las formas de onda de la corriente y el voltaje, que presenta un peak de voltaje mayor (que puede traer problemas de ruptura) ¹² y esta restringido a utilizar filtros discretos debido a que no permite implementación con línea de transmisión.

¹¹ eecs242_class_ef_pas.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eecs242_class_EF_PAs.pdf. (Accessed on 06/18/2021)

¹² Junghwan Moon, Seunghoon Jee, Jungjoon Kim, Jangheon Kim, and Bumman Kim. Behaviors of class-f and class-f⁻¹ amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 60(6):1937–1951, 2012

Bibliografía

Slide 1. https://web.ece.ucsb.edu/Faculty/rodwell/Classes/ece218c/notes/Lecture9_SwitchingPAs.pdf. (Accessed on 06/18/2021).

eecs242_class_ef_pas.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eecs242_class_EF_PAs.pdf. (Accessed on 06/18/2021).

Mustafa Acar, Anne Johan Annema, and Bram Nauta. Analytical design equations for class-e power amplifiers. *IEEE transactions on circuits and systems I: regular papers*, 54(12):2706–2717, 2007.

Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012.

R. Berenguer H. Solar. Linear cmos rf power amplifiers.
<https://link-springer-com.pucdechile.idm.oclc.org/book/10.1007/978-1-4614-8657-2>, September 2013. (Accessed on 06/18/2021).

Richard Kubowicz. Class-e power amplifier. Master's thesis, Graduate Department of Electrical and Computer Engineering, University of Toronto, 2000.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Junghwan Moon, Seunghoon Jee, Jungjoon Kim, Jangheon Kim, and Bumman Kim. Behaviors of class-f and class-f⁻¹ amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 60(6):1937–1951, 2012.

Bibliografía

(4) kf50bs #40: Fastest oscilloscope in the world (100 ghz) - youtube. <https://www.youtube.com/watch?v=u-hlBkh0g8s>. (Accessed on 06/06/2021).

About tdr/tdt. http://rfmw.em.keysight.com/DigitalPhotonics/flexdca/UG/Content/Topics/TDR_TDT_Mode/Reference/b_tdr_concepts.htm. (Accessed on 06/07/2021).

Slide 1. https://web.ece.ucsb.edu/Faculty/rodwell/Classes/ece218c/notes/Lecture9_SwitchingPAs.pdf. (Accessed on 06/18/2021).

Standing wave ratio - wikipedia. https://en.wikipedia.org/wiki/Standing_wave_ratio. (Accessed on 03/21/2021).

eecs242_class_ef_pas.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eecs242_class_EF_PAs.pdf. (Accessed on 06/18/2021).

TSMC MPW shared block MPW services and price: Muse Semiconductor. URL <https://www.musesemi.com/shared-block-tapeout-pricing>.

Tuned radio frequency receiver, March 2020. URL https://en.wikipedia.org/w/index.php?title=Tuned_radio_frequency_receiver&oldid=946634852. Page Version ID: 946634852.

Group delay and phase delay - wikipedia. https://en.wikipedia.org/wiki/Group_delay_and_phase_delay, 2021a. (Accessed on 03/18/2021).

Group velocity - wikipedia. https://en.wikipedia.org/wiki/Group_velocity, 2021b. (Accessed on 03/18/2021).

Phase velocity - wikipedia. https://en.wikipedia.org/wiki/Phase_velocity, 2021. (Accessed on 03/18/2021).

Wave equation - wikipedia. https://en.wikipedia.org/wiki/Wave_equation, 2021. (Accessed on 03/18/2021).

Wave, February 2021. URL <https://en.wikipedia.org/w/index.php?title=Wave&oldid=1007054674>. Page Version ID: 1007054674.

Linear phase - wikipedia. https://en.wikipedia.org/wiki/Linear_phase, Accessed on 03/18/2021.

Characteristic impedance - wikipedia. https://en.wikipedia.org/wiki/Characteristic_impedance, Accessed on 03/19/2021.

Microwaves101 | dispersion. <https://www.microwaves101.com/encyclopedias/dispersion>, Accessed on 03/19/2021.

Propagation constant - wikipedia. https://en.wikipedia.org/wiki/Propagation_constant, Accessed on 03/19/2021.

Rg-59 - wikipedia. <https://en.wikipedia.org/wiki/RG-59>, Accessed on 03/19/2021.

Reflection coefficient - wikipedia. https://en.wikipedia.org/wiki/Reflection_coefficient, Accessed on 03/19/2021.

Waveguide - wikipedia. <https://en.wikipedia.org/wiki/Waveguide>, Accessed on 03/19/2021.

Bilinear transform - wikipedia. https://en.wikipedia.org/wiki/Bilinear_transform, Accessed on 03/21/2021.

Standing wave - wikipedia. https://en.wikipedia.org/wiki/Standing_wave, Accessed on 03/21/2021.

Fritz dellsperger - smith. <http://www.fritz.dellsperger.net/smith.html>, Accessed on 03/25/2021.

Immittance - wikipedia. <https://en.wikipedia.org/wiki/Immittance>, Accessed on 03/25/2021.

Smith chart - wikipedia. https://en.wikipedia.org/wiki/Smith_chart, Accessed on 03/25/2021.

Two-port network - wikipedia. https://en.wikipedia.org/wiki/Two-port_network, Accessed on 03/26/2021.

Crystal oscillator - wikipedia. https://en.wikipedia.org/wiki/Crystal_oscillator, Accessed on 03/28/2021.

Q factor - wikipedia. https://en.wikipedia.org/wiki/Q_factor, Accessed on 03/28/2021.

Rlc circuit - wikipedia. https://en.wikipedia.org/wiki/RLC_circuit, Accessed on 03/28/2021.

Lesson 11: Broadband matching with constant q lines - circuit mason. <http://www.circuitmason.com/work-book/lesson-11-broadband-matching-with-constant-q-lines>, Accessed on 04/01/2021.

Maximum power transfer theorem - wikipedia. https://en.wikipedia.org/wiki/Maximum_power_transfer_theorem, Accessed on 04/02/2021.

lect12.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee142_fa05lects/pdf/lect12.pdf, Accessed on 04/02/2021.

Cosmic microwave background - wikipedia. https://en.wikipedia.org/wiki/Cosmic_microwave_background, Accessed on 04/03/2021.

Radio astronomy - wikipedia. https://en.wikipedia.org/wiki/Radio_astronomy, Accessed on 04/03/2021.

5g - wikipedia. <https://en.wikipedia.org/wiki/5G>, Accessed on 04/09/2021.

All about interconnects. <https://semiengineering.com/all-about-interconnects/>, Accessed on 04/09/2021.

Distributed amplifier - wikipedia. https://en.wikipedia.org/wiki/Distributed_amplifier, Accessed on 04/09/2021.

Interconnect (integrated circuits) - wikipedia. [https://en.wikipedia.org/wiki/Interconnect_\(integrated_circuits\)](https://en.wikipedia.org/wiki/Interconnect_(integrated_circuits)), Accessed on 04/09/2021.

Skin effect - wikipedia. https://en.wikipedia.org/wiki/Skin_effect, Accessed on 04/09/2021.

August | 2012 | resnicklab's blog. <https://resnicklab.wordpress.com/2012/08/>, Accessed on 04/10/2021.

Electromagnetic field solver - wikipedia. https://en.wikipedia.org/wiki/Electromagnetic_field_solver, Accessed on 04/10/2021.

Spiral inductor modeling for rf ics | ee times. <https://www.eetimes.com/spiral-inductor-modeling-for-rf-ics/>, Accessed on 04/10/2021a.

Spiral inductor modeling for rf ics | ee times. <https://www.eetimes.com/spiral-inductor-modeling-for-rf-ics/>, Accessed on 04/10/2021b.

Corriente de foucault - wikipedia, la enciclopedia libre. https://es.wikipedia.org/wiki/Corriente_de_Foucault, Accessed on 04/11/2021.

Wire bonding - wikipedia. https://en.wikipedia.org/wiki/Wire_bonding, Accessed on 04/11/2021.

Coupled inductors as transformer – analog/rf intgckts. <http://analog.intgckts.com/coupled-inductors-as-transformer/>, Accessed on 04/14/2021.

Self inductance and mutual inductance – analog/rf intgckts. <http://analog.intgckts.com/self-inductance-and-mutual-inductance/>, Accessed on 04/14/2021.

Darlington transistor - wikipedia. https://en.wikipedia.org/wiki/Darlington_transistor, Accessed on 04/19/2021.

Tuned amplifier - wikipedia. https://en.wikipedia.org/wiki/Tuned_amplifier, Accessed on 04/19/2021.

Friis formulas for noise - wikipedia. https://en.wikipedia.org/wiki/Friis_formulas_for_noise, Accessed on 04/20/2021.

eecs242_lect8_twoportnoise.pdf. http://rfic.eecs.berkeley.edu/~niknejad/ee242/pdf/eecs242_lect8_twoportnoise.pdf, Accessed on 04/20/2021.

srt_finalreport.pdf. https://www.haystack.mit.edu/wp-content/uploads/2020/07/srt_FinalReport.pdf, Accessed on 04/20/2021.

Atacama large millimeter/submillimeter array | alma. <https://www.almaobservatory.org/es/inicio/>, Accessed on 04/23/2021.

Distributed amplifier - wikipedia. https://en.wikipedia.org/wiki/Distributed_amplifier, Accessed on 04/25/2021.

Microwaves101 | distributed amplifiers. <https://www.microwaves101.com/encyclopedia/distributed-amplifiers>, Accessed on 04/25/2021.

Fourier series–square wave – from wolfram mathworld. <https://mathworld.wolfram.com/FourierSeriesSquareWave.html>, Accessed on 05/11/2021.

Mosfet analysis. https://ecee.colorado.edu/~bart/book/book/chapter7/ch7_3.htm, Accessed on 05/11/2021.

Us4146844a - feed-forward amplifier - google patents. <https://patents.google.com/patent/US4146844A/en>, Accessed on 05/12/2021.

Ip3 and intermodulation guide | maxim integrated. <https://www.maximintegrated.com/en/design/technical-documents/tutorials/5/5429.html>, Accessed on 05/15/2021.

Third-order intercept point - wikipedia. https://en.wikipedia.org/wiki/Third-order_intercept_point, Accessed on 05/15/2021.

Comparator - wikipedia. <https://en.wikipedia.org/wiki/Comparator>, Accessed on 05/24/2021.

Oscilador rf - wikipedia, la enciclopedia libre. https://es.wikipedia.org/wiki/Oscilador_RF, Accessed on 05/24/2021.

Square wave fourier coefficients. https://johnloomis.org/ece303L/lab4/series_demo/Fourier_Square.html, Accessed on 05/24/2021.

Gate-ec - the root locus plot for a system. <https://nthewam.com/questions/13758/the-root-locus-plot-for-a-system-is-given-below.-the-open-loop-transfer-function-corresponding-to-this-plot-is-given-by-%28a%29 %3B-%28b%29 %3B-%28c%29 %3B-%28d%29&nbs%3B->, Accessed on 05/24/2021.

Cd4046b phase-locked loop (rev. a). <https://www.ti.com/lit/an/scha002a/scha002a.pdf>, Accessed on 05/25/2021.

Delay-locked loop - wikipedia. https://en.wikipedia.org/wiki/Delay-locked_loop, Accessed on 05/25/2021.

Full-wave bridge rectifier - matlab & simulink. <https://www.mathworks.com/help/physmod/simscape/ug/full-wave-bridge-rectifier.html>, Accessed on 05/25/2021.

Model predictive control - wikipedia. https://en.wikipedia.org/wiki/Model_predictive_control, Accessed on 05/25/2021.

Stroboscope - wikipedia. <https://en.wikipedia.org/wiki/Stroboscope>, Accessed on 05/25/2021.

All about circuits. Rf test and measurement: Rigol releases real-time spectrum analyzer with time-dependent features. <https://www.allaboutcircuits.com/news/RIGOL-real-time-spectrum-analyzer-time-dependent-RF-test-and-measurement/>. (Accessed on 06/09/2021).

Angel Abusleme. Electrónica en cápsulas, 2018.

Angel Abusleme and Boris Murmann. Predictive control algorithm for phase-locked loops. In *2008 IEEE International Symposium on Circuits and Systems*, pages 1528–1531. IEEE, 2008.

Angel Abusleme, Angelo Dragone, Gunther Haller, and B. Murmann. Mismatch of lateral field metal-oxide-metal capacitors in 180 nm cmos process. *Electronics Letters*, 48:286–287, 03 2012. doi: 10.1049/el.2011.3804.

Mustafa Acar, Anne Johan Annema, and Bram Nauta. Analytical design equations for class-e power amplifiers. *IEEE transactions on circuits and systems I: regular papers*, 54(12):2706–2717, 2007.

American Radio Relay League. *The ARRL Handbook for Radio Communications*. American Radio Relay League, 94th edition, 2016.

Anritsu. Understanding key real-time spectrum analyzer specifications. <https://dlcdn-anritsu.com/en-us/test-measurement/files/Technical-Notes/White-Paper/11410-01138B.pdf>. (Accessed on 06/08/2021).

Rahim Bagheri, Ahmad Mirzaei, Saeed Chehrazi, Mohammad E. Heidari, Minjae Lee, Mohyee Mikhemar, Wai Tang, and Asad A. Abidi. An 800-mhz–6-ghz software-defined wireless receiver in 90-nm cmos. *IEEE Journal of Solid-State Circuits*, 41(12):2860–2876, 2006. DOI: [10.1109/JSSC.2006.884835](https://doi.org/10.1109/JSSC.2006.884835).

Rayan Bajwa and Murat Kaya Yapici. Integrated on-chip transformers: Recent progress in the design, layout, modeling and fabrication. *Sensors*, 19(16):3535, 2019.

R. Jacob Baker. *CMOS: Circuit Design Layout, and Simulation (Fourth Edition)*. Wiley, 2019.

Benjamin Barnes, Othman Suleiman, JeanPaul Badjo, and Kausik S Das. Fractal-based electrolytic capacitor electrodes: Scaling behavior with respect to fractal order and complexity, 2018.

Carl R Batties. Amplifier circuit, January 4 1972. US Patent 3,633,120.

Behzad Razavi. *RF Microelectronics*. Pearson Education, Inc., 2nd edition, 2012.

Christopher Bowick. *RF Circuit Design*. Newnes, 2007.

Christopher Bowick. *RF circuit design*. Elsevier, 2011.

Brad Brannon. Where Zero-IF Wins: 50 % Smaller PCB Footprint at 1/3 the Cost | Analog Devices. URL <https://www.analog.com/en/analog-dialogue/articles/where-zero-if-wins.html>.

F. Brucolieri, E.A.M. Klumperink, and B. Nauta. Wide-band CMOS low-noise amplifier exploiting thermal noise canceling. *IEEE Journal of Solid-State Circuits*, 39(2):275–282, February 2004. ISSN 1558-173X. DOI: [10.1109/JSSC.2003.821786](https://doi.org/10.1109/JSSC.2003.821786). Conference Name: IEEE Journal of Solid-State Circuits.

Tomas Bryllert, Vladimir Drakinskiy, Ken B. Cooper, and Jan Stake. Integrated 200–240-GHz FMCW Radar Transceiver Module. *IEEE Transactions on Microwave Theory and Techniques*, 61(10):3808–3815, October 2013. ISSN 1557-9670. DOI: [10.1109/TMTT.2013.2279359](https://doi.org/10.1109/TMTT.2013.2279359). Conference Name: IEEE Transactions on Microwave Theory and Techniques.

Berhanu Bulcha, Jeffrey Hesler, V. Drakinskiy, Jan Stake, Alexander Valavanis, Paul Dean, L. Li, and N. Barker. Design and characterization of 1.8–3.2 THz schottky-based harmonic mixers. 6. doi: 10.1109/TTHZ.2016.2576686.

Steve Bush. Scope hits 110ghz analogue bandwidth, with low noise. <https://www.electronicsweekly.com/news/products/test-measurement-products/scope-hits-110ghz-analogue-bandwidth-low-noise-2018-09/>. (Accessed on 06/06/2021).

CAEN. Digitizer families. <https://www.caen.it/sections/digitizer-families/>. (Accessed on 06/06/2021).

Fritz Caspers. Rf engineering basic concepts: The smith chart. <https://indico.cern.ch/event/69321/contributions/2069667/attachments/1028707/1464819/Caspers-Smith-Chart.pdf>, Accessed on 03/26/2021.

Fritz Caspers. Measurement 2: Network analysis. <https://indico.cern.ch/event/69321/contributions/2069666/attachments/1028706/1464818/Caspers-Meas-2.pdf>, Accessed on 06/09/2021.

Ji Chen. On-chip spiral inductor/transformer design and modeling for rf applications. 2006.

Ji Chen and Juin J Liou. On-chip spiral inductors for rf applications: An overview. *JSTS: Journal of Semiconductor Technology and Science*, 4 (3):149–167, 2004.

Chit Hwei Ng, Chaw-Sing Ho, Shao-Fu Sanford Chu, and Shi-Chung Sun. Mim capacitor integration for mixed-signal/rf applications. *IEEE Transactions on Electron Devices*, 52(7):1399–1409, 2005. doi: 10.1109/TED.2005.850642.

Wikimedia Commons. File:cathode ray tube.png — wikipedia commons, the free media repository, 2021a. URL https://commons.wikimedia.org/w/index.php?title=File:Cathode_ray_Tube.PNG&oldid=559942521. [Online; accessed 7-June-2021].

Wikimedia Commons. File:simple time domain reflectometer diagram.png — wikipedia commons, the free media repository, 2021b. URL https://commons.wikimedia.org/w/index.php?title=File:Simple_Time_Domain_Reflectometer_Diagram.png&oldid=554386197. [Online; accessed 7-June-2021].

Ken B. Cooper and Goutam Chattopadhyay. Submillimeter-Wave Radar: Solid-State System Design and Applications. *IEEE Microwave Magazine*, 15(7):51–67, November 2014. ISSN 1557-9581. doi: 10.1109/MMM.2014.2356092. Conference Name: IEEE Microwave Magazine.

J. Crols and M.S.J. Steyaert. A 1.5 ghz highly linear cmos downconversion mixer. *IEEE Journal of Solid-State Circuits*, 30(7):736–742, 1995. doi: 10.1109/4.391112.

XU DAOXIAN. Characterization and modeling of microwave spiral inductors and transformers. 2005.

David Pozar. *Microwave Engineering*. John Wiley & Sons, Inc., 4th edition, 2012.

Stephane Dellier. K factor >1 does not ensure unconditional stability ! URL <https://www.slideshare.net/StephaneDellier/k-factor-1-does-not-ensure-unconditional-stability>.

Analog Devices. Ad9213bbpz-1og datasheet. <https://tinyurl.com/fp8xd4ty>. (Accessed on 06/06/2021).

Christopher A DeVries and Ralph D Mason. Subsampling architecture for low power receivers. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 55(4):304–308, 2008.

Inc. Digilent. Usb oscilloscope and logic analyzer - digilent analog discovery 2. <https://store.digilentinc.com/analog-discovery-2-100msps-usb-oscilloscope-logic-analyzer-and-variable-power-supply/>. (Accessed on 06/06/2021).

Brian J. Drouin, Ken Cooper, Robert Dengler, Marcoanto Chavez, William Chun, and Tim Crawford. Submillimeter wave spectrometry for in-situ planetary science. In *2012 IEEE Aerospace Conference*, pages 1–4, March 2012. doi: 10.1109/AERO.2012.6187067. ISSN: 1095-323X.

O. El-Gharniti, E. Kerherve, and J. Begueret. Modeling and characterization of on-chip transformers for silicon rfic. *IEEE Transactions on Microwave Theory and Techniques*, 55(4):607–615, 2007. doi: 10.1109/TMTT.2007.893647.

Electronicsnotes. What is a vector network analyzer, vna: the basics. URL <https://www.electronics-notes.com/articles/test-methods/rf-vector-network-analyzer-vna/what-is-a-vna.php>.

M Engelhardt. Ltspice manual. Accessed: Jul, 25:2018, 2011.

J. Erhart, P. Pulpánn, and M. Pustka. *Piezoelectric ceramic resonators*. Springer, 2017.

Peter J Fish. *Electronic noise and low noise design*. Macmillan International Higher Education, 2017.

DJ Fixsen. The temperature of the cosmic microwave background. *The Astrophysical Journal*, 707(2):916, 2009.

Sheila Flanagan, Brian CJ Moore, and Michael A Stone. Discrimination of group delay in clicklike signals presented via headphones and loudspeakers. *Journal of the Audio Engineering Society*, 53(7/8): 593–611, 2005.

Vito Giannini, Jan Craninckx, and Andrea Baschirotto. *Baseband analog circuits for software defined radio*. Analog circuits and signal processing series. Springer, Dordrecht, 2008. ISBN 9781402065378 9781402065385. OCLC: 255732693.

Paul R Gray, Paul Hurst, Robert G Meyer, and Stephen Lewis. *Analysis and design of analog integrated circuits*. Wiley, 2001a.

Paul R. Gray, Robert G. Meyer, Paul J. Hurst, and Stephen H. Lewis. *Analysis and Design of Analog Integrated Circuits*. John Wiley & Sons, Inc., USA, 4th edition, 2001b. ISBN 0471321680.

Pierre Guillon and Darko Kajfez. *Dielectric resonators*. Noble Publishing, 1998.

R. Berenguer H. Solar. Linear cmos rf power amplifiers. <https://link-springer-com.pucdechile.idm.oclc.org/book/10.1007/978-1-4614-8657-2>, September 2013. (Accessed on 06/18/2021).

E. A. M. Hasaneen. Compact circuit simulation model for on-chip inductor and transformer for rf integrated circuits. In *2007 2nd International Design and Test Workshop*, pages 265–269, 2007. DOI: 10.1109/IDT.2007.4437474.

User's Guide, HP 8753D Network Analyzer. Hewlett Packard.

GGB Industries. Model 35. <https://ggb.com/home/model-35/>. (Accessed on 06/06/2021).

Interferometrist. Standing waves. CC BY-SA 4.0 <<https://creativecommons.org/licenses/by-sa/4.0>>Wikimedia Commons, Accessed on 03/24/2021. URL <https://commons.wikimedia.org/wiki/File:StandingWaves-3.png>.

et al. J.-S. Goo. Impact of substrate resistance on drain current noise in mosfets. https://link.springer.com/chapter/10.1007/978-3-7091-6244-6_40, 2001. (Accessed on 04/12/2021).

J. B. Johnson. Thermal agitation of electricity in conductors. <https://journals.aps.org/pr/abstract/10.1103/PhysRev.32.97>, July 1928. (Accessed on 04/12/2021).

Satish Kashyap. (1) lecture 14 classical two port noise theory - youtube. https://www.youtube.com/watch?v=4LAV35wQj-U&t=5s&ab_channel=SatishKashyap, Accessed on 04/03/2021.

Keysight. Equivalent time sampling oscilloscope vs. real-time oscilloscope. <https://www.keysight.com/zz/en/assets/7018-01852/application-notes/5989-8794.pdf>, a. (Accessed on 06/07/2021).

Keysight. N9020b mx signal analyzer. <https://www.keysight.com/zz/en/product/N9020B/n9020b-mxa-signal-analyzer-multi-touch-10-hz-50-ghz.html>, b. (Accessed on 06/08/2021).

Keysight. Products and services, Dec 2017. URL <https://www.keysight.com/zz/en/products.html>.

D. Kim, J. Kim, J. Plouchart, C. Cho, R. Trzcinski, M. Kumar, and C. Norris. Symmetric vertical parallel plate capacitors for on-chip rf circuits in 65-nm soi technology. *IEEE Electron Device Letters*, 28(7): 616–618, 2007a. doi: 10.1109/LED.2007.899464.

D. Kim, J. Kim, J. Plouchart, C. Cho, R. Trzcinski, M. Kumar, and C. Norris. Symmetric vertical parallel plate capacitors for on-chip rf circuits in 65-nm soi technology. *IEEE Electron Device Letters*, 28(7): 616–618, 2007b. doi: 10.1109/LED.2007.899464.

Sh Kogan. *Electronic noise and fluctuations in solids*. Cambridge University Press, 2008.

Richard Kubowicz. Class-e power amplifier. Master's thesis, Graduate Department of Electrical and Computer Engineering. University of Toronto, 2000.

Thomas H. Lee. *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.

Thomas H Lee. *Planar microwave engineering: a practical guide to theory, measurement, and circuits*, volume 1. Cambridge university press, 2004.

William Scott Lee. *Transmission lines on integrated circuits for high speed communication*. PhD thesis, Department of Electrical and Computer Engineering, University of Utah, 2008.

Changzhi Li, Victor M. Lubecke, Olga Boric-Lubecke, and Jenshan Lin. Sensing of Life Activities at the Human-Microwave Frontier. *IEEE Journal of Microwaves*, 1(1):66–78, 2021. ISSN 2692-8388. doi: 10.1109/JMW.2020.3030722. Conference Name: IEEE Journal of Microwaves.

Q. S. I. Lim, A. V. Kordesch, and R. A. Keating. Performance comparison of mim capacitors and metal finger capacitors for analog and rf applications. In *2004 RF and Microwave Conference (IEEE Cat. No.04EX924)*, pages 85–89, 2004. doi: 10.1109/RFM.2004.1411082.

Yo-Sheng Lin, Run-Chi Liu, Chien-Chin Wang, and Chih-Chung Chen. A low power and high conversion gain 77-81 ghz double-balanced up-conversion mixer with excellent lo-rf isolation in 90 nm cmos. In *2015 IEEE Radio and Wireless Symposium (RWS)*, pages 171–173, 2015. doi: 10.1109/RWS.2015.7129756.

J. Liu, L. Sun, and Z. Yu. An accurate compact model for on-chip vertically coiled transformers. *IEEE Electron Device Letters*, 34(4):484–486, 2013. doi: 10.1109/LED.2013.2247559.

Mitsuo Makimoto and Sadahiko Yamashita. *Microwave resonators and filters for wireless communication: theory, design and application*, volume 4. Springer Science & Business Media, 2013.

Franco Maloberti. Design of cmos analog integrated circuits. 1988.

Fanzhen Meng, Hong Liu, Mingliang Wang, Xiaolin Zhang, and Tong Tian. Rf low power subsampling architecture for wireless communication applications. *EURASIP Journal on Wireless Communications and Networking*, 2016(1):1–15, 2016.

Fabian Michler, Benedict Scheiner, Torsten Reissland, Robert Weigel, and Alexander Koelpin. Micrometer Sensing With Microwaves: Precise Radar Systems for Innovative Measurement Applications. *IEEE Journal of Microwaves*, 1(1):202–217, 2021. ISSN 2692-8388. doi: 10.1109/JMW.2020.3034988. Conference Name: IEEE Journal of Microwaves.

Sunderarajan S Mohan, C Patrick Yue, Maria del Mar Hershenson, S Simon Wong, and Thomas H Lee. Modeling and characterization of on-chip transformers. In *International Electron Devices Meeting 1998. Technical Digest (Cat. No. 98CH36217)*, pages 531–534. IEEE, 1998.

Sunderarajan S Mohan, Maria del Mar Hershenson, Stephen P Boyd, and Thomas H Lee. Simple accurate expressions for planar spiral inductances. *IEEE Journal of solid-state circuits*, 34(10):1419–1424, 1999.

Junghwan Moon, Seunghoon Jee, Jungjoon Kim, Jangheon Kim, and Bumman Kim. Behaviors of class-f and class-f⁻¹ amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 60(6):1937–1951, 2012.

Mohamed AI Mostafa, Sherif Embabi, Moderage C Fernando, Wing Kan Chan, and Charles Gore Jr. Subsampling rf receiver architecture, September 19 2006. US Patent 7,110,732.

Johannes Nehring, Martin Schütz, Marco Dietz, Ismail Nasr, Klaus Aufinger, Robert Weigel, and Dietmar Kissinger. Highly integrated 4–32-ghz two-port vector network analyzers for instrumentation and biomedical applications. *IEEE Transactions on Microwave Theory and Techniques*, 65(1):229–244, 2017. DOI: 10.1109/TMTT.2016.2616873.

Ali M Niknejad and Robert G Meyer. Analysis, design, and optimization of spiral inductors and transformers for si rf ics. *IEEE Journal of Solid-State Circuits*, 33(10):1470–1481, 1998.

H. Nyquist. Thermal agitation of electric charge in conductors. <https://journals.aps.org/pr/abstract/10.1103/PhysRev.32.110>, July 1928. (Accessed on 04/12/2021).

Bernard M Oliver. Time domain reflectometry. *Hewlett-Packard Journal*, 15(6):1–7, 1964.

Bob Orwiler. Oscilloscope vertical amplifiers. <https://www.davmar.org/TE/TekConcepts/TekVertAmpCircuits.pdf>. (Accessed on 06/06/2021).

Martin Ossmann. A note on transformer models. <https://www.mikrocontroller.net/attachment/347800/TRAFO1.pdf>, October 2013. (Accessed on 04/14/2021).

José R García Oya, Andrew Kwan, Fernando Muñoz Chavero, Fadhel M Ghannouchi, Mohamed Helaoui, Fernando Márquez Lasso, Enrique López-Morillo, and AT Sigado. Subsampling receivers with applications to software defined radio systems. *Data Acquisition Applications*, pages 165–194, 2012.

Y. Palaskas, R. Bishop, A. Ravi, and K. Soumyanath. A 90-nm mos-only 3–11ghz transmitter for uwb. In *Proceedings of the IEEE 2005 Custom Integrated Circuits Conference*, 2005., pages 165–168, 2005. DOI: 10.1109/CICC.2005.1568633.

Fábio Moreira de Passos. *Modeling of integrated inductors for RF circuit design*. PhD thesis, Faculdade de Ciências e Tecnologia, 2013.

John C. Pearson, Brian J. Drouin, and Shanshan Yu. Instrumentation for THz Spectroscopy in the Laboratory and in Space. *IEEE*

Journal of Microwaves, 1(1):43–54, 2021. ISSN 2692-8388. doi: 10.1109/JMW.2020.3032454. Conference Name: IEEE Journal of Microwaves.

K Ko Ping. Approaches to scaling. *Advanced MOS device physics*, 18: 1–37, 1989.

Radec. Drs4 chip. <https://www.radec.ch/product-page/drs4-chip>. (Accessed on 06/06/2021).

B. Razavi. The role of monolithic transmission lines in high-speed integrated circuits. In *Proceedings of the IEEE 2002 Custom Integrated Circuits Conference (Cat. No.02CH37285)*, pages 367–374, 2002. doi: 10.1109/CICC.2002.1012845.

Rohde&Schwarz. Spectrum analyzer fundamentals - theory and operation of modern spectrum analyzers. <https://tinyurl.com/yfsfeesx>. (Accessed on 06/08/2021).

W. Shockley. A unipolar "field-effect"transistor. <https://ieeexplore.ieee.org/document/4050836>, November 1952. (Accessed on 04/12/2021).

Rohde & Schwarz. R&s fsu spectrum analyzer | información general. https://www.rohde-schwarz.com/es/producto/fsu-pagina-de-inicio-producto_63493-7993.html, a. (Accessed on 06/08/2021).

Rohde & Schwarz. R&s®zna vector network analyzers. https://www.rohde-schwarz.com/lat/producto/zna-pagina-de-inicio-producto_63493-551810.html, b. (Accessed on 06/09/2021).

Derek Shaeffer and Thomas H Lee. *The design and implementation of low-power CMOS radio receivers*. Springer Science & Business Media, 2007.

A.R. Shahani, D.K. Shaeffer, and T.H. Lee. A 12 mw wide dynamic range cmos front end for a portable gps receiver. In *1997 IEEE International Solids-State Circuits Conference. Digest of Technical Papers*, pages 368–369, 1997. doi: 10.1109/ISSCC.1997.585432.

Phillip H Smith. Electronic applications of the smith chart in waveguide, circuit, and component analysis. 1970.

Theerachet Soorapanth and Thomas H Lee. Rf linearity of short-channel mosfets. In *First International Workshop on Design of Mixed-Mode Integrated Circuits and Applications*, pages 81–84, 1997.

S. A. St Onge, S. G. Franz, A. F. Puttlitz, A. Kalinoski, B. E. Johnson, and B. El-Kareh. Design of precision capacitors for analog applications. In *1992 Proceedings 42nd Electronic Components Technology Conference*, pages 583–590, 1992. DOI: 10.1109/ECTC.1992.204262.

Robert Bogdan Staszewski, Dirk Leipold, Khurram Muhammad, and Poras T Balsara. Digitally controlled oscillator (dco)-based architecture for rf frequency synthesis in a deep-submicrometer cmos process. *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, 50(11):815–828, 2003.

Niranjan A Talwalkar, C Patrick Yue, and S Simon Wong. Analysis and synthesis of on-chip spiral inductors. *IEEE Transactions on electron devices*, 52(2):176–182, 2005.

Tektronix. Oscilloscope fundamentals. <https://docs.rs-online.com/0640/0900766b80da861a.pdf>, a. (Accessed on 06/06/2021).

Tektronix. Fundamentals of realtime spectrum analysis. https://download.tek.com/document/37W_17249_6_Fundamentals_of_RealTime_Spectrum_Analysis_0.pdf, b. (Accessed on 06/08/2021).

Tektronix. Mso/dpo70000. <https://www.tek.com/oscilloscope/dpo70000-mso70000>, c. (Accessed on 06/06/2021).

Tektronix. Probe selection guide. https://download.tek.com/document/61W-14232-11_Probe_Selection_Guide_111920.pdf, d. (Accessed on 06/06/2021).

Tektronix. Real-time versus equivalent-time sampling. <https://www.tek.com/document/application-note/real-time-versus-equivalent-time-sampling>, e. (Accessed on 06/07/2021).

Tektronix. Tdr impedance measurements: A foundation for signal integrity. <https://www.tek.com/document/fact-sheet/tdr-impedance-measurements-foundation-signal-integrity>, f. (Accessed on 06/07/2021).

Tektronix. What are vector network analyzers | vnas explained | tektronix, g. URL <https://www.tek.com/document/primer/what-vector-network-analyzer-and-how-does-it-work>.

L. F. Tiemeijer, R. M. T. Pijper, C. Andrei, and E. Grenados. Analysis, design, modeling, and characterization of low-loss scalable on-chip transformers. *IEEE Transactions on Microwave Theory and Techniques*, 61(7):2545–2557, 2013. DOI: 10.1109/TMTT.2013.2265684.

Jeng-Han Tsai. Design of 40–108-ghz low-power and high-speed cmos up-/down-conversion ring mixers for multistandard mmw radio applications. *IEEE Transactions on Microwave Theory and Techniques*, 60(3):670–678, 2012. DOI: 10.1109/TMTT.2011.2178258.

Jeng-Han Tsai, Pei-Si Wu, Chin-Shen Lin, Tian-Wei Huang, John G. J. Chern, and Wen-Chu Huang. A 25–75 ghz broadband gilbert-cell mixer using 90-nm cmos technology. *IEEE Microwave and Wireless Components Letters*, 17(4):247–249, 2007. DOI: 10.1109/LMWC.2007.892934.

Tutorialspoint. Microwave engineering - directional couplers. URL https://www.tutorialspoint.com/microwave_engineering/microwave_engineering_directional_couplers.htm.

Gabriel Vasilescu. *Electronic noise and interfering signals: principles and applications*. Springer Science & Business Media, 2006.

T. Vasseaux, B. Huyart, P. Loumeau, and J.F. Naviner. A track hold-mixer for direct-conversion by subsampling. In 1999 IEEE International Symposium on Circuits and Systems (ISCAS), volume 4, pages 584–587 vol.4, 1999. DOI: 10.1109/ISCAS.1999.780072.

Tianshi Wang. Analyzing oscillators using describing functions. 2017.

Camera wiki.org The free camera encyclopedia. Tektronix - camera-wiki. <http://camera-wiki.org/wiki/Tektronix>. (Accessed on 06/06/2021).

Wikipedia. Cathode-ray tube - wikipedia. https://en.wikipedia.org/wiki/Cathode-ray_tube, a. (Accessed on 06/06/2021).

Wikipedia. Digital signal processor. https://en.wikipedia.org/wiki/Digital_signal_processor, b. (Accessed on 06/08/2021).

Wikipedia. Electron gun - wikipedia. https://en.wikipedia.org/wiki/Electron_gun, c. (Accessed on 06/06/2021).

Wikipedia. Fast fourier transform. https://en.wikipedia.org/wiki/Fast_Fourier_transform, d. (Accessed on 06/08/2021).

Wikipedia. Matched filter. https://en.wikipedia.org/wiki/Matched_filter, e. (Accessed on 06/08/2021).

Wikipedia. Oscilloscope - wikipedia. <https://en.wikipedia.org/wiki/Oscilloscope>, f. (Accessed on 06/06/2021).

Wikipedia. Phosphor - wikipedia. <https://en.wikipedia.org/wiki/Phosphor>, g. (Accessed on 06/06/2021).

Wikipedia. Quadrature amplitude modulation - wikipedia. https://en.wikipedia.org/wiki/Quadrature_amplitude_modulation, h. (Accessed on 06/08/2021).

Wikipedia. Real-time analyzer. https://en.wikipedia.org/wiki/Real-time_analyzer, i. (Accessed on 06/08/2021).

Wikipedia. Sawtooth wave - wikipedia. https://en.wikipedia.org/wiki/Sawtooth_wave, j. (Accessed on 06/06/2021).

Wikipedia. Spectrogram. <https://en.wikipedia.org/wiki/Spectrogram>, k. (Accessed on 06/08/2021).

Wikipedia. Spectrum analyzer. https://en.wikipedia.org/wiki/Spectrum_analyzer, l. (Accessed on 06/08/2021).

Wikipedia. Time base generator - wikipedia. https://en.wikipedia.org/wiki/Time_base_generator, m. (Accessed on 06/06/2021).

Wikipedia. Time-domain reflectometer. https://en.wikipedia.org/wiki/Time-domain_reflectometer, n. (Accessed on 06/07/2021).

Wikipedia. Vector signal analyzer - wikipedia. https://en.wikipedia.org/wiki/Vector_signal_analyzer, o. (Accessed on 06/08/2021).

Wikipedia. Window function. https://en.wikipedia.org/wiki/Window_function, p. (Accessed on 06/08/2021).

Wikipedia. Yttrium iron garnet. https://en.wikipedia.org/wiki/Yttrium_iron_garnet, q. (Accessed on 06/08/2021).

Wikipedia. Noise temperature. https://en.wikipedia.org/wiki/Noise_temperature, October 2020. (Accessed on 04/11/2021).

Wikipedia. Brownian motion. https://en.wikipedia.org/wiki/Brownian_motion, March 2021a. (Accessed on 04/11/2021).

Wikipedia. Charge pump. https://en.wikipedia.org/wiki/Charge_pump, Mayo 2021b. (Accessed on 05/24/2021).

Wikipedia. Colors of noise. https://en.wikipedia.org/wiki/Colors_of_noise, April 2021c. (Accessed on 04/14/2021).

Wikipedia. Poisson point process. https://en.wikipedia.org/wiki/Poisson_point_process, April 2021d. (Accessed on 04/14/2021).

Wikipedia. Ring oscillator. https://en.wikipedia.org/wiki/Ring_oscillator, Mayo 2021e. (Accessed on 05/24/2021).

Wikipedia. Shot noise. https://en.wikipedia.org/wiki/Shot_noise, March 2021f. (Accessed on 04/14/2021).

Thomas L Wilson, Kristen Rohlfs, and Susanne Hüttemeister. *Tools of radio astronomy*, volume 5. Springer, 2009.

Jinna Yan, Bharatha Kumar Thangarasu, and Kiat Seng Yeo. Rf mixer design techniques using gaas process. In *2017 IEEE 12th International Conference on ASIC (ASICON)*, pages 1013–1016, 2017. DOI: [10.1109/ASICON.2017.8252650](https://doi.org/10.1109/ASICON.2017.8252650).

W. Yang, D. Kelly, L. Mehr, M.T. Sayuk, and L. Singer. A 3-v 340-mw 14-b 75-msample/s cmos adc with 85-db sfdr at nyquist input. *IEEE Journal of Solid-State Circuits*, 36(12):1931–1936, 2001. DOI: [10.1109/4.972143](https://doi.org/10.1109/4.972143).

C Patrick Yue and S Simon Wong. On-chip spiral inductors with patterned ground shields for si-based rf ics. *IEEE Journal of solid-state circuits*, 33(5):743–752, 1998.

Jing-Hong Conan Zhan, Brent R. Carlton, and Stewart S. Taylor. Low-cost direct conversion rf front-ends in deep submicron cmos. In *2007 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, pages 203–206, 2007. DOI: [10.1109/RFIC.2007.380865](https://doi.org/10.1109/RFIC.2007.380865).

Yong Zhan and Sachin S Sapatnekar. Optimization of integrated spiral inductors using sequential quadratic programming. In *Proceedings Design, Automation and Test in Europe Conference and Exhibition*, volume 1, pages 622–627. IEEE, 2004.

A. Van Der Ziel. Thermal noise in field-effect transistors. <https://ieeexplore.ieee.org/abstract/document/4066927>, August 1962. (Accessed on 04/12/2021).