

# 速度/分辨率可选的 24 位 高速差动 $\Delta\Sigma$ ADC

## 特点

- 输出速率高达 3.5kHz
- 可选速度/分辨率
- 输出速率为 880Hz 时的噪声为  $2\mu\text{V}_{\text{RMS}}$
- 输出速率为 6.9Hz 并采用同时 50/60Hz 抑制时的噪声为  $200\text{nV}_{\text{RMS}}$
- 0.0005% INL，无失码
- 自动睡眠方式在 6.9Hz 条件下只需  $20\mu\text{A}$  工作电流
- 失调电压低于  $5\mu\text{V}$  ( $4.5\text{V} < V_{\text{CC}} < 5.5\text{V}$ ， $-40^\circ\text{C}$  至  $85^\circ\text{C}$ )
- 具有 GND 至  $V_{\text{CC}}$  共模范围的差动输入和差动基准
- 无延迟，每次变换都是准确的 (即使是在输入阶跃之后)
- 内部振荡器—无需外部元件
- 采用窄式 16 引脚 SSOP 封装的 24 位 ADC
- 引脚与 LTC2410 兼容

## 应用


- 高速复用
- 衡器
- 自动量程 6 位 DVM
- 直接温度测量
- 高速数据采集

## 描述

LTC<sup>®</sup>2440 是一种具有 5ppm INL 和  $5\mu\text{V}$  失调电压的高速 24 位无延迟  $\Delta\Sigma$  (No Latency  $\Delta\Sigma^{\text{™}}$ ) ADC。它采用了能实现可变速度和分辨率(且无等待时间)的专有  $\Delta\Sigma$  架构。通过一个简单的串行接口可以设置 10 种不同的速度/分辨率组合 ( $6.9\text{Hz}/200\text{nV}_{\text{RMS}}$  至  $3.5\text{kHz}/25\mu\text{V}_{\text{RMS}}$ )。另一种做法是把一个引脚连接至高电平或低电平，即可容易地选择一种快速 ( $880\text{Hz}/2\mu\text{V}_{\text{RMS}}$ ) 或超低噪声 ( $6.9\text{Hz}$ ， $200\text{nV}_{\text{RMS}}$ ，50/60Hz 抑制) 的速度/分辨率组合。准确度(偏置、满量程、线性、漂移)和功耗与所选择的速度无关。由于没有等待时间，因此可以在变换之间改变速度/分辨率而不使性能发生任何劣化。

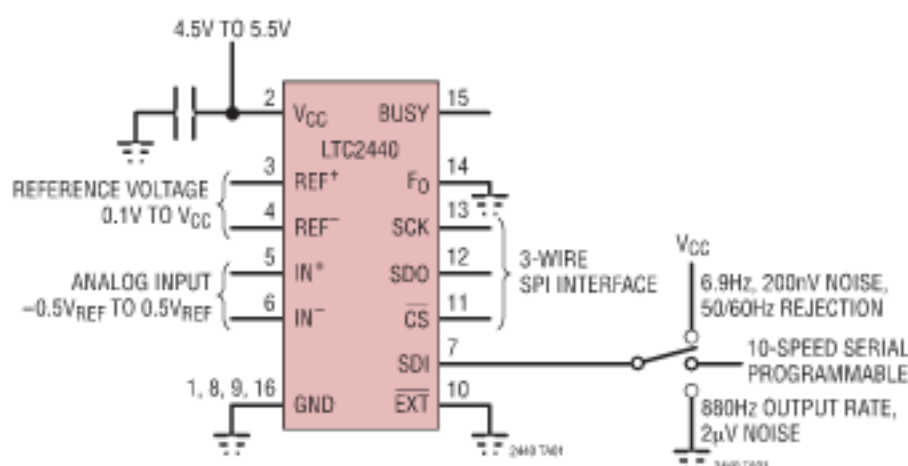
在每个变换周期之后，LTC2440 自动进入低功耗的睡眠状态。通过延长睡眠状态的时间即可降低功耗。例如，当工作于 3.5kHz 变换速度条件下、但以 100Hz 的速率读取数据时，平均吸收电流为  $240\mu\text{A}$  ( $1.1\text{mW}$ )，而在 7Hz 输出速率条件下读取数据时的平均吸收电流仅  $25\mu\text{A}$  ( $125\mu\text{W}$ )。

LTC2440 通过一个与 LTC2410 兼容的灵活三线或四线式数字接口进行通信。

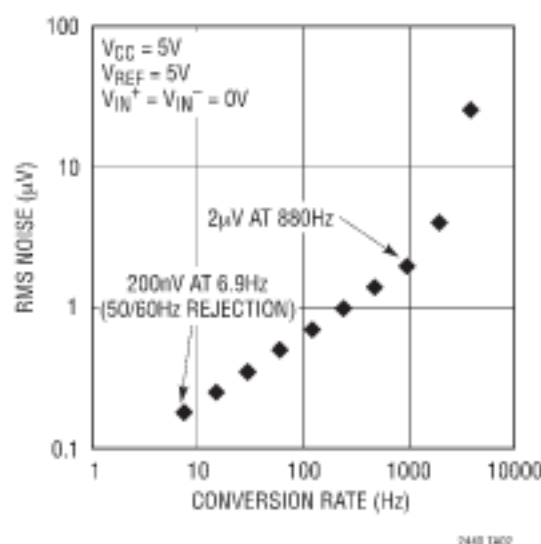
 LTC 和 LT 是凌特公司的注册商标。  
No Latency  $\Delta\Sigma$  是凌特公司的商标。

## 典型应用

简单的 24 位双速采集系统



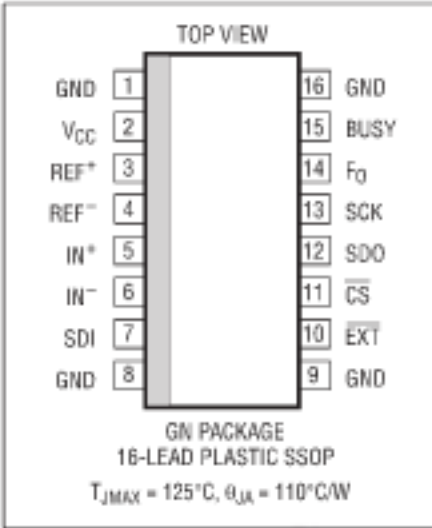
速度与 RMS 噪声的关系曲线



绝对最大额定值 (注1、2)

电源电压 (V <sub>CC</sub> ) 至 GND .....	-0.3V 至 7V
模拟输入引脚电压至 GND .....	-0.3V 至 (V <sub>CC</sub> + 0.3V)
基准输入引脚电压至 GND .....	-0.3V 至 (V <sub>CC</sub> + 0.3V)
数字输入电压至 GND .....	-0.3V 至 (V <sub>CC</sub> + 0.3V)
数字输出电压至 GND .....	-0.3V 至 (V <sub>CC</sub> + 0.3V)
工作温度范围	
LTC2440C .....	0°C 至 70°C
LTC2440I .....	-40°C 至 85°C
存储温度范围 .....	-65°C 至 150°C
引脚温度 (焊接时间 10 秒) .....	300°C

封装 / 订购信息

	产品型号
	LTC2440CGN LTC2440IGN
	GN 器件标记
2440 2440I	

对于规定工作温度范围更宽的器件，请咨询凌特公司。

电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 T<sub>A</sub> = 25°C。(注 3、4)

参数	条件	最小值	典型值	最大值	单位
分辨率 (无源码)	0.1V ≤ V <sub>REF</sub> ≤ V <sub>CC</sub> , -0.5V ≤ V <sub>REF</sub> ≤ V <sub>IN</sub> ≤ 0.5 · V <sub>REF</sub> , (注 5)	●	24		位
积分非线性	V <sub>CC</sub> = 5V, REF <sup>+</sup> = 5V, REF <sup>-</sup> = GND, V <sub>INCM</sub> = 2.5V, (注 6) REF <sup>+</sup> = 2.5V, REF <sup>-</sup> = GND, V <sub>INCM</sub> = 1.25V, (注 6)	●	5 3	15	V <sub>REF</sub> 的 ppm V <sub>REF</sub> 的 ppm
失调误差	2.5V ≤ REF <sup>+</sup> ≤ V <sub>CC</sub> , REF <sup>-</sup> = GND, GND ≤ IN <sup>+</sup> = IN <sup>-</sup> ≤ V <sub>CC</sub> (注 12)	●	2.5	5	μV
失调误差漂移	2.5V ≤ REF <sup>+</sup> ≤ V <sub>C</sub> , REF <sup>-</sup> = GND, GND ≤ IN <sup>+</sup> = IN <sup>-</sup> ≤ V <sub>CC</sub>		20		nV/°C
正满量程误差	REF <sup>+</sup> = 5V, REF <sup>-</sup> = GND, IN <sup>+</sup> = 3.75V, IN <sup>-</sup> = 1.25V REF <sup>+</sup> = 2.5V, REF <sup>-</sup> = GND, IN <sup>+</sup> = 1.875V, IN <sup>-</sup> = 0.625V	● ●	10 10	30 50	V <sub>REF</sub> 的 ppm V <sub>REF</sub> 的 ppm
正满量程误差漂移	2.5V ≤ REF <sup>+</sup> ≤ V <sub>CC</sub> , REF <sup>-</sup> = GND, IN <sup>+</sup> = 0.75 · REF <sup>+</sup> , IN <sup>-</sup> = 0.25 · REF <sup>+</sup>		0.2		V <sub>REF</sub> 的 ppm/°C
负满量程误差	REF <sup>+</sup> = 5V, REF <sup>-</sup> = GND, IN <sup>+</sup> = 1.25V, IN <sup>-</sup> = 3.75V REF <sup>+</sup> = 2.5V, REF <sup>-</sup> = GND, IN <sup>+</sup> = 0.625V, IN <sup>-</sup> = 1.875V	● ●	10 10	30 50	V <sub>REF</sub> 的 ppm V <sub>REF</sub> 的 ppm
负满量程误差漂移	2.5V ≤ REF <sup>+</sup> ≤ V <sub>CC</sub> , REF <sup>-</sup> = GND, IN <sup>+</sup> = 0.25 · REF <sup>+</sup> , IN <sup>-</sup> = 0.75 · REF <sup>+</sup>		0.2		V <sub>REF</sub> 的 ppm/°C
总未调整误差	5V ≤ V <sub>CC</sub> ≤ 5.5V, REF <sup>+</sup> = 2.5V, REF <sup>-</sup> = GND, V <sub>INCM</sub> = 1.25V 5V ≤ V <sub>CC</sub> ≤ 5.5V, REF <sup>+</sup> = 5V, REF <sup>-</sup> = GND, V <sub>INCM</sub> = 2.5V REF <sup>+</sup> = 2.5V, REF <sup>-</sup> = GND, V <sub>INCM</sub> = 1.25V, (注 6)		15 15 15		V <sub>REF</sub> 的 ppm V <sub>REF</sub> 的 ppm V <sub>REF</sub> 的 ppm
输入共模抑制 DC	2.5V ≤ REF <sup>+</sup> ≤ V <sub>CC</sub> , REF <sup>-</sup> = GND, GND ≤ IN <sup>-</sup> = IN <sup>+</sup> ≤ V <sub>CC</sub>		120		dB

## 模拟输入和基准

凡标注●表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。(注 3)

符号	参数	条件		最小值	典型值	最大值	单位
IN <sup>+</sup>	绝对/共模 IN <sup>+</sup> 电压		●	GND - 0.3V		V <sub>CC</sub> + 0.3V	V
IN <sup>-</sup>	绝对/共模 IN <sup>-</sup> 电压		●	GND - 0.3V		V <sub>CC</sub> + 0.3V	V
V <sub>IN</sub>	输入差动电压范围 (IN <sup>+</sup> - IN <sup>-</sup> )		●	-V <sub>REF</sub> /2		V <sub>REF</sub> /2	V
REF <sup>+</sup>	绝对/共模 REF <sup>+</sup> 电压		●	0.1		V <sub>CC</sub>	V
REF <sup>-</sup>	绝对/共模 REF <sup>-</sup> 电压		●	GND		V <sub>CC</sub> - 0.1V	V
V <sub>REF</sub>	基准差动电压范围 (REF <sup>+</sup> - REF <sup>-</sup> )		●	0.1		V <sub>CC</sub>	V
C <sub>S</sub> (IN <sup>+</sup> )	IN <sup>+</sup> 取样电容				5		pF
C <sub>S</sub> (IN <sup>-</sup> )	IN <sup>-</sup> 取样电容				5		pF
C <sub>S</sub> (REF <sup>+</sup> )	REF <sup>+</sup> 取样电容				5		pF
C <sub>S</sub> (REF <sup>-</sup> )	REF <sup>-</sup> 取样电容				5		pF
I <sub>DC_LEAK</sub> (IN <sup>+</sup> )	IN <sup>+</sup> DC 漏电流	$\overline{CS} = V_{CC}, IN^+ = GND$	●	-100	10	100	nA
I <sub>DC_LEAK</sub> (IN <sup>-</sup> )	IN <sup>-</sup> DC 漏电流	$\overline{CS} = V_{CC}, IN^- = GND$	●	-100	10	100	nA
I <sub>DC_LEAK</sub> (REF <sup>+</sup> )	REF <sup>+</sup> DC 漏电流	$\overline{CS} = V_{CC}, REF^+ = 5V$	●	-100	10	100	nA
I <sub>DC_LEAK</sub> (REF <sup>-</sup> )	REF <sup>-</sup> DC 漏电流	$\overline{CS} = V_{CC}, REF^- = GND$	●	-100	10	100	nA

## 数字输入和数字输出

凡标注●表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。(注 3)

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IH}$	高电平输入电压 $CS, F_0$	$4.5V \leq V_{CC} \leq 5.5V$	●	2.5		V
$V_{IL}$	低电平输入电压 $CS, F_0$	$4.5V \leq V_{CC} \leq 5.5V$	●		0.8	V
$V_{IH}$	高电平输入电压 SCK	$4.5V \leq V_{CC} \leq 5.5V$ (注 8)	●	2.5		V
$V_{IL}$	低电平输入电压 SCK	$4.5V \leq V_{CC} \leq 5.5V$ (注 8)	●		0.8	V
$I_{IN}$	数字输入电流 $CS, F_0$	$0V \leq V_{IN} \leq V_{CC}$	●	-10	10	$\mu A$
$I_{IN}$	数字输入电流 SCK	$0V \leq V_{IN} \leq V_{CC}$ (注 8)	●	-10	10	$\mu A$
$C_{IN}$	数字输入电容 $CS, F_0$			10		pF
$C_{IN}$	数字输入电容 SCK	(注 8)		10		pF
$V_{OH}$	高电平输出电压 SDO, BUSY	$I_O = -800\mu A$	●	$V_{CC} - 0.5V$		V
$V_{OL}$	低电平输出电压 SDO, BUSY	$I_O = 1.6mA$	●		0.4V	V
$V_{OH}$	高电平输出电压 SCK	$I_O = -800\mu A$ (注 9)	●	$V_{CC} - 0.5V$		V
$V_{OL}$	低电平输出电压 SCK	$I_O = 1.6mA$ (注 9)	●		0.4V	V
$I_{OZ}$	高阻抗输出泄漏 SDO		●	-10	10	$\mu A$



## 电源要求 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。(注3)

符号	参数	条件	最小值	典型值	最大值	单位
$V_{CC}$	电源电压		●	4.5	5.5	V
$I_{CC}$	电源电流					
	转换模式	$\overline{CS} = 0V$ (注 7)	●	8	11	mA
	睡眠模式	$\overline{CS} = V_{CC}$ (注 7)	●	8	30	$\mu\text{A}$

## 定时特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。(注3)

符号	参数	条件	最小值	典型值	最大值	单位
$f_{EOSC}$	外部振荡器频率范围		●	0.1	20	MHz
$t_{HED}$	外部振荡器高周期		●	25	10000	ns
$t_{LED}$	外部振荡器低周期		●	25	10000	ns
$t_{CONV}$	变换时间	$OSR = 256$ ( $SDI = 0$ )	●	0.99	1.13	ms
		$OSR = 32768$ ( $SDI = 1$ )	●	126	145	ms
		外部振荡器 (注10)	●	$\frac{40000 \cdot OSR}{f_{EOSC}}$		ms
$f_{ISCK}$	内部 SCK 频率	内部振荡器 (注9)	●	0.8	0.9	MHz
		外部振荡器 (注9、10)		$f_{EOSC}/10$		Hz
$D_{ISCK}$	内部 SCK 占空比	(注9)	●	45	55	%
$f_{ESCK}$	外部 SCK 频率范围	(注8)	●		20	MHz
$t_{LESCK}$	外部 SCK 低周期	(注8)	●	25		ns
$t_{HESCK}$	外部 SCK 高周期	(注8)	●	25		ns
$t_{DOUT\_ISCK}$	内部 SCK 32 位数据输出时间	内部振荡器 (注9、11)	●	41.6	35.3	$\mu\text{s}$
		外部振荡器 (注9、10)	●	$320/f_{EOSC}$		s
$t_{DOUT\_ESCK}$	外部 SCK 32 位数据输出时间	(注8)	●	$32/f_{ESCK}$		s
$t_1$	$\overline{CS} \downarrow$ 至 $SDO$ 低阻抗		●	0	200	ns
$t_2$	$\overline{CS} \uparrow$ 至 $SDO$ 高阻抗		●	0	200	ns
$t_3$	$\overline{CS} \downarrow$ 至 $SCK \downarrow$	(注9)		5		$\mu\text{s}$
$t_4$	$\overline{CS} \downarrow$ 至 $SCK \uparrow$	(注8)		5		$\mu\text{s}$
$t_{KOMAX}$	$SCK \downarrow$ 至 $SDO$ 有效		●		200	ns
$t_{KOMIN}$	$SCK \downarrow$ 后 $SDO$ 保持	(注5)	●	15		ns
$t_5$	$\overline{CS} \downarrow$ 前 $SCK$ 设定		●	50		ns
$t_6$	$\overline{CS} \downarrow$ 后 $SCK$ 保持		●		50	ns
$t_7$	$SCK \uparrow$ 前 $SDI$ 设定		●	10	注 5	ns
$t_8$	$SCK \uparrow$ 后 $SDI$ 保持		●	10	注 5	ns

注 1：绝对最大额定值是指超出该值则器件的寿命可能会受损。

注 2：所有的电压值均以 GND 为基准。

注 3： $V_{CC} = 4.5V$  至  $5.5V$ ，除非特别注明。

$$V_{REF} = REF^+ - REF^-, V_{REFCM} = (REF^+ + REF^-)/2;$$

$$V_{IN} = IN^+ - IN^-, V_{INCM} = (IN^+ + IN^-)/2$$

注 4： $F_O$  引脚与 GND 或外部变换时钟脉冲源相连 ( $f_{BOSC} = 10MHz$ ，除非特别注明。)

注 5：由设计提供保证，未经测试。

注 6：积分非线性被定义为代码相对于穿过转换曲线的实际端点的直线的偏差。该偏差是从量化范围的中心开始测量的。

注 7：变换器采用内部振荡器。

注 8：此时变换器处于外部 SCK 操作模式，以把 SCK 引脚用作一个数字输入。在数据输出期间驱动 SCK 的时钟信号的频率为  $f_{ESCK}$ ，并以 Hz 来表示。

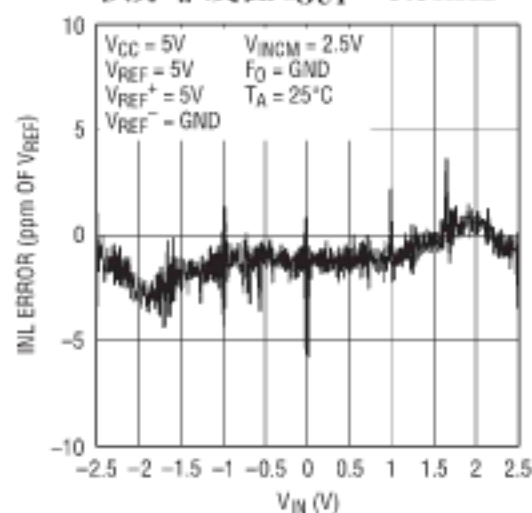
注 9：此时变换器处于内部 SCK 操作模式，以把 SCK 引脚用作一个数字输出。在这种操作方式中，SCK 引脚具有  $C_{LOAD} = 20pF$  的总等效负载电容。

注 10：外部振荡器连接至  $F_O$  引脚。外部振荡器频率  $f_{EOSC}$  以 Hz 来表示。

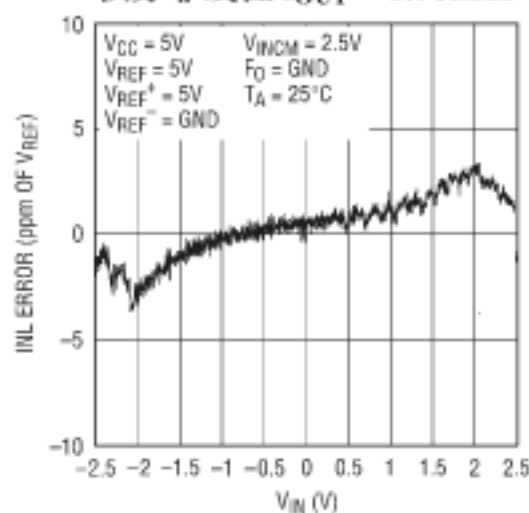
注 11：变换器使用内部振荡器， $F_O = 0V$ 。

注 12：由设计和测试相关提供保证。

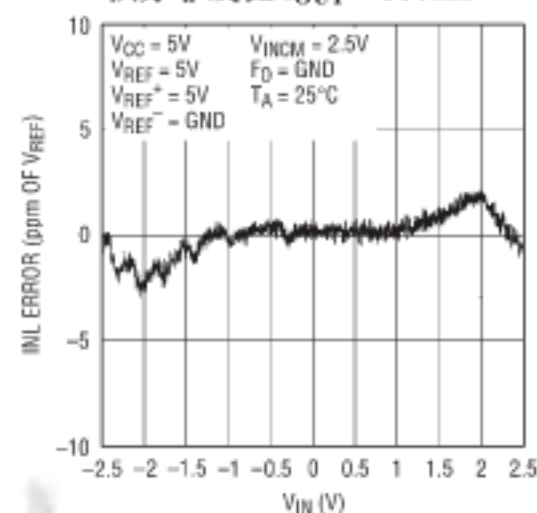
## 典型性能特征

积分非线性  $f_{OUT} = 3.5\text{kHz}$ 

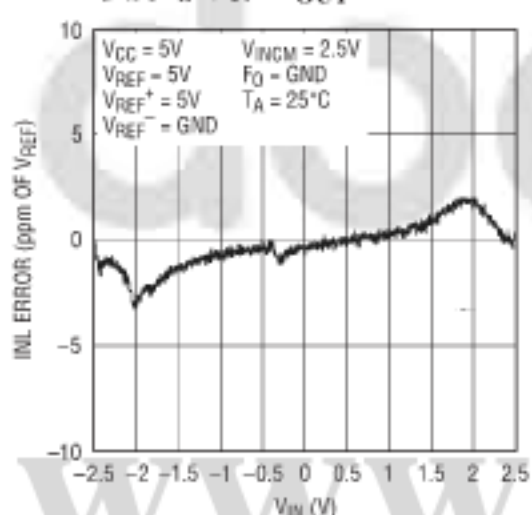
2440 G01

积分非线性  $f_{OUT} = 1.76\text{kHz}$ 

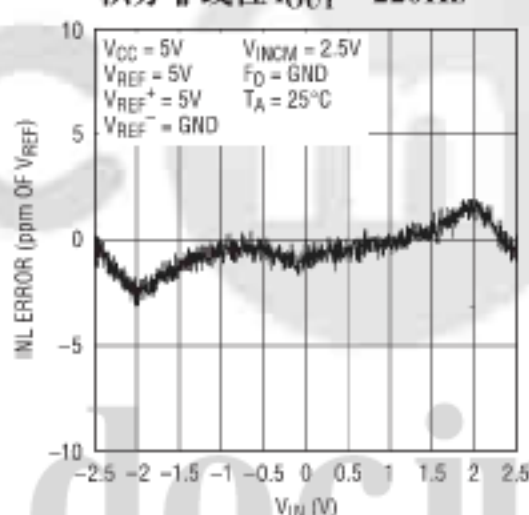
2440 G02

积分非线性  $f_{OUT} = 880\text{Hz}$ 

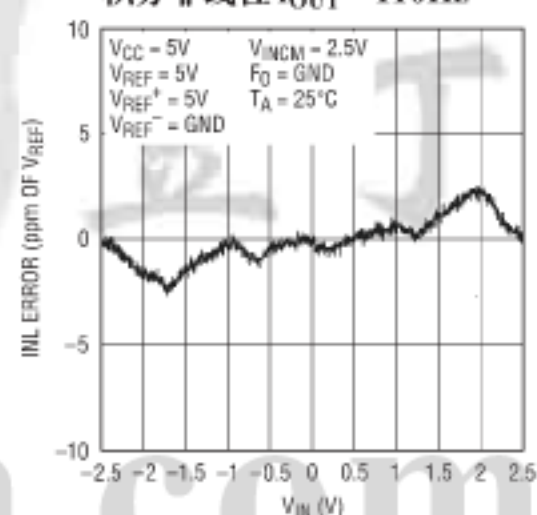
2440 G03

积分非线性  $f_{OUT} = 440\text{Hz}$ 

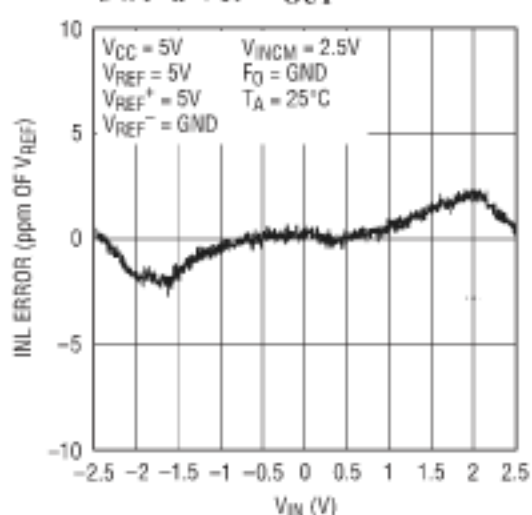
2440 G04

积分非线性  $f_{OUT} = 220\text{Hz}$ 

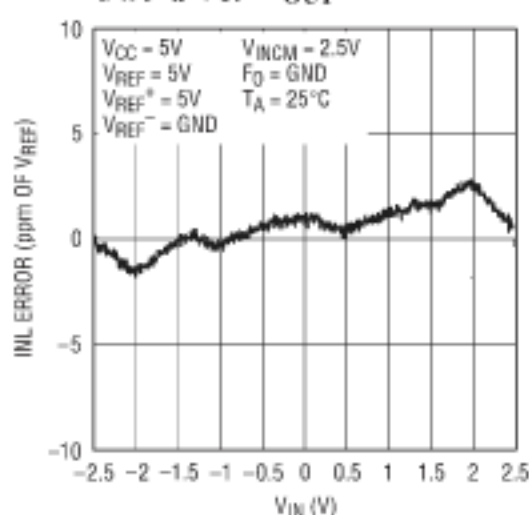
2440 G05

积分非线性  $f_{OUT} = 110\text{Hz}$ 

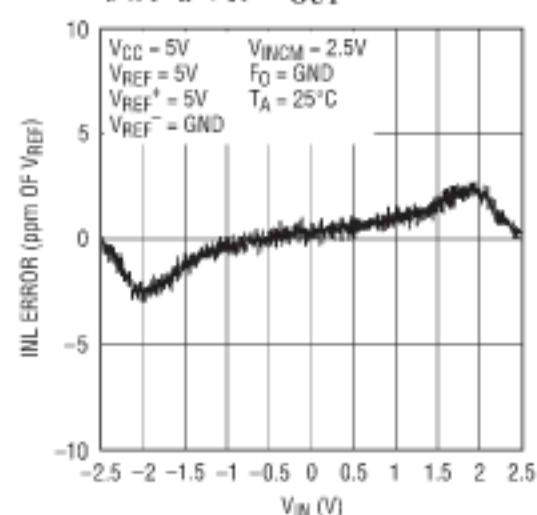
2440 G06

积分非线性  $f_{OUT} = 55\text{Hz}$ 

2440 G07

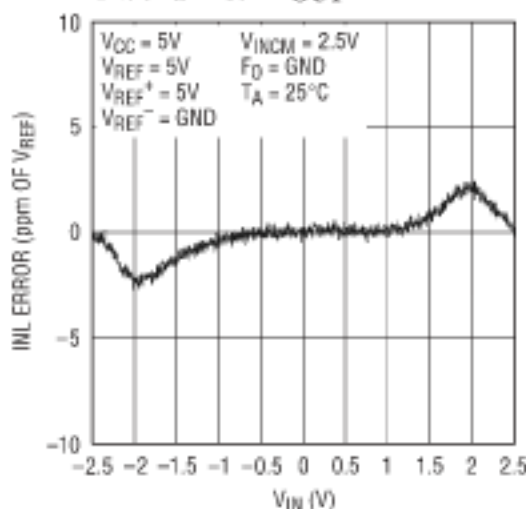
积分非线性  $f_{OUT} = 27.5\text{Hz}$ 

2440 G08

积分非线性  $f_{OUT} = 13.75\text{Hz}$ 

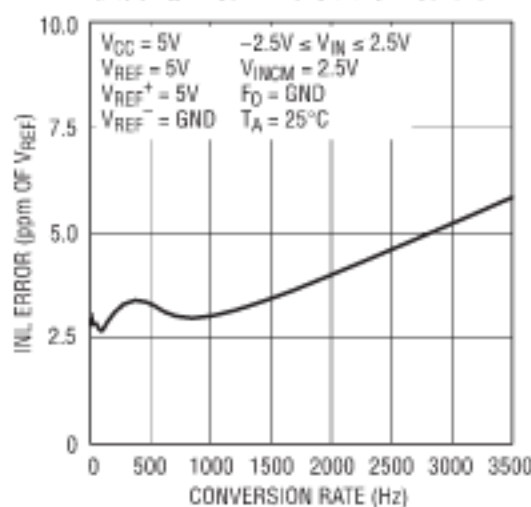
2440 G09

## 典型性能特征

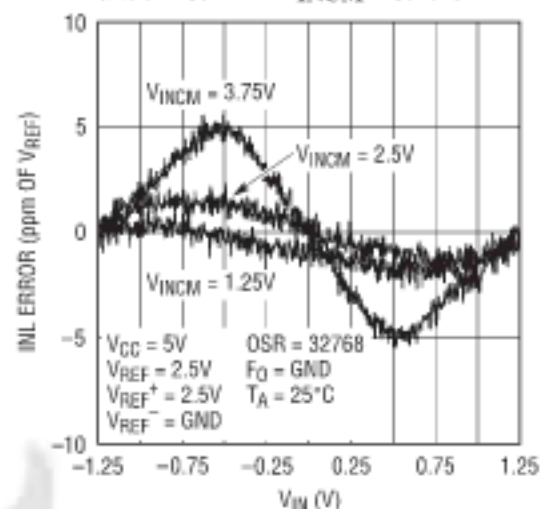
积分非线性  $f_{OUT} = 6.875\text{Hz}$ 

2440 G18

积分非线性与变换率的关系

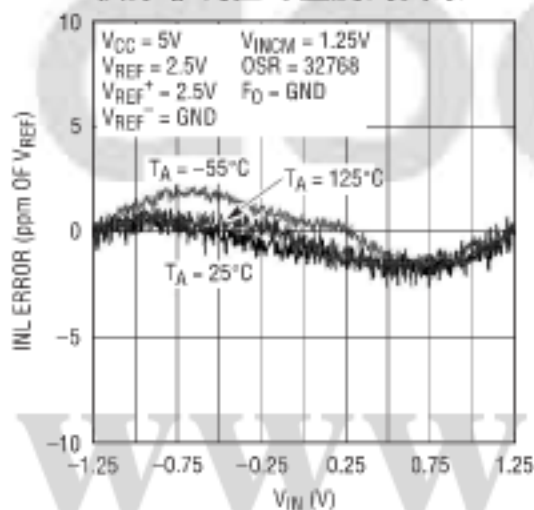


2440 G11

积分线性与  $V_{INCM}$  的关系

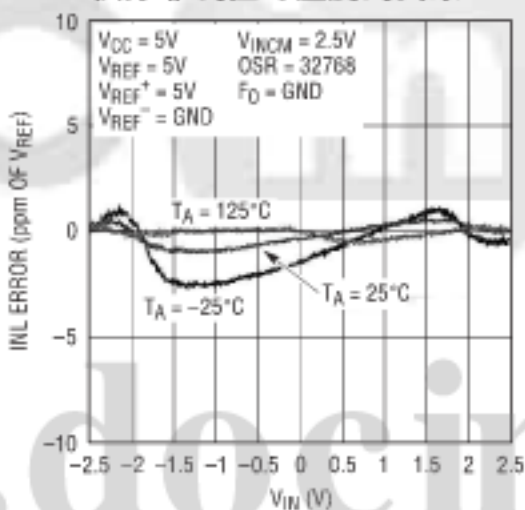
2440 G12

积分非线性与温度的关系

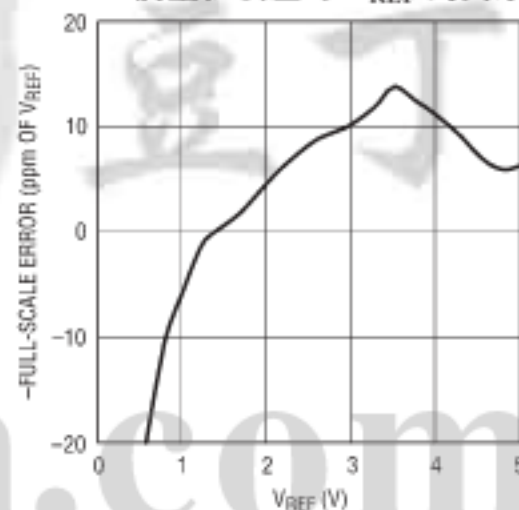


2440 G13

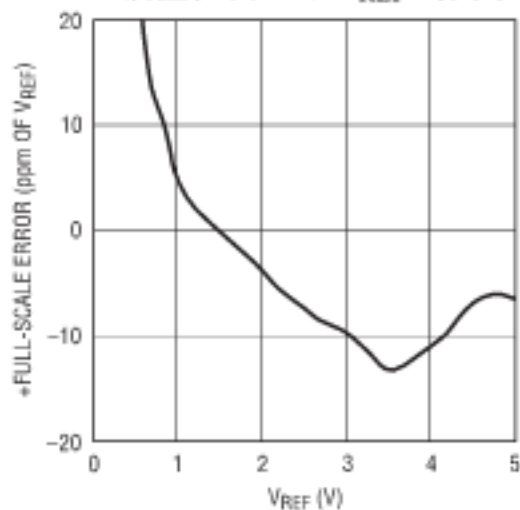
积分非线性与温度的关系



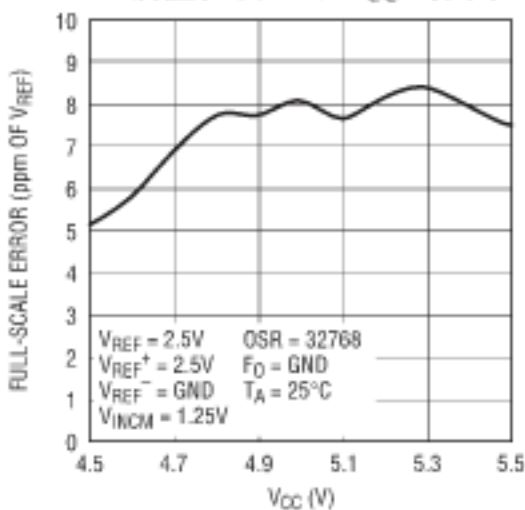
2440 G14

— 满量程误差与  $V_{REF}$  的关系

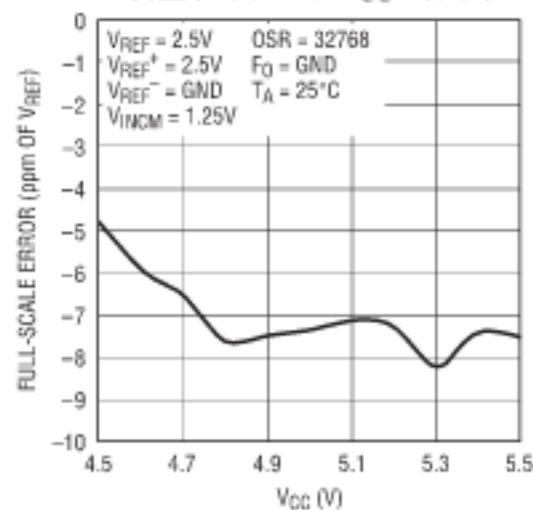
2440 G15

+ 满量程误差与  $V_{REF}$  的关系

2440 G16

— 满量程误差与  $V_{CC}$  的关系

2440 G17

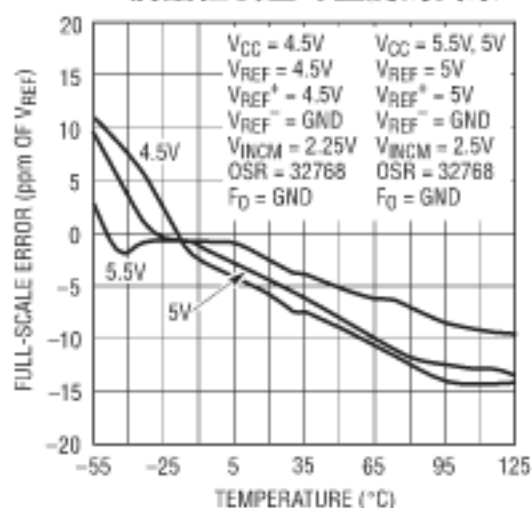
+ 满量程误差与  $V_{CC}$  的关系

2440 G18



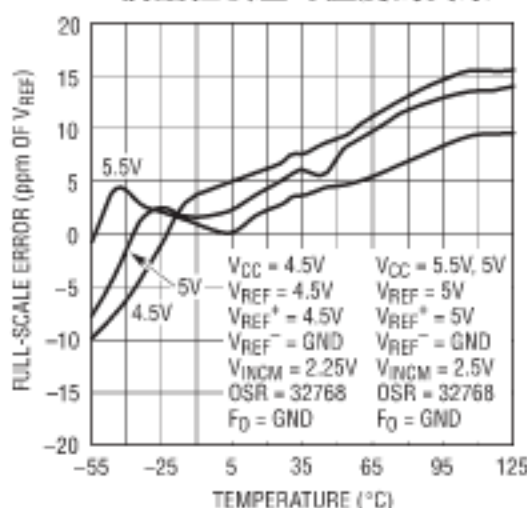
## 典型性能特征

- 满量程误差与温度的关系

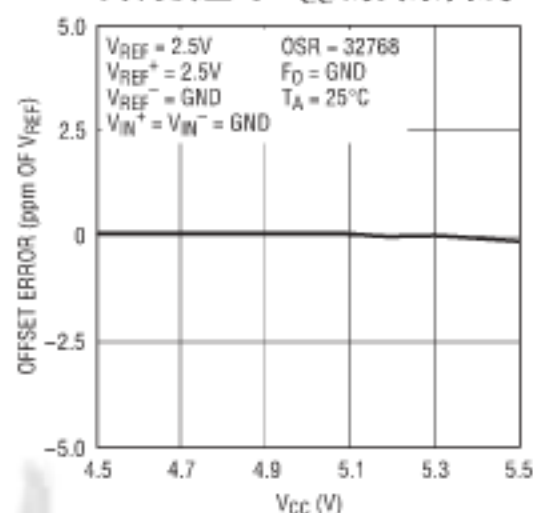


2440 G19

+ 满量程误差与温度的关系

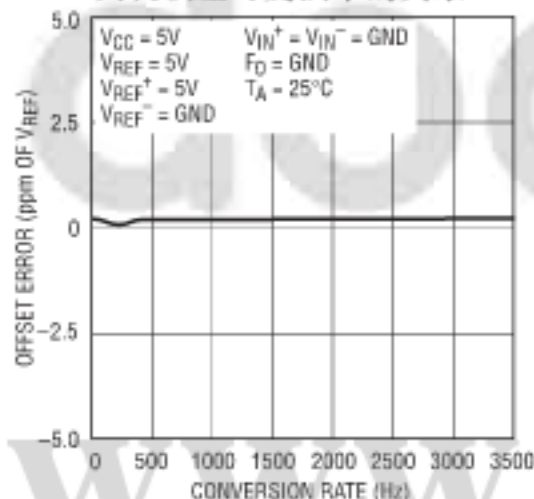


2440 G20

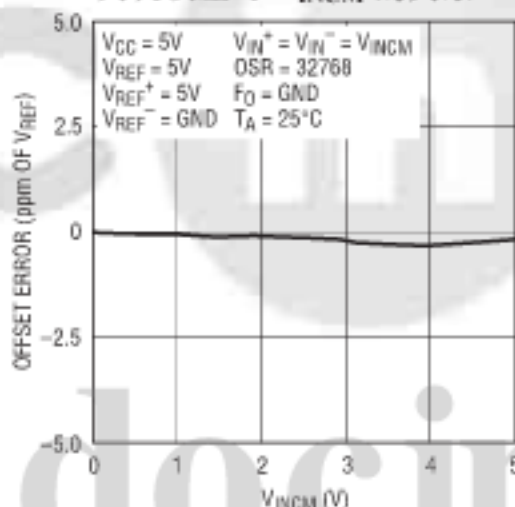
失调误差与  $V_{CC}$  的关系曲线

2440 G21

失调误差与变换率的关系

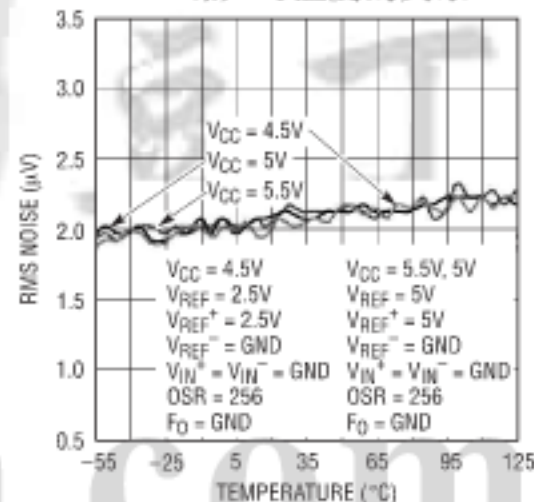


2440 G22

失调误差与  $V_{INCM}$  的关系

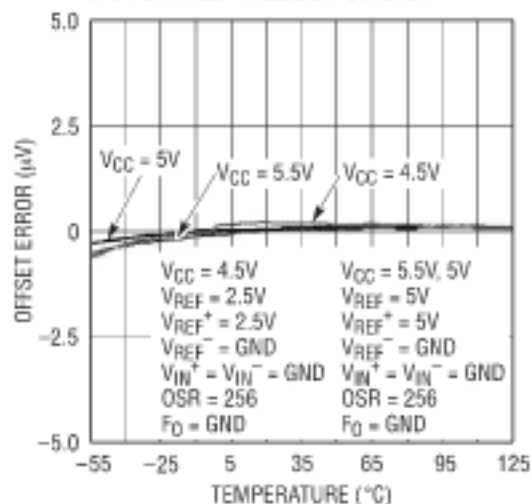
2440 G23

RMS 噪声与温度的关系

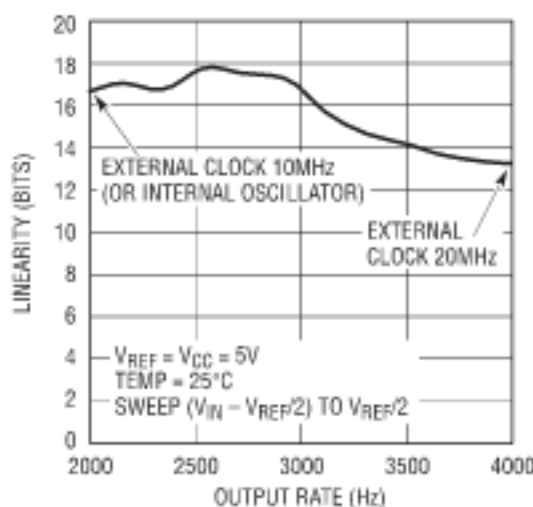


2440 G24

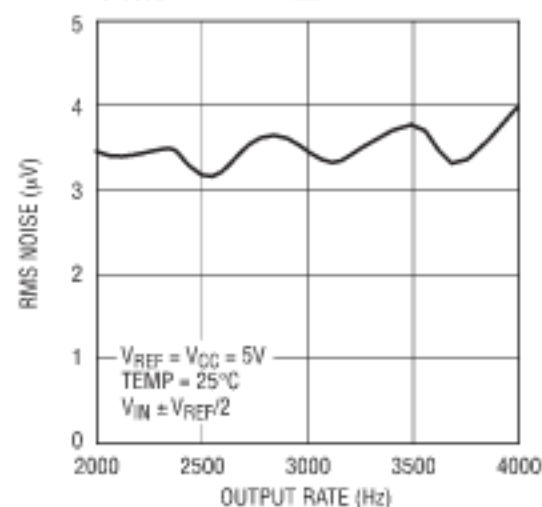
失调误差与温度的关系



2440 G25

INL 与输出速率的关系  
(OSR = 128) 外部时钟扫描  
10MHz 至 20MHz

2440 G26

RMS 噪声与输出速率的关系  
(OSR = 128) 外部时钟  
扫描 10MHz 至 20MHz

2440 G27

## 引脚功能

**GND (引脚 1、8、9、16)：**地。多个接地引脚在内部相连以实现最佳的接地电流流动和  $V_{CC}$  去耦。利用低阻抗连接将所有这些引脚与接地平面相连。为了进行正确的操作，这四个引脚均必须接地。

**$V_{CC}$  (引脚 2)：**正电源电压。利用一个与尽可能靠近器件的  $0.1\mu F$  陶瓷电容器相并联的  $10\mu F$  钽电容器将该引脚旁路至地。

**$REF^+$  (引脚 3)、 $REF^-$  (引脚 4)：**差动基准输入。这些引脚上的电压可以是 GND 至  $V_{CC}$  之间的任何数值，只要基准正输入  $REF^+$  保持得比基准负输入  $REF^-$  正至少  $0.1V$ 。

**$IN^+$  (引脚 5)、 $IN^-$  (引脚 6)：**差动模拟输入。这些引脚上的电压可以是  $GND - 0.3V$  和  $V_{CC} + 0.3V$  之间的任何数值。在这一界限内，变换器双极输入范围 ( $V_{IN} = IN^+ - IN^-$ ) 从  $-0.5 \cdot (V_{REF})$  一直到  $0.5 \cdot (V_{REF})$ 。在该输入范围之外，变换器将生成独特的过量程和欠量程输出代码。

**SDI (引脚 7)：**串行数据输入。该引脚用于选择变换器的速度/分辨率。如果，SDI 引脚接地 (与 LTC2410 引脚兼容)，则该器件将以  $800Hz$  频率和 21 位有效分辨率进行数据输出。通过把 SDI 连接至高电平，该变换器可进入超低噪声模式 ( $200nV_{RMS}$ )，且在  $6.9Hz$  输出速率条件下具有同时  $50/60Hz$  抑制。在变换或睡眠状态下，SDI 可随时被驱动至逻辑高电平或低电平以改变速度/分辨率。紧跟在数据输出周期之后的变换将是有效的，并在新选择的速率/分辨率条件下进行。在数据输出周期中，SDI 还可以在 SCK 的控制下通过一个串行输入数据流来设置。共有 10 种速率/分辨率范围 (从  $6.9Hz/200nV_{RMS}$  至  $3.5kHz/21\mu V_{RMS}$ ) 可供选择。在一次新选择之后的第一个变换是有效的，并在新选择的速率/分辨率条件下执行。

**$\overline{EXT}$  (引脚 10)：**内部/外部 SCK 选择引脚。该引脚用来选择用于数据输出的内部或外部 SCK。如果  $\overline{EXT}$  被连接至低电平 (与 LTC2410 引脚兼容)，则该器件处于外部 SCK 模式，且数据在用户施加的串行时钟的控制下移出器件。如果  $\overline{EXT}$  被连接至高电平，则选择的是内部串行时钟模式。器件将生成自己的

SCK 信号并在 SCK 引脚上输出。帧信号 BUSY (引脚 15) 走低，表示正在输出数据。

**$\overline{CS}$  (引脚 11)：**低态有效数字输入。该引脚上的低电平信号使能 SDO 数字输出并唤醒 ADC。在每次变换之后，ADC 自动进入睡眠状态，而且只要  $\overline{CS}$  为高电平，它就将保持这种低功耗状态。在数据输出转移期间， $\overline{CS}$  引脚上的低电平至高电平转换将中断数据转移，并启动一个新的变换。

**SDO (引脚 12)：**三态数字输出。在数据输出期间，该引脚被用作串行数据输出。当芯片选择引脚  $\overline{CS}$  为高电平时 ( $\overline{CS} = V_{CC}$ )，SDO 引脚处于高阻抗状态。在变换和睡眠期间，该引脚被用作变换状态输出。可通过将  $\overline{CS}$  拉至低电平来监视变换状态。

**SCK (引脚 13)：**双向数字时钟引脚。在内部串行时钟操作模式下，SCK 在数据输出期间被用作内部串行接口时钟用数字输出。在外部串行时钟操作模式下，SCK 在数据输出期间被用作外部串行接口时钟用数字输入。串行时钟操作模式由加在  $\overline{EXT}$  引脚上的逻辑电平来决定。

**$F_O$  (引脚 14)：**频率控制引脚。它是控制内部变换时钟的数字输入。当  $F_O$  连接至  $V_{CC}$  或 GND 时，变换器采用其振荡频率为  $9MHz$  的内部振荡器。变换率由所选的 OSR 决定，这样， $t_{CONV} = 0.04 \cdot OSR / 9000$  ( $OSR = 256$  时， $t_{CONV} = 1.137ms$ ； $OSR = 32768$  时， $t_{CONV} = 146ms$ )。OSR = 256 时，第一个零值位于  $8/t_{CONV} = 7kHz$ ；OSR = 32768 时，第一个零值位于  $55Hz$  (同时  $50/60Hz$  抑制)。

当采用一个频率为  $f_{EOSC}$  的振荡器对  $F_O$  进行驱动时，变换时间变为  $t_{CONV} = 40000 \cdot OSR / f_{EOSC}$  (单位为 ms)，第一个零值仍位于  $8/t_{CONV}$ 。

**BUSY (引脚 15)：**变换进行指示器。为了与 LTC2410 兼容，该引脚应与地相连。当变换在进行之中时，该引脚为高电平，若走低则表示变换已完成且数据已准备就绪。在睡眠和数据输出状态下，该引脚保持低电平。当数据输出状态结束时，该引脚走高，表示一个新的变换已经开始。





## 应用信息

一开始，LTC2440 执行变换操作。一旦变换完成，则器件进入睡眠状态。在睡眠状态下，功耗降至  $10\mu\text{A}$  以下。只要  $\overline{\text{CS}}$  为高电平，则器件将保持睡眠状态。当变换器处于睡眠状态时，变换结果无限期地保留在一个静态移位寄存器中。

一旦  $\overline{\text{CS}}$  被拉至低电平，则器件开始输出变换结果。变换结果中没有等待时间。数据输出对应于刚刚完成的变换。该结果在串行时钟 (SCK) 的控制下移出串行数据输出引脚 (SDO)。数据在 SCK 脉冲的下降沿被更新，使得用户能够可靠地将数据锁定于 SCK 脉冲的上升沿 (见图 3)。当从 ADC 读出了 32 个位或当  $\overline{\text{CS}}$  被拉至高电平时，数据输出状态终止。该器件自动启动一个新的变换，上述循环周而复始。

LTC2440 通过对  $\overline{\text{CS}}$ 、SCK 和  $\overline{\text{EXT}}$  引脚的定时控制可提供几种灵活的操作模式 (内部或外部 SCK)。这些模式不需要对配置寄存器进行设置，而且它们不会干扰上述的循环操作。有关这些操作模式的详细说明请参阅“串行接口定时模式”部分。

### 使用容易

LTC2440 的数据输出没有等待时间、滤波器稳定延迟或与变换周期相关联的多余数据。在变换与输出数据之间存在著一对一的对应关系。因此，多个模拟电压的复用是容易的。速度/分辨率调整可在没有稳定误差的情况下在两个变换之间无缝进行。

LTC2440 每个变换周期都要进行失调和满量程校准。对用户而言，该校准是透明的，且对上述循环操作没有影响。进行连续校准的长处在于能够获得相对于时间、电源电压变化和温度漂移的极其稳定的失调和满量程读数。

### 上电时序

当电源电压  $V_{\text{CC}}$  降至约 2.2V 以下时，LTC2440 自动进入内部复位状态。这一特点保证了变换结果和串行接口模式选择的完整性。

当  $V_{\text{CC}}$  电压升至该临界门限值以上时，该变换器将生成一个持续时间约 0.5ms 的内部上电复位 (POR) 信号。POR 信号将所有的内部寄存器清零。在 POR 信号之后，LTC2440 开始一个正常的变换周期并按照上述的一系列状态进行操作。如果电源电压在 POR 时间间隔结束之前恢复至工作电压范围之内 (4.5V 至 5.5V)，则 POR 信号之后的第一个变换结果在器件的规格之内是准确的。

### 基准电压范围

该变换器采用了一个真正的差动外部基准电压。 $\text{REF}^+$  和  $\text{REF}^-$  引脚的绝对/共模电压规格适用于从 GND 至  $V_{\text{CC}}$  的整个范围。为了实现正确的变换器操作， $\text{REF}^+$  引脚电压必须始终比  $\text{REF}^-$  引脚电压正。

LTC2440 可采用一个 0.1V 至  $V_{\text{CC}}$  的差动基准电压。变换器输出噪声由前端电路的热噪声所决定，这样，其单位为 mV 的数值相对于基准电压几乎是恒定的。基准电压的下降将不会显著提高变换器的有效分辨率。而另一方面，基准电压的降低将会改善变换器的总体 INL 性能。

### 输入电压范围

模拟输入是真正的差动信号，并具有用于  $\text{IN}^+$  和  $\text{IN}^-$  输入引脚的  $\text{GND} - 0.3\text{V}$  至  $V_{\text{CC}} + 0.3\text{V}$  的绝对/共模范围。在这些界限之外，ESD 保护器件开始接通，而且，由输入漏电流引起的误差迅速增加。在这些界限之内，LTC2440 对双极差动输入信号  $V_{\text{IN}} = \text{IN}^+ - \text{IN}^-$  ( $-\text{FS} = -0.5 \cdot V_{\text{REF}}$  至  $+\text{FS} = 0.5 \cdot V_{\text{REF}}$ ) 进行变换，其中， $V_{\text{REF}} = \text{REF}^+ - \text{REF}^-$ 。在该范围之外，变换器采用不同的输出代码来指示过量程或欠量程状态。

## 应用信息

### 输出数据格式

LTC2440 串行输出数据流的长度为 32 位。前三位代表状态信息，表示符号和变换状态。后面的 24 位为变换结果，MSB 首位。剩下的 5 位是 24 位分辨率水平以外的子 LSB，可以在求平均值时算入，也可以在不损失分辨率的情况下予以舍弃。在超高分辨率模式下，能实现高于 24 有效位的性能(见表 3)。在这些条件下，子 LSB 包含于变换结果之中，并代表 24 位分辨率水平以外的有用信息。第三位和第四位还一道被用来指示欠量程状态(差动输入电压低于  $-FS$ ) 或过量程状态(差动输入电压高于  $+FS$ )。

第 31 位(第一个输出位)是变换结束(EOC)指示符。只要  $\overline{CS}$  引脚为低电平，则在变换和睡眠状态下可在 SDO 引脚上获得该位。在变换期间，该位为高电平，而当变换完成时，其电平走低。

第 30 位(第二个输出位)为空位(DMY)，始终处于低电平。

第 29 位(第三个输出位)为变换结果符号标志(SIG)。如果  $V_{IN}$  大于零，则该位为高电平。如果  $V_{IN}$  小于零，则该位为低电平。

第 28 位(第四个输出位)为变换结果的最高有效位(MSB)。该位还与第 29 位一起提供了欠量程或过量程指示。如果第 29 位和第 28 位均为高电平，则差

动输入电压高于  $+FS$ 。如果第 29 位和第 28 位均为低电平，则差动输入电压低于  $-FS$ 。

这些位的功能汇总于表 1。

表 1：LTC2440 的状态位

输入电压范围	第 31 位 EOC	第 30 位 DMY	第 29 位 SIG	第 28 位 MSB
$V_{IN} \geq 0.5 \cdot V_{REF}$	0	0	1	1
$0V \leq V_{IN} < 0.5 \cdot V_{REF}$	0	0	1	0
$-0.5 \cdot V_{REF} \leq V_{IN} < 0V$	0	0	0	1
$V_{IN} < -0.5 \cdot V_{REF}$	0	0	1	1

第 28 位至第 5 位为 24 位变换结果 MSB 首位。

第 5 位为最低有效位(LSB)。

第 4 位至第 0 位为 24 位分辨率水平以下的子 LSB。第 4 位至第 0 位可在求平均值时算入，或在不损失分辨率的情况下予以舍弃。

如图 3 所示，数据在串行时钟(SCK)的控制下移出 SDO 引脚。每当  $\overline{CS}$  为高电平时，SDO 保持高阻抗。

为了把变换结果移出器件，必须首先把  $\overline{CS}$  驱动至低电平。一旦  $\overline{CS}$  被拉至低电平，则  $\overline{EOC}$  将出现于器件的 SDO 引脚。变换一结束，EOC 即实时地从高电平变为低电平。该信号可用作一个外部微控制器中断信号。第 31 位( $\overline{EOC}$ )可在 SCK 脉冲的第一个

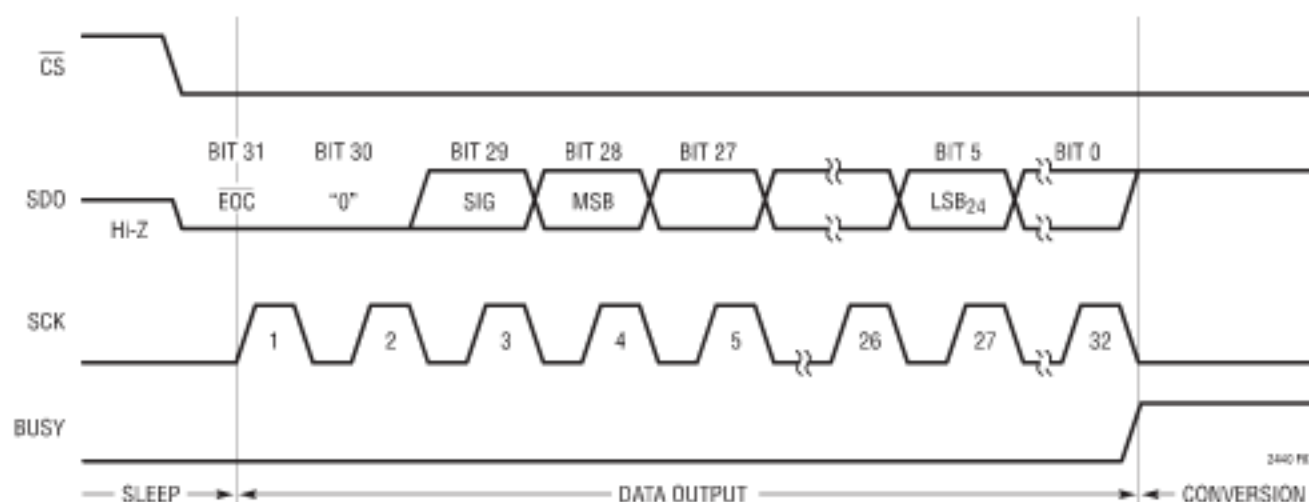


图 3：输出数据定时



应用信息

上升沿俘获。第 30 位在 SCK 脉冲的第一个下降沿移出器件。最终数据位 (第 0 位) 在第 31 个 SCK 脉冲的下降沿移出, 并可锁定于第 32 个 SCK 脉冲的上升沿。在第 32 个 SCK 脉冲的下降沿, SDO 引脚电平走高, 表示一个新的变换周期的开始。该位用作下一个变换周期的  $\overline{\text{EOC}}$  (第 31 位)。表 2 总结了输出数据格式。

只要  $\text{IN}^+$  和  $\text{IN}^-$  引脚上的电压保持在  $-0.3\text{V}$  至  $(\text{V}_{\text{CC}} + 0.3\text{V})$  的绝对最大工作电压范围内, 即可针对处于  $-\text{FS} = -0.5 \cdot \text{V}_{\text{REF}}$  至  $+\text{FS} = 0.5 \cdot \text{V}_{\text{REF}}$  范围内的任何差动输入电压  $\text{V}_{\text{IN}}$  生成一个变换结果。对于高于  $+\text{FS}$  的差动输入电压, 变换结果被箝位于与  $+\text{FS} + 1\text{LSB}$  相对应的数值上。对于低于  $-\text{FS}$  的差动输入电压, 变换结果被箝位于对应  $-\text{FS} - 1\text{LSB}$  的数值上。

串行接口引脚

LTC2440 通过一个同步两线、三线或四线式接口来传送变换结果并接收变换开始命令。在变换和睡眠状态下, 该接口可用来确定变换器状态; 在数据输出状态下, 它可用来读取变换结果并设置速度/分辨率。

串行时钟输入/输出 (SCK)

SCK (引脚 13) 上的串行时钟信号被用来对数据传输进行同步处理。数据的每个位均在串行时钟的下降沿移出 SDO 引脚。

在内部 SCK 操作模式中, SCK 引脚是一个输出引脚, LTC2440 生成其自身的串行时钟。在外部 SCK 操作模式中, SCK 引脚用作输入引脚。内部或外部 SCK 模式通过把  $\overline{\text{EXT}}$  (引脚 10) 连接至低电平 (对于外部 SCK) 和高电平 (对于内部 SCK) 来选择。

串行数据输出 (SDO)

在数据输出状态下, 串行数据输出引脚 SDO (引脚 12) 以串行位流 (MSB 首位) 的形式来提供最后一个变换的结果。此外, 在变换和睡眠状态下, SDO 引脚被用作变换结束指示器。

当  $\overline{\text{CS}}$  (引脚 11) 为高电平时, SDO 驱动器被转换至高阻抗状态。这使得能够与其他器件共用串行接口。如果  $\overline{\text{CS}}$  在变换或睡眠状态下为低电平, 则 SDO 将输出  $\overline{\text{EOC}}$ 。如果  $\overline{\text{CS}}$  在变换过程中为低电平, 则  $\overline{\text{EOC}}$  位在 SDO 引脚上呈现为高电平。一旦变换完成,  $\overline{\text{EOC}}$  引脚电平即走低。该器件将保持睡眠状态, 直到 SCK 脉冲的第一个上升沿出现于  $\overline{\text{CS}}$  为低电平时。

表 2 : LTC2440 的输出数据格式

差动输入电压 $\text{V}_{\text{IN}}^*$	第 31 位 $\overline{\text{EOC}}$	第 30 位 DMY	第 29 位 SIG	第 28 位 MSB	第 27 位	第 26 位	第 25 位	...	第 0 位
$\text{V}_{\text{IN}}^* \geq 0.5 \cdot \text{V}_{\text{REF}}^{**}$	0	0	1	1	0	0	0	...	0
$0.5 \cdot \text{V}_{\text{REF}}^{**} - 1\text{LSB}$	0	0	1	0	1	1	1	...	1
$0.25 \cdot \text{V}_{\text{REF}}^{**}$	0	0	1	0	1	0	0	...	0
$0.25 \cdot \text{V}_{\text{REF}}^{**} - 1\text{LSB}$	0	0	1	0	0	1	1	...	1
0	0	0	1	0	0	0	0	...	0
$-1\text{LSB}$	0	0	0	1	1	1	1	...	1
$-0.25 \cdot \text{V}_{\text{REF}}^{**}$	0	0	0	1	1	0	0	...	0
$-0.25 \cdot \text{V}_{\text{REF}}^{**} - 1\text{LSB}$	0	0	0	1	0	1	1	...	1
$-0.5 \cdot \text{V}_{\text{REF}}^{**}$	0	0	0	1	0	0	0	...	0
$\text{V}_{\text{IN}}^* < -0.5 \cdot \text{V}_{\text{REF}}^{**}$	0	0	0	0	1	1	1	...	1

\*差动输入电压  $\text{V}_{\text{IN}} = \text{IN}^+ - \text{IN}^-$ 。 \*\*差动基准电压  $\text{V}_{\text{REF}} = \text{REF}^+ - \text{REF}^-$ 。

## 应用信息

### 芯片选择输入 ( $\overline{CS}$ )

低态有效芯片选择  $\overline{CS}$  (引脚 11) 被用于测试变换状态并使能数据输出转移 (如前一部分所述)。

此外,  $\overline{CS}$  信号可被用来在整个串行数据转移完成之前起动一个新的变换周期。在变换器进入数据输出状态之后 (即在 SCK 脉冲的第 5 个下降沿随  $\overline{CS}$  = 低电平而出现之后), LTC2440 将在  $\overline{CS}$  引脚上检测到低电平至高电平的转换信号时立即中断任何正在进行的串行数据转移, 并起动一个新的变换周期。

### 串行数据输入 (SDI)

串行数据输入 (SDI, 引脚 7) 用于选择 LTC2440 的速度/分辨率。可通过把 SDI 驱动至高电平或低电平来选择一种简单的双速控制。如果 SDI 接地 (与 LTC2410 引脚兼容), 则器件以 880Hz 频率和 21 位有效分辨率来输出数据。通过把 SDI 连接至高电平, 变换器将进入超低噪声模式 ( $200\text{nV}_{\text{RMS}}$ ), 并在 6.9Hz 输出速率条件下具有同时 50/60Hz 抑制。在变换或睡眠状态下, SDI 可随时被驱动至高逻辑电平或低逻辑电平, 以改变速度/分辨率。紧跟在数据输出周期之后的变换是有效的, 并将在新选择的输出速率/分辨率条件下进行。

应避免在数据输出周期中改变 SDI 的逻辑状态, 因为可以选择除 6.9Hz 或 880Hz 以外的其他速度分辨率。例如, 若 SDI 在 SCK 脉冲的第 2 个上升沿之后从逻辑 0 变为逻辑 1, 则变换率将从 880Hz 变为 55Hz (见表 3:  $\text{OSR}_4 = 0$ ,  $\text{OSR}_3 = 0$ ,  $\text{OSR}_2 = 1$ ,  $\text{OSR}_1 = 1$  和  $\text{OSR}_0 = 1$ )。如果 SDI 保持高电平, 变换率将在 55Hz 的变换之后立即转换至所需的 6.9Hz 速度。55Hz 速率变换周期将是一个有效的结果, 同时也是第一个 6.9Hz 结果。另一方面, 如果 SDI 在 SCK 脉冲的第一个上升沿之前的任何时候变为一个逻辑 1, 则随后的变换率将变为 6.9Hz。如果 SDI 在 SCK 脉冲的第 5 个上升沿之后变为一个逻辑 1, 则下一个变换将保持 880Hz, 而所有后续变换的速度将为 6.9Hz。

在数据输出周期中, 还可在 SCK 的控制下利用串行输入数据流对 SDI 进行设置, 见图 4。共有 10 种速度/分辨率范围 ( $6.9\text{Hz} / 200\text{nV}_{\text{RMS}}$  至  $3.5\text{kHz} / 21\mu\text{V}_{\text{RMS}}$ ) 可供选择, 见表 3。新选择之后的变换是有效的, 并将在新选择的速率/分辨率条件下进行。

### BUSY

BUSY 输出 (引脚 15) 用于监视变换、数据输出和睡眠周期的状态。当器件在进行变换时, BUSY 引脚为高电平。一旦变换完成, 则 BUSY 引脚电平走低, 表示变换结束且数据已准备就绪。这时, 器件进入低功耗的睡眠状态。当数据移出器件时, BUSY 引脚保持低电平。当数据输出周期结束时, 该引脚的电平走高, 表示一个新的变换已经开始。可采用脉冲上升沿来指示数据读取周期的结束。

### 串行接口定时模式

LTC2440 的两线、三线或四线式接口与 SPI 和 MICROWIRE 相兼容。该接口提供了几种灵活的操作模式, 包括内部/外部串行时钟、两线或三线式 I/O、单周期变换和自动起动。下文将详细说明这些串行接口定时模式。在所有这些场合, 变换器均可采用内部振荡器 ( $F_0$  = 低电平) 或一个连接至  $F_0$  引脚的外部振荡器。汇总情况请见表 4。

### 外部串行时钟, 单周期操作 (与 SPI/MICROWIRE 兼容)

该定时模式采用一个外部时钟将变换结果移出, 并利用一个  $\overline{CS}$  信号来监视和控制变换周期的状态, 见图 5。

串行时钟模式由  $\overline{EXT}$  引脚来选择。为了选择外部串行时钟模式,  $\overline{EXT}$  必须连接至低电平。

只要  $\overline{CS}$  为高电平, 则串行数据输出引脚 (SDO) 为高阻抗。在变换周期中,  $\overline{CS}$  可随时被拉至低电平以监视变换器的状态。当  $\overline{CS}$  被拉至低电平时,  $\overline{EOC}$



应用信息

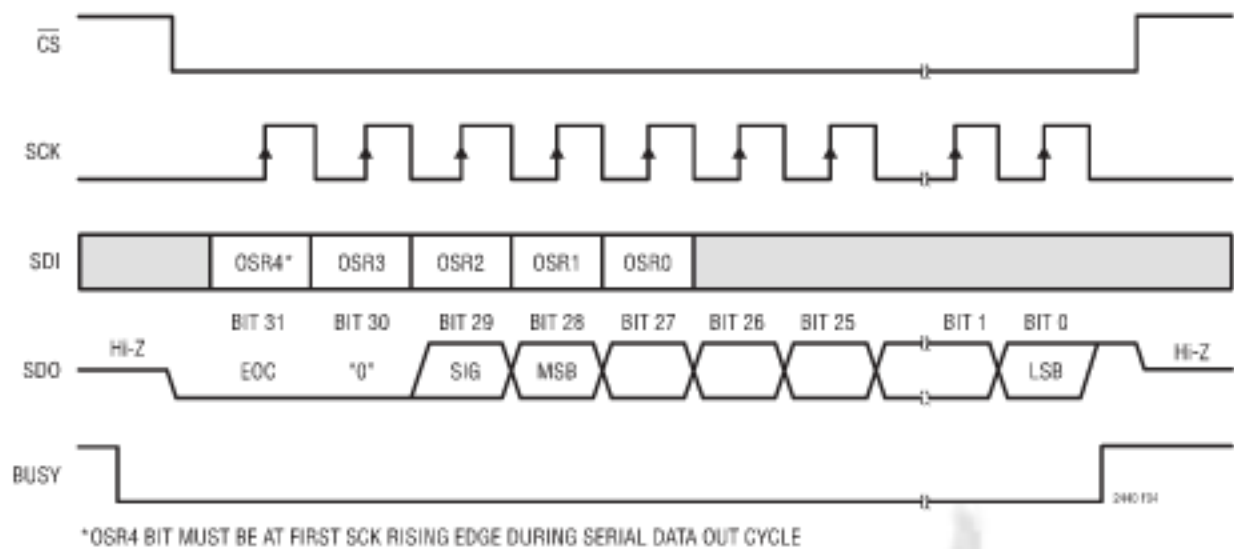


图 4 : SDI 速度/分辨率设置

表 3 : SDI 速度/分辨率设置

OSR4	OSR3	OSR2	OSR1	OSR0	变换率		RMS 噪声	ENOB	OSR
					内部 9MHz 时钟	外部 10.24MHz 时钟			
X	0	0	0	1	3.52kHz	4kHz	23µV	17	64
X	0	0	1	0	1.76kHz	2kHz	3.5µV	20	128
0	0	0	0	0	880Hz	1kHz	2µV	213	256*
X	0	0	1	1	880Hz	1kHz	2µV	21.3	256
X	0	1	0	0	440Hz	500Hz	1.4µV	21.8	512
X	0	1	0	1	220Hz	250Hz	1µV	22.4	1024
X	0	1	1	0	110Hz	125Hz	750nV	22.9	2048
X	0	1	1	1	55Hz	62.5Hz	510nV	23.4	4096
X	1	0	0	0	27.5Hz	31.25Hz	375nV	24	8192
X	1	0	0	1	13.75Hz	15.625Hz	250nV	24.4	16384
X	1	1	1	1	6.875Hz	7.8125Hz	200nV	24.6	32768**

\*\*允许将 SDI 连接至高电平的地址。 \*允许将 SDI 连接至低电平的附加地址。

表 4 : LTC2440 的接口定时模式

配置	SCK 源	变换周期控制	数据输出控制	连接和波形
SCK，单周期变换	外部	$\overline{CS}$ 和 SCK	$\overline{CS}$ 和 SCK	图 5 和 图 6
外部 SCK，两线 I/O	外部	SCK	SCK	图 7
内部 SCK，单周期变换	内部	$\overline{CS} \downarrow$	$\overline{CS} \downarrow$	图 8 和 图 9
内部 SCK，两线 I/O，连续变换	内部	连续	内部	图 10



## 应用信息

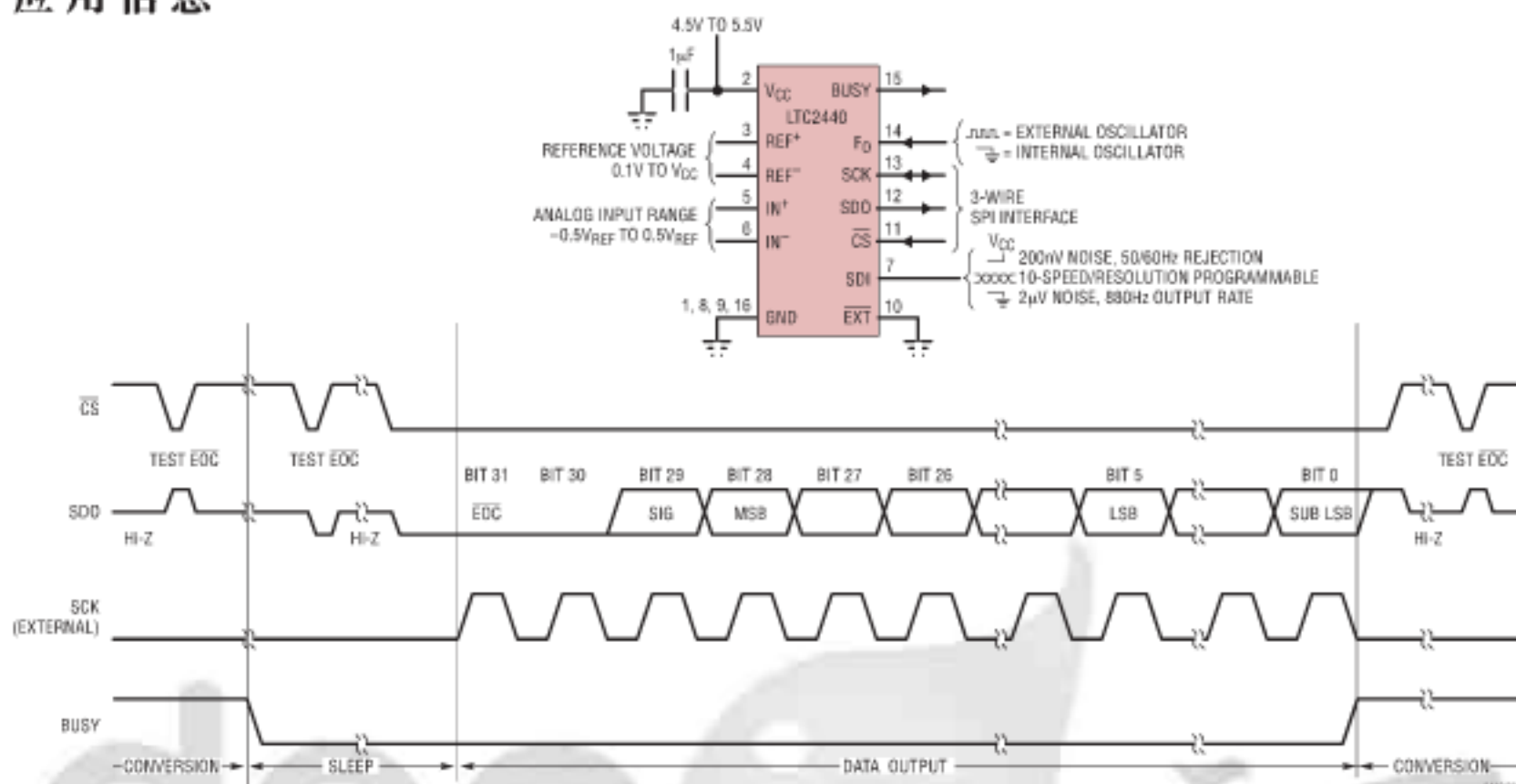


图 5：外部串行时钟，单周期操作

被输出至 SDO 引脚。当变换在进行之中时， $\overline{\text{EOC}} = 1$  ( $\text{BUSY} = 1$ )，如果器件处于睡眠状态，则  $\overline{\text{EOC}} = 0$  ( $\text{BUSY} = 0$ )。一旦变换结束，器件即自动进入低功耗的睡眠状态，而不受  $\overline{\text{CS}}$  的制约。

当器件处于睡眠状态 ( $\overline{\text{EOC}} = 0$ ) 时，其变换结果保存于一个内部静态移位寄存器中。器件将保持在睡眠状态直到 SCK 脉冲的第一个上升沿出现。数据在 SCK 脉冲的每一个下降沿移出 SDO 引脚。这使得外部电路能够将输出锁定于 SCK 脉冲的上升沿。 $\overline{\text{EOC}}$  可被锁定于 SCK 脉冲的第一个上升沿，变换结果的末位可被锁定于 SCK 脉冲的第 32 个上升沿。在 SCK 脉冲的第 32 个下降沿，器件开始一个新的变换。SDO 引脚电平走高 ( $\overline{\text{EOC}} = 1$ ) 且 BUSY 引脚的电平亦走高，表示变换正在进行。

当数据周期结束时， $\overline{\text{CS}}$  可以保持低电平状态，并可把  $\overline{\text{EOC}}$  作为一个变换结束中断加以监视。另一种作法是可把  $\overline{\text{CS}}$  驱动至高电平，从而将 SDO 设置为高阻抗，并通过监视 BUSY 引脚来了解变换是否结束。如上所述， $\overline{\text{CS}}$  可随时被拉至低电平以监视

SDO 引脚上的变换状态。一般地，在数据输出状态下， $\overline{\text{CS}}$  保持低电平。然而，可通过在 SCK 脉冲的第 5 个下降沿 (SDI 在每个周期必须正确加载) 和第 32 个下降沿之间的任何时刻将  $\overline{\text{CS}}$  拉至高电平来中断数据输出状态，见图 6。在  $\overline{\text{CS}}$  的上升沿，器件中断数据输出状态并立即起动一个新的变换。对于那些不需要全部 32 位输出数据、中断无效变换周期或变换起动同步的系统来说，这是有用的。

## 外部串行时钟，两线 I/O

这种定时模式采用了一个两线串行 I/O 接口。如图 7 所示，由一个外部生成的串行时钟 (SCK) 信号将变换结果移出器件。 $\overline{\text{CS}}$  可永久性地与地相连，以简化用户接口或隔离势垒。外部串行时钟方式是通过把 EXT 连接至低电平来选择的。

由于 CS 被连接至低电平，因此，在变换和睡眠状态期间，可在 SDO 引脚上对变换结束符 (EOC) 进行连续监视。相反地，BUSY (引脚 15) 可用于监视变换周期的状态。EOC 或 BUSY 可用作送往外部控制器的中断信号，表示变换结果已准备就绪。当变换在

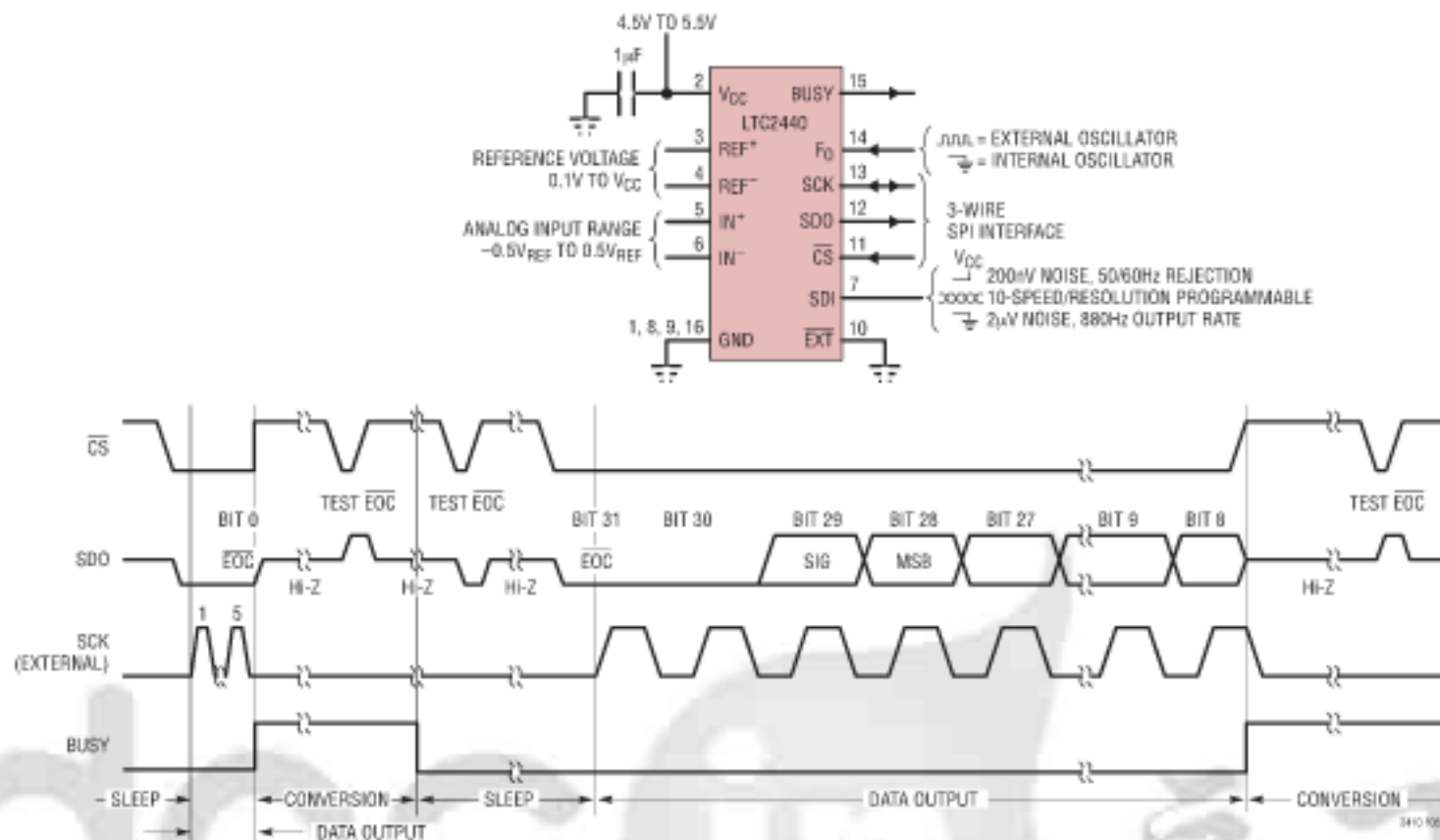
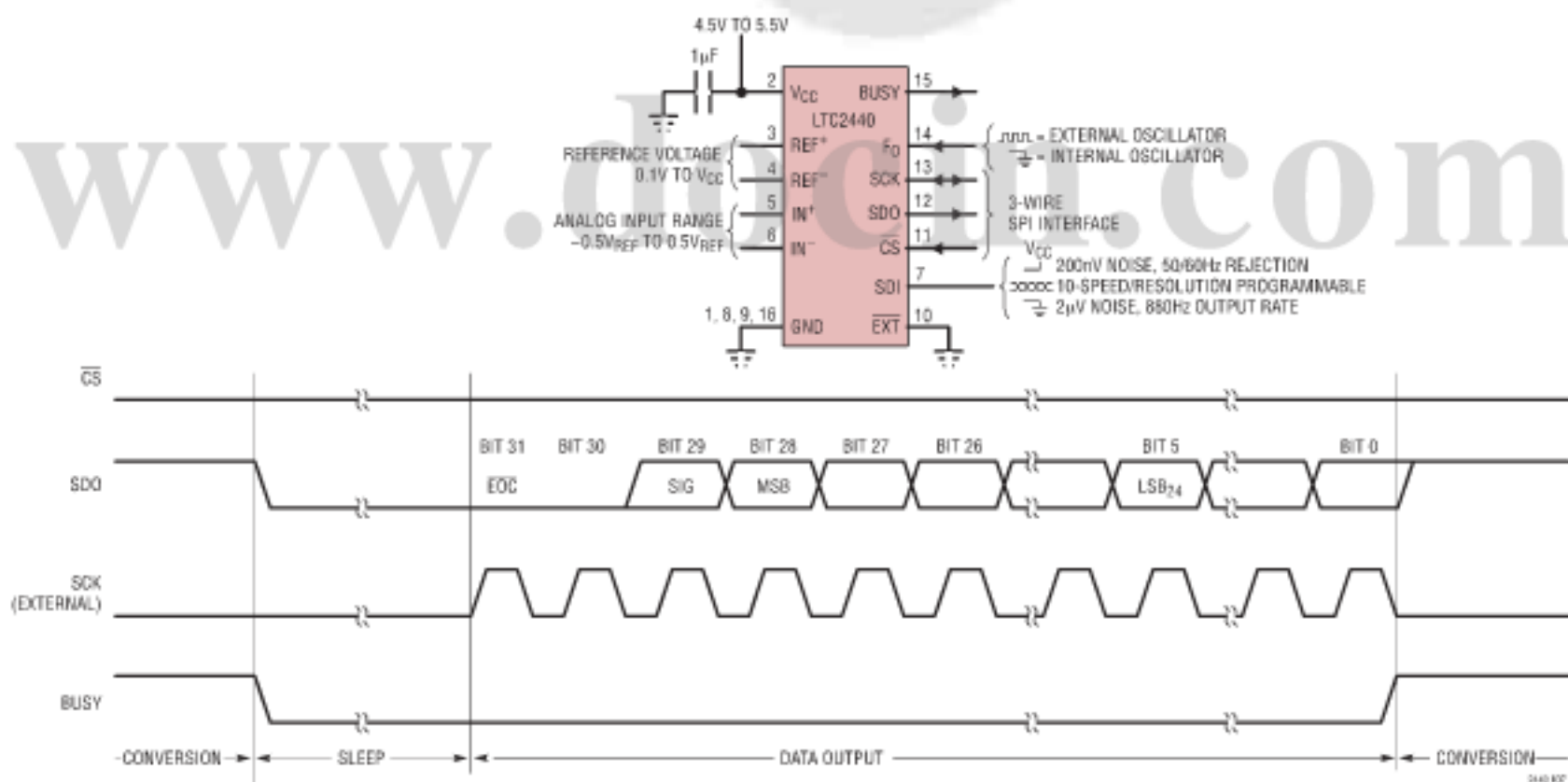


图 6：外部串行时钟，缩减的数据输出长度

图 7：外部串行时钟， $\overline{CS} = 0$  操作 (两线)

## 应用信息

进行之中时,  $\overline{\text{EOC}} = 1$  ( $\text{BUSY} = 1$ ), 而一旦变换进入低功耗的睡眠状态, 则  $\overline{\text{EOC}} = 0$  ( $\text{BUSY} = 0$ )。在  $\overline{\text{EOC}}$ /BUSY 脉冲的下降沿, 变换结果输入一个内部静态移位寄存器。器件保持睡眠状态直到 SCK 脉冲的第一个上升沿。数据在 SCK 脉冲的每个下降沿移出 SDO 引脚, 使得外部电路能够将数据锁定于 SCK 脉冲的上升沿。 $\overline{\text{EOC}}$  可被锁定于 SCK 脉冲的第一个上升沿。在 SCK 脉冲的第 32 个下降沿, SDO 和 BUSY 引脚电平走高 ( $\overline{\text{EOC}} = 1$ ), 表示一个新的变换已经开始。

### 内部串行时钟, 单周期操作

该定时模式采用一个内部串行时钟来移出变换结果, 并利用一个  $\overline{\text{CS}}$  信号来监视和控制变换周期的状态, 见图 8。

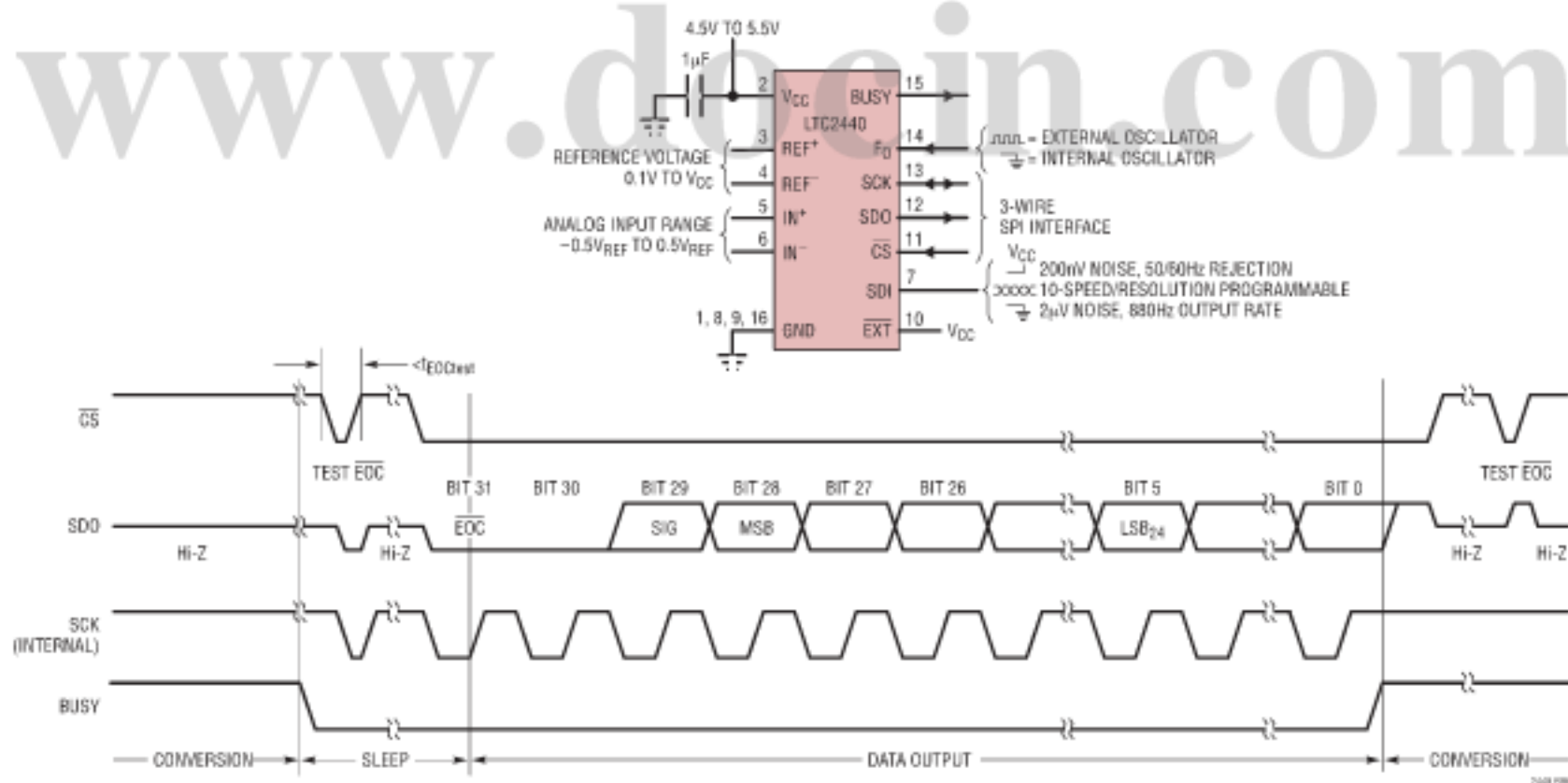
为了选择内部串行时钟定时模式,  $\overline{\text{EXT}}$  引脚必须连接至高电平。

只要  $\overline{\text{CS}}$  为高电平, 则串行数据输出引脚 (SDO) 为高阻抗。在变换周期中, 可随时将  $\overline{\text{CS}}$  拉至低电平以监视变换器的状态。一旦  $\overline{\text{CS}}$  被拉至低电平, SCK

引脚电平即走低, 且  $\overline{\text{EOC}}$  被输出至 SDO 引脚。当变换在进行之中时,  $\overline{\text{EOC}} = 1$ ; 如果器件处于睡眠状态, 则  $\overline{\text{EOC}} = 0$ 。另一种作法是可利用 BUSY (引脚 15) 来监视正在进行的变换的状态。BUSY 在变换期间为高电平, 而当变换结束时则走低。它将保持低电平, 直到变换结果从器件中读出。

当测试  $\overline{\text{EOC}}$  时, 如果变换结束 ( $\overline{\text{EOC}} = 0$ ), 则器件将退出睡眠状态并在  $\overline{\text{CS}}$  保持低电平的情况下进入数据输出状态。为了防止器件从低功耗的睡眠状态退出, 必须在 SCK 脉冲的第一个上升沿出现之前将  $\overline{\text{CS}}$  拉至高电平。在内部 SCK 定时模式中, SCK 走高, 且器件在  $\overline{\text{CS}}$  的下降沿之后的时段  $t_{\text{EOCtest}}$  (如果  $\overline{\text{EOC}} = 0$ ) 或在  $\overline{\text{EOC}}$  走低后的时段  $t_{\text{EOCtest}}$  (如果  $\overline{\text{CS}}$  在  $\overline{\text{EOC}}$  的下降沿期间为低电平) 开始输出数据。 $t_{\text{EOCtest}}$  的数值为 500ns。如果  $\overline{\text{CS}}$  在时段  $t_{\text{EOCtest}}$  之前被拉至高电平, 则器件保持睡眠状态。变换结果保存在内部静态移位寄存器中。

如果  $\overline{\text{CS}}$  保持低电平的时间超过  $t_{\text{EOCtest}}$ , 则 SCK 脉冲的第一个上升沿将出现, 且变换结果连续移出 SDO 引脚。数据输出周期始于 SCK 脉冲的第一个上





## 应用信息

升沿，终止于第 32 个上升沿之后。数据在 SCK 脉冲的每个下降沿被移出 SDO 引脚。内部生成的串行时钟信号被输出至 SCK 引脚。该信号可用于将变换结果移入外部电路。 $\overline{\text{EOC}}$  可被锁定于 SCK 脉冲的第一个上升沿，变换结果的末位被锁定于 SCK 脉冲的第 32 个上升沿。在第 32 个上升沿之后，SDO 引脚电平走高 ( $\overline{\text{EOC}} = 1$ )，SCK 保持高电平，一个新的变换开始。

一般地，在数据输出状态期间， $\overline{\text{CS}}$  保持低电平。但是，可通过在 SCK 脉冲的第一个上升沿至第 32 个上升沿之间的任何时刻将  $\overline{\text{CS}}$  拉至高电平来中断数据输出状态，见图 9。为了正确选择用于数据中断后的变换的 OSR，在执行数据输出中断 (将  $\overline{\text{CS}}$  拉至高电平) 之前必须出现 5 个 SCK 脉冲上升沿。如果在第 5 个 SCK 脉冲下降沿之前把  $\overline{\text{CS}}$  拉至高电平，则所选的 OSR 取决于数据中断之前出现的 SCK 信号的数量，而后续的非中断变换周期将返回设定的 OSR。在  $\overline{\text{CS}}$  脉冲的上升沿，器件中断数据输出状态

并立即起动一个新的变换。对于那些不需要全部 32 位输出数据、中断无效变换周期或变换起动同步的系统来说，这是有用的。

## 内部串行时钟，两线 I/O，连续变换

该定时模式采用一个两线全输出 (SCK 和 SDO) 接口。利用一个内部生成的串行时钟 (SCK) 信号将变换结果移出器件，见图 10。 $\overline{\text{CS}}$  可以永久性地与地相连，以简化用户接口或隔离障碍。内部串行时钟模式是通过把 EXT 连接至高电平来选择的。

在变换期间，SCK 和串行数据输出引脚 (SDO) 为高电平 ( $\overline{\text{EOC}} = 1$ ) 且  $\text{BUSY} = 1$ 。一旦变换结束，SCK、BUSY 和 SDO 引脚电平即走低 ( $\overline{\text{EOC}} = 0$ )，表示变换已完成，且器件已进入低功耗的睡眠状态。器件保持睡眠状态的最短时间 ( $\approx 500\text{ns}$ )，然后立即开始输出数据。数据输出周期始于 SCK 脉冲的第一个上升沿，并终止于第 32 个上升沿之后。数据在 SCK

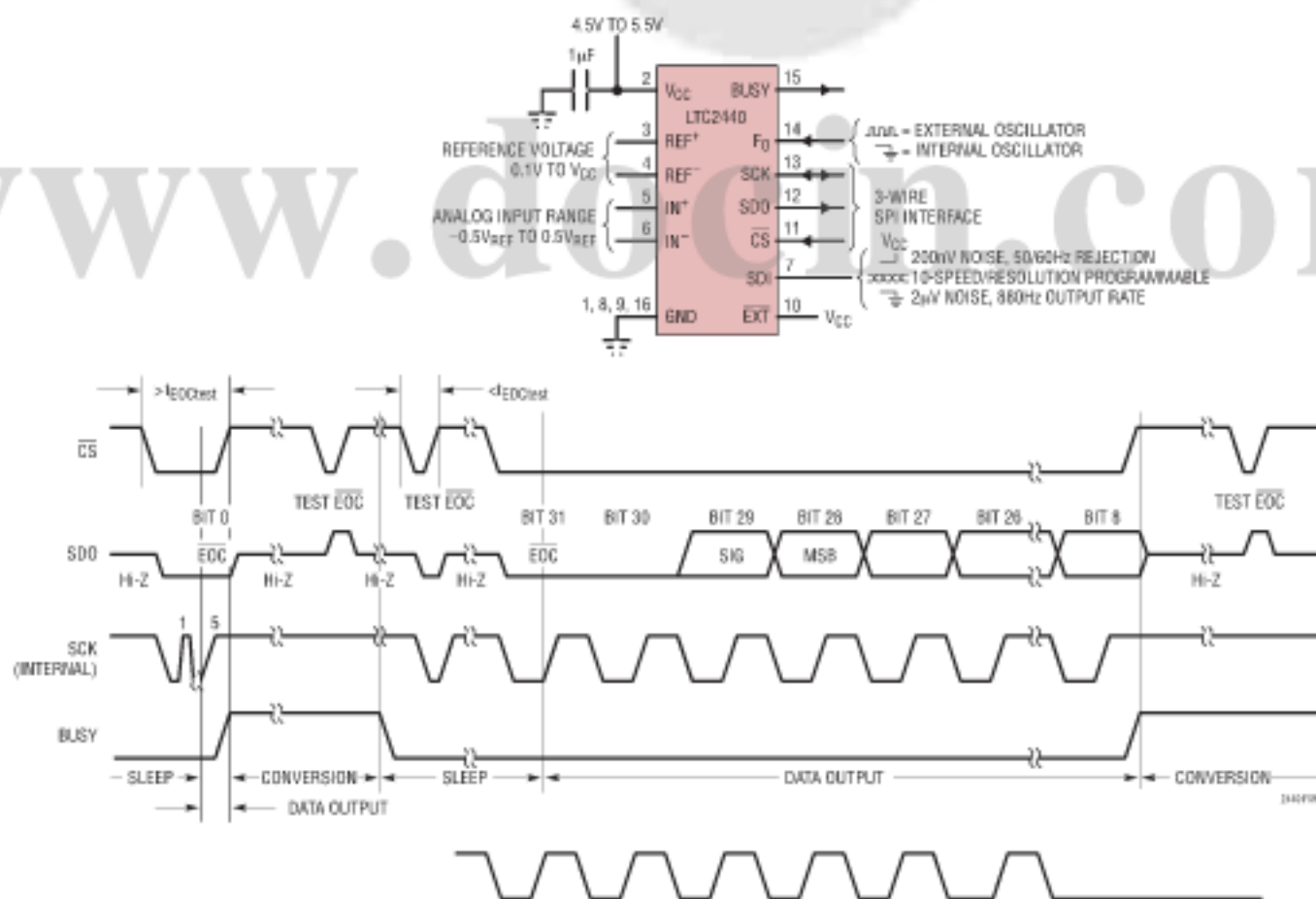


图 9：内部串行时钟，缩减的数据输出长度

## 应用信息

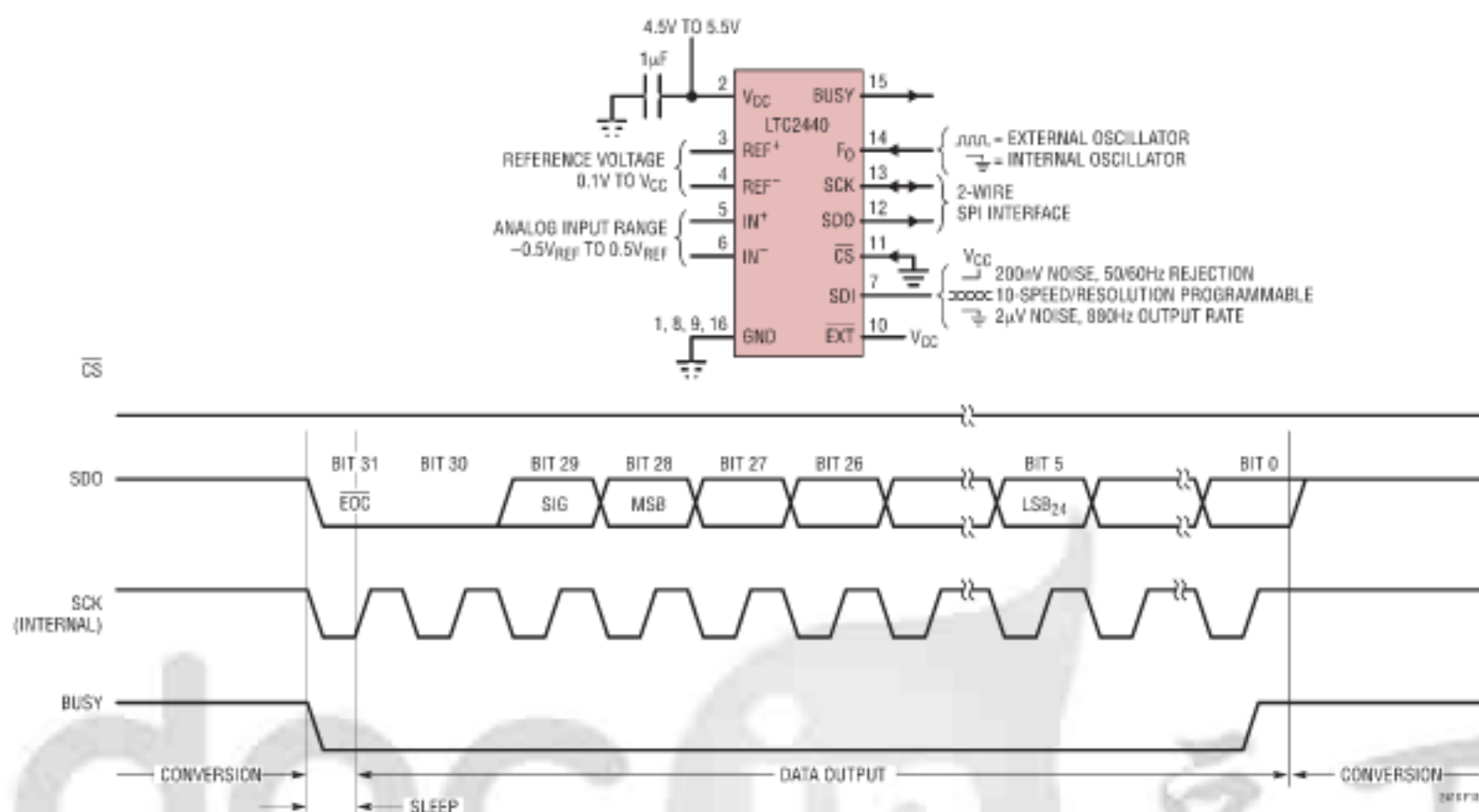


图 10：内部串行时钟，连续操作

脉冲的每个下降沿移出 SDO 引脚。内部生成的串行时钟信号被输出至 SCK 引脚。该信号可被用来将变换结果移入外部电路。 $\overline{\text{EOC}}$  可被锁定于 SCK 脉冲的第一个上升沿，变换结果的末位被锁定于 SCK 脉冲的第 32 个上升沿。在第 32 个上升沿之后，SDO 走高 ( $\overline{\text{EOC}} = 1$ )，表示一个新的变换正在进行之中。在变换期间，SCK 保持高电平。

## 常态抑制和抗混叠

与传统的 ADC 相比， $\Delta\Sigma$  ADC 的优点之一在于片上数字滤波。加上较大的过取样比，LTC2440 显著简化了對抗混叠滤波器的要求。

LTC2440 的速度/分辨率由片上数字滤波器的过取样比 (OSR) 所决定。OSR 的变化范围为 64 (对于 3.5kHz 输出速率) 至 32,768 (对于 6.9Hz 输出速率)。OSR 的数值和取样率  $f_s$  决定器件的滤波器特性。数字滤波器的第一个零值位于  $f_N$  和  $f_N$  的倍数，其中

$f_N = f_s / \text{OSR}$ ，见图 11 和表 5。在  $f_N \pm 14\%$  频率上的抑制优于 80dB，见图 12。

如果  $F_0$  接地，则  $f_s$  由片上振荡器设置为  $1.8\text{MHz} \pm 5\%$  (随电源和温度的变化)。当 OSR 为 32,768 时，第一个零值位于  $f_N = 55\text{Hz}$ ，无延迟输出速率为  $f_N/8$

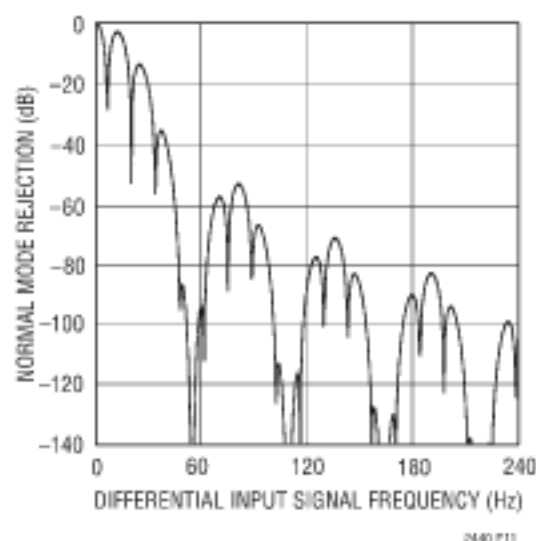


图 11：LTC2440 常态抑制 (内部振荡器)

应用信息

表 5：OSR 与陷波频率 (f<sub>N</sub>) 的关系 (内部振荡器的振荡频率为 9MHz)

OSR	陷波频率 (f <sub>N</sub> )
64	28.16kHz
128	14.08kHz
256	7.04kHz
512	3.52kHz
1024	1.76kHz
2048	880Hz
4096	440Hz
8192	220Hz
16384	110Hz
32768*	55Hz

\*同时 50 / 60Hz 抑制。

= 6.9Hz。在最大 OSR 条件下，器件的噪声性能为 200nV<sub>RMS</sub>，并对 50Hz ±2% 和 60Hz ±2% 具有优于 80dB 的抑制。由于 OSR 较大 (32,768)，故宽带抑制范围极大且抗混叠要求简单。f<sub>S</sub> 的第一个倍数出现于 55Hz • 32,768 = 1.8MHz，见图 13。

在 OSR 为 256 (880Hz 输出速率) 且 F<sub>O</sub> 接地的情况下，第一个零值变为 f<sub>N</sub> = 7.04kHz。虽然零值发生移动，但取样率保持恒定。由于调制器取样率是恒定的，故线性、失调和满量程性能与 f<sub>S</sub> 的第一个倍数一样保持不变。

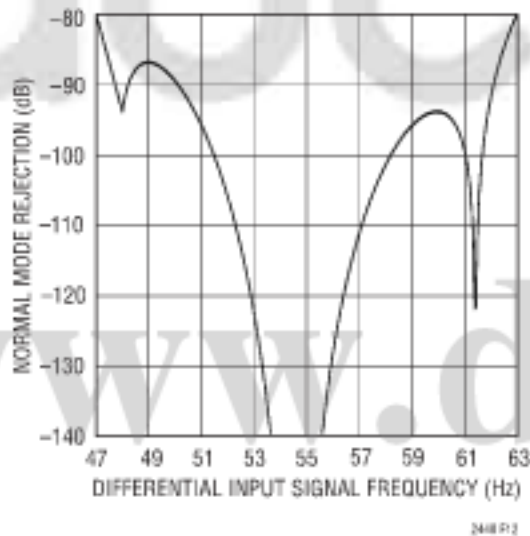


图 12：LTC2440 常态抑制 (内部振荡器)

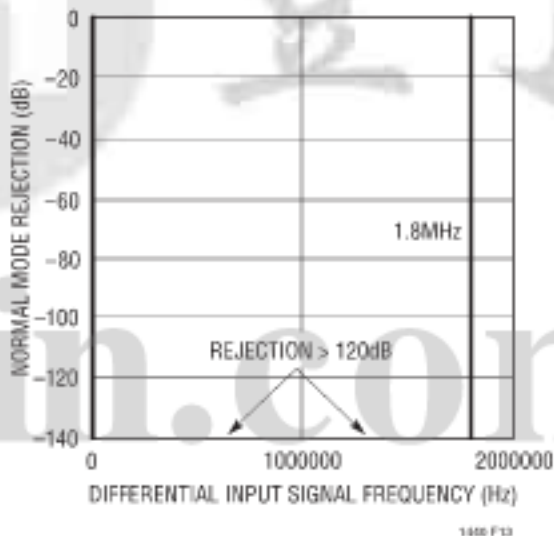


图 13：LTC2440 常态抑制 (内部振荡器)



## 应用信息

还可通过利用一个外部振荡器对  $F_O$  引脚进行驱动来调整取样率  $f_S$  和零值  $f_N$ 。取样率为  $f_S = f_{BOSC}/5$ ，其中  $f_{BOSC}$  为加在  $F_O$  引脚上的时钟的频率。将大数值的 OSR 与缩减的取样率相结合将使得陷波频率  $f_N$  接近 DC，并同时保持简单的抗混叠要求。在  $F_O$  引脚上施加 100kHz 时钟将导致零值位于 0.6Hz 且所有的谐波均低于 20kHz，见图 14。对于那些要求对噪声输入信号的 DC 分量进行数字化处理的应用而言，这是有用的，而且不需要在 ADC 之前放置一个 0.6Hz 滤波器。

采用 LTC1799 (利用电阻进行设置的 SOT-23 封装振荡器) 可实现一个工作频率范围为 100kHz 至 20MHz 的外部振荡器，见图 15。通过把 LTC1799 的引脚 4 (DIV) 浮置，获得的输出振荡器频率为：

$$f_{OSC} = 10\text{MHz} \cdot \left( \frac{10\text{k}}{10 \cdot R_{SET}} \right)$$

图 14 所示的常态抑制特性可通过把 LTC1799 的输出 ( $R_{SET}=100\text{k}$ ) 加至 LTC2440 的  $F_O$  引脚上 (SDI 连接至高电平，OSR = 32768) 来实现。

## 降低功耗的操作

除了 LTC2440 的速度/分辨率之外，利用自动睡眠模式还可调整速度/分辨率/功耗。在变换周期中，不管设定的速度是多少，LTC2440 都要吸收 8mA 的电源电流。一旦变换周期结束，器件即自动进入低功耗的睡眠状态，此时仅吸收 8 $\mu\text{A}$  的电流。只要  $\overline{\text{CS}}$  为高电平，则器件将保持这种状态，且不移出数据。通过调整睡眠状态的持续时间 (在更长的时间里将  $\overline{\text{CS}}$  保持为高电平) 和变换周期的持续时间 (设置 OSR)，就能够减少 DC 功耗，见图 16。

例如，若在最快速率下设置 OSR (OSR = 64， $t_{CONV} = 0.285\text{ms}$ )，且睡眠状态的持续时间为 10ms，则有效输出速率约为 100Hz，而平均电源电流降至 240 $\mu\text{A}$ 。通过将睡眠状态的时间进一步延长至 100ms，有效输出速率为 10Hz，平均吸收电流为 30 $\mu\text{A}$ 。噪声、功耗和速度可通过调整 OSR (噪声/速度) 和睡眠模式持续时间 (功耗) 得以优化。

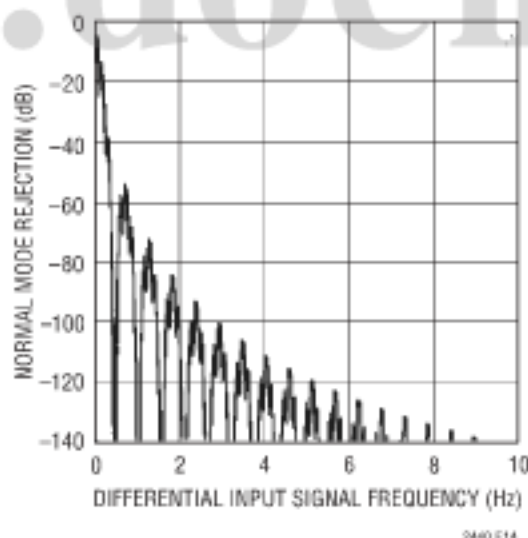


图 14：LTC2440 常态抑制 (振荡频率为 90kHz 的外部振荡器)

## 典型应用

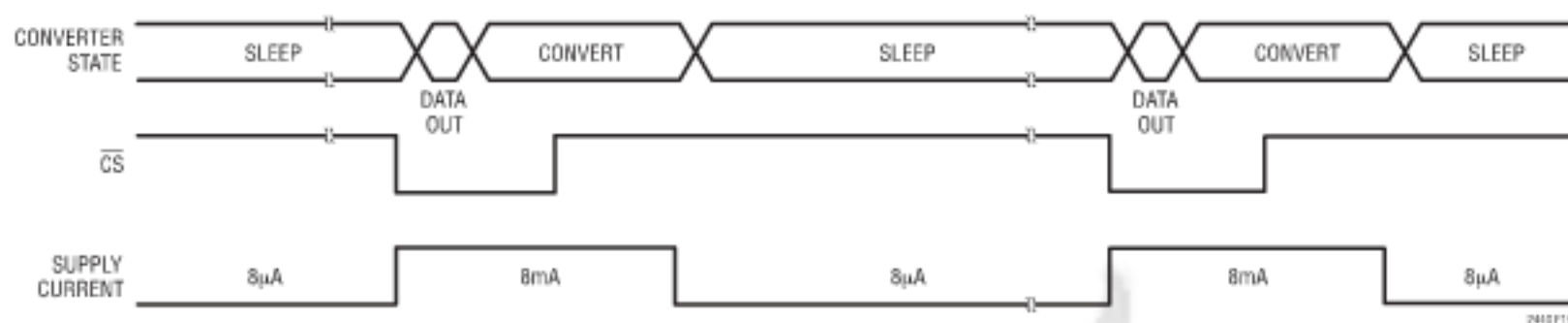
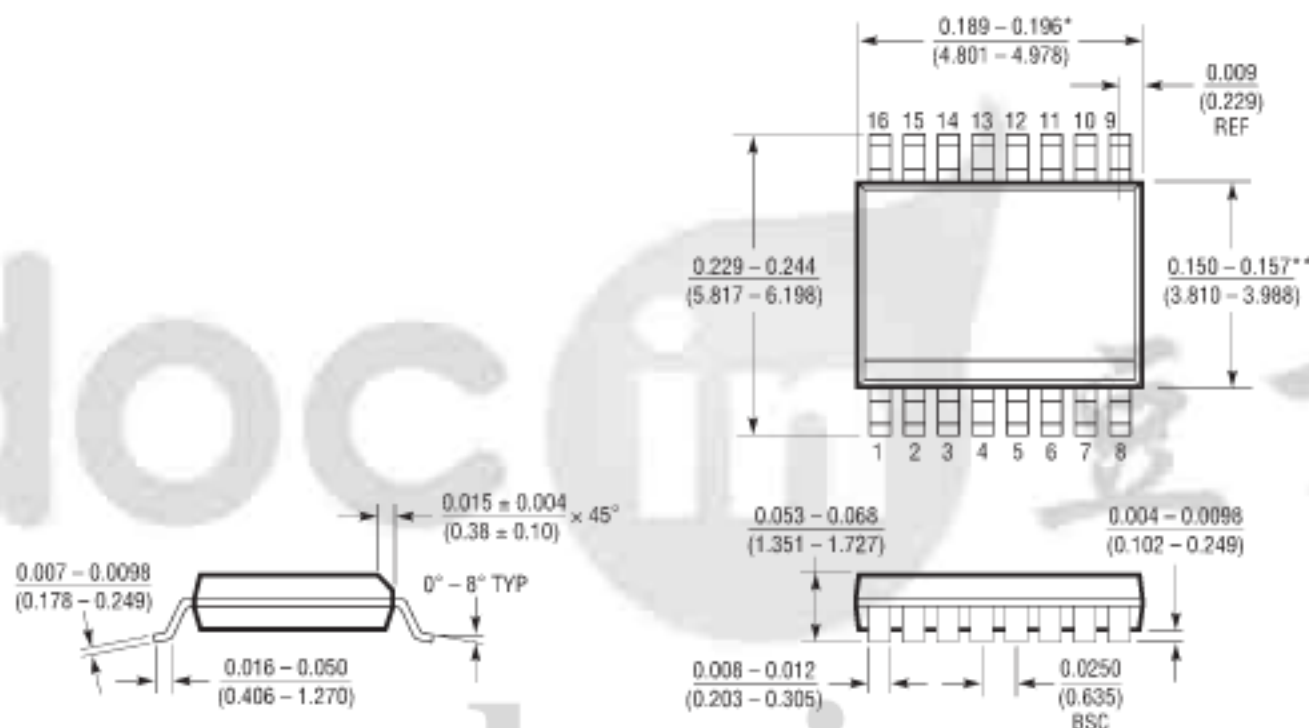


图 15 : 降低功耗的定时模式

docin 豆丁  
www.docin.com

## 封装描述

GN 封装  
16 引脚塑料 SSOP (窄式 .150 英寸)  
(参考 LTC DWG # 05-08-1641)



- \* DIMENSION DOES NOT INCLUDE MOLD FLASH. MOLD FLASH SHALL NOT EXCEED  $0.006^*$  (0.152mm) PER SIDE
- \*\* DIMENSION DOES NOT INCLUDE INTERLEAD FLASH. INTERLEAD FLASH SHALL NOT EXCEED  $0.010^*$  (0.254mm) PER SIDE

0516 (5/3/7) 1098



典型应用

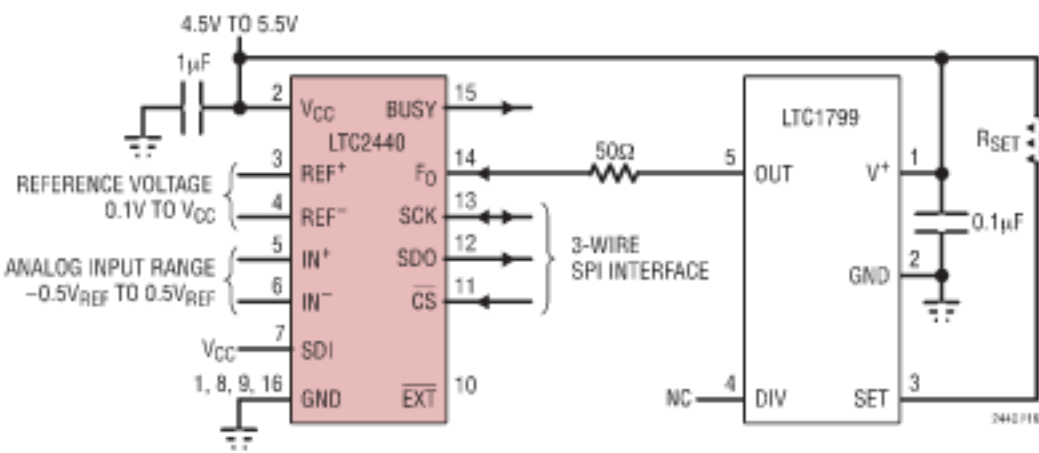


图 16：简单的外部时钟源

相关器件

器件型号	描述	备注
LT1025	微功率热电偶冷结点补偿器	80µA 电源电流，0.5°C 初始准确度
LTC1043	双路精密仪表开关电容器标准部件	精密充电，平衡开关，低功耗
LTC1050	精密斩波稳零运算放大器	无外部元件，5µV 失调电压，1.6µV <sub>p-p</sub> 噪声
LT1236A-5	精密带隙基准，5V	0.05% (最大值)，5ppm/°C 温度漂移
LT1461	微功率系列基准，2.5V	0.04% (最大值)，3ppm/°C 最大温度漂移
LTC1592	超精密 16 位 SoftSpan™ DAC	六个可设置输出范围
LTC1655	16 位轨至轨微功率 DAC	±1LSB DNL，600µA，内部基准，SO-8 封装
LTC1799	采用电阻进行设置的 SOT-23 封装振荡器	采用单电阻进行频率设置
LTC2053	轨至轨仪表放大器	10µV 失调电压，50nV/°C 温度漂移，2.5µV <sub>p-p</sub> 噪声 (0.01Hz 至 10Hz)
LTC2400	采用 SO-8 封装的 24 位、无延迟 ΔΣ ADC	0.3ppm 噪声，4ppm INL，10ppm 总未调整误差，200µA
LTC2401/LTC2402	采用 MSOP 封装的 1 通道/2 通道 24 位、无延迟 ΔΣ ADC	0.6ppm 噪声，4ppm INL，10ppm 总未调整误差，200µA
LTC2404/LTC2408	4 通道/8 通道、24 位、无延迟 ΔΣ ADC	0.3ppm 噪声，4ppm INL，10ppm 总未调整误差，200µA
LTC2410/LTC2413	24 位、无延迟 ΔΣ ADC	800nV <sub>RMS</sub> 噪声，5ppm INL/同时 50/60Hz 抑制
LTC2411	采用 MSOP 封装的 24 位、无延迟 ΔΣ ADC	1.45µV <sub>RMS</sub> 噪声，6ppm INL
LTC2413	24 位、无延迟 ΔΣ ADC	50/60Hz 同时抑制，800nV <sub>RMS</sub> 噪声
LTC2420/LTC2424/LTC2428	1 通道/4 通道/8 通道、20 位、无延迟 ΔΣ ADC	1.2ppm 噪声，8ppm INL，与 LTC2400/LTC2404/LTC2408 引脚兼容

SoftSpan 是凌特公司的商标。