

座位号:

### 杭州电子科技大学学生考试卷 (A) 卷

考试课程	计算机组成原理 (甲)	考试日期	2017 年 6 月 16 日	成绩	
课程号	A0507030	教师号		任课教师姓名	
考生姓名		学号 (8 位)		年级	

所有试题均做在答题纸上, 否则不计分!

题号	第一大题									总分
	1	2	3	4	5	6	7	8	小计	
分数	12	5	11	4	5	6	4	4	51	
得分										
题号	第二大题									
	9	10	11	12	13	14	15	16	小计	
分数	10	4	6	6	3	6	2	12	49	
得分										

### 答题纸

一. (51 分)

1. (12 分)

(1) (2 分) 写出 X 的规格化浮点数表示形式。

00000101 1.0111011

(2) (2 分) 求 Y 的二进制真值。

0.001111B

(3) (5 分) 求  $[X+Y]$  补 (要求用补码计算, 采用 0 舍 1 入法, 列出计算步骤);

$[X]_{\text{浮}}=0,0000101 1.0111011$   $[Y]_{\text{浮}}=1,111110 0.1111000$

① (2 分) 对阶: 小阶对大阶。

$[Ex]_{\text{补}}=00,0000101$   $[-Ey]_{\text{补}}=00,0000010$

00,0000101

+ 00,0000010

00,0000111

$[Ex-Ey]_{\text{补}}=00,0000111$  即  $Ex-Ey=7$

$Ey < Ex$ ,  $Ey$  对向  $Ex$ ,  $My$  右移 7 位, 得:  $[Y]_{\text{浮}}=0,0000101 0.00000001111000$

$[Mx]_{\text{补}}=11.0111011$   $[My]_{\text{补}}=00.00000001111000$

② (2 分) 尾数相加

11.0111011

+00.00000001111000

11.01110111111000

$[Mx+My]_{\text{补}}=11.01110111111000$

③ 结果规格化 (判断规格化和舍入 1 分)

结果已规格化!

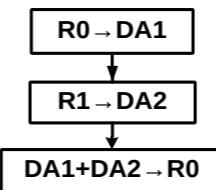
$[Ex+y]_{\text{浮}}=0,0000101$

④ 舍入处理: 0 舍 1 入

尾数进 1

$[X+Y]_{\text{浮}}=0,0000101 1.0111100$

(4) (3 分) 每个 1 分, 答案不唯一



2. (5 分) (5)、(6) 各 1 分, (7) 3 分;

(5)  $14$  或  $0EH$  (6)  $15$  或  $0FH$  (7)  $1111\ 0100B$  或  $0F4H$

3. (11 分)

(8) (4 分)  $05H$  或  $0000\ 0101B$   $10H$  或  $0001\ 0000B$

各 2 分;

(9) (7 分) 执行了 3 或 4 条指令程序停止; (1 分)

指令序号	指令助记符	源操作数及寻址方式	执行结果
第一条	MOV R2, #58H	立即寻址, 58H	(R2)=58H
第二条	ADD R2, [(SI)+07H]	变址寻址, 21H	(R2)=58H+21H=79H

4. (4 分)

操作控制字段	判别测试字段	下址字段
18	3	7 位

控存容量是  $128 \times 28$  位 (用字数×字长的形式表示)

5. (5 分) 结合图 1 所示的模型机实例, 谈谈控制器由哪些部件组成, 各部件主要功能是什么?

座位号:

- (2分) 控制器由程序计数器 PC、指令寄存器 IR、指令译码器 ID、操作控制信号形成部件、时序信号产生器、地址寄存器 AR、数据寄存器 DR 构成。
- (0.5分) 根据 PC 中指令的地址访存取指令
- (0.5分) 取出当前指令放入 IR
- (0.5分) 指令译码器对操作码译码
- (0.5分) 操作控制信号形成部件结合时序信号产生器，产生各种操作控制信号，指挥计算机各部件协调工作
- (0.5分) 地址寄存器 AR 用于存放 CPU 访问存储器或者 IO 设备的地址码。
- (0.5分) 数据寄存器 DR 用于存放 CPU 访问存储器或者 IO 设备的数据；模型机中没有 DR，其功能在模型机中由 DA1 和 DA2 代替。

6. (6分) 每空1分

- (10) 82.35% 或者 14/17 (11) 22.35 或者 380/17 (12) 16  
 (13) 6 (14) 8 (15) 11101010B 或 EAH 或 234 组

7. (4分) 每空2分

- (16) 1200 (17) 3000

8. (4分) 每空2分

- (18) 100 (19) 6400

二. (49分)

9. (10分) 每条指令2分;

表1

指令	w_r_s	imm_s	rt_imm_s	wr_data_s	ALU_O_P	Write_Reg	Mem_Write	IO_R	IO_W	PC_s
5)	00	-	0	00	0100	1	0	-	0	00
7)	01	1	1	00	0100	1	0	-	0	00
8)	-	1	0	-	0101	0	0	-	0	00/10
9)	-	-	-	-	-	0	0	-	0	11
10)	-	1	1	-	0100	0	1	-	0	00

10. (4分)

表2

指令	功能描述
xori rt, rs, imm	逻辑异或: $rs \oplus imm \rightarrow rt$
In rt, [PortAr]	读入端口地址为 PortAr 的字存入 rt 中, 即: $(PortAr) \rightarrow rt$
Out [PortAr], rt	输出 rt 寄存器的内容到端口地址为 PortAr 的设备: $(rt) \rightarrow PortAr$

11. (6分)

表3

指令	w_r_s	imm_s	rt_imm_s	wr_data_s	ALU_O_P	Write_Reg	Mem_Write	IO_R	IO_W	PC_s
in	01	-	-	11	-	1	0	1	0	00
out	-	-	-	-	-	0	0	-	1	00

12. (6分)

- (2分) 图2所示的MIPS模型机的存储器是哈佛结构，指令和数据存储于不同的存储器（指令存储器和数据存储器）中；而冯·诺依曼体系结构的存储器，则将指令和数据存储于同一个存储器中。
- 在图2所示的MIPS模型机结构中，也体现了冯·诺依曼体系结构的特点：
  - (1分) 将指令和数据事先存放在存储器中，并且采用二进制表示信息。
  - (1分) 采用存储程序和程序控制的思想；由控制器控制从指令存储器中取出指令并执行，在该MIPS单周期CPU中，每次取指是取出一条指令。
  - (2分) 计算机硬件系统包括运算器、控制器、存储器、输入设备、输出设备五大部件。在图2所示的MIPS系统中，运算ALU和寄存器堆以及标志位可以算作运算器部分；PC、PC\_NEW、指令寄存器、译码及控制单元、用于地址计算的两个ALU等都可以算作控制器；存储器采用哈佛结构，分为指令存储器和数据存储器。

13. (3分) (20) 使用频度高的指令分配较短的操作码，而频度低的指令分配较长的操作码

14. (6分) (21) 极间电容 (22) 慢 (23) 低

座位号:

15. (2 分) (24) 6400

16. (12 分)

(25) (2 分) 0000000 H ~ 3FFFFFF H。

(26) (2 分) 16

(27) (8 分)

芯片 4 个一组，位并联正确；(1 分)

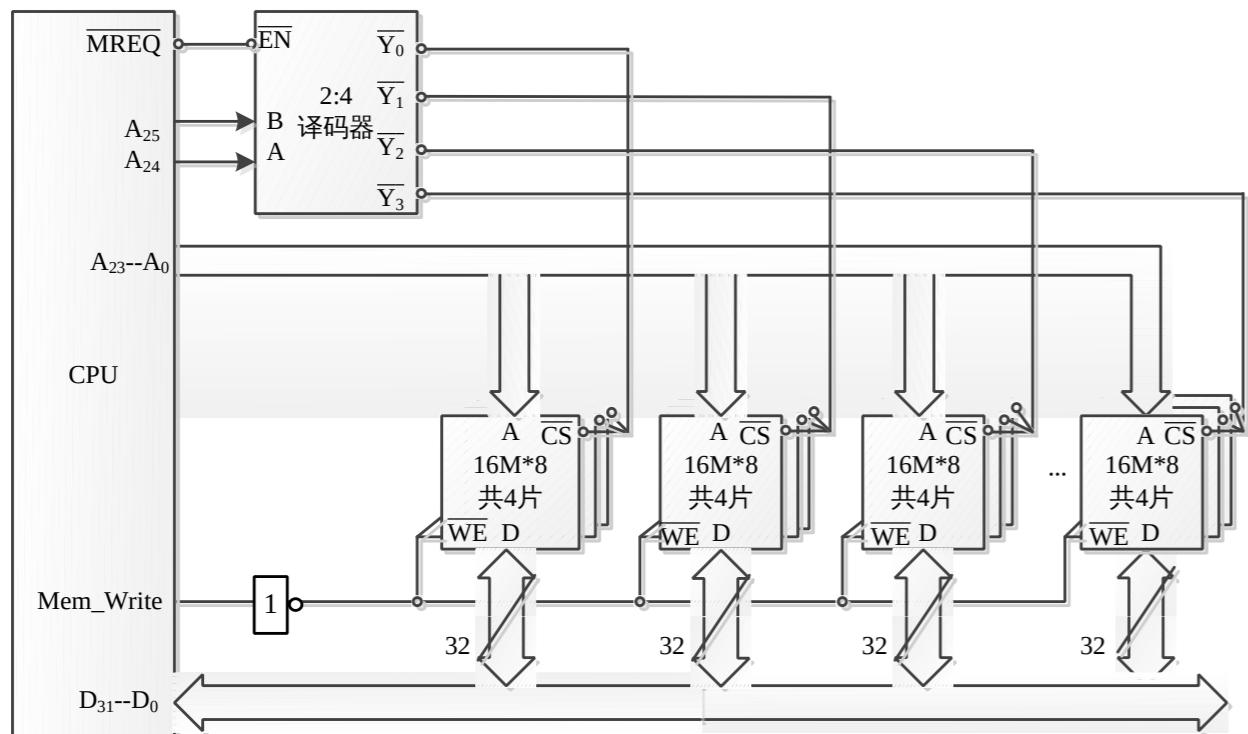
共 4 组，使用 2:4 译码器（或者其他译码器），片选信号正确；(2 分)

地址信号及连接正确 (2 分)；

控制信号及连接正确 (2 分)；如果直接使用 R/W#信号，扣 1 分；

数据信号及连接正确 (1 分)；

如果 CPU 的地址考虑了 32 位，不扣分，不加分；



座位号: